

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-12528

(P2013-12528A)

(43) 公開日 平成25年1月17日(2013.1.17)

| | | | | | |
|-------------------|------------------|------------|--|---|-------------|
| (51) Int.Cl. | | F I | | | テーマコード (参考) |
| H05K 1/02 | (2006.01) | H05K 1/02 | | P | 5E338 |
| H01L 23/12 | (2006.01) | H01L 23/12 | | E | |

審査請求 未請求 請求項の数 14 O L (全 13 頁)

| | | | |
|-----------|------------------------------|----------|-------------------|
| (21) 出願番号 | 特願2011-143050 (P2011-143050) | (71) 出願人 | 000006013 |
| (22) 出願日 | 平成23年6月28日 (2011. 6. 28) | | 三菱電機株式会社 |
| | | | 東京都千代田区丸の内二丁目7番3号 |
| | | (74) 代理人 | 100110423 |
| | | | 弁理士 曾我 道治 |
| | | (74) 代理人 | 100094695 |
| | | | 弁理士 鈴木 憲七 |
| | | (74) 代理人 | 100111648 |
| | | | 弁理士 梶並 順 |
| | | (74) 代理人 | 100122437 |
| | | | 弁理士 大宅 一宏 |
| | | (74) 代理人 | 100147566 |
| | | | 弁理士 上田 俊一 |
| | | (74) 代理人 | 100161171 |
| | | | 弁理士 吉田 潤一郎 |

最終頁に続く

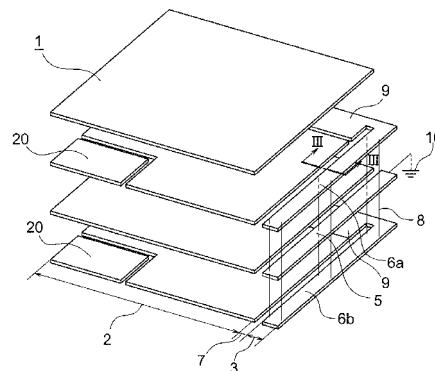
(54) 【発明の名称】 プリント基板

(57) 【要約】

【課題】 外来電磁ノイズが回路部品に伝搬するのを低減したプリント基板を得る。

【解決手段】 この発明のプリント基板1は、複数の導体層間に誘電体層が介在して積層されているとともに、スリット7を介して隔離された導体層の部位の面に形成されたフレームグラウンドパターン5に外部インターフェースが搭載されるプリント基板1であって、フレームグラウンドパターン5と対向して設けられ、外部に面した導体層に搭載される、回路部品との電磁ノイズの伝搬を低減するガードパターン6a, 6bを備えている。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数の導体層間に誘電体層が介在して積層されているとともに、スリットを介して隔離された導体層の部位の面に形成されたフレームグランドパターンに外部インターフェースが搭載されるプリント基板であって、

前記フレームグランドパターンと対向して設けられ、外部に面した前記導体層に搭載されるガードパターンを備えたことを特徴とするプリント基板。

【請求項 2】

前記ガードパターンは、前記フレームグランドパターンの投影面積よりも大きく、フレームグランドパターンの全領域を覆っていることを特徴とする請求項 1 に記載のプリント基板。

10

【請求項 3】

前記ガードパターンは、単体であることを特徴とする請求項 1 または 2 に記載のプリント基板。

【請求項 4】

前記ガードパターンは、複数層に連続して積層されたものであることを特徴とする請求項 1 ~ 3 の何れか 1 項に記載のプリント基板。

【請求項 5】

前記ガードパターンは、前記フレームグランドパターンの両側にそれぞれ対向して配置された、第 1 のガードパターン及び第 2 のガードパターンであり、前記第 1 のガードパターン及び前記第 2 のガードパターンは、互いにビアで電氣的に接続されていることを特徴とする請求項 1 ~ 4 の何れか 1 項に記載のプリント基板。

20

【請求項 6】

前記第 1 のガードパターン及び前記第 2 のガードパターンは、前記フレームグランドパターンを横切って延設された前記ビアで電氣的に接続されていることを特徴とする請求項 5 に記載のプリント基板。

【請求項 7】

前記第 1 のガードパターン及び前記第 2 のガードパターンは、前記フレームグランドパターンを貫通して延設された前記ビアで電氣的に接続されていることを特徴とする請求項 5 に記載のプリント基板。

30

【請求項 8】

前記ガードパターンは、シグナルグランドパターン及び電源パターンが設けられた前記導体層に設けられ、かつシグナルグランドパターンまたは電源パターンのうち面積の大きいパターンと電氣的に接続されていることを特徴とする請求項 1 ~ 7 の何れか 1 項に記載のプリント基板。

【請求項 9】

前記ガードパターンは、シグナルグランドパターンが設けられた前記導体層に設けられ、かつシグナルグランドパターンと電氣的に接続されていることを特徴とする請求項 1 ~ 7 の何れか 1 項に記載のプリント基板。

【請求項 10】

前記ガードパターンは、電源パターンが設けられた前記導体層に設けられ、かつ電源パターンと電氣的に接続されていることを特徴とする請求項 1 ~ 7 の何れか 1 項に記載のプリント基板。

40

【請求項 11】

前記ガードパターンは、前記シグナルグランドパターンと前記電磁ノイズの周波数特性に対応した電子デバイスを介して接続されていることを特徴とした請求項 8 または 9 に記載のプリント基板。

【請求項 12】

前記電子デバイスは、コンデンサであることを特徴とした請求項 11 に記載のプリント基板。

50

【請求項 1 3】

前記電子デバイスは、インダクタであることを特徴とした請求項 1 1 に記載のプリント基板。

【請求項 1 4】

前記電子デバイスは、抵抗であることを特徴とした請求項 1 1 に記載のプリント基板。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、複数の導体層間に誘電体層が介在して積層されているとともに、スリットを介して隔離された導体層の部位の面に形成されたフレームグラウンドパターンに外部インターフェースが搭載されるプリント基板に関する。

10

【背景技術】

【0002】

近年、電子機器の小型化、高密度実装化が進んできており、これに伴い、プリント基板上のパターンや IC 部品等の回路部品の間隔が狭くなり、ノイズが伝搬し易くなってきている。

このため、静電気等の外来電磁ノイズが、プリント基板内へ伝搬し易くなり、プリント基板上の回路部品の誤動作を引き起こし易くなっている。

従来のプリント基板として、外来電磁ノイズをプリント基板上へ伝搬させないために、フレームグラウンドパターンとシグナルグラウンドパターンとの間にスリットを設けたものが知られている（例えば、特許文献 1 参照）。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2010 - 50298 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 のプリント基板は、フレームグラウンドパターンとシグナルグラウンドパターンの間にスリットを設けられており、フレームグラウンドパターンに搭載された外部インターフェースの筐体に、高周波成分（数 kHz 以上）を含んだ外来電磁ノイズ（例えば、静電気ノイズ）が印加された場合、電磁ノイズの大部分はフレームグラウンドパターンを伝搬し、アースや機器の筐体などの安定した電位に伝搬する。

30

しかしながら、このとき電磁ノイズの一部は、信号配線や IC 部品等の回路部品が実装された領域に空間結合し、プリント基板上の回路部品が誤動作を引き起こすという問題点があった。

【0005】

この発明は、上記のような問題点を解決することを課題とするものであって、外来電磁ノイズ（例えば、静電気ノイズ）が回路部品に伝搬するのを低減したプリント基板を得ることを目的としている。

40

【課題を解決するための手段】

【0006】

この発明に係るプリント基板は、フレームグラウンドパターンと対向して設けられ、外部に面した導体層に搭載されるガードパターンを備えている。

【発明の効果】

【0007】

この発明によるプリント基板によれば、フレームグラウンドパターンから回路部品に結合する電磁ノイズ量をガードパターンによって低減することができ、外来電磁ノイズに対する信頼性が向上する。

【図面の簡単な説明】

50

【 0 0 0 8 】

【 図 1 】 この発明の実施の形態 1 のプリント基板を示す上面図である。

【 図 2 】 図 1 のプリント基板を示す分解斜視図である。

【 図 3 】 図 2 の I I I - I I I 線に沿った矢視断面図である。

【 図 4 】 従来プリント基板を示す分解斜視図である。

【 図 5 】 この発明の実施の形態 1 のプリント基板と従来プリント基板とのノイズ伝搬量の比較を示す図である。

【 図 6 】 この発明の実施の形態 2 のプリント基板を示す分解斜視図である。

【 図 7 】 図 6 の V I I - V I I 線に沿った矢視断面図である。

【 図 8 】 この発明の実施の形態 3 のプリント基板を示す分解斜視図である。

10

【 図 9 】 この発明の実施の形態 4 のプリント基板を示す分解斜視図である。

【 図 1 0 】 図 9 の X - X 線に沿った矢視断面図である。

【 図 1 1 】 この発明の実施の形態 4 のプリント基板の変形例を示す分解斜視図である。

【 図 1 2 】 この発明の実施の形態 5 のプリント基板を示す分解斜視図である。

【 図 1 3 】 図 1 2 の X I I I - X I I I 線に沿った矢視断面図である。

【 図 1 4 】 この発明の実施の形態 6 のプリント基板を示す分解斜視図である。

【 図 1 5 】 図 1 4 の X V - X V 線に沿った矢視断面図である。

【 図 1 6 】 この発明の実施の形態 7 のプリント基板を示す分解斜視図である。

【 図 1 7 】 この発明の実施の形態 8 のプリント基板を示す分解斜視図である。

【 図 1 8 】 この発明の実施の形態 9 のプリント基板を示す上面図である。

20

【 図 1 9 】 図 1 8 のプリント基板を示す分解斜視図である。

【 発明を実施するための形態 】

【 0 0 0 9 】

以下、この発明の各実施の形態について、図に基づいて説明するが、各図において、同一、または相当部材、部位については、同一符号を付して説明する。

実施の形態 1 .

図 1 はこの発明の実施の形態 1 のプリント基板 1 を示す上面図、図 2 は図 1 のプリント基板 1 を示す分解斜視図である。

このプリント基板 1 は、最上階の第 1 の導体層、第 2 の導体層、第 3 の導体層及び最下階の第 4 の導体層の各導体層間に誘電体層（図示せず）が介在している。

30

このプリント基板 1 は、導電層上に信号配線、シグナルグランドパターン 9、電源パターン 20 が形成された領域 2 と、第 3 の導体層においてスリット 7 を介して隔離した部位上にフレームグランドパターン 5 が形成されているとともに、フレームグランドパターン 5 と対向して第 2 の導体層及び第 4 の導体層上に第 1 のガードパターン 6 a 及び第 2 のガードパターン 6 b がそれぞれ形成された領域 3 とに区分けされている。

領域 2 において、IC 部品等の回路部品（図示せず）は、第 1 の導体層及び第 4 の導体層の領域 2 に搭載される。

領域 3 におけるフレームグランドパターン 5 は、導体層上に設けられたアースや機器の筐体等の安定した電位 10 に接続されているとともに、コネクタ、スイッチなどの外部インターフェース（図示せず）が実装される。

40

【 0 0 1 0 】

この第 1 のガードパターン 6 a と第 2 のガードパターン 6 b とは、図 3 に示すようにフレームグランドパターン 5 の両側を横切って延設されたビア 8 を介して電氣的に接続されている。

第 1 のガードパターン 6 a 及び第 2 のガードパターン 6 b は、フレームグランドパターン 5 の投影面積よりも大きく、フレームグランドパターン 5 の全領域を覆っている。

第 1 のガードパターン 6 a は、シグナルグランドパターン 9 が設けられた第 2 の導体層と同じ導体層に設けられ、かつシグナルグランドパターン 9 と電氣的に接続されている。

第 1 のガードパターン 6 b は、シグナルグランドパターン 9 が設けられた第 4 の導体層と同じ導体層に設けられ、かつシグナルグランドパターン 9 と電氣的に接続されている。

50

【0011】

上記のように構成されたプリント基板1では、高周波成分を(数kHz以上)を含んだ外来電磁ノイズ(例えば、静電気ノイズ)が外部インターフェースの筐体に印加された場合、電磁ノイズの大部分は、フレームグランドパターン5を伝搬し、アースや機器の筐体などの安定した電位10へ伝搬する。

また、電磁ノイズの一部は、回路部品が実装される領域2へ空間結合するものの、第1のガードパターン6a、第2のガードパターン6bにより、領域2への電磁ノイズの空間結合を低減することができる。言い換えれば、第1のガードパターン6a、第2のガードパターン6bにより、回路部品への電磁ノイズの伝搬を低減することができる。

【0012】

本願発明者は、実施の形態1のプリント基板1と、図4に示す第1のガードパターン6a及び第2のガードパターン6bを有していないプリント基板100とのそれぞれの領域2へのノイズ伝搬量を電磁界解析により求めた。

図5は、このときの解析結果であり、第1のガードパターン6a及び第2のガードパターン6bが無いプリント基板1の場合をノイズ伝搬量の基準(0dB)としている。

図5に示された周波数領域においては、プリント基板1がプリント基板100よりも領域2へのノイズ伝搬量が低減していることが分かる。

即ち、外来電磁ノイズが外部インターフェースの筐体に印加された場合に、この実施の形態1のプリント基板1は、従来のプリント基板100と比較して、プリント基板1上の回路部品の誤動作が生じ難いことが分かる。

【0013】

実施の形態2 .

図6はこの発明の実施の形態2のプリント基板1を示す分解斜視図である。

この実施の形態では、第1のガードパターン6a、第2のガードパターン6bは、それぞれ導体層の領域2の一部に設けられたシグナルグランドパターン9と電氣的に接続されていない。

また、第1のガードパターン6aと第2のガードパターン6bとは電氣的に接続されていない。

また、図7に示すように、第1のガードパターン6a及び第2のガードパターン6bの幅寸法は、フレームグランドパターン5の幅寸法と同じである。

他の構成は、実施の形態1のプリント基板1と同じである。

【0014】

この実施の形態では、第1のガードパターン6a、第2のガードパターン6bは、シグナルグランドパターン9と電氣的に接続されてなく、また第1のガードパターン6aと第2のガードパターン6bとは電氣的に接続されていないものの、第1のガードパターン6a、第2のガードパターン6bにより、領域2への電磁ノイズの空間結合を低減し(言い換えれば、回路部品への電磁ノイズの伝搬を低減し)、回路部品の誤動作を低減することができる。

また、ガードパターン6a、6bの幅寸法を実施の形態1のプリント基板1よりも小さくした分、プリント基板1のサイズをより小さくすることができる。

【0015】

実施の形態3 .

図8はこの発明の実施の形態3のプリント基板1を示す分解斜視図である。

この実施の形態では、フレームグランドパターン5の上側にのみ第1のガードパターン6aが配置されており、下側には第2のガードパターン6bは無い。

他の構成は、実施の形態2のプリント基板1と同じである。

なお、第1のガードパターン6aを除き、フレームグランドパターン5の下側に第2のガードパターン6aを配置してもよい。

この実施の形態では、上述の領域2への電磁ノイズの結合を低減させる効果が、実施の形態2のプリント基板1よりも劣るものの、ガードパターンが削減され、製造コストが低

10

20

30

40

50

減される。

【0016】

実施の形態4．

図9はこの発明の実施の形態4のプリント基板1を示す分解斜視図である。

この実施の形態では、第1のガードパターン6a及び第2のガードパターン6bの幅寸法は、フレームグランドパターン5の幅寸法よりも大きい。

即ち、第1のガードパターン6a及び第2のガードパターン6bは、フレームグランドパターン5の投影面積よりも大きく、フレームグランドパターン5の全領域を覆っている。

他の構成は、実施の形態2のプリント基板1と同じである。

10

【0017】

この実施の形態のプリント基板1によれば、第1のガードパターン6a及び第2のガードパターン6bを、フレームグランドパターン5の投影面積よりも大きくした分、フレームグランドパターン5から領域2への電磁ノイズの結合を、実施の形態2,3のプリント基板1と比較してより低減することができる。

なお、ガードパターン6a,6bの一方の幅寸法だけを、フレームグランドパターン5の幅寸法よりも大きくしてもよい。

また、例えば、図11に示すように、図9のプリント基板1から第1のガードパターン6aを残し、第2のガードパターン6bを除いたプリント基板1であってもよい。

【0018】

20

実施の形態5．

図12はこの発明の実施の形態5のプリント基板1を示す分解斜視図、図13は図12のX I I I - X I I I 線に沿った矢視断面図である。

この実施の形態では、第1のガードパターン6aと第2のガードパターン6bとがフレームグランドパターン5及び導体層を貫通したビア8で接続されている。

また、第1のガードパターン6a及び第2のガードパターン6bは、フレームグランドパターン5の投影面積よりも大きい。

他の構成は、実施の形態2のプリント基板1と同じである。

【0019】

この実施の形態では、第1のガードパターン6aと第2のガードパターン6bとがビア8で電氣的に接続されているので、第1のガードパターン6aと第2のガードパターン6bとは等電位であり、フレームグランドパターン5から領域2への電磁ノイズの結合を、実施の形態2,4のプリント基板1よりもさらに低減することができる。

30

【0020】

実施の形態6．

図14はこの発明の実施の形態6のプリント基板1を示す分解斜視図、図15は図14のX V - X V 線に沿った矢視断面図である。

この実施の形態では、第1のガードパターン6aと第2のガードパターン6bとがフレームグランドパターン5の両側を横切って垂直方向に延設されたビア8で接続されている。

40

また、第1のガードパターン6a及び第2のガードパターン6bは、フレームグランドパターン5の投影面積よりも大きい。

他の構成は、実施の形態2のプリント基板1と同じであり、実施の形態5と同様の効果を得ることができる。

【0021】

実施の形態7．

図16は、この発明の実施の形態7のプリント基板1を示す斜視図である。

この実施の形態では、ガードパターン6a,6bは、電源パターン20が設けられた第2及び第4の導体層と同じ導体層に設けられ、かつ電源パターン20と電氣的に接続されている。

50

他の構成は、実施の形態 1 のプリント基板 1 と同じであり、実施の形態 1 のプリント基板 1 と同様の効果を得ることができる。

【0022】

なお、同導体層に、シグナルグランドパターン 9 及び電源パターン 20 が形成されており、電源パターン 20 がシグナルグランドパターン 9 よりも面積が大きい場合には、面積が大きいことでノイズによる例えば電圧振動の影響をより小さく抑えることができるので、ガードパターン 6a, 6b は電源パターン 20 と電氣的に接続するのが好ましい。

しかしながら、電源パターン 20 とシグナルグランドパターン 9 とが同程度の面積の場合には、シグナルグランドパターン 9 はノイズの電圧振動の影響を小さく抑えるように設計されていることから、ガードパターン 6a, 6b はシグナルグランドパターン 9 と電氣的に接続するのが好ましい。

10

【0023】

実施の形態 8 .

図 17 はこの発明の実施の形態 8 のプリント基板 1 を示す分解斜視図である。

この実施の形態では、第 1 のガードパターン 6a は、シグナルグランドパターン 9 と電子デバイス 11 を介して電氣的に接続されている。

なお、電子デバイス 11 は複数であってもよく、また異なる種類の電子デバイス 11 であってもよい。

電子デバイス 11 は、例えばコンデンサ、インダクタ、抵抗である。

【0024】

この実施の形態によるプリント基板 1 によれば、設置される環境に応じて電磁ノイズの周波数特性が異なるが、その周波数特性に対応した電子デバイス 11 を選択することで、領域 2 へのノイズ伝搬量をより低減し、プリント基板 1 上の回路部品の誤動作をより低減することができる。

20

【0025】

実施の形態 9 .

図 18 はこの発明の実施の形態 9 のプリント基板 1 を示す上面図、図 19 は図 18 のプリント基板 1 を示す分解斜視図である。

この実施の形態では、フレームグランドパターン 5 が L 字形状であり、このフレームグランドパターン 5 の先端部に外部インターフェース 4 が設けられており、この形状に合わせて第 1 のガードパターン 6a、第 2 のガードパターン 6b も L 字形状である。

30

第 1 のガードパターン 6a 及び第 2 のガードパターン 6b は、フレームグランドパターン 5 の投影面積よりも大きく、フレームグランドパターン 5 の全領域を覆っている。

他の構成は、実施の形態 1 のプリント基板 1 と同じであり、実施の形態 1 のプリント基板 1 と同様の効果を得ることができる。

【0026】

なお、上記各実施の形態のプリント基板 1 では、何れも導体層は 4 層であるが、これに限るものではない。

また、フレームグランドパターン 5 は、第 3 の導体層に形成したが、他の導体層にも形成してもよい。

40

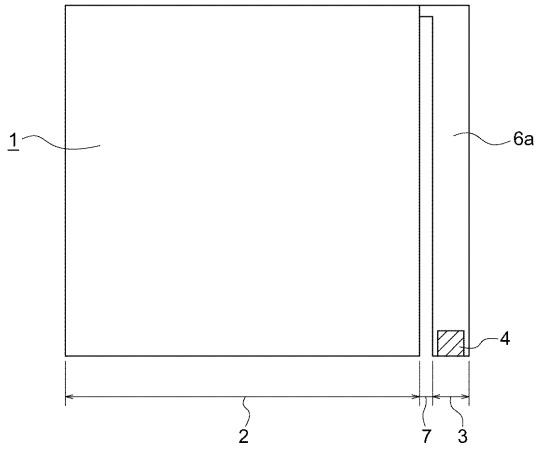
また、第 1 のガードパターン 6a、第 2 のガードパターン 6b は、複数層に連続的に積層されたものであってもよい。

【符号の説明】

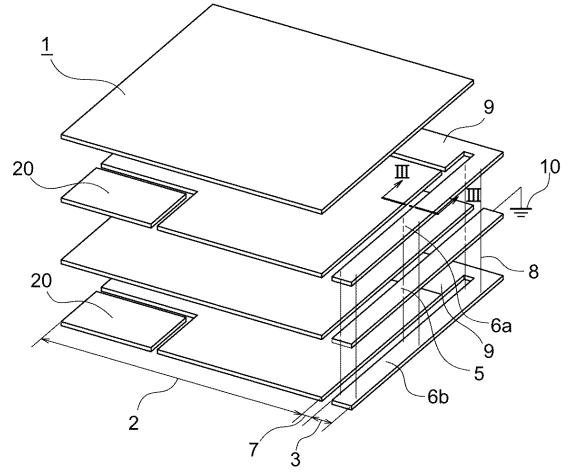
【0027】

1 プリント基板、2, 3 領域、4 外部インターフェース、5 フレームグランドパターン、6a 第 1 のガードパターン、6b 第 2 のガードパターン、7 スリット、8 ピア、9 シグナルグラウンドパターン、10 安定した電位、11 電子デバイス、20 電源パターン。

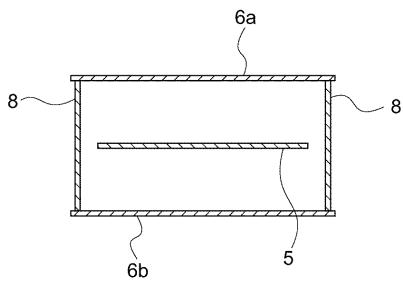
【 図 1 】



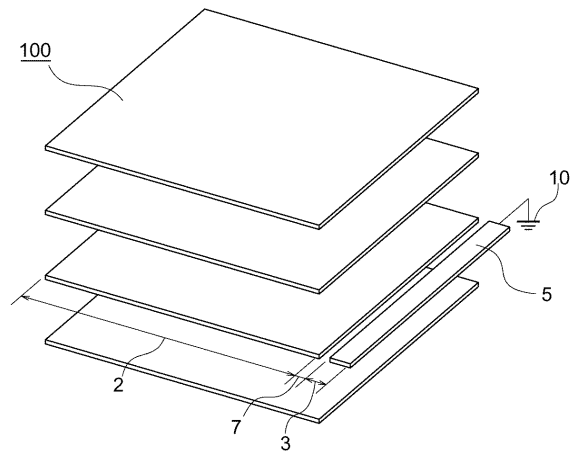
【 図 2 】



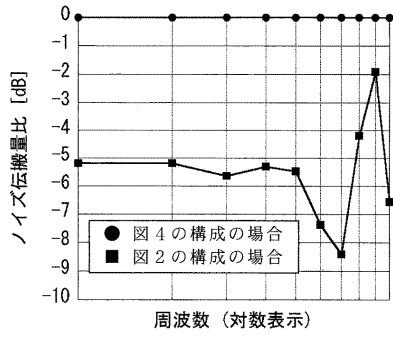
【 図 3 】



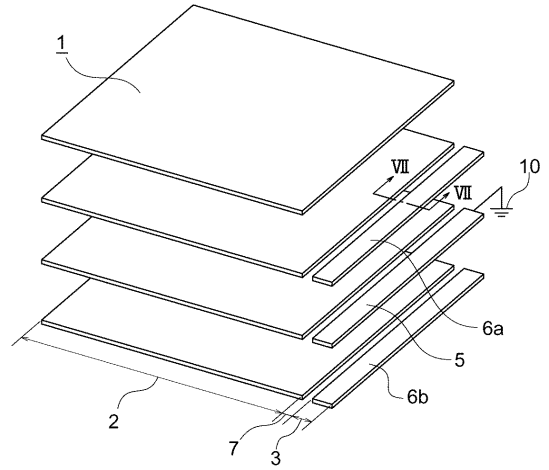
【 図 4 】



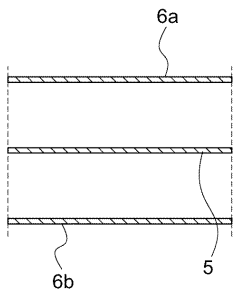
【 図 5 】



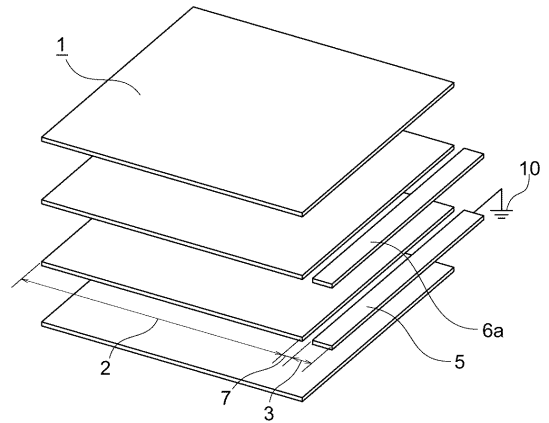
【 図 6 】



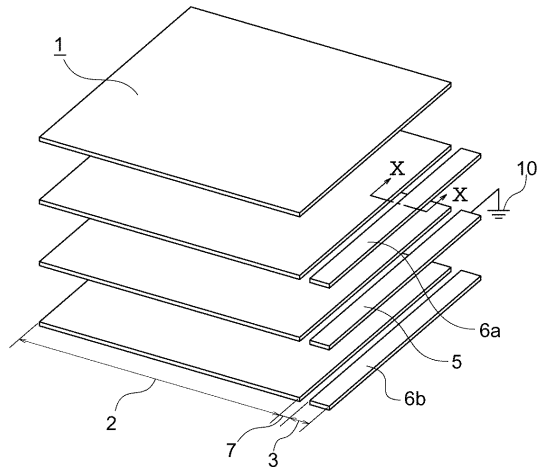
【 図 7 】



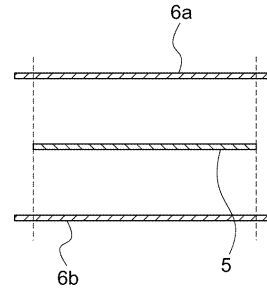
【 図 8 】



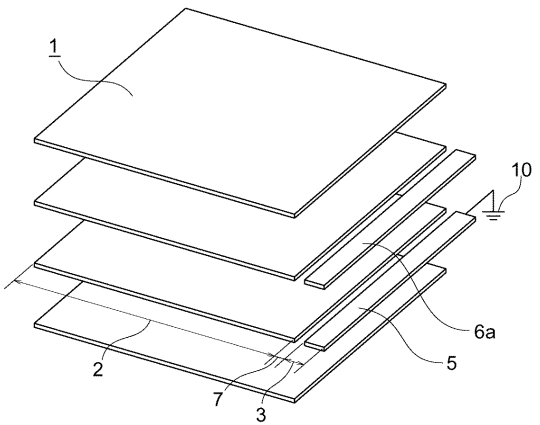
【 図 9 】



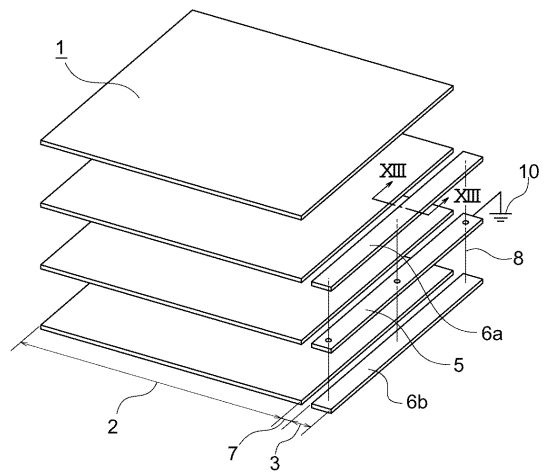
【 図 1 0 】



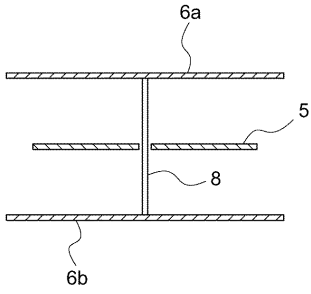
【 図 1 1 】



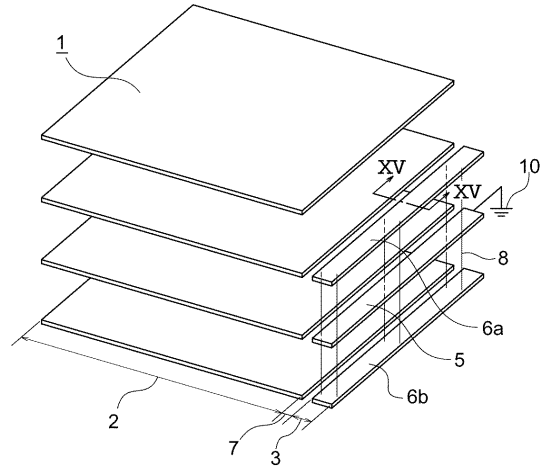
【 図 1 2 】



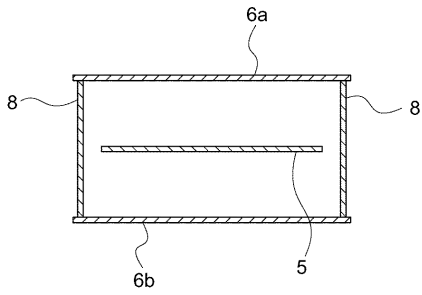
【 図 1 3 】



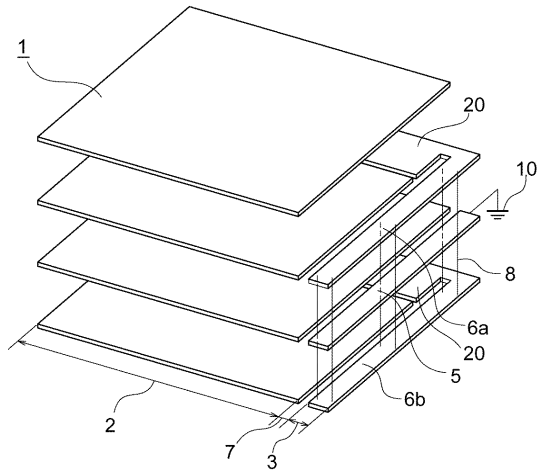
【 図 1 4 】



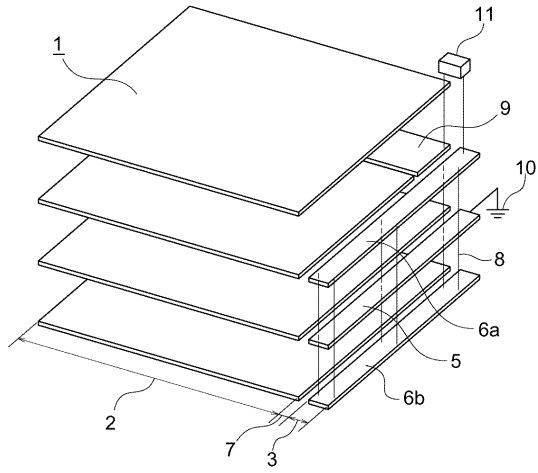
【 図 1 5 】



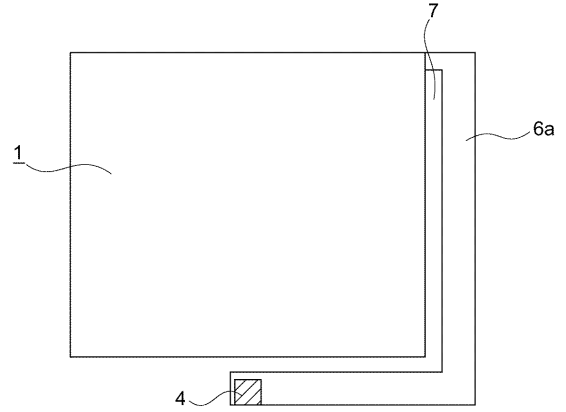
【 図 1 6 】



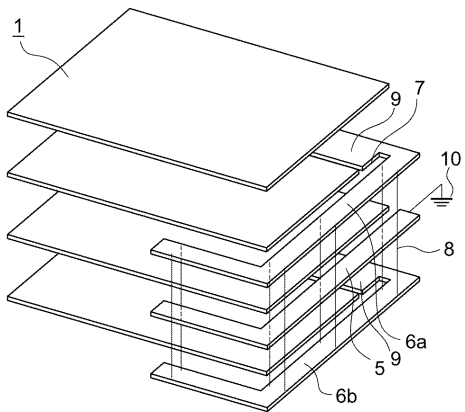
【 図 1 7 】



【 図 1 8 】



【 図 1 9 】



フロントページの続き

- (74)代理人 100161115
弁理士 飯野 智史
- (72)発明者 明石 憲彦
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 村田 雄一郎
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 白木 康博
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 西沢 昭則
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 神蔵 護
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- Fターム(参考) 5E338 BB75 CC05 CC06 CD25 EE13