

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2010/032528 A1

(43) 国際公開日

2010年3月25日(25.03.2010)

PCT

- (51) 国際特許分類:
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)
- (21) 国際出願番号: PCT/JP2009/061522
- (22) 国際出願日: 2009年6月24日(24.06.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-236910 2008年9月16日(16.09.2008) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2番2号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 土屋 利一
(TSUCHIYA, Toshikazu), 川端 雅江(KAWABA-
TA, Masae), 下敷領 文一(SHIMOSHIKIRYOH,
Fumikazu).
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADE-
MARK); 〒5300041 大阪府大阪市北区天神橋2
丁目北2番6号 大和南森町ビル Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

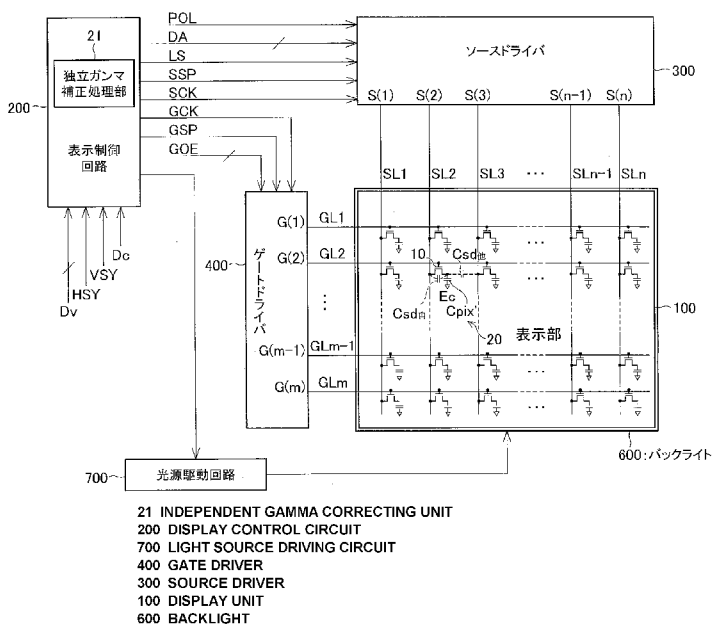
添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(54) Title: DATA PROCESSING APPARATUS, LIQUID CRYSTAL DISPLAY APPARATUS, TELEVISION RECEIVER, AND DATA PROCESSING METHOD

(54) 発明の名称: データ処理装置、液晶表示装置、テレビジョン受像機、およびデータ処理方法

[図1]



(57) Abstract: This invention aims to reduce display irregularity caused by the influence of a coupling that occurs between a first pixel that displays a green component and a data signal line that drives a second pixel. According to the invention, an independent gamma correcting unit (21) is provided. The independent gamma correcting unit (21) acquires a pixel data of the second pixel that displays a blue or red component and that is driven by the data signal line adjacent to the first pixel that displays the green component. When a gray scale value indicated by the pixel data of the second pixel is between zero and a first value established in advance, the independent gamma correcting unit (21) corrects the gray scale value to the first value.

(57) 要約: 本発明は、緑色成分の表示が行われる第1画素と、第2画素を駆動するデータ信号線との間に生じるカップリングの影響によって生じる表示ムラを低減することを目的とする。本発明は、緑色成分の表示が行われる第1画素に隣接するデータ信号線によって駆動される、青色成分または赤色成分の表示が行われる第2画素の画素データを取得し、上記第2画素の画素データで示される階調値が0から所定の第1の値までの間の値で

ある場合に、該階調値を上記第1の値に補正する独立ガンマ補正処理部(21)を備える。

WO 2010/032528 A1

明 細 書

発明の名称：

データ処理装置、液晶表示装置、テレビジョン受像機、およびデータ処理方法

技術分野

[0001] 本発明は、液晶に対して電圧を印加することによって画像の表示を行う液晶表示装置に対して外部から入力される画像信号を補正するデータ処理装置、および液晶表示装置に関するものである。

背景技術

[0002] 液晶表示装置は、高精細、薄型、軽量および低消費電力等の優れた特長を有する平面表示装置であり、近年、表示性能の向上、生産能力の向上および他の表示装置に対する価格競争力の向上に伴い、市場規模が急速に拡大している。

[0003] 液晶表示装置において、液晶層に対して長期間直流電圧を印加し続けると素子が劣化するので、長寿命化のために印加電圧の極性を周期的に反転させる交流駆動（反転駆動）を行う必要がある。

[0004] しかしながら、アクティブマトリクス型液晶表示装置において、1フレーム毎に反転駆動するフレーム反転駆動方式を採用した場合、液晶誘電率の異方性、画素TFT（thin film transistor：薄膜トランジスタ）のゲート・ソース間の寄生容量に起因する画素電位の変動、対向電極信号のセンター値のずれなどの種々の要因によって、液晶に印加される正負電圧に多少のアンバランスが生じることは避けられない。その結果、フレーム周波数の半分の周波数での微少な輝度変動が生じ、フリッカとよばれるちらつきが視認されるという問題がある。これを防ぐために、1フレーム毎の反転に加えて、隣接ライン間、または隣接画素間で画素信号を逆極性にする反転駆動方式が一般に採用されている。

[0005] ここで、画素単位で極性を反転させるドット反転を行う場合、データ信号

線の信号遅延により画素の充電率が減少するという問題がある。この問題を抑制するために、複数水平期間毎（複数行毎）にデータ信号電圧の極性を反転する駆動方式が提案されている。このような複数水平期間毎に極性反転する駆動方式は、大きく分けてブロック反転駆動方式と複数ライン反転駆動方式とがある。ブロック反転駆動方式は、ゲートラインを複数のブロックに分割し、各ブロック毎に飛び越し走査を行う方式である。複数ライン反転駆動方式は、走査方式は順次走査方式とし、複数のラインの走査が行われる毎に極性を反転させる方式である。

先行技術文献

特許文献

- [0006] 特許文献1：日本国公開特許公報「特開2002-108312号公報（2002年4月10日公開）」

発明の概要

発明が解決しようとする課題

- [0007] 例えば、ドレイン電圧の実効値の変化が図14のグラフで示される、48ラインを1ブロックとするブロック反転駆動方式を用いた液晶表示装置において、中間調である一定の階調を緑色一色で画面全体を表示した場合（緑中間調均一表示）、図12に示されるように、48ラインピッチの横スジが発生することがある。この横スジが発生する原因として、液晶表示装置が備える液晶パネル内の、画素とソースラインとの間に生じるカップリングが挙げられる。図13に示されるように、液晶パネルにおいて、緑の画素G、および青の画素B、ならびに、画素Gに対応したソースライン S_G 、および画素Bに対応したソースライン S_B が、ソースライン S_G 、緑の画素G、ソースライン S_B および青の画素Bの順番で配置されている場合を考える。
- [0008] この場合、緑の画素Gの容量 C_{pix} は、緑の画素本来の容量 C_{pix}' 、寄生容量 $C_{sd_{自}}$ および寄生容量 $C_{sd_{他}}$ の和となる。ここで寄生容量 $C_{sd_{自}}$ は、緑の画素本来の容量 C_{pix}' とソースライン S_G との間のカップリ

ングによって生じる寄生容量である。また、寄生容量 $C_{s d_{他}}$ は、緑の画素本来の容量 $C_{p i x'}$ とソースライン S_B との間のカップリングによって生じる寄生容量である。これらの寄生容量が生じているので、ソースラインのソース信号電圧の電圧レベルが変化すると、TFTにおけるドレイン電圧も変化することとなる。

- [0009] 図14は、ブロック反転駆動方式において緑中間調均一表示が行われた場合の、ライン毎にドレイン電圧の実効値が変化することを示すグラフである。同図に示すブロック反転駆動方式では、50水平期間毎に極性反転が行われており、この50水平期間内で48ライン分の駆動が行われている。つまり、2水平期間分がブランク期間となっており、48ライン毎に2水平期間のブランク期間が設けられている。
- [0010] ドレイン電圧の実効値の変化が図14のグラフで示されるブロック反転駆動方式では、奇数行を1ライン~95ラインまで書き、次に極性反転して偶数行を50ライン~144ラインまで書き、次に極性反転して奇数行を書くということを繰り返している。よって、1つのブロックへの書き込みは48ラインで終了するが、奇数行のスキャンおよび偶数行のスキャンは、96ラインが1ブロックとなっている。
- [0011] このような駆動が行われる場合、各ラインがゲートオンされるタイミングによって、逆極性のソース信号電圧の影響を受ける期間が異なることになる。これにより、ドレイン電圧の実効値が各ラインで異なっている。
- [0012] 従って、図14に示されるドレイン電圧の実効値の変化に従って、48ラインの間で輝度が徐々に低下するというサイクルが周期的に繰り返されることになる。この48ライン毎の輝度の低下によって48ライン毎の横スジが発生することになる。また、このような横スジは、赤の中間調均一表示、および青の中間調均一表示が行われた場合にも同様に発生するが、視覚特性として緑の中間調均一表示において横スジが最も目立つ。
- [0013] なお、1フレーム毎に反転を行うフレーム反転駆動方式、および、全画面を飛び越し走査で駆動する方式においても、上記と同様のメカニズムによっ

て1フレーム内で輝度の低下が生じることになるので、表示画面の上側から下側にかけて輝度のグラデーションが生じるという問題がある。また、複数ライン反転駆動方式においても、上記と同様のメカニズムによって複数ライン毎に輝度の低下が生じることになるので、複数ライン毎の横スジが発生することになる。

[0014] 上記の特許文献1では、ソースドライバから出力されるソース信号電圧の電圧レベルをシフトさせるための電圧レベル可変手段を備えた液晶表示装置の駆動回路が開示されている。しかしながら、上記のようなブロック反転駆動方式などにおいて生じる横スジの発生を抑制するために、ソース信号電圧を変化させる技術については開示されていない。

[0015] 本発明は、上記従来の問題点に鑑みなされたものであって、その目的は、視覚特性として横スジなどの表示ムラが最も目立つ緑色成分の中間調が均一に表示される場合にも、表示ムラのない均一な表示を、簡素な構成で液晶パネルに対して行わせることが可能なデータ処理装置を提供することにある。

課題を解決するための手段

[0016] 本発明に係るデータ処理装置は、上記課題を解決するために、一方向に伸びる複数の走査信号線と、他方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理装置であって、緑色成分の表示が行われる第1画素に隣接するデータ信号線によって駆動される、青色成分または赤色成分の表示が行われる第2画素の画素データを取得し、上記第2画素の画素データで示される階調値が0から所定の第1の値までの間の値である場合に、該階調値を上記第1の値に補正する補正処理部を備える構成である。

[0017] また、本発明に係るデータ処理方法は、一方向に伸びる複数の走査信号線と、他方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマ

トリクス型の液晶パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理方法であって、緑色成分の表示が行われる第1画素に隣接するデータ信号線によって駆動される、青色成分または赤色成分の表示が行われる第2画素の画素データを取得するステップと、

上記第2画素の画素データで示される階調値が0から所定の第1の値までの間の値である場合に、該階調値を上記第1の値に補正するステップとを有する方法である。

[0018] 上記において、第1画素、第2画素を駆動するデータ信号線、および第2画素は、この順番で並んで配置されることになる。この場合、第1画素の駆動は、第2画素を駆動するデータ信号線との間に生じるカップリングの影響を受けることになる。このカップリングの影響によって、緑色成分の中間調が均一に表示される場合に、表示位置に応じて輝度が徐々に変化する表示ムラが生じる。

[0019] これに対して、上記の構成または方法によれば、第2画素の画素データで示される階調値が0から所定の第1の値までの間の値である場合に、該階調値が第1の値に補正されることになる。この場合、緑色成分の中間調が均一に表示される際の第1画素と第2画素との階調値の差が小さくなる。したがって、第1画素と、第2画素を駆動するデータ信号線との間に生じるカップリングの影響によって生じる上記の表示ムラを低減することができる。

[0020] また、上記のような補正処理は極めて単純な処理となるので、補正処理を行うための構成を簡素にすることができる。

[0021] すなわち、視覚特性として横スジなどの表示ムラが最も目立つ緑色成分の中間調が均一に表示される場合にも、表示ムラのない均一な表示を、簡素な構成で液晶パネルに対して行わせることが可能となる。

[0022] また、本発明に係るデータ処理装置は、上記の構成において、上記補正処理部が、上記画像信号に含まれる各色成分の画素データ毎に独立して行うガンマ補正を行う独立ガンマ補正処理部である構成としてもよい。

[0023] 上記の構成によれば、液晶層に対して印加される電圧と光の透過率との関

係に関する波長依存性を各色成分ごとに的確に補償することが可能となるので、表示品位を向上させることができる。また、この独立ガンマ補正処理部によって、上記第2画素の階調値の補正を行うので、ガンマ補正処理と第2画素の補正処理とを同じ構成で実現することができる。よって、装置の簡素化を図ることができる。

[0024] また、本発明に係るデータ処理装置は、上記の構成において、上記各色成分の画素データの値とガンマ補正後の値との組み合わせに対応した補正量データを格納する補正量記憶部をさらに備え、上記補正処理部が、上記補正量記憶部を参照することによって補正を行う構成としてもよい。

[0025] 上記の構成によれば、上記各色成分の画素データの値とガンマ補正後の値との組み合わせに対応した補正量データを格納する補正量記憶部が備えられている。よって、この補正量記憶部を参照して補正を行うことによって、補正処理を簡易に行うことができる。

[0026] なお、上記のような補正を演算によって行う構成も考えられるが、補正量記憶部の補正量データを参照して補正を行う構成の方が、簡素な構成でかつ高速に処理することが可能である。

[0027] また、本発明に係る液晶表示装置は、一方向に伸びる複数の走査信号線と、他方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶パネルと、上記走査信号線を選択状態とするゲートオンパルスと、上記走査信号線に順次印加する走査信号駆動部と、1フレーム期間内における所定の複数の水平期間ごとに極性が反転するようにデータ信号を上記データ信号線に印加するデータ信号駆動部と、上記本発明に係るデータ処理装置とを備える構成である。

[0028] 上記の構成によれば、第1画素と、第2画素を駆動するデータ信号線との間に生じるカップリングの影響によって生じる上記の表示ムラを低減するような補正を行うことが可能となるので、特定の色成分の中間調が均一に表示される場合にも、表示ムラのない均一な表示を行うことが可能となる。

- [0029] また、本発明に係る液晶表示装置は、上記の構成において、外部から入力される複数の画素データからなる画像信号を受け取り、上記走査信号駆動部および上記データ信号駆動部の動作を制御する信号および上記データ信号駆動部に供給すべき画像信号を出力する表示制御回路をさらに備え、上記データ処理装置が、上記表示制御回路に備えられている構成としてもよい。
- [0030] 通常、液晶表示装置が備える上記のような表示制御回路では、画像信号に対して例えばガンマ補正などの補正処理を行うことが行われている。よって、この補正処理を行う際に、上記のような第2画素の階調値に対する補正を同時に行うことが可能となる。すなわち、上記の構成によれば、上記のような第2画素の階調値に対する補正のための構成を新たに設ける必要をなくすことができ、装置コストを低減することができる。
- [0031] また、本発明に係る液晶表示装置は、上記の構成において、上記データ信号駆動部が、極性反転駆動を行うとともに、一方の極性が継続する期間を複数の水平走査期間とする構成としてもよい。
- [0032] 上記の構成によれば、複数の水平走査期間で極性が継続する極性反転駆動が行われるので、各走査信号線がゲートオンされるタイミングによって、逆極性のソース信号電圧の影響を受ける期間が異なることになる。これにより、カップリングによる影響が各走査信号線で異なることになり、表示ムラが生じることになる。すなわち、このような構成に対しても、表示ムラのない均一な表示を行うことが可能となる。
- [0033] また、本発明に係る液晶表示装置は、上記の構成において、上記走査信号線が1以上のブロックに分かれているとともに、各ブロックに含まれる走査信号線が、さらに複数のグループに分かれており、上記走査信号駆動部が、上記走査信号線を上記ブロック単位で順次走査するとともに、各ブロックの走査においては、上記走査信号線の各グループに対する走査を順次行うことによって飛び越し走査方式による駆動を行い、上記データ信号駆動部が、走査が行われる上記走査信号線のグループの切り替わり時点で極性が反転するようにデータ信号を上記データ信号線に印加する構成としてもよい。

- [0034] 上記の構成によれば、飛び越し走査方式の場合、表示上、画素にかかる電圧は1行毎に極性反転するため、順次走査方式と比べて、フリッカを低減でき、また、上下画素のカップリング容量によるムラも低減できる。上記問題を抑制できることにより、順次走査方式における極性反転周期の長さにくらべ、飛び越し走査における極性反転周期の長さを長くしやすいため、消費電力の低減およびデータ信号駆動部の発熱を抑制しやすい。
- [0035] また、本発明に係る液晶表示装置は、上記の構成において、上記走査信号線を分割するブロックの数が1つである構成としてもよい。
- [0036] 上記の構成によれば、極性反転する行が画面の端となるため、ムラを目立たなくできる。
- [0037] また、本発明に係る液晶表示装置は、上記の構成において、上記走査信号線を分割するブロックの数が2つ以上である構成としてもよい。
- [0038] 上記の構成によれば、走査信号線が複数のブロックに分かれており、各ブロック単位で飛び越し走査方式による駆動が行われることになる。この場合、走査信号線全体で飛び越し走査方式による駆動が行われる場合と比較して、各ブロック内でのグループ間での走査タイミングの差を小さくすることができる。よって、後述するコーミングの発生を抑制することができるので、表示品位をより良好にすることが可能となる。
- [0039] また、本発明に係る液晶表示装置は、上記の構成において、上記走査信号線が1以上のブロックに分かれており、上記走査信号駆動部が、上記走査信号線に対して順次走査方式による駆動を行い、上記データ信号駆動部が、走査が行われる上記走査信号線のグループの切り替わり時点で極性が反転するようにデータ信号を上記データ信号線に印加する構成としてもよい。
- [0040] 上記の構成によれば、順次走査方式によって駆動が行われるので、飛び越し走査で必要とされる画像信号の順番の入れ替え処理などを省くことができる。
- [0041] また、本発明に係る液晶表示装置は、上記の構成において、上記走査信号線を分割するブロックの数が1つである構成としてもよい。

- [0042] 上記の構成によれば、データ信号線毎にデータ信号の極性が反転する駆動を実現することができる。また極性反転する行が画面の端となるため、ムラを目立たなくできる。また、消費電力の低減、およびデータ信号駆動部の発熱の抑制をより効果的に実現できる。
- [0043] また、本発明に係る液晶表示装置は、上記の構成において、上記走査信号線を分割するブロックの数が2つ以上である構成としてもよい。
- [0044] 上記の構成によれば、フリッカとよばれるちらつきの発生を抑制することができる。
- [0045] また、本発明に係る液晶表示装置と、テレビジョン放送を受信するチューナ部とを備えるテレビジョン受像機を構成することも可能である。

発明の効果

- [0046] 本発明に係るデータ処理装置は、以上のように、緑色成分の表示が行われる第1画素に隣接するデータ信号線によって駆動される、青色成分または赤色成分の表示が行われる第2画素の画素データを取得し、上記第2画素の画素データで示される階調値が0から所定の第1の値までの間の値である場合に、該階調値を上記第1の値に補正する補正処理部を備える構成である。これにより、視覚特性として横スジなどの表示ムラが最も目立つ緑色成分の中間調が均一に表示される場合にも、表示ムラのない均一な表示を、簡素な構成で液晶パネルに対して行わせることが可能となるという効果を奏する。

図面の簡単な説明

- [0047] [図1]本発明の一実施形態に係る液晶表示装置の構成をその表示部の等価回路と共に示すブロック図である。
- [図2]表示部の画素形成部を示す回路図である。
- [図3] (a) は、ブロック反転駆動方式において各ソースラインの信号電圧の変化によるドレイン電圧の変化を示すタイミングチャートであり、(b) は、1行目と95行目とに関する同極性の期間および逆極性の期間を示す表である。
- [図4]階調電圧と透過率との関係を示すV-T特性図である。

[図5]独立ガンマ補正処理部の概略構成を示すブロック図である。

[図6]フレーム反転駆動方式において各ソースラインの信号電圧の変化によるドレイン電圧の変化を示すタイミングチャートである。

[図7]フレーム反転駆動方式においてライン毎にドレイン電圧の実効電圧低下量が増加することを示すグラフである。

[図8]緑中間調ベタ表示の画面内においてグラデーションが発生していることを示す図である。

[図9]複数ライン反転駆動方式において各ソースラインの信号電圧の変化によるドレイン電圧の変化を示すタイミングチャートである。

[図10]複数ライン反転駆動方式においてライン毎にドレイン電圧の実効電圧低下量が増加することを示すグラフである。

[図11]緑中間調ベタ表示の画面内において10ラインピッチの横スジが発生していることを示す図である。

[図12]緑中間調ベタ表示の画面内において48ラインピッチの横スジが発生していることを示す図である。

[図13]液晶パネル内における寄生容量を示すブロック図である。

[図14]ブロック反転駆動方式においてライン毎にドレイン電圧の実効電圧低下量が増加することを示すグラフである。

[図15]独立ガンマ用LUTの具体例を示す図である。

[図16]独立ガンマ用LUTの具体例を示す図である。

[図17]テレビジョン受像機用の表示装置の構成を示すブロック図である。

[図18]チューナ部と表示装置との接続関係を示すブロック図である。

[図19]表示装置をテレビジョン受像機とするときの機械的構成の一例を示す分解斜視図である。

発明を実施するための形態

[0048] 本発明の一実施形態について図面に基づいて説明すると以下の通りである。
。

[0049] (液晶表示装置の構成)

図1は、本実施形態に係る液晶表示装置の構成をその表示部の等価回路と共に示すブロック図である。この液晶表示装置は、データ信号線駆動回路としてのソースドライバ300と、走査信号線駆動回路としてのゲートドライバ400と、アクティブマトリクス形の表示部100と、面状照明装置としてのバックライト600と、そのバックライトを駆動する光源駆動回路700と、ソースドライバ300、ゲートドライバ400および光源駆動回路700を制御するための表示制御回路200とを備えている。なお本実施形態では、表示部100はアクティブマトリクス型の液晶パネルとして実現されているが、表示部100がソースドライバ300およびゲートドライバ400と共に一体化されて液晶パネルを構成してもよい。

[0050] 上記液晶表示装置における表示部100は、複数本(m本)の走査信号線としてのゲートラインGL1~GLmと、それらのゲートラインGL1~GLmのそれぞれと交差する複数本(n本)のデータ信号線としてのソースラインSL1~SLnと、それらのゲートラインGL1~GLmとソースラインSL1~SLnとの交差点にそれぞれ対応して設けられた複数個(m×n個)の画素形成部20を含む。これらの画素形成部20はマトリクス状に配置されて画素アレイを構成する。以下では、画素アレイの並びにおけるゲートライン方向を行方向、ソースライン方向を列方向と称する。

[0051] 各画素形成部20は、対応する交差点を通過するゲートラインGLjにゲート端子が接続されるとともに当該交差点を通過するソースラインSLiにソース端子が接続されたスイッチング素子であるTFT10と、そのTFT10のドレイン端子に接続された画素電極と、上記複数の画素形成部20に共通的に設けられた対向電極である共通電極Ecと、上記複数の画素形成部20に共通的に設けられ画素電極と共通電極Ecとの間に挟持された液晶層とからなる。そして、画素電極と共通電極Ecとにより形成される液晶容量により画素容量Cpix'が構成される。なお通常、画素容量に確実に電圧を保持すべく、液晶容量に並列に補助容量(保持容量)が設けられるが、補助容量は本実施形態には直接に関係しないのでその説明および図示を省略す

る。

[0052] 各画素形成部20における画素電極には、ソースドライバ300およびゲートドライバ400により、表示すべき画像に応じた電位が与えられ、共通電極Ecには、図示しない電源回路から所定電位Vcomが与えられる。これにより、画素電極と共通電極Ecとの間の電位差に応じた電圧が液晶に印加され、この電圧印加によって液晶層に対する光の透過量が制御されることで画像表示が行われる。

[0053] なお、本実施形態では、垂直配向方式（VA（Vertical Alignment）方式）の液晶表示装置が想定されている。VA方式の液晶表示装置では、基板間に充填されている液晶は、電圧が印加されていない状態で基板面に対してほぼ垂直となるように配向する。この状態では、液晶表示装置に入射した光の偏光面は液晶層中でほぼ回転されない。一方、電圧が印加されると、液晶は電圧値に応じて基板面に対して垂直となる方向から角度がついた状態で配向する。この状態では、液晶表示装置に入射した光の偏光面は液晶層中で回転される。よって、液晶表示装置の光入射側および光出射側に配置される2枚の偏光板が、その偏光軸が互いにクロスニコルの関係となるように配置されることによって、電圧無印加時に黒表示、電圧印加時に白表示となるノーマリブラック表示が実現される。

[0054] ただし、本発明は、このようなVA方式の液晶表示装置に限定されるものではなく、TN（Twisted Nematic）方式の液晶表示装置に対しても適用可能である。また、ノーマリブラック表示に限定されるものではなく、ノーマリホワイト表示にも適用可能である。

[0055] バックライト600は、上記表示部100を後方から照明する面状照明装置であり、例えば線状光源としての冷陰極管と導光板を用いて構成される。このバックライト600は光源駆動回路700によって駆動されて点灯し、これによってバックライト600から表示部100の各画素形成部20に光が照射される。

[0056] 表示制御回路200は、外部の信号源から、表示すべき画像を表すデジタ

ルビデオ信号D_vと、当該デジタルビデオ信号D_vに対応する水平同期信号H_SYおよび垂直同期信号V_SYと、表示動作を制御するための制御信号D_cとを受け取る。また、表示制御回路200は、受け取ったこれらの信号D_v、H_SY、V_SY、D_cに基づき、そのデジタルビデオ信号D_vの表す画像を表示部100に表示させるための信号として、データスタートパルス信号SSPと、データクロック信号SCKと、ラッチストロープ信号（データ信号印加制御信号）LSと、極性反転信号POLと、表示すべき画像を表すデジタル画像信号DA（デジタルビデオ信号D_vに相当する信号）と、ゲートスタートパルス信号GSPと、ゲートクロック信号GCKと、ゲートドライバ出力制御信号（走査信号出力制御信号）GOEとを生成し出力する。

[0057] より詳しくは、デジタルビデオ信号D_vを内部メモリで必要に応じてタイミング調整等を行った後に、デジタル画像信号DAとして表示制御回路200から出力し、そのデジタル画像信号DAの表す画像の各画素に対応するパルスからなる信号としてデータクロック信号SCKを生成し、水平同期信号H_SYに基づき1水平走査期間毎に所定期間だけハイレベル（Hレベル）となる信号としてデータスタートパルス信号SSPを生成し、垂直同期信号V_SYに基づき1フレーム期間（1垂直走査期間）毎に所定期間だけHレベルとなる信号としてゲートスタートパルス信号GSP（GSP_a、GSP_b）を生成し、水平同期信号H_SYに基づきゲートクロック信号GCK（GCK_a、GCK_b）を生成し、水平同期信号H_SYおよび制御信号D_cに基づきラッチストロープ信号LS、ならびにゲートドライバ出力制御信号GOE（GOE_a、GOE_b）を生成する。

[0058] また、表示制御回路200は、独立ガンマ補正処理部21を備えている。この独立ガンマ補正処理部21の詳細については後述する。

[0059] 上記のようにして表示制御回路200において生成された信号のうち、デジタル画像信号DAとラッチストロープ信号LSとデータスタートパルス信号SSPとデータクロック信号SCKと極性反転信号POLとは、ソースドライバ300に入力され、ゲートスタートパルス信号GSPとゲートクロック

ク信号GCKとゲートドライバ出力制御信号GOEとは、ゲートドライバ400に入力される。

[0060] ソースドライバ300は、デジタル画像信号DAとデータスタートパルス信号SSPおよびデータクロック信号SCKとラッチストロブ信号LSと極性反転信号POLとに基づき、デジタル画像信号DAの表す画像の各水平走査線における画素値に相当するアナログ電圧としてデータ信号S(1)～S(n)を1水平期間毎に順次生成し、これらのデータ信号S(1)～S(n)をソースラインSL1～SLnにそれぞれ印加する。

[0061] ゲートドライバ400は、ゲートスタートパルス信号GSP(GSPa、GSPb)およびゲートクロック信号GCK(GCKa、GCKb)と、ゲートドライバ出力制御信号GOE(GOEa、GOEb)とに基づき、走査信号G(1)～G(m)を生成し、これらをゲートラインGL1～GLmにそれぞれ印加することにより当該ゲートラインGL1～GLmを選択的に駆動する。このゲートラインGL1～GLmの選択的な駆動は、走査信号G(1)～G(m)として、選択期間をパルス幅としたゲートオンパルスを印加することによって実現される。なお、本実施形態では、一部の駆動例を除き、各ゲートラインに印加されるゲートオンパルスPwのパルス幅が全て等しくなっている。よって、各画素に対する充電条件が均一となるので、表示画面全体でより均一な表示が行われることにより、表示品位をより良好にすることが可能となる。

[0062] 上記のようにソースドライバ300およびゲートドライバ400により表示部100のソースラインSL1～SLnおよびゲートラインGL1～GLmが駆動されることで、選択されたゲートラインGLjに接続されたTFT10を介して画素容量CpixにソースラインSLiの電圧が与えられる(i=1～n, j=1～m)。これにより各画素形成部20において液晶層にデジタル画像信号DAに応じた電圧が印加され、その電圧印加によってバックライト600からの光の透過量が制御されることで、外部からのデジタルビデオ信号Dvの示す画像が表示部100に表示される。

[0063] 表示方式としては、順次走査方式（プログレッシブスキャン方式）と飛び越し走査方式（インターレーススキャン方式）とが挙げられる。順次走査方式は、フレーム反転駆動と、複数ライン反転駆動とに分けられる。フレーム反転駆動は、1フレーム期間で極性反転させて順次走査する駆動方式である。複数ライン反転駆動は、複数の水平走査期間で極性反転させて順次走査する駆動方式である。

[0064] また、飛び越し走査方式は、ゲートライン $GL_1 \sim GL_m$ が所定のライン間隔で同じグループとなるように複数のグループに分かれており、各グループに対する走査が順次行われる方式である。飛び越し走査方式は、大きく分けて、全画面飛び越し走査方式と、ブロック反転駆動とが挙げられる。全画面飛び越し走査方式は、1画面単位で飛び越し走査を行う方式である。ブロック反転駆動方式は、ゲートラインを複数のブロックに分割し、各ブロック毎に飛び越し走査を行う方式である。

[0065] 詳細は以下に示すが、上記のいずれの駆動方式においても、前記した表示ムラは発生することになり、本発明は、上記のいずれの駆動方式に対しても適用可能であり、かつその表示ムラを低減することが可能である。

[0066] （ブロック反転駆動方式における横スジの発生および対策）

図2は、表示部100の画素形成部20を示す回路図である。画素形成部20は、ゲートライン GL_i とソースライン SL_i との交差点に対応して設けられた画素形成部であり、緑の画素Gを形成している。また、画素形成部20の右隣の画素形成部20、即ちゲートライン GL_i とソースライン $SL_{(i+1)}$ との交差点に対応して設けられた画素形成部20には、青の画素Bが形成されている。

[0067] また、ソースライン SL_i のTFT10のドレインと、ソースライン SL_i のTFT10のソースとの間に、寄生容量 $C_{sd_自}$ によるカップリングが生じている。さらに、ソースライン SL_i のTFT10のドレインと、ソースライン $SL_{(i+1)}$ のTFT10のソースとの間に、寄生容量 $C_{sd_他}$ によるカップリングが生じている。

[0068] 従って、寄生容量を考慮に入れた画素容量 C_{pix} は、以下に示す (1) 式で表される。

$$C_{pix} = C_{pix}' + C_{sd_{自}} + C_{sd_{他}} \quad (1)$$

ここで、ソースライン SL_i を、緑の画素に電圧供給するソースライン SL_G とし、ソースライン $SL_{(i+1)}$ を、青の画素に電圧供給するソースライン SL_B とする。また、緑中間調均一表示が行われている状態において、極性反転前における TFT10 のドレイン D の電位を V とし、極性反転後における TFT10 のドレイン D の電位を V' とする。この場合、以下に示す (2) 式が成立する。

$$C_{pix}' (V - V_{com}) + C_{sd_{自}} (V - V_{SG1}) + C_{sd_{他}} (V - V_{SB1}) = C_{pix}' (V' - V_{com}) + C_{sd_{自}} (V' - V_{SG2}) + C_{sd_{他}} (V' - V_{SB2}) \quad (2)$$

ここで、(2) 式の左辺は、極性反転前の電荷の総和であり、(2) 式の右辺は、極性反転後の電荷の総和である。

[0069] また、 V_{SG1} は極性反転前のソースライン SL_G の電位を示し、 V_{SG2} は極性反転後のソースライン SL_G の電位を示し、 V_{SB1} は極性反転前のソースライン SL_B の電位を示し、 V_{SB2} は極性反転後のソースライン SL_B の電位を示す。

[0070] (2) 式において V および V' を含む項を左辺に、 V_{SG1} 、 V_{SG2} 、 V_{SB1} および V_{SB2} を含む項を右辺にまとめると、(3) 式が導かれる。

$$C_{pix}' (V - V') + C_{sd_{自}} (V - V') + C_{sd_{他}} (V - V') = C_{sd_{自}} (V_{SG1} - V_{SG2}) - C_{sd_{他}} (V_{SB2} - V_{SB1}) \quad (3)$$

(3) 式において $(V - V')$ でまとめると、(4) 式が導かれる。

$$(C_{pix}' + C_{sd_{自}} + C_{sd_{他}}) (V - V') = C_{sd_{自}} (V_{SG1} - V_{SG2}) - C_{sd_{他}} (V_{SB2} - V_{SB1}) \quad (4)$$

(4) 式において両辺を $(C_{pix}' + C_{sd_{自}} + C_{sd_{他}})$ で割ると (5) 式が導かれる。

$$(V - V') = \{ C_{sd_{自}} (V_{SG1} - V_{SG2}) - C_{sd_{他}} (V_{SB2} - V_{SB1}) \}$$

$$\div (C_{pix}' + C_{sd_{自}} + C_{sd_{他}}) \quad (5)$$

ソースライン SL_G の振幅電圧 V_{SG} は $V_{SG} = V_{SG1} - V_{SG2}$ であり、ソースライン SL_B の振幅電圧 V_{SB} は $V_{SB} = V_{SB2} - V_{SB1}$ であり、TFT10のドレインの電圧変化量 V_{SD} は $V_{SD} = V - V'$ である。また、寄生容量を考慮に入れた画素容量 C_{pix} は、(1)式で示される。

[0071] これらを(5)式に適用すると、(6)式が得られる。

$$V_{SD} = C_{sd_{自}} / C_{pix} \times V_{SG} - C_{sd_{他}} / C_{pix} \times V_{SB} \quad (6)$$

緑中間調均一表示が行われている場合、ドレインの電圧は、上記 V_{SD} の振幅で、極性反転周期で上下することになる。ここで、ドレインの電圧が上がっている期間を同極性の期間、ドレインの電圧が下がっている期間を逆極性の期間と称することにする。この場合、1フレームの垂直走査期間 V_{total} において、逆極性の期間の総和を T とすると、TFT10のドレイン電圧の電圧低下量の実効値である実効電圧低下量 V_{SDE} は、以下に示す(7)式で求められる。

$$V_{SDE} = V_{SD} \times T / V_{total} = \{ C_{sd_{自}} / C_{pix} \times V_{SG} - C_{sd_{他}} / C_{pix} \times V_{SB} \} \times T / V_{total} \quad (7)$$

このように、寄生容量 $C_{sd_{自}}$ および寄生容量 $C_{sd_{他}}$ が画素形成部20内において生じているので、ソースライン SL_G およびソースライン SL_B のソース信号電圧の電圧レベルが変化することにより、実効電圧低下量 V_{SDE} が各ラインで異なることとなる。

[0072] 図3の(a)は、ブロック反転駆動方式においてソースライン SL_G とソースライン SL_B との信号電圧の変化によるドレイン電圧 D_G の変化を示すタイミングチャートである。同図において、 S_G がソースライン SL_G の信号であり、 S_B がソースライン SL_B の信号である。また、 D_{G1} は1ライン目(1行目)のドレイン電圧であり、 D_{G95} は95ライン目(95行目)のドレイン電圧である。

[0073] ドレイン電圧 D_{G1} は、図3の(a)の(1)のタイミングで立ち上がり、画素容量の充電を行い、電圧を保持する。また、(1)'のタイミングで極

性反転し立ち下がり、再び画素容量の充電を行い、電圧を保持する。従って、1フレームの垂直走査期間 $V_{total} = 1200H$ （1200ライン）の間において、対応する画素形成部20の画素容量に充電された電荷の保持を行う。

[0074] ドレイン電圧 D_{G95} は、図3の（a）の（2）のタイミングで立ち上がり、画素容量の充電を行い、電圧を保持する。また、（2）'のタイミングで極性反転し立ち下がり、再び画素容量の充電を行い、電圧を保持する。従って、ドレイン電圧 D_{G1} と同様に、1フレームの垂直走査期間 $V_{total} = 1200H$ （1200ライン）の間において、対応する画素形成部20の画素容量に充電された電荷の保持を行う。

[0075] ドレイン電圧 D_{G1} およびドレイン電圧 D_{G95} の斜線部は、上記の逆極性の期間である。信号 S_G が（1）'のタイミングで立ち下がり、信号 S_B が（2）'のタイミングで立ち下がる。よって、図3の（b）の表に示すように、ドレイン電圧 D_{G95} は、ドレイン電圧 D_{G1} よりも逆極性の期間が49H長くなる。従って、ドレイン電圧 D_{G95} の実効値は、ドレイン電圧 D_{G1} の実効値よりも小さくなる。

[0076] （7）式に戻り、ドレイン電圧の実効電圧低下量 V_{SDE} は、ライン毎に異なり、逆極性の期間の総和 T が長いほど大きくなる。このため、図14に示されるように各ラインでの輝度値が48H周期で低下と上昇とを繰り返すので、図12に示されるように緑中間調単色表示において48ラインピッチの横スジが発生する。

[0077] 図4は、液晶表示装置における、液晶への印加電圧 V_g と透過率 T との関係を示す $V-T$ 特性図である。同図に示すように、印加電圧 V_g の変化に対して、透過率 T に変化が大きい領域、言い換えれば、 $V-T$ 曲線の傾きが大きい領域では、実効電圧低下量 V_{SDE} の影響を大きく受ける領域となる。

[0078] 上記横スジを防止するためには、（7）式においてソースライン S_{LB} の振幅電圧 V_{SB} を大きくしてドレイン電圧の実効電圧低下量 V_{SDE} を小さくすることによって、ライン毎の輝度差を小さくすればよい。そこで緑中間調均一表

示における横スジ発生レベルに応じて独立ガンマ補正を行う。以下に一例を示す。

[0079] 図1の液晶表示装置では、表示制御回路200が有する独立ガンマ補正処理部21において独立ガンマ補正が行われる。以下に独立ガンマ補正について説明する。

[0080] 独立ガンマ補正とは、液晶層に対して印加される電圧と光の透過率との関係を示すV-Tカーブの波長依存性を補償するために、各色成分毎に行うガンマ補正である。つまり、一般的なガンマ補正は、入力階調のそれぞれに対して出力階調を設定することによって、入力階調の変化と実際の光の透過率との関係を適正にするものであるが、これをRGBの色成分それぞれに対して独立に行うものが独立ガンマ補正である。

[0081] 図5は、独立ガンマ補正処理部21の概略構成を示している。同図に示すように、独立ガンマ補正処理部21は、独立ガンマ用LUT22を備えている。また、図15および図16は、独立ガンマ用LUT22の具体例を示している。同図に示すように、独立ガンマ用LUT22は、RGBの各色成分に対して、入力階調（同図の例では0~255階調）と出力階調との関係が設定されたテーブルとなっている。

[0082] 独立ガンマ補正処理部21には、独立ガンマ補正前の画像データとして、RGBの各色成分のデータを含む画像データ（R, G, B）が入力される。独立ガンマ補正処理部21は、入力された画像データ（R, G, B）から、各色成分のデータを入力階調として抽出し、独立ガンマ用LUT22を参照して、各色成分ごとに出力階調を特定する。この各色成分ごとの出力階調が、独立ガンマ補正後の画像データとしての画像データ（R', G', B'）として出力される。

[0083] ここで例えば図2に示されるように、表示部100において緑の画素Gおよび青の画素Bが、この順番で行方向に並んでいる場合、図15に示される独立ガンマ用LUT22に従い、B階調値の独立ガンマ補正を行うことにより、ライン毎の輝度差を小さくする。より具体的にはBの階調が0~4（第

1の値)であれば、補正後のB'の階調を一律に等しく4(第1の値)とする。

[0084] 以上のように、ブロック反転駆動方式において横スジを生じさせるような表示状態を無くすために、青色成分の階調値が、上記のような独立ガンマ補正によって補正される。これにより、ライン毎の輝度差が小さくなるので、緑中間調均一表示において、横スジの発生を抑制することができる。この場合、独立ガンマ補正により、Bの階調が0~4の場合にB'の階調を一律に等しく4に補正するだけであるので、簡素な構成で横スジの発生を抑制することができる。

[0085] ここで、上記のような補正を行った場合、コントラストが若干低下するとともに、黒色度が青色側に若干シフトすることになる。しかしながら、上記の例のような補正であれば、コントラストの低下量、および黒色度のシフト量は、十分に実用の範囲内であり、表示品位への影響は少ないことが確認されている。

[0086] なお、表示部100において緑の画素Gおよび赤の画素Rが、この順番で行方向に並んでいる場合についても、同様に独立ガンマ補正を行い、ライン毎の輝度差を小さくする。この場合、図16に示される独立ガンマ用LUT22に従い、R階調値の独立ガンマ補正を行うことにより、ライン毎の輝度差を小さくする。より具体的にはRの階調が0~4であれば、補正後のR'の階調を一律に等しく4とする。これにより、緑の画素Gおよび赤の画素Rが、この順番で行方向に並んでいる場合についても、横スジの発生を簡素な構成で抑制することができる。

[0087] 表示制御回路200が独立ガンマ補正処理部21を備えているので、上述した独立ガンマ補正は、基本的には表示制御回路200において行われる。ただし、独立ガンマ補正処理部21は、表示制御回路200に備えられているのではなく、表示制御回路200から独立して設けられていてもよい。

[0088] なお、上記の例では、1つのソースラインには同じ色成分の画素が接続されている構成を想定しているが、これに限定されるものではなく、1つのソ

ースラインに互いに異なる複数の色成分の画素が接続されている構成であってもよい。このような構成であっても、上記の補正処理を行うことによって、上記のような横スジの発生を抑制することができる。

[0089] (フレーム反転駆動方式における横スジの発生および対策)

フレーム反転駆動方式(ソースライン反転駆動方式)では、1フレーム周期で極性反転しており、ゲートオンのタイミングによって、ドレイン電圧の実効電圧低下量 V_{SDE} が異なる。図6は、フレーム反転駆動方式においてソースライン SL_G とソースライン SL_B との信号電圧の変化によるドレイン電圧 D_G の変化を示すタイミングチャートである。

[0090] 図6のタイミングチャートにおいて、100行目のドレイン電圧 D_{G100} と、600行目のドレイン電圧 D_{G600} とでは、逆極性の影響を受ける期間が異なり、600行目のドレイン電圧 D_{G600} の方が100行目のドレイン電圧 D_{G100} よりも逆極性の影響を受ける期間が長い。従って(7)式より、ドレイン電圧の実効電圧低下量 V_{SDE} は、600行目のドレイン電圧 D_{G600} の方が100行目のドレイン電圧 D_{G100} よりも大きくなる。

[0091] 図7は、フレーム反転駆動方式においてライン毎にドレイン電圧の実効値が変化することを示すグラフである。各ラインについてドレイン電圧の実効値を算出することにより、各ラインの輝度値が求められる。

[0092] 図7に示されるように、1フレーム期間において、ドレイン電圧の実効値は、走査されるタイミングが遅いラインほど小さくなる。よって、1フレーム期間中において輝度が徐々に低下する。

[0093] 従って、図8に示すように、1フレーム期間中に輝度が徐々に低下していることが、緑中間調均一表示の画面内においてグラデーションとなって表示される。

[0094] このようなフレーム反転駆動方式においても、(7)式においてソースライン SL_B の振幅電圧 V_{SB} を高くしてTFT10のドレイン電圧の実効電圧低下量 V_{SDE} を小さくし、ライン毎の輝度差を小さくすればよい。すなわち、上記の補正処理を行うことによって、画面内でのグラデーションの発生を抑え

ることが可能である。

[0095] なお、上記において、ブロック反転駆動方式の飛び越し走査の例を示したが、全画面飛び越し走査方式においても、上記のフレーム反転駆動方式と同様に1画面単位でのグラデーションのムラが発生する。よって、この場合でも、上記の補正処理を行うことによって、画面内でのグラデーションの発生を抑えることが可能である。

[0096] (複数ライン反転駆動方式における横スジの発生および対策)

複数ライン反転駆動方式、例えば10ライン周期で極性反転させて順次走査する駆動方式では、ゲートオンのタイミングによって、ドレイン電圧の実効電圧低下量 V_{SDE} が異なる。図9は、複数ライン反転駆動方式においてソースライン SL_G とソースライン SL_B との信号電圧の変化によるドレイン電圧 D_G の変化を示すタイミングチャートである。

[0097] 図9のタイミングチャートにおいて、1行目のドレイン電圧 D_{G1} と、10行目のドレイン電圧 D_{G10} とでは、逆極性の影響を受ける期間が異なり、10行目のドレイン電圧 D_{G10} の方が1行目のドレイン電圧 D_{G1} よりも逆極性の影響を受ける期間が長い。従って(7)式より、ドレイン電圧の実効電圧低下量 V_{SDE} は、10行目のドレイン電圧 D_{G10} の方が1行目のドレイン電圧 D_{G1} よりも大きくなる。

[0098] 図10は、複数ライン反転駆動方式においてライン毎にドレイン電圧の実効値が変化することを示すグラフである。各ラインについてドレイン電圧の実効値を算出することにより、各ラインの輝度値が求められる。

[0099] 従って、図10に示されるドレイン電圧の実効値の変化に従って、10ラインの間で輝度が徐々に低下するというサイクルが周期的に繰り返されることになる。この10ライン毎の輝度の低下によって、図11に示すように、10ライン毎の横スジが発生することになる。

[0100] このような複数ライン反転駆動方式においても、(7)式においてソースライン SL_B の振幅電圧 V_{SB} を高くしてTFT10のドレイン電圧の実効電圧低下量 V_{SDE} を小さくし、ライン毎の輝度差を小さくすればよい。すなわち、

上記の補正処理を行うことによって、横スジの発生を抑えることが可能である。

[0101] (テレビジョン受像機の構成)

次に、本発明に係る液晶表示装置をテレビジョン受像機に使用した例について説明する。図17は、このテレビジョン受像機用の表示装置800の構成を示すブロック図である。この表示装置800は、Y/C分離回路80と、ビデオクロマ回路81と、A/Dコンバータ82と、液晶コントローラ83と、液晶パネル84と、バックライト駆動回路85と、バックライト86と、マイコン(マイクロコンピュータ)87と、階調回路88とを備えている。なお、上記液晶パネル84は、本発明に係る液晶表示装置に対応するものであり、アクティブマトリクス型の画素アレイからなる表示部と、その表示部を駆動するためのソースドライバおよびゲートドライバを含んでいる。

[0102] 上記構成の表示装置800では、まず、テレビジョン信号としての複合カラー映像信号Scvが外部からY/C分離回路80に入力され、そこで輝度信号と色信号とに分離される。これらの輝度信号と色信号は、ビデオクロマ回路81にて光の3原色に対応するアナログRGB信号に変換され、さらに、このアナログRGB信号はA/Dコンバータ82により、デジタルRGB信号に変換される。このデジタルRGB信号は液晶コントローラ83に入力される。また、Y/C分離回路80では、外部から入力された複合カラー映像信号Scvから水平および垂直同期信号も取り出され、これらの同期信号もマイコン87を介して液晶コントローラ83に入力される。

[0103] 液晶コントローラ83は、A/Dコンバータ82からのデジタルRGB信号(前記したデジタルビデオ信号Dvに相当)に基づきドライバ用データ信号を出力する。また、液晶コントローラ83は、液晶パネル84内のソースドライバおよびゲートドライバを上記実施形態と同様に動作させるためのタイミング制御信号を、上記同期信号に基づいて生成し、それらのタイミング制御信号をソースドライバおよびゲートドライバに与える。また、階調回路88では、カラー表示の3原色R, G, Bそれぞれの階調電圧が生成され、

それらの階調電圧も液晶パネル 84 に供給される。

[0104] 液晶パネル 84 では、これらのドライバ用データ信号、タイミング制御信号および階調電圧に基づき内部のソースドライバやゲートドライバ等により駆動用信号（データ信号、走査信号等）が生成され、それらの駆動用信号に基づき内部の表示部にカラー画像が表示される。なお、この液晶パネル 84 によって画像を表示するには、液晶パネル 84 の後方から光を照射する必要がある。この表示装置 800 では、マイコン 87 の制御の下にバックライト駆動回路 85 がバックライト 86 を駆動することにより、液晶パネル 84 の裏面に光が照射される。

[0105] 上記の処理を含め、システム全体の制御はマイコン 87 が行う。なお、外部から入力される映像信号（複合カラー映像信号）としては、テレビジョン放送に基づく映像信号のみならず、カメラにより撮像された映像信号や、インターネット回線を介して供給される映像信号等も使用可能であり、この表示装置 800 では、様々な映像信号に基づいた画像表示が可能である。

[0106] 上記構成の表示装置 800 でテレビジョン放送に基づく画像を表示する場合には、図 18 に示すように、当該表示装置 800 にチューナ部 90 が接続される。このチューナ部 90 は、アンテナ（不図示）で受信した受信波（高周波信号）の中から受信すべきチャンネルの信号を抜き出して中間周波信号に変換し、この中間周波数信号を検波することによってテレビジョン信号としての複合カラー映像信号 S c v を取り出す。この複合カラー映像信号 S c v は、既述のように表示装置 800 に入力され、この複合カラー映像信号 S c v に基づく画像が当該表示装置 800 によって表示される。

[0107] 図 19 は、上記構成の表示装置をテレビジョン受像機とするときの機械的構成の一例を示す分解斜視図である。図 19 に示した例では、テレビジョン受像機は、その構成要素として、上記表示装置 800 の他に第 1 筐体 801 および第 2 筐体 806 を有しており、表示装置 800 を第 1 筐体 801 と第 2 筐体 806 とで包み込むようにして挟持した構成となっている。第 1 筐体 801 には、表示装置 800 で表示される画像を透過させる開口部 801 a

が形成されている。また、第2筐体806は、表示装置800の背面側を覆うものであり、当該表示装置800を操作するための操作用回路805が設けられると共に、下方に支持用部材808が取り付けられている。

[0108] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

[0109] また、本願では説明の便宜上、列方向にデータ信号線、行方向に走査信号線と関連付けているが、画面を90°回転した構成なども含まれることは言うまでもない。

産業上の利用可能性

[0110] 本発明に係る液晶表示装置は、例えばパーソナルコンピュータのモニターやテレビジョン受像機など、各種の表示装置に適用できる。

符号の説明

- [0111] 10 TFT
20 画素形成部
21 独立ガンマ補正処理部
22 独立ガンマ用LUT
30 補正回路
31 バッファ
34 補正量格納部
35 加算器
80 Y/C分離回路
81 ビデオクロマ回路
82 A/Dコンバータ
83 液晶コントローラ
84 液晶パネル
85 バックライト駆動回路

- 86 バックライト
- 87 マイコン
- 88 階調回路
- 90 チューナ部
- 100 表示部
- 200 表示制御回路
- 300 ソースドライバ
- 400 ゲートドライバ
- 600 バックライト
- 700 光源駆動回路
- 800 表示装置
- 801 第1筐体
- 801 a 開口部
- 805 操作用回路
- 806 第2筐体
- 808 支持用部材

請求の範囲

- [請求項1] 一方向に伸びる複数の走査信号線と、他方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理装置であって、
- 緑色成分の表示が行われる第1画素に隣接するデータ信号線によって駆動される、青色成分または赤色成分の表示が行われる第2画素の画素データを取得し、
- 上記第2画素の画素データで示される階調値が0から所定の第1の値までの間の値である場合に、該階調値を上記第1の値に補正する補正処理部を備えることを特徴とするデータ処理装置。
- [請求項2] 上記補正処理部が、上記画像信号に含まれる各色成分の画素データ毎に独立して行うガンマ補正を行う独立ガンマ補正処理部であることを特徴とする請求項1記載のデータ処理装置。
- [請求項3] 上記各色成分の画素データの値とガンマ補正後の値との組み合わせに対応した補正量データを格納する補正量記憶部をさらに備え、上記補正処理部が、上記補正量記憶部を参照することによって補正を行うことを特徴とする請求項2記載のデータ処理装置。
- [請求項4] 一方向に伸びる複数の走査信号線と、他方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶パネルと、
- 上記走査信号線を選択状態とするゲートオンパルスを、上記走査信号線に順次印加する走査信号駆動部と、
- 1フレーム期間内における所定の複数の水平期間ごとに極性が反転するようにデータ信号を上記データ信号線に印加するデータ信号駆動部と、

請求項 1 記載のデータ処理装置とを備えることを特徴とする液晶表示装置。

[請求項5] 外部から入力される複数の画素データからなる画像信号を受け取り、上記走査信号駆動部および上記データ信号駆動部の動作を制御する信号および上記データ信号駆動部に供給すべき画像信号を出力する表示制御回路をさらに備え、

上記データ処理装置が、上記表示制御回路に備えられていることを特徴とする請求項 4 記載の液晶表示装置。

[請求項6] 上記データ信号駆動部が、極性反転駆動を行うとともに、一方の極性が継続する期間を複数の水平走査期間とすることを特徴とする請求項 4 記載の液晶表示装置。

[請求項7] 上記走査信号線が 1 以上のブロックに分かれているとともに、各ブロックに含まれる走査信号線が、さらに複数のグループに分かれており、

上記走査信号駆動部が、上記走査信号線を上記ブロック単位で順次走査するとともに、各ブロックの走査においては、上記走査信号線の各グループに対する走査を順次行うことによって飛び越し走査方式による駆動を行い、

上記データ信号駆動部が、走査が行われる上記走査信号線のグループの切り替わり時点で極性が反転するようにデータ信号を上記データ信号線に印加することを特徴とする請求項 6 記載の液晶表示装置。

[請求項8] 上記走査信号線を分割するブロックの数が 1 つであることを特徴とする請求項 7 記載の液晶表示装置。

[請求項9] 上記走査信号線を分割するブロックの数が 2 つ以上であることを特徴とする請求項 7 記載の液晶表示装置。

[請求項10] 上記走査信号線が 1 以上のブロックに分かれており、

上記走査信号駆動部が、上記走査信号線に対して順次走査方式による駆動を行い、

上記データ信号駆動部が、走査が行われる上記走査信号線のグループの切り替わり時点で極性が反転するようにデータ信号を上記データ信号線に印加することを特徴とする請求項6記載の液晶表示装置。

[請求項11] 上記走査信号線を分割するブロックの数が1つであることを特徴とする請求項10記載の液晶表示装置。

[請求項12] 上記走査信号線を分割するブロックの数が2つ以上であることを特徴とする請求項10記載の液晶表示装置。

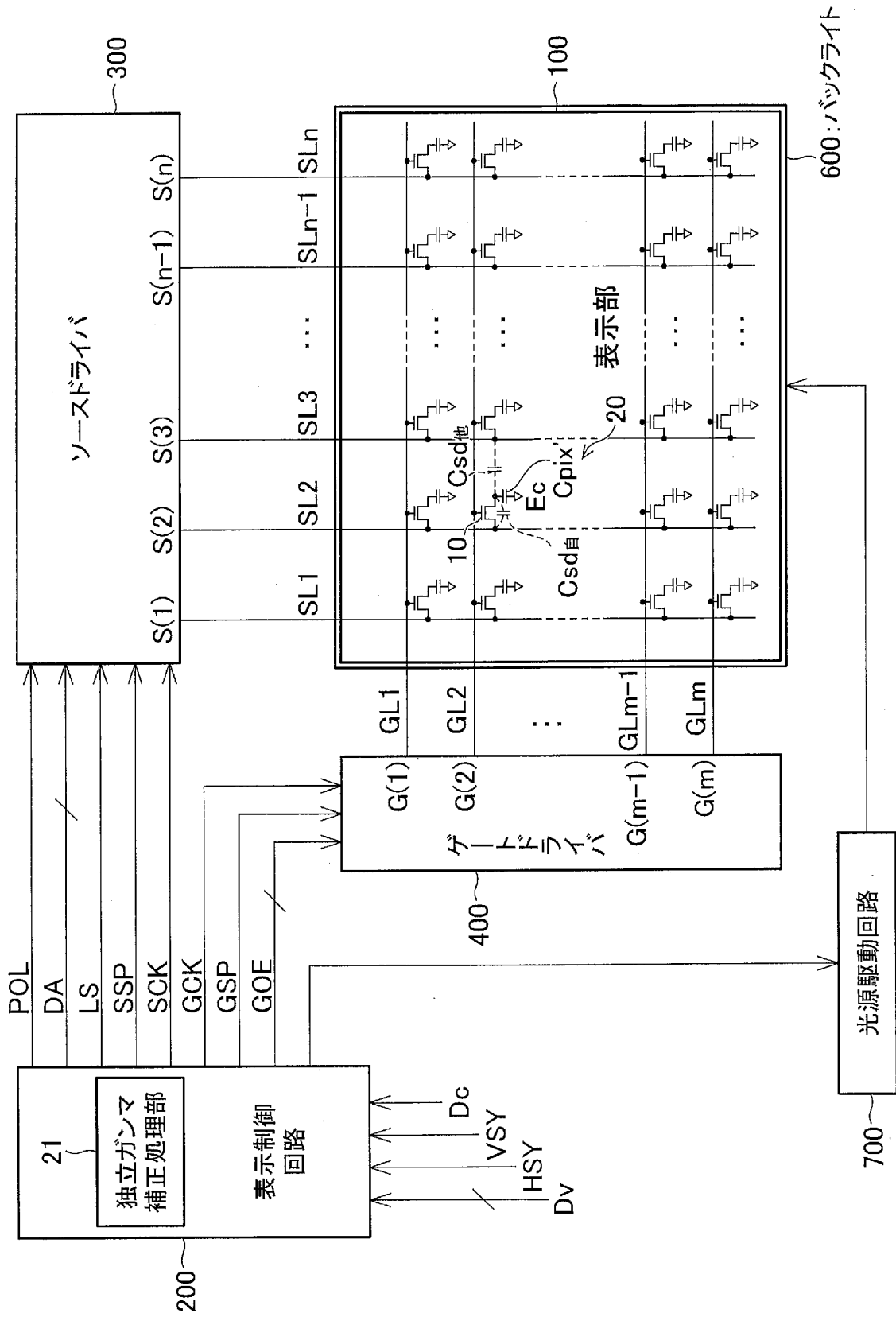
[請求項13] 請求項4記載の液晶表示装置と、テレビジョン放送を受信するチューナ部とを備えることを特徴とするテレビジョン受像機。

[請求項14] 一方向に伸びる複数の走査信号線と、他方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理方法であって、

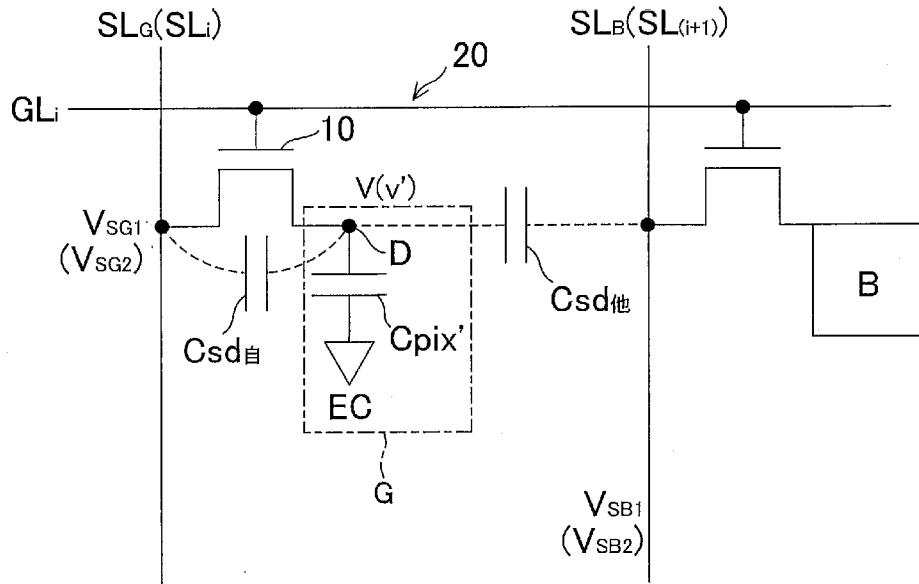
緑色成分の表示が行われる第1画素に隣接するデータ信号線によって駆動される、青色成分または赤色成分の表示が行われる第2画素の画素データを取得するステップと、

上記第2画素の画素データで示される階調値が0から所定の第1の値までの間の値である場合に、該階調値を上記第1の値に補正するステップとを有することを特徴とするデータ処理方法。

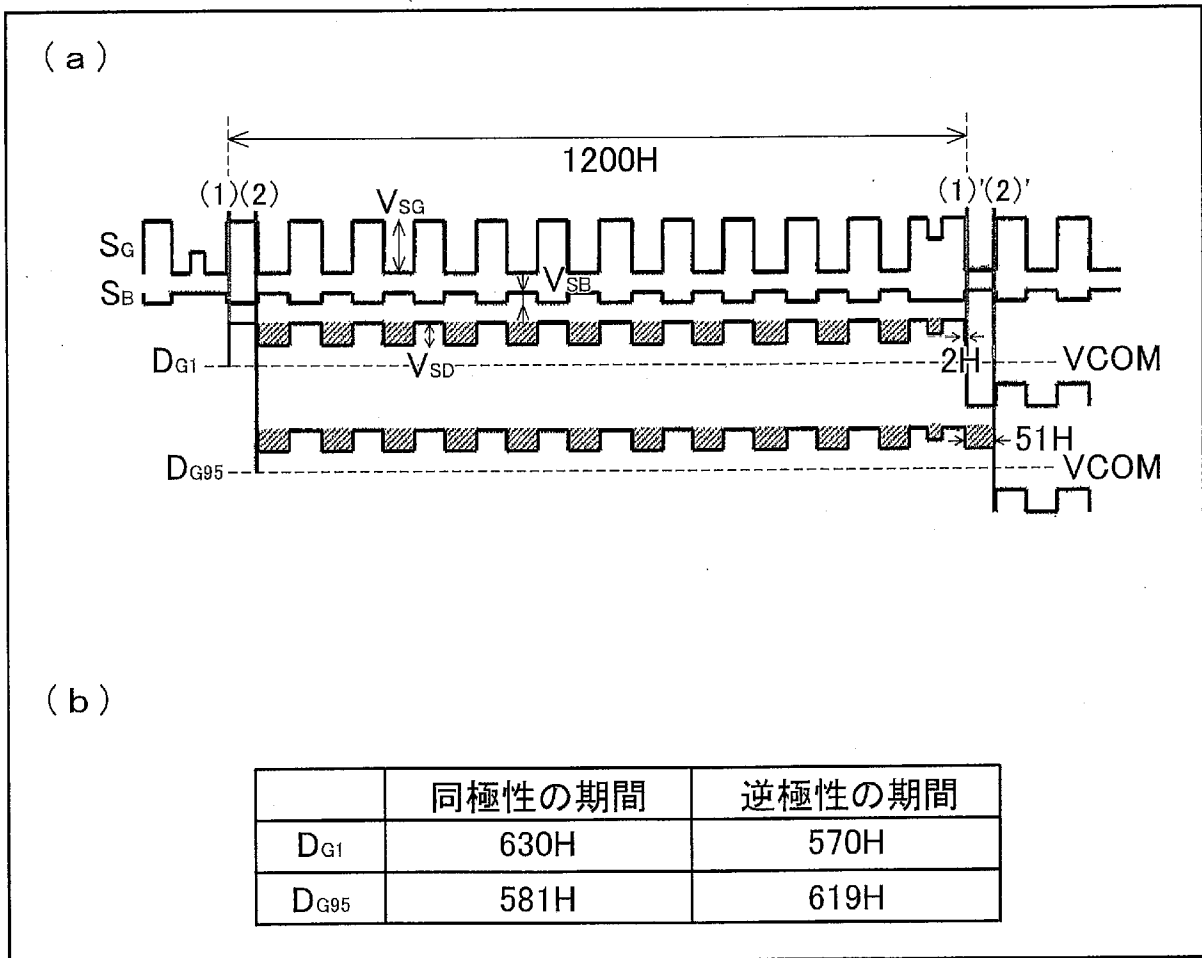
[図1]



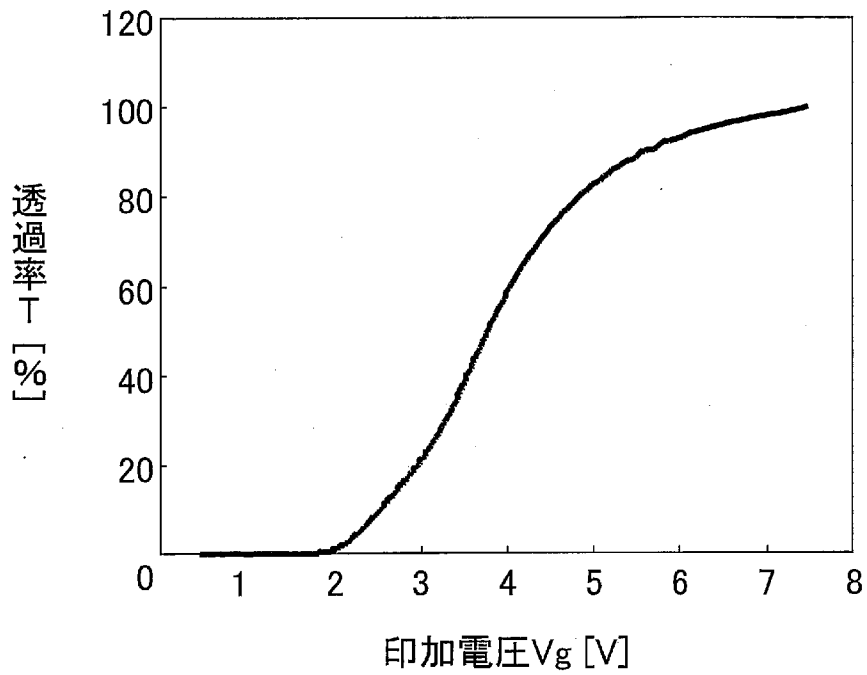
[図2]



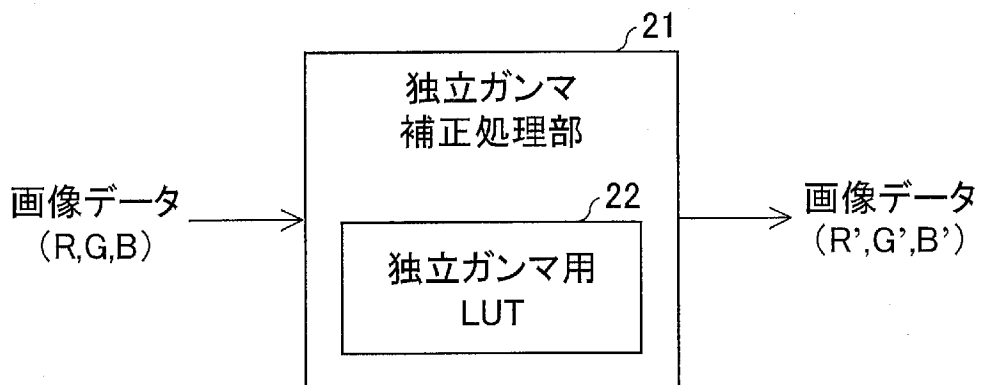
[図3]



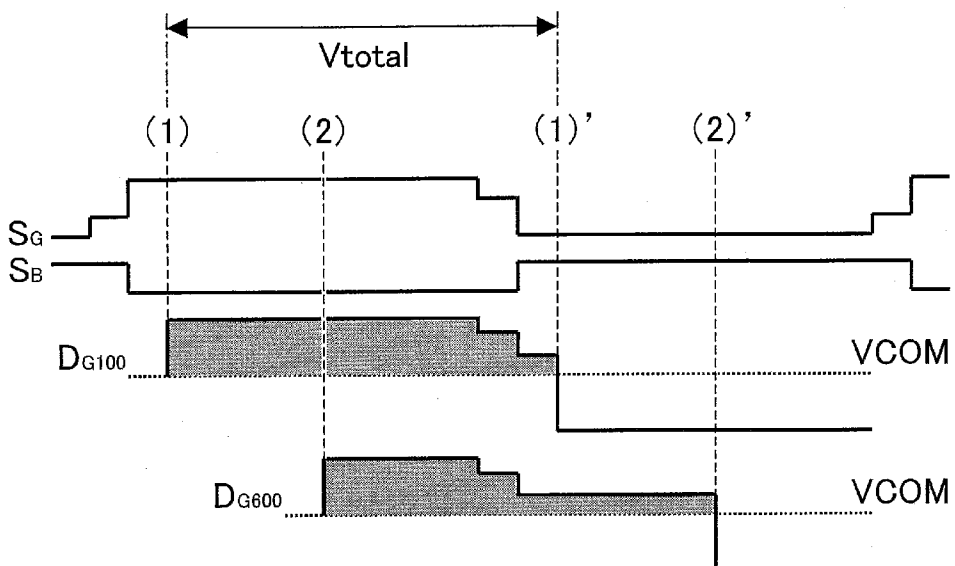
[図4]



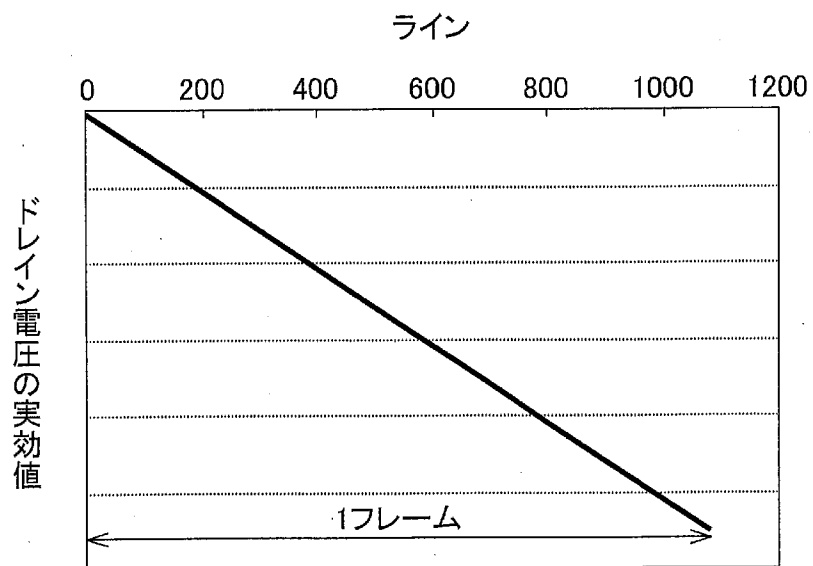
[図5]



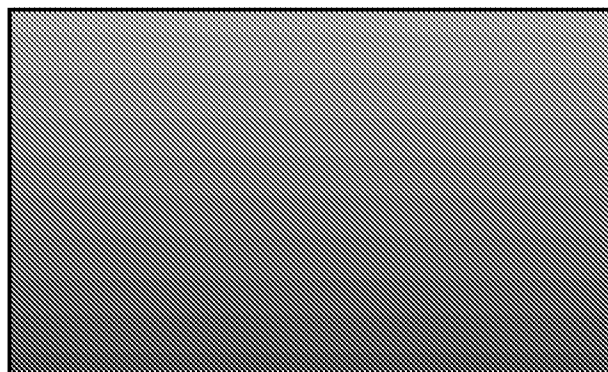
[図6]



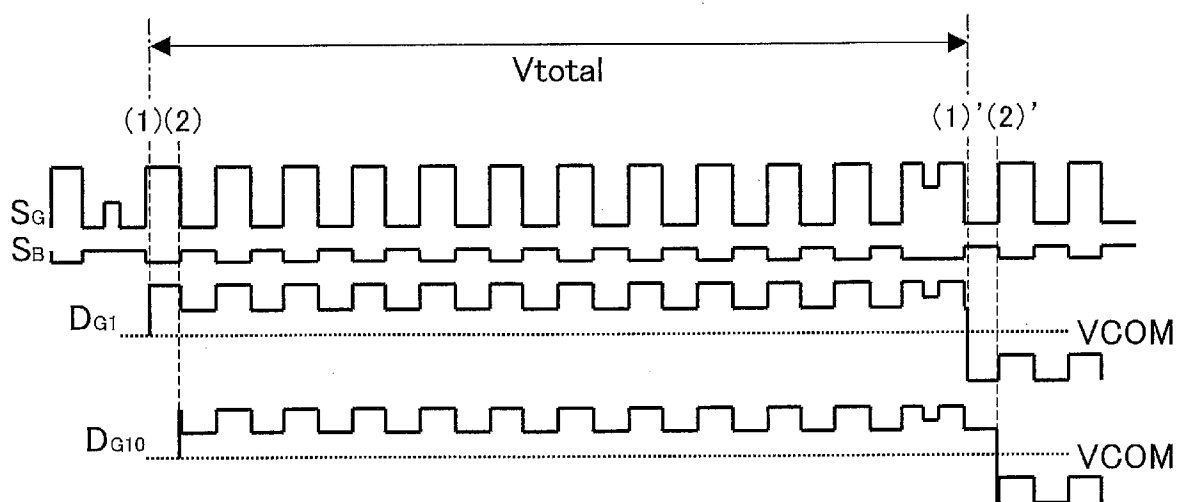
[図7]



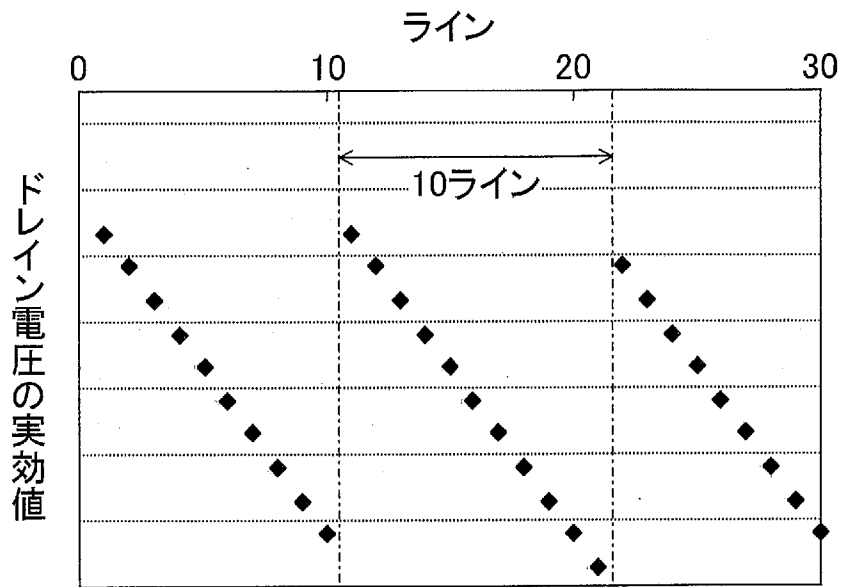
[図8]



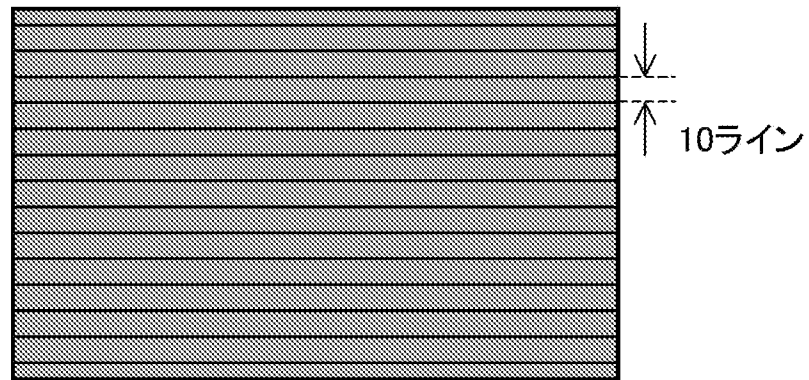
[図9]



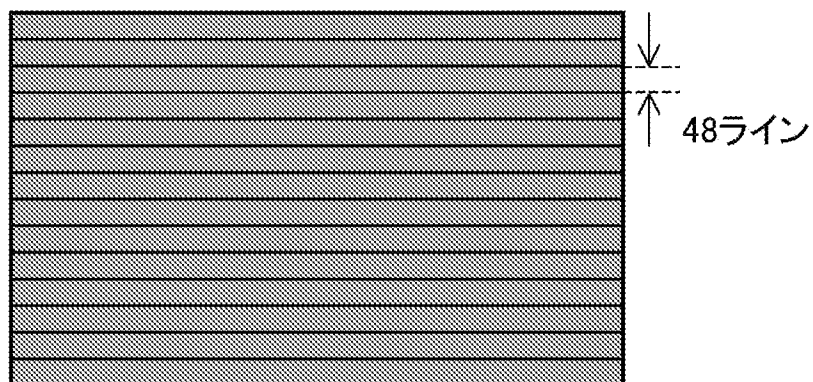
[図10]



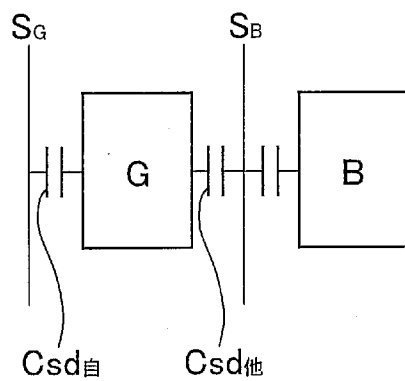
[図11]



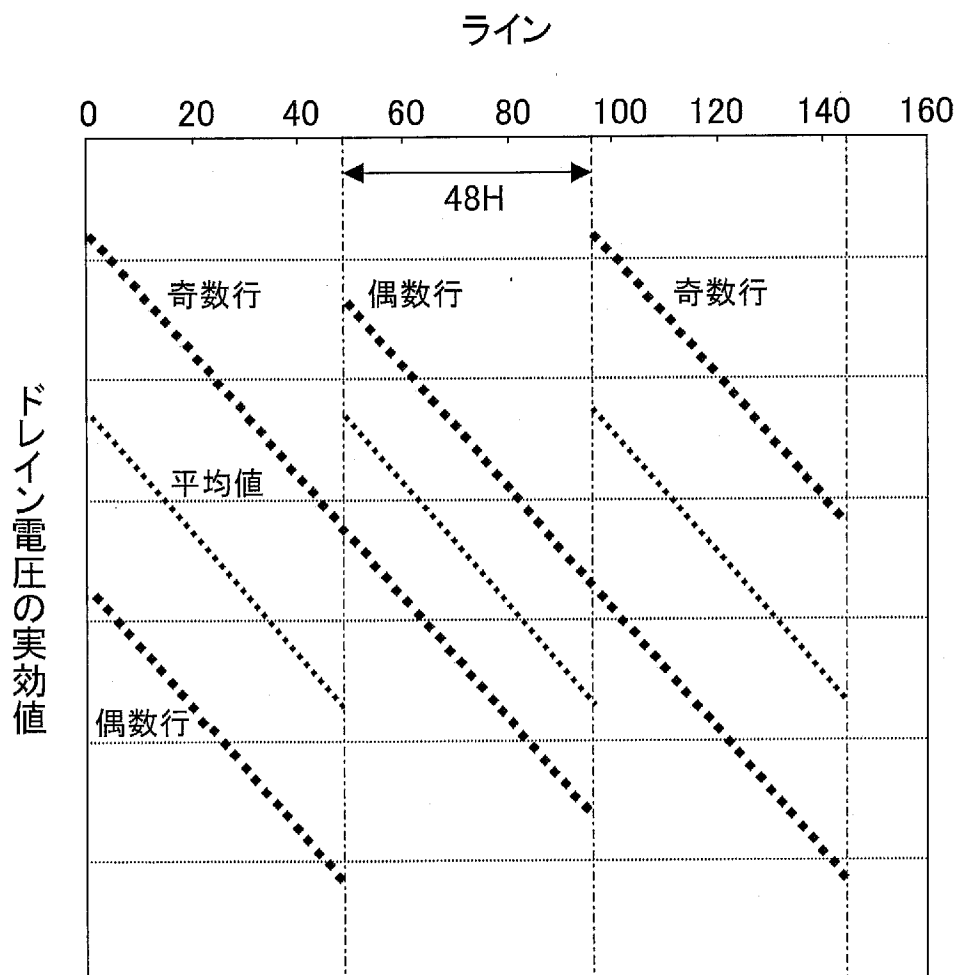
[図12]



[図13]



[図14]



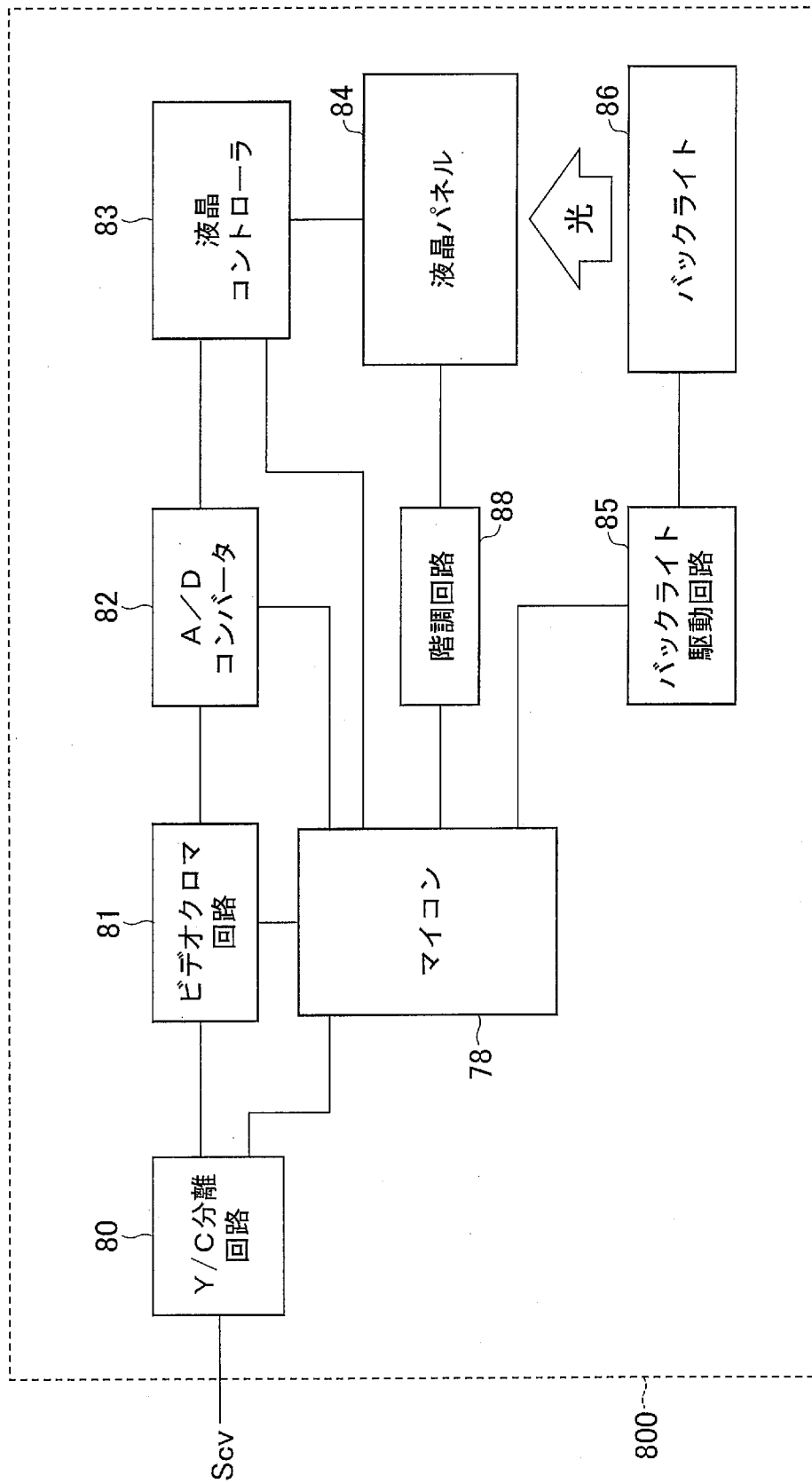
[図15]

入力	出力		
	R	G	B
0	0	0	4
1	1	1	4
2	2	2	4
3	3	3	4
4	4	4	4
⋮			
⋮			
26	28	25	20
⋮			
⋮			
32	34	32	25
⋮			
240	244	240	220
⋮			
255	240	255	248

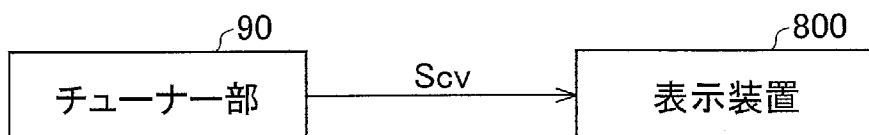
[図16]

入力	出力		
	R	G	B
0	4	0	0
1	4	1	1
2	4	2	2
3	4	3	3
4	4	4	4
⋮			
⋮			
26	28	25	20
⋮			
⋮			
32	34	32	25
⋮			
240	244	240	220
⋮			
255	240	255	248

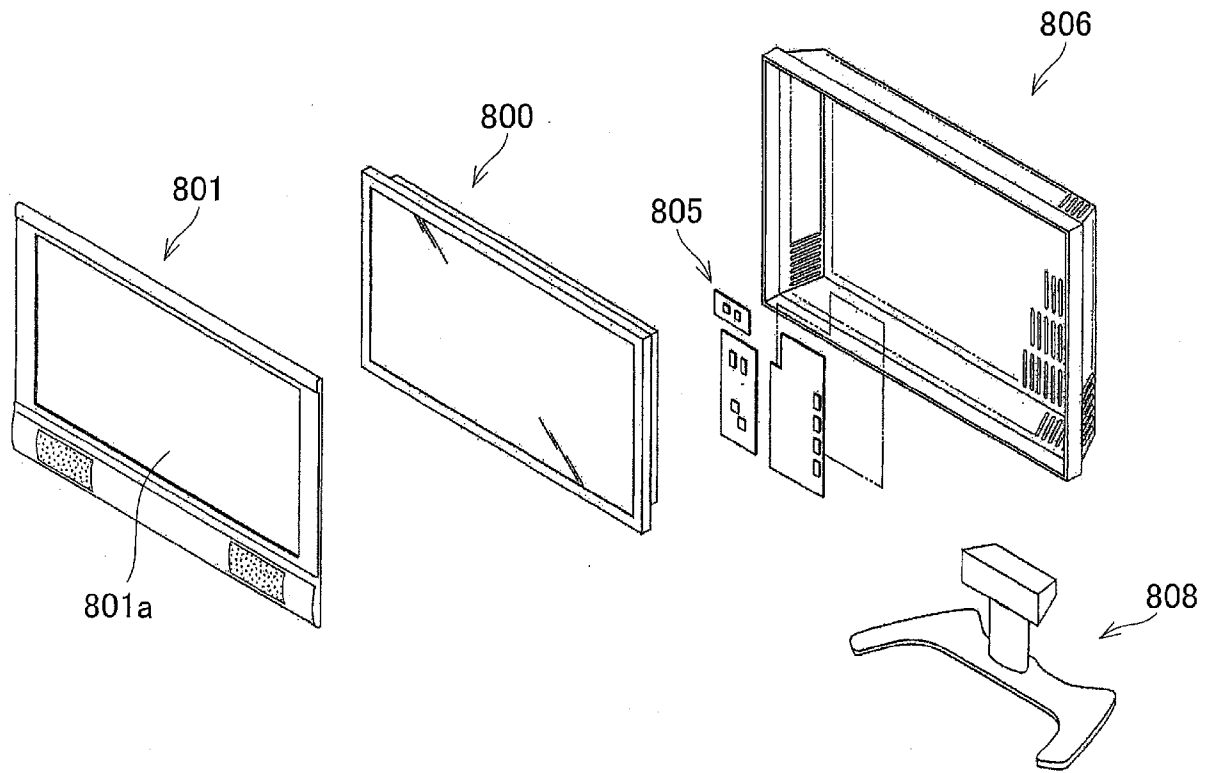
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No. PCT/JP2009/061522
--

A. CLASSIFICATION OF SUBJECT MATTER
 G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 G09G3/36, G02F1/133, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-58846 A (Sharp Corp.), 02 March, 2006 (02.03.06), Full text; all drawings & US 2006/0017678 A1 & KR 10-2006-0053959 A & CN 1725288 A	1-14
A	JP 11-296149 A (Seiko Epson Corp.), 29 October, 1999 (29.10.99), Full text; all drawings (Family: none)	1-14

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 14 September, 2009 (14.09.09)	Date of mailing of the international search report 29 September, 2009 (29.09.09)
--	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. G09G3/36, G02F1/133, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2009年
 日本国実用新案登録公報 1996-2009年
 日本国登録実用新案公報 1994-2009年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-58846 A (シャープ株式会社) 2006.03.02, 全文, 全図 & US 2006/0017678 A1 & KR 10-2006-0053959 A & CN 1725288 A	1-14
A	JP 11-296149 A (セイコーエプソン株式会社) 1999.10.29, 全文, 全図 (ファミリーなし)	1-14

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
 「A」特に関連のある文献ではなく、一般的な技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日
 14.09.2009

国際調査報告の発送日
 29.09.2009

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 堀部 修平
 2G 9215
 電話番号 03-3581-1101 内線 3226