

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97132703

※申請日期：97-10-28

※IPC 分類：H01L 21/60

一、發明名稱：(中文/英文)

凸塊製程 / BUMPING PROCESS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日月光半導體製造股份有限公司 / ADVANCED SEMICONDUCTOR
ENGINEERING, INC.

代表人：(中文/英文) 張虔生 / CHIEN-SHENG CHANG

住居所或營業所地址：(中文/英文)

高雄市楠梓加工出口區經三路 26 號 / 26, CHIN 3RD. RD., 811,
NANTZE EXPORT PROCESSING ZONE, KAOHSIUNG, TAIWAN, R. O. C.

國籍：(中文/英文) 中華民國 / TW

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 黃敏龍 / HUANG, MIN-LUNG

2. 陳逸信 / CHEN, YI-HSIN

3. 陳嘉濱 / CHEN, JIA-BIN

國籍：(中文/英文) 中華民國 / TW

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種半導體製程，且特別是有關於一種晶圓之凸塊製程。

【先前技術】

在半導體產業中，積體電路(Integrated Circuits, IC)的生產，主要分為三個階段：晶圓(wafer)的製造、積體電路(IC)的製作以及積體電路(IC)的封裝(Package)等。其中，裸晶片(die)係經由晶圓製作、電路設計、光罩多道製程以及切割晶圓等步驟而完成，而每一顆由晶圓切割所形成的裸晶片，經由裸晶片上之鐳墊(Bonding Pad)與承載器(Carrier)電性連接，以形成一晶片封裝結構。此晶片封裝結構又可區分為：打線接合(wire bonding)型態之晶片封裝結構、覆晶接合(flip chip bonding)型態之晶片封裝結構以及捲帶自動接合(tape automatic bonding)之晶片封裝結構等三大類。

請參考圖 1~圖 4，其繪示習知一種晶圓之凸塊製程的流程示意圖。首先，請參考圖 1，晶圓 100 之表面上全面性形成一球底金屬層 110，並覆蓋一光阻層 120 於球底金屬層 110 之上。接著，請參考圖 2，利用曝光、顯影的成像技術形成多數個開口 122 於光阻層 120 中，且開口 122 的位置對應位在晶圓 100 之鐳墊 102 上。之後，請參考圖 3，以光阻層為罩幕(mask)，進行銅電鍍處理，使得電鍍液中銅之析出物能附著在以球底金屬層 110 為電鍍種子

層之部分表面上，形成類似銅柱 (pillar) 112 之凸塊結構。接著，請參考圖 4，以同一光阻層 120 為罩幕，進行鐳料 (solder) 電鍍處理，以形成類似蘑菇 (mushroom) 狀之一鐳料層 114 於銅柱 112 之表面上，而鐳料層 114 例如為低熔點之錫鉛合金，因此可迴鐳成球狀之凸塊，以作為晶圓 100 上每一晶片 (未繪示) 對外電性連接一電路板 (未繪示) 之媒介。

值得注意的是，由於銅柱 112 及其上方之鐳料層 114 形成於同一光阻層 120 之開口 122 中，因此光阻層 120 之開口 122 深度必須高於預定電鍍銅柱 112 之高度，造成曝光、顯影不易等問題，且鐳料層 114 於填滿光阻層 120 之開口 122 後，將突出於光阻層 120 之上，使得兩相鄰之鐳料層 114 容易彼此電性連接，造成短路現象，影響後續封裝的可靠度。

【發明內容】

本發明的目的就是在提供一種凸塊製程，適用於一晶圓，以提高凸塊製程之銅柱與鐳料層之品質。

本發明提出一種凸塊製程，包括下列步驟：首先，提供一晶片；形成一第一光阻層於晶片之一主動表面上，並形成至少一第一開口於第一光阻層中；形成一銅柱於第一開口中；接著，形成一第二光阻層於第一光阻層之上，並形成至少一第二開口於第二光阻層中；最後，形成一鐳料層於第二開口中，並使鐳料層附著於銅柱上，再移除第一與第二光阻層。

依照本發明的較佳實施例所述，上述之形成第一光阻層的方式例如包括塗佈一感光性之光阻所形成，並以曝光、顯影方式形成第一開口。此外，形成第二光阻層的方式例如包括塗佈一感光性之光阻所形成，並以曝光、顯影方式形成第二開口。

依照本發明的較佳實施例所述，上述之形成第一光阻層之前，更包括形成一重配置線路層及/或球底金屬層於晶片之主動表面上，且第一開口顯露出球底金屬層之部分表面。其中，形成重配置線路層之方式例如包括濺鍍、蒸鍍或電鍍。此外，形成銅柱之步驟中，例如係以球底金屬層為電鍍種子層，並浸入於一電鍍液中，以使銅之析出物附著於第一開口中之球底金屬層上。

本發明因採用多道不同開口尺寸之第一、第二光阻層，以分別形成銅柱與錐料層於第一開口與第二開口中，因此銅柱的上方可形成橫截面較大的錐料層，以降低第二光阻層之高度，且可有效避免兩相鄰之凸塊結構發生短路現象，進而提高封裝的可靠度。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

請參考圖 5~圖 11，其分別繪示本發明一較佳實施例之一種凸塊製程的流程示意圖。首先，請參考圖 5，提供一晶圓 200，而晶圓 200 具有多數個晶片（未繪示），

且每一晶片之主動表面上具有多數個鐳墊 202，其顯露於保護層 204 之開口中。接著，在晶圓 200 之表面上全面性形成一球底金屬層 210，而球底金屬層 210 例如是銅、鎳等金屬，接著再塗佈一感光性之材質於球底金屬層 210 上，以形成一第一光阻層 220。其中，球底金屬層 210 例如以濺鍍、蒸鍍或電鍍的方式形成於晶圓 200 之表面上，以作為後續銅柱與鐳料層電鍍處理之種子層。雖然，本實施例以電鍍製程之流程為範例說明，但若以非電鍍製程來具體實施時，則不需先形成球底金屬層 210 於晶圓 200 之表面上。此外，晶圓 200 之主動表面因應不同接點位置的晶片結構，可重新製作一重配置線路層（re-distribution layer, RDL）（未繪示），並在重配置線路層上形成上述球底金屬層 210，以進行後續之電鍍製程。接著再塗佈一感光性之材質於球底金屬層 210 上，以形成一第一光阻層 220。

接著，請參考圖 6，利用曝光、顯影之成像技術，形成多數個第一開口 222 於第一光阻層 220 中，而第一開口 222 分別顯露出其底部之球底金屬層 210。接著，請參考圖 7，以球底金屬層 210 為電鍍種子層進行銅電鍍處理，以形成適當高度之銅柱 212 於第一開口 222 中。其中，銅柱 212 之高度可藉由控制電鍍液中銅離子之濃度、電流時間/安培數等參數，以使銅之析出物附著於球底金屬層 210 上並可填滿於第一開口 222 中。如圖 6、圖 7 所示，由於第一光阻層 220 之開口深度 H1 約略等於預定銅柱 212 之

高度，因此曝光、顯影的品質將更為精確，而不易受到影響。

接著，請參考圖 8，以塗佈感光性之材質形成第二光阻層 230，與習知技術不同的是，利用較大開口尺寸 W 的第二光阻層 230 形成於第一光阻層 220 上，其中第二光阻層 230 之第二開口 232 同樣以曝光、顯影的成像技術形成於銅柱 214 及其周圍之第一光阻層 220 上，即第二開口 232 的尺寸 W 係大於其下方之第一開口 222 的尺寸。因此，第二光阻層 230 之高度 H 也因使用較大開口尺寸 W 之第二開口 232 而相對減少，以提高成像的效果。在本實施例中，第二光阻層 230 之相鄰兩開口 232 間具一寬度 d ，該寬度 d 大於第二光阻層 230 之高度 H ，且寬度 d 與該第二光阻層 230 之高度比 (d/H) 以小於等於 5 為宜，以避免第二光阻層 230 剝離於第一光阻層 220 表面。

接著，請參考圖 9，在電鍍銅柱 212 上進行鍍料電鍍處理，以使一鍍料層 214 形成於電鍍銅柱 212 之表面上，其中鍍料層 214 之材質例如是低熔點之錫鉛合金或其他金屬，而鍍料層 214 之高度同樣可藉由控制電鍍液中金屬離子之濃度、電流時間/安培數等參數，以使金屬之析出物附著於銅柱 212 上並填滿於第二開口 232 中，且形成圖 9 所示之凸塊結構於晶片之每一鍍墊 202 上。其中，鍍料層 214 之橫截面 $W1$ 大於銅柱 212 之橫截面 $W2$ ，而相鄰二鍍料層 214 之間發生短路現象的可能性也相對地降低。

接著，請參考圖 10，移除第一、第二光阻層 220、230，

並蝕刻未被銅柱 212 所覆蓋之球底金屬層 210（僅保留銅柱 212 底部之球底金屬層 210a），接著再迴鍍圖 10 所示之鍍料層 214，以形成球體狀或半球體狀之鍍料凸塊 214a，如圖 11 所示。因此，當晶圓 200 之表面上依序完成電鍍銅柱 212 以及鍍料層 214 之凸塊製程之後，即可將晶圓 200 切割為多個獨立的晶片（未繪示），而每一晶片與外部電子裝置（如電路板）之間即可藉由上述凸塊電性連接，以傳遞訊號。

由以上的說明可知，本發明之凸塊製程利用多道光阻塗佈、曝光、顯影之製程以形成開口尺寸不同的第一開口與第二開口於第一、第二光阻層上，其中第二開口大於第一開口，以使第二光阻層之高度也因使用較大開口尺寸之第二開口而相對減少，以提高成像的效果。此外，相鄰二鍍料層之間不易發生短路現象，進而提高封裝的可靠度。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1～圖 4 分別繪示習知一種晶圓之凸塊製程的示意圖。

圖 5～圖 11 分別繪示本發明一較佳實施例之一種凸塊製程的流程示意圖。

【主要元件符號說明】

- 100：晶圓
- 102：鐳墊
- 110：球底金屬層
- 112：銅柱
- 114：鐳料層
- 120：光阻層
- 122：開口
- 200：晶圓
- 202：鐳墊
- 204：保護層
- 210：球底金屬層
- 210a：球底金屬層
- 212：銅柱
- 214：鐳料層
- 214a：鐳料凸塊
- 220：第一光阻層
- 222：第一開口
- 230：第二光阻層
- 232：第二開口

五、中文發明摘要：

一種凸塊製程，包括下列步驟：首先，提供一晶圓；形成一第一光阻層於晶圓之一主動表面上，並形成至少一第一開口於第一光阻層中；以及形成一銅柱於第一開口中；接著，形成一第二光阻層於第一光阻層之上，並形成至少一第二開口於第二光阻層中；最後，形成一錫料層於第二開口中，並使錫料層附著於銅柱上，再去除第一與第二光阻層。

六、英文發明摘要：

A bumping process is provided as following: at first, providing a wafer, then forming a first photo-resist layer on a active surface of the wafer, and forming at least a first opening on the first photo-resist layer; and forming a copper pillar in the first opening; then forming a second photo-resist layer over the first photo-resist layer, and forming at least a second opening on the second photo-resist layer; finally forming a solder layer in the second opening to attach the solder layer on the copper pillar, and removing the first and second photo-resist layer.

七、指定代表圖：

(一)本案指定代表圖為：圖(9)。

(二)本代表圖之元件符號簡單說明：

200：晶圓

202：鐳墊

204：保護層

210：球底金屬層

212：銅柱

214：鐳料層

220：第一光阻層

230：第二光阻層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

十、申請專利範圍：

1.一種凸塊製程，包括下列步驟：

提供一晶圓；

形成一第一光阻層於該晶圓之一主動表面上，並形成至少一第一開口於該第一光阻層中；

形成一銅柱於該第一開口中；

形成一第二光阻層於該第一光阻層之上，並形成至少一第二開口於該第二光阻層中，；

形成一鍍料層於該第二開口中，並使該鍍料層附著於該銅柱上；以及

去除該第一與第二光阻層。

2.如申請專利範圍第 1 項所述之凸塊製程，其中形成該第一光阻層的方式包括塗佈一感光性之材質所形成，並以曝光、顯影方式形成該第一開口。

3.如申請專利範圍第 1 項所述之凸塊製程，其中形成該第二光阻層的方式包括塗佈一感光性之材質所形成，並以曝光、顯影方式形成該第二開口。

4.如申請專利範圍第 1 項所述之凸塊製程，其中提供該晶圓之後，更包括形成一重配置線路層（RDL）於該晶片之該主動表面上。

5.如申請專利範圍第 4 項所述之凸塊製程，其中形成該重配置線路層之方式包括濺鍍、蒸鍍或電鍍。

6.如申請專利範圍第 4 項所述之凸塊製程，其中形成該重配置線路層之後，更包括形成一球底金屬層（UBM）

於該重配置線路層上，且該第一開口顯露出該球底金屬層之部分表面。

7.如申請專利範圍第 1 項所述之凸塊製程，其中提供該晶圓之後，更包括形成一球底金屬層（UBM）於該晶圓之主動表面上，且該第一開口顯露出該球底金屬層之部分表面。

8.如申請專利範圍第 6 或 7 項所述之凸塊製程，其中形成該銅柱之步驟中，係以該球底金屬層為電鍍種子層，並浸入於一電鍍液中，以使銅之析出物附著於該第一開口中之該球底金屬層上。

9.如申請專利範圍第 6 或 7 項所述之凸塊製程，其中形成該鍍料層之步驟中，係以該球底金屬層為電鍍種子層，並浸入於一電鍍液中，以使錫鉛之析出物附著於該第二開口中之該銅柱及其周圍之該第一光阻層上。

10.如申請專利範圍第 6 或 7 項所述之凸塊製程，其中移除該第一與第二光阻層之後，更包括移除未被該銅柱所覆蓋之該球底金屬層。

11.如申請專利範圍第 1 項所述之凸塊製程，其中移除該第一與第二光阻層之後，更包括迴鍍該鍍料層。

12.如申請專利範圍第 1 項所述之凸塊製程，其中形成該第二開口之步驟中，包括控制該第二開口大於該第一開口，使該銅柱及其周圍之該第一光阻層均暴露於該第二開口中。

13.如申請專利範圍第 1 項所述之凸塊製程，其中該第二光阻層之相鄰第二開口間具有一寬度，該寬度大於該

第二光阻層之高度，且該寬度與該第二光阻層之高度比小於等於 5。

97132703

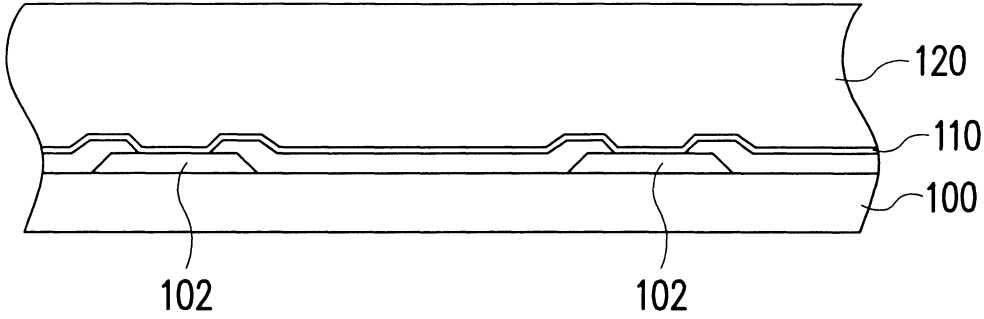


圖 1

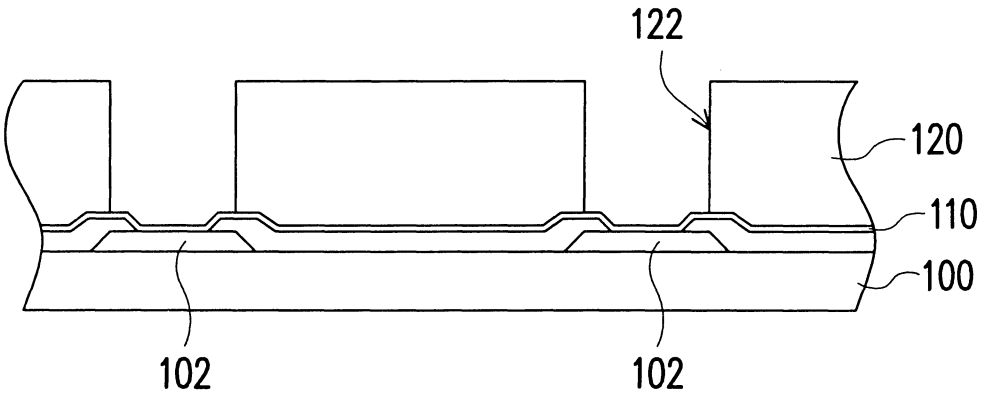


圖 2

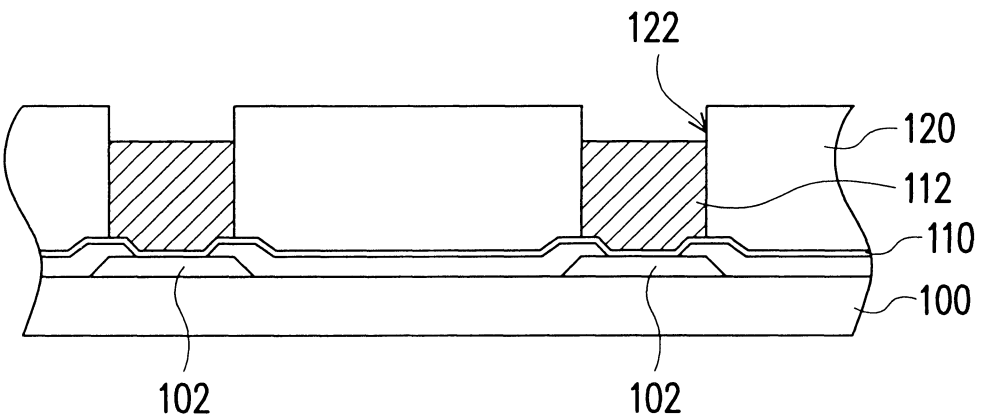


圖 3

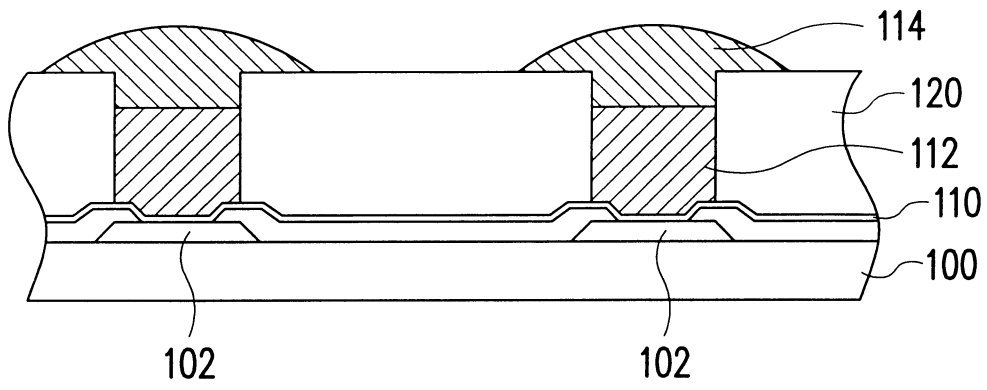


圖 4

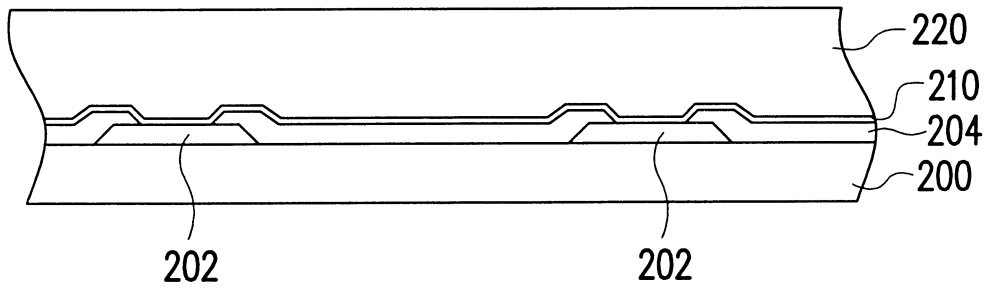


圖 5

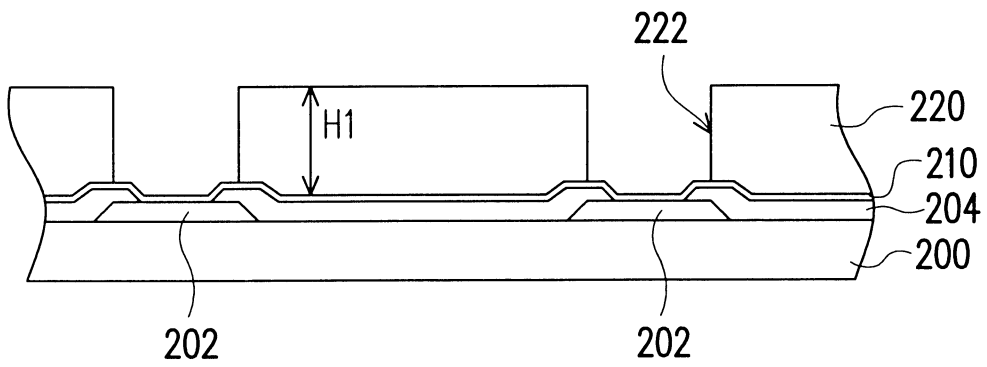


圖 6

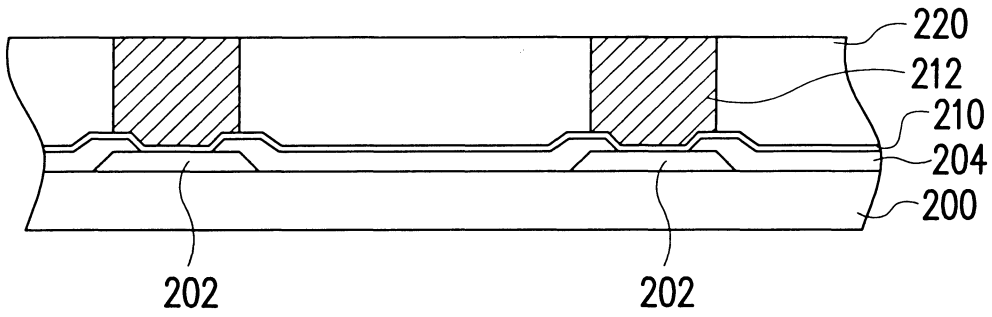


圖 7

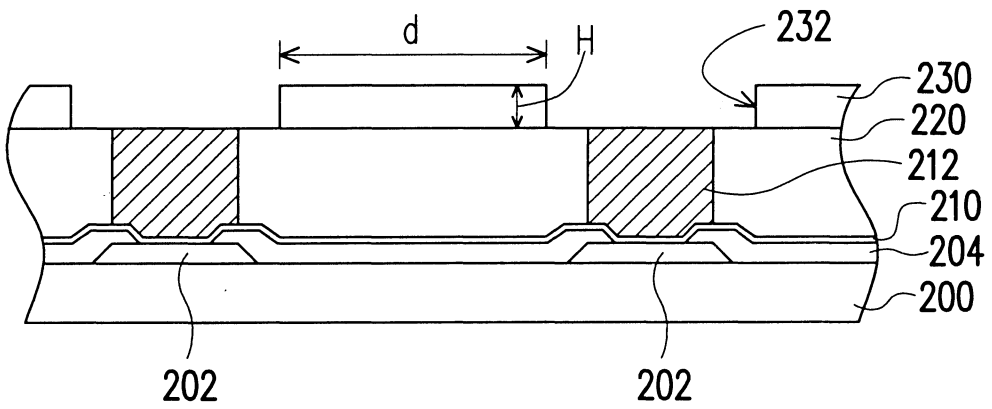


圖 8

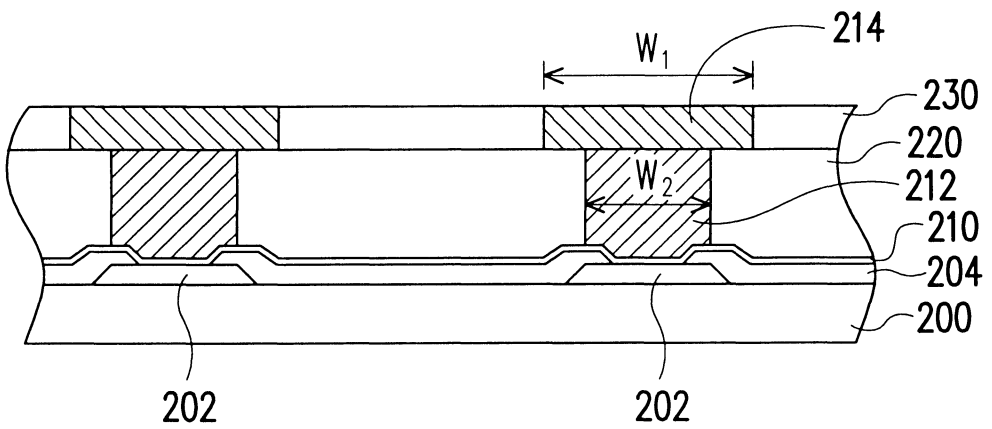


圖 9

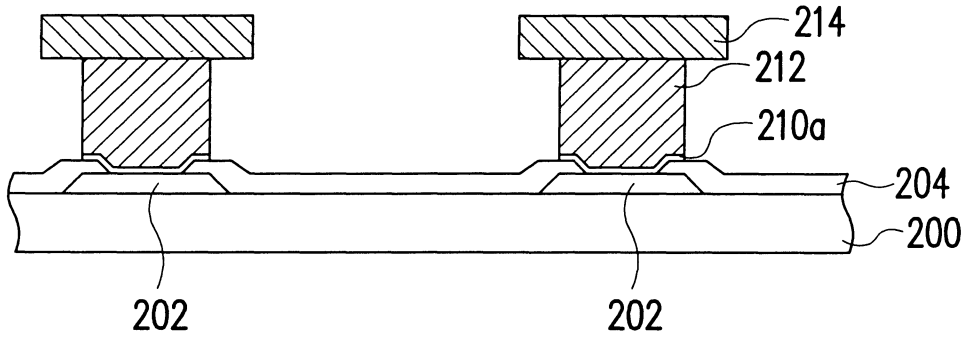


圖 10

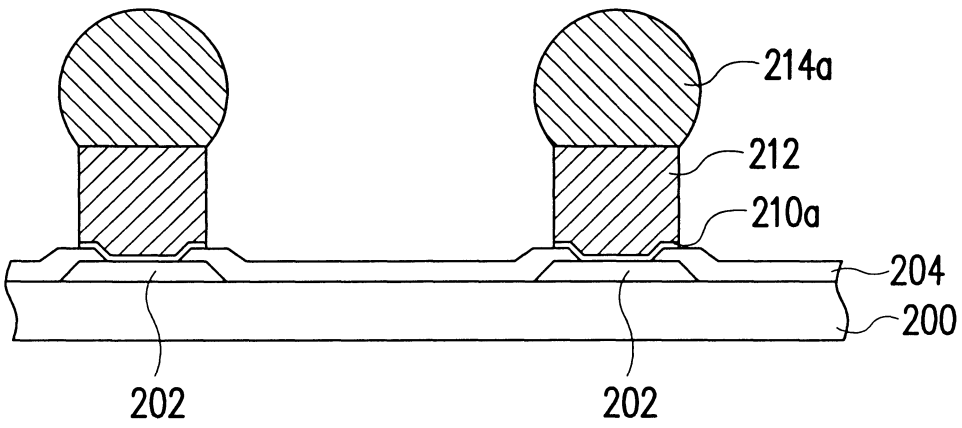


圖 11