

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4470955号
(P4470955)

(45) 発行日 平成22年6月2日(2010.6.2)

(24) 登録日 平成22年3月12日(2010.3.12)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 670J
HO1L 51/50 (2006.01)	G09G 3/20 641P
	G09G 3/20 623C
	G09G 3/20 631M
	請求項の数 9 (全 46 頁) 最終頁に続く

(21) 出願番号	特願2007-78394 (P2007-78394)	(73) 特許権者	000001443 カシオ計算機株式会社 東京都渋谷区本町1丁目6番2号
(22) 出願日	平成19年3月26日(2007.3.26)	(74) 代理人	100096699 弁理士 鹿嶋 英實
(65) 公開番号	特開2008-241803 (P2008-241803A)	(72) 発明者	白崎 友之 東京都八王子市石川町2951番地の5 カシオ計算機株式会 社 八王子技術センター内
(43) 公開日	平成20年10月9日(2008.10.9)	(72) 発明者	小倉 潤 東京都八王子市石川町2951番地の5 カシオ計算機株式会 社 八王子技術センター内
審査請求日	平成20年3月19日(2008.3.19)	審査官	佐野 潤一
			最終頁に続く

(54) 【発明の名称】 表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項1】

各行に設けられ、発光素子と、前記発光素子に直列に接続された駆動トランジスタを備える画素駆動回路と、をそれぞれ有する複数の画素と、

前記画素駆動回路の前記駆動トランジスタを介したデータラインと、

前記各行の前記画素を順次選択する複数の選択期間のうち所定の行の前記画素を選択する選択期間内に、前記データラインを介して、選択された前記画素の前記画素駆動回路の前記駆動トランジスタに、所定の輝度階調の表示データを前記画素に書き込む際の電圧により前記画素に流すべき電流と一致する又は同等となるように設定された所定の電流値の参照電流を流して、前記画素駆動回路に固有に変動している前記駆動トランジスタのゲート - ソース間電圧 - 電流特性に対応して変動する前記データラインに生じる電位と表示データに基づいた輝度階調で前記発光素子を発光動作させる原階調電圧である所定の基準電位との差分である補償電圧を、前記所定の行の前記選択期間内に導きだし、前記発光素子を所定の輝度階調で発光動作させるために前記画素駆動回路に印加する、前記所定の行の前記選択期間内に前記原階調電圧に前記補償電圧を加算した補正階調電圧を生成し、前記所定の行の前記選択期間内に前記データラインに前記補正階調電圧を供給する表示駆動装置と、

を備えていることを特徴とする表示装置。

【請求項2】

前記表示駆動装置は、前記原階調電圧と、前記補償電圧とを加算して、前記補正階調電

圧を算出する電圧設定部を有することを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記表示駆動装置は、前記画素駆動回路に前記参照電流を流したときに前記データラインに生じる電位と、前記基準電位との差分を演算して、前記補償電圧を算出する電圧減算部を有することを特徴とする請求項 1 又は 2 記載の表示装置。

【請求項 4】

前記表示駆動装置は、前記電圧減算部により算出された前記補償電圧を一時保持する電圧ラッチ部を有することを特徴とする請求項 3 記載の表示装置。

【請求項 5】

前記表示駆動装置は、前記画素駆動回路に前記参照電流を流す電流源を有することを特徴とする請求項 1 乃至 4 のいずれかに記載の表示装置。

10

【請求項 6】

前記表示駆動装置は、前記電圧設定部及び前記電流源を選択的に前記データラインに接続する切換スイッチを有することを特徴とする請求項 5 記載の表示装置。

【請求項 7】

前記表示装置は、前記発光素子と前記画素駆動回路とを一組とした複数の表示画素が配列された表示領域を有することを特徴とする請求項 1 乃至 6 のいずれかに記載の表示装置。

【請求項 8】

前記画素駆動回路は、前記駆動トランジスタと前記データラインとの間に接続された選択トランジスタと、前記駆動トランジスタをダイオード接続状態にするダイオード接続用トランジスタと、を備えることを特徴とする請求項 1 記載の表示装置。

20

【請求項 9】

表示装置の駆動方法において、
前記表示装置は、
各行に設けられ、発光素子と、前記発光素子に直列に接続された駆動トランジスタを備える画素駆動回路と、をそれぞれ有する複数の画素と、
電圧減算部及び電圧設定部を有する表示駆動装置と、
前記表示駆動装置の前記電圧減算部と前記画素駆動回路の前記駆動トランジスタとの間に介在するデータラインと、
を備え、

30

前記各行の前記画素を順次選択する複数の選択期間のうち所定の行の前記画素を選択する選択期間内に、前記データラインを介して、選択された前記画素の前記画素駆動回路の前記駆動トランジスタに、所定の輝度階調の表示データを前記画素に書き込む際の電圧により前記画素に流すべき電流と一致する又は同等となるように設定された所定の電流値の参照電流を流したときに、前記電圧減算部が、前記画素駆動回路に固有に変動している前記駆動トランジスタのゲート - ソース間電圧 - 電流特性に対応して変動する前記データラインに生じる電位と、表示データに基づいた輝度階調で前記発光素子を発光動作させる所定の基準電位との差分である補償電圧を導きだし、

前記所定の行の前記選択期間内に、前記電圧設定部により、所定の表示データに応じた原階調電圧に前記補償電圧を加算した補正階調電圧を導きだし、

40

前記所定の行の前記選択期間内に前記データラインを介して前記補正階調電圧を前記画素駆動回路に印加することにより、前記発光素子を所定の輝度階調で発光動作させることを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示駆動装置及びその駆動方法、並びに、表示装置及びその駆動方法に関し、特に、表示データに応じた電流を供給することにより所定の輝度階調で発光する電流駆

50

動型（又は、電流制御型）の発光素子を、複数配列してなる表示領域（表示画素アレイ）を備えた表示駆動装置及びその駆動方法、並びに、表示装置及びその駆動方法に関する。

【背景技術】

【0002】

近年、液晶表示装置に続く次世代の表示デバイスとして、有機エレクトロルミネッセンス素子（有機EL素子）や無機エレクトロルミネッセンス素子（無機EL素子）、あるいは、発光ダイオード（LED）等のような電流駆動型の発光素子を、マトリクス状に配列した表示領域を備えた発光素子型の表示装置（発光素子型ディスプレイ）の研究開発が盛んに行われている。

【0003】

特に、アクティブマトリクス駆動方式を適用した発光素子型ディスプレイにおいては、周知の液晶表示装置に比較して、表示応答速度が速く、また、視野角依存性も小さく、高輝度・高コントラスト化、表示画質の高精細化等が可能であるとともに、液晶表示装置のようにバックライトや導光板を必要としないので、一層の薄型軽量化が可能であるという極めて優位な特徴を有している。そのため、今後様々な電子機器への適用が期待されている。

【0004】

例えば、特許文献1に記載された有機ELディスプレイ装置は、電圧信号によって電流制御されたアクティブマトリクス駆動表示装置であって、画像データに応じた電圧信号がゲートに印加されて有機EL素子に電流を流す電流制御用薄膜トランジスタと、この電流制御用薄膜トランジスタのゲートに画像データに応じた電圧信号を供給するためのスイッチングを行うスイッチ用薄膜トランジスタとが、画素ごとに設けられている。

【0005】

【特許文献1】特開平8-330600号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

このような電圧信号によって階調を制御する有機ELディスプレイ装置においては、電流制御用薄膜トランジスタ等の経時的なしきい値変動によって、有機EL素子に流れる電流の電流値が変動してしまうといった問題を生じていた。

【0007】

そこで、本発明は、上述した問題点に鑑み、表示データに応じた適切な輝度階調で発光素子を発光動作させることができる表示駆動装置及びその駆動方法を提供し、以て、表示画質が良好かつ均質な表示装置及びその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0008】

請求項1記載の発明に係る表示装置は、各行に設けられ、発光素子と、前記発光素子に直列に接続された駆動トランジスタを備える画素駆動回路と、をそれぞれ有する複数の画素と、前記画素駆動回路の前記駆動トランジスタを介したデータラインと、前記各行の前記画素を順次選択する複数の選択期間のうち所定の行の前記画素を選択する選択期間内に、前記データラインを介して、選択された前記画素の前記画素駆動回路の前記駆動トランジスタに、所定の輝度階調の表示データを前記画素に書き込む際の電圧により前記画素に流すべき電流と一致する又は同等となるように設定された所定の電流値の参照電流を流して、前記画素駆動回路に固有に変動している前記駆動トランジスタのゲート-ソース間電圧-電流特性に対応して変動する前記データラインに生じる電位と表示データに基づいた輝度階調で前記発光素子を発光動作させる原階調電圧である所定の基準電位との差分である補償電圧を、前記所定の行の前記選択期間内に導きだし、前記発光素子を所定の輝度階調で発光動作させるために前記画素駆動回路に印加する、前記所定の行の前記選択期間内に前記原階調電圧に前記補償電圧を加算した補正階調電圧を生成し、前記所定の行の前記選択期間内に前記データラインに前記補正階調電圧を供給する表示駆動装置と、を備えて

10

20

30

40

50

いることを特徴とする。

【 0 0 0 9 】

請求項 2 記載の発明は、請求項 1 記載の表示装置において、前記表示駆動装置は、前記原階調電圧と、前記補償電圧とを加算して、前記補正階調電圧を算出する電圧設定部を有することを特徴とする。

【 0 0 1 0 】

請求項 3 記載の発明は、請求項 1 又は 2 記載の表示装置において、前記表示駆動装置は、前記画素駆動回路に前記参照電流を流したときに前記データラインに生じる電位と、前記基準電位との差分を演算して、前記補償電圧を算出する電圧減算部を有することを特徴とする。

10

【 0 0 1 1 】

請求項 4 記載の発明は、請求項 3 記載の表示装置において、前記表示駆動装置は、前記電圧減算部により算出された前記補償電圧を一時保持する電圧ラッチ部を有することを特徴とする。

【 0 0 1 2 】

請求項 5 記載の発明は、請求項 1 乃至 4 のいずれかに記載の表示装置において、前記表示駆動装置は、前記画素駆動回路に前記参照電流を流す電流源を有することを特徴とする。

20

【 0 0 1 3 】

請求項 6 記載の発明は、請求項 5 記載の表示装置において、前記表示駆動装置は、前記電圧設定部及び前記電流源を選択的に前記データラインに接続する切換スイッチを有することを特徴とする。

【 0 0 1 4 】

請求項 7 記載の発明は、請求項 1 乃至 6 のいずれかに記載の表示装置において、前記表示装置は、前記発光素子と前記画素駆動回路とを一組とした複数の表示画素が配列された表示領域を有することを特徴とする。

30

【 0 0 1 5 】

請求項 8 記載の発明は、請求項 1 記載の表示装置において、前記画素駆動回路は、前記駆動トランジスタと前記データラインとの間に接続された選択トランジスタと、前記駆動トランジスタをダイオード接続状態にするダイオード接続用トランジスタと、を備えることを特徴とする。

【 0 0 1 6 】

請求項 9 記載の発明に係る表示装置の駆動方法において、前記表示装置は、各行に設けられ、発光素子と、前記発光素子に直列に接続された駆動トランジスタを備える画素駆動回路と、をそれぞれ有する複数の画素と、電圧減算部及び電圧設定部を有する表示駆動装置と、前記表示駆動装置の前記電圧減算部と前記画素駆動回路の前記駆動トランジスタとの間に介在するデータラインと、を備え、前記各行の前記画素を順次選択する複数の選択期間のうち所定の行の前記画素を選択する選択期間内に、前記データラインを介して、選択された前記画素の前記画素駆動回路の前記駆動トランジスタに、所定の輝度階調の表示データを前記画素に書き込む際の電圧により前記画素に流すべき電流と一致する又は同等となるように設定された所定の電流値の参照電流を流したときに、前記電圧減算部が、前記画素駆動回路に固有に変動している前記駆動トランジスタのゲート - ソース間電圧 - 電

40

50

流特性に対応して変動する前記データラインに生じる電位と、表示データに基づいた輝度階調で前記発光素子を発光動作させる所定の基準電位との差分である補償電圧を導きだし、前記所定の行の前記選択期間内に、前記電圧設定部により、所定の表示データに応じた原階調電圧に前記補償電圧を加算した補正階調電圧を導きだし、前記所定の行の前記選択期間内に前記データラインを介して前記補正階調電圧を前記画素駆動回路に印加することにより、前記発光素子を所定の輝度階調で発光動作させることを特徴とする。

【0017】

前記電圧設定部は、前記原階調電圧と、前記補償電圧とを加算して、前記補正階調電圧を算出するように設定されていてもよい。

10

【0018】

前記電圧減算部は、前記画素駆動回路に前記参照電流を流したときに前記データラインに生じる電位と、前記基準電位との差分を演算して、前記補償電圧を算出している。

【0019】

前記表示駆動装置は、前記電圧減算部により算出された前記補償電圧を一時保持する電圧ラッチ部を有してもよい。

【0020】

前記表示駆動装置は、前記画素駆動回路に前記参照電流を流す電流源を有してもよい。

20

【0021】

前記表示駆動装置は、前記電圧設定部及び前記電流源を選択的に前記データラインに接続する切換スイッチを有してもよい。

【0022】

前記表示装置は、前記発光素子と前記画素駆動回路とを一組とした複数の表示画素が配列された表示領域を有してもよい。

【0023】

前記画素駆動回路は、前記駆動トランジスタと前記データラインとの間に接続された選択トランジスタと、前記駆動トランジスタをダイオード接続状態にするダイオード接続用トランジスタと、を備えてもよい。

30

【発明の効果】

【0024】

本発明に係る表示装置及びその駆動方法によれば、表示データに応じた適切な輝度階調で発光素子を発光動作させることができ、良好かつ均質な表示画質を実現することができる。

【発明を実施するための最良の形態】

40

【0025】

本発明に係る表示駆動装置及びその駆動方法、並びに、表示装置及びその駆動方法について、以下に実施の形態を示して詳しく説明する。

<表示画素の要部構成>

まず、本発明に係る表示装置に適用される表示画素の要部構成及びその制御動作について図面を参照して説明する。

図1は、本発明に係る表示装置に適用される表示画素の要部構成を示す等価回路図である。ここでは、表示画素に設けられる電流駆動型の発光素子として、便宜的に有機EL素子を適用した場合について説明する。

【0026】

50

本発明に係る表示装置に適用される表示画素は、図1に示すように、画素回路部（後述する画素駆動回路DCに相当する）DCxと、電流駆動型の発光素子である有機EL素子OLEDと、を備えた回路構成を有している。画素回路部DCxは、例えば、ドレイン端子及びソース端子が電源電圧Vccが印加される電源端子TMv及び接点N2に、ゲート端子が接点N1に、各々接続された駆動トランジスタT1と、ドレイン端子及びソース端子が電源端子TMv（駆動トランジスタT1のドレイン端子）及び接点N1に、ゲート端子が制御端子TMhに、各々接続された保持トランジスタT2と、駆動トランジスタT1のゲート-ソース端子間（接点N1と接点N2との間）に接続されたキャパシタ（電圧保持素子）Cxと、を有している。また、有機EL素子OLEDは、アノード端子に上記接点N2が接続され、カソード端子TMcに一定値の基準電圧Vssが印加されている。

10

【0027】

ここで、後述する制御動作において説明するように、表示画素（画素回路部DCx）の動作状態に応じて、電源端子TMvには、動作状態に応じて異なる電圧値を有する電源電圧Vccが印加され、有機EL素子OLEDのカソード端子TMcには電源電圧Vssが印加され、制御端子TMhには、保持制御信号Shldが印加され、接点N2に接続されたデータ端子TMdには、表示データの階調値に対応するデータ電圧Vdataが印加される。

【0028】

また、キャパシタCxは、駆動トランジスタT1のゲート-ソース端子間に形成される寄生容量であってもよいし、該寄生容量に加えて接点N1及び接点N2間にさらに容量素子を並列に接続したものであってもよい。また、駆動トランジスタT1及び保持トランジスタT2の素子構造や特性等については、特に限定するものではないが、ここでは、nチャンネル型の薄膜トランジスタを適用した場合を示す。

20

【0029】

<表示画素の制御動作>

次いで、上述したような回路構成を有する表示画素（画素回路部DCx及び有機EL素子OLED）における制御動作（制御方法）について説明する。

図2は、本発明に係る表示装置に適用される表示画素の制御動作を示す信号波形図である。

【0030】

図2に示すように、図1に示したような回路構成を有する表示画素（画素回路部DCx）における動作状態は、表示データの階調値に応じた電圧成分をキャパシタCxに書き込む書き込み動作と、該書き込み動作において書き込まれた電圧成分をキャパシタCxに保持する保持動作と、該保持動作により保持された電圧成分に基づいて有機EL素子OLEDに表示データの階調値に応じた階調電流を流して、表示データに応じた輝度階調で有機EL素子OLEDを発光させる発光動作と、に大別することができる。以下、各動作状態について図2に示したタイミングチャートを参照しながら具体的に説明する。

30

【0031】

（書き込み動作）

書き込み動作では、有機EL素子OLEDを発光させない消灯状態において、キャパシタCxに表示データの階調値に応じた電圧成分を書き込む動作を行なう。

40

図3は、表示画素の書き込み動作時における動作状態を示す概略説明図であり、図4(a)は表示画素の書き込み動作時における駆動トランジスタの動作特性を示す特性図であり、図4(b)は有機EL素子の駆動電流と駆動電圧の関係を示す特性図である。図4(a)に示す実線SPwは、駆動トランジスタT1としてnチャンネル型の薄膜トランジスタを適用し、ダイオード接続した場合の、ドレイン-ソース間電圧Vdsとドレイン-ソース間電流Idsの、初期状態における関係を示す特性線である。また、破線SPw2は、駆動トランジスタT1の、駆動履歴に伴って特性変化が生じたときの特性線の一例を示す。特性線SPw上の点PMwは駆動トランジスタT1の動作点を示す。

【0032】

駆動トランジスタT1のしきい値電圧Vth（ゲート-ソース間のしきい値電圧＝ドレイ

50

ン - ソース間のしきい値電圧)は、特性線 $S P w$ 上にあり、ドレイン - ソース間電圧 V_{ds} がしきい値電圧 V_{th} を超えると、ドレイン - ソース間電流 I_{ds} はドレイン - ソース間電圧 V_{ds} の増加に伴い非線形的に増加する。すなわちドレイン・ソース間電圧 V_{ds} のうち、図中で V_{eff_gs} で示される電圧が実効的にドレイン - ソース間電流 I_{ds} を形成する電圧成分であり、ドレイン - ソース間電圧 V_{ds} は、(1) 式に示すように、しきい値電圧 V_{th} と電圧成分 V_{eff_gs} の和となる。

$$V_{ds} = V_{th} + V_{eff_gs} \cdots (1)$$

【0033】

図4(b)に示す実線 $S P e$ は、有機EL素子 $O L E D$ の、初期状態における有機EL素子 $O L E D$ のアノード - カソード間に印加される駆動電圧 V_{oled} と有機EL素子 $O L E D$ のアノード - カソード間に流れる駆動電流 I_{oled} の関係を示す特性線である。また、一点鎖線 $S P e2$ は、有機EL素子 $O L E D$ の、駆動履歴に伴って特性変化が生じたときの特性線の一例を示す。詳しくは後述する。しきい値電圧 V_{th_oled} は、特性線 $S P e$ 上にあり、駆動電圧 V_{oled} がしきい値電圧 V_{th_oled} を超えると、駆動電流 I_{oled} は駆動電圧 V_{oled} の増加に伴い非線形的に増加する。

10

【0034】

書き込み動作においては、まず、図2、図3(a)に示すように、保持トランジスタ $T 2$ の制御端子 $T M h$ にオンレベル(ハイレベル)の保持制御信号 $S h i d$ を印加して保持トランジスタ $T 2$ をオン動作させる。これにより、駆動トランジスタ $T 1$ のゲート - ドレイン間を接続(短絡)して駆動トランジスタ $T 1$ をダイオード接続状態に設定する。

20

【0035】

続いて、書き込み時に電源端子 $T M v$ 端子に第1の電源電圧 V_{ccw} を印加し、データ端子 $T M d$ に表示データの階調値に対応したデータ電圧 V_{data} を印加する。このとき、駆動トランジスタ $T 1$ のドレイン - ソース間にはドレイン - ソース間の電位差 ($V_{ccw} - V_{data}$) に応じた電流 I_{ds} が流れる。このデータ電圧 V_{data} は、ドレイン - ソース間に流れる電流 I_{ds} が、有機EL素子 $O L E D$ が表示データの階調値に応じた輝度階調で発光するために必要な電流値となるための電圧値に設定される。

【0036】

このとき、駆動トランジスタ $T 1$ がダイオード接続されているため、図3(b)に示すように、駆動トランジスタ $T 1$ のドレイン - ソース間電圧 V_{ds} はゲート - ソース間電圧 V_{gs} に等しく、(2) 式に示すようになる。

30

$$V_{ds} = V_{gs} = V_{ccw} - V_{data} \cdots (2)$$

そして、このゲート - ソース間電圧 V_{gs} がキャパシタ $C x$ に書き込まれる(充電される)。

【0037】

ここで、第1の電源電圧 V_{ccw} の値に必要な条件について説明する。駆動トランジスタ $T 1$ は n チャネル型であるため、ドレイン - ソース間電流 I_{ds} が流れるためには、駆動トランジスタ $T 1$ のゲート電位はソース電位に対し正(高電位)でなければならない。ゲートとドレインが接続されるダイオード接続の場合、ゲート電位はドレイン電位に等しく、第1の電源電圧 V_{ccw} であり、ソース電位はデータ電圧 V_{data} であるから、(3) 式の関係が成立しなければならない。

40

$$V_{data} < V_{ccw} \cdots (3)$$

【0038】

また、接点 $N 2$ はデータ端子 $T M d$ に接続されていると共に有機EL素子 $O L E D$ のアノード端子に接続されており、書き込み時には有機EL素子 $O L E D$ に電流が流れないようにするために、接点 $N 2$ の電位 V_{data} は、有機EL素子 $O L E D$ のカソード側端子 $T M c$ の電圧 V_{ss} に有機EL素子 $O L E D$ のしきい値電圧 V_{th_oled} を加えた値以下でなければならないから、接点 $N 2$ の電位 V_{data} は(4) 式を満たさなければならない。

$$V_{data} - V_{ss} \leq V_{th_oled} \cdots (4)$$

ここで V_{ss} を接地電位 $0 V$ とすると、(5) 式となる。

50

$$V_{data} = V_{th_oled} \dots (5)$$

【0039】

次に、(2)式と(5)式より(6)式が得られ、

$$V_{ccw} - V_{gs} = V_{th_oled} \dots (6)$$

更に(1)式より、 $V_{gs} = V_{ds} = V_{th} + V_{eff_gs}$ であるから、(7)式が得られる。

$$V_{ccw} = V_{th_oled} + V_{th} + V_{eff_gs} \dots (7)$$

ここで、(7)式は $V_{eff_gs} = 0$ でも成り立つことが必要であるから、 $V_{eff_gs} = 0$ とすると、(8)式が得られる。

$$V_{data} < V_{ccw} - V_{th_oled} + V_{th} \dots (8)$$

【0040】

すなわち、書き込み動作時において、第1の電源電圧 V_{ccw} の値は、ダイオード接続の状態において、(8)式の関係を満たす値に設定されなければならない。次に、駆動履歴に伴う駆動トランジスタ T_1 及び有機EL素子OLEDの特性変化の影響について説明する。駆動トランジスタ T_1 のしきい値電圧 V_{th} は駆動履歴に従って増大することが知られている。図4(a)に示す破線 Spw_2 は、駆動履歴により特性変化が生じたときの特性線の一例を示し、 ΔV_{th} はしきい値電圧 V_{th} の変化量を示す。図に示すように、駆動トランジスタ T_1 の駆動履歴に従う特性変動は、初期の特性線をほぼ平行移動した形に変化する。このため、表示データの階調値に応じた階調電流(ドレイン-ソース間電流 I_{ds})を得るために必要なデータ電圧 V_{data} の値は、しきい値電圧 V_{th} の変化量 ΔV_{th} 分だけ増加させなければならない。

【0041】

また、有機EL素子OLEDは駆動履歴に従い高抵抗化することが知られている。図4(b)に示す一点鎖線 Spe_2 は、駆動履歴に伴って特性変化が生じたときの特性線の一例を示し、有機EL素子OLEDの駆動履歴に従う高抵抗化による特性変動は、初期の特性線に対して、概ね、駆動電圧 V_{oled} に対する駆動電流 I_{oled} の増加率が減少する方向に変化する。すなわち、有機EL素子OLEDが表示データの階調値に応じた輝度階調で発光するために必要な駆動電流 I_{oled} を流すため駆動電圧 V_{oled} は、特性線 Spe_2 -特性線 Spe_1 分だけ増加する。この増加分は、図4(b)中の V_{oled_max} に示すように、駆動電流 I_{oled} が最大値 $I_{oled(max)}$ となる最高階調時において最大となる。

【0042】

(保持動作)

図5は、表示画素の保持動作時における動作状態を示す概略説明図であり、図6は、表示画素の保持動作時における駆動トランジスタの動作特性を示す特性図である。保持動作では、図2、図5(a)に示すように、制御端子 TM_h にオフレベル(ローレベル)の保持制御信号 $Shld$ を印加して保持トランジスタ T_2 をオフ動作させることにより、駆動トランジスタ T_1 のゲート-ドレイン間を遮断(非接続状態に)してダイオード接続を解除する。これにより、図5(b)に示すように、上記書き込み動作においてキャパシタ C_x に充電された駆動トランジスタ T_1 のドレイン-ソース間の電圧 V_{ds} (=ゲート-ソース間電圧 V_{gs})が保持される。

【0043】

図6中に示す実線 Sp_h は、駆動トランジスタ T_1 のダイオード接続を解除し、ゲート-ソース間電圧 V_{gs} を一定電圧(例えば、保持動作期間にキャパシタ C_x に保持された電圧)としたときの特性線である。また、図6中に示す破線 Sp_w は駆動トランジスタ T_1 をダイオード接続したときの特性線である。保持時の動作点 P_{M_h} はダイオード接続したときの特性線 Sp_w とダイオード接続を解除したときの特性線 Sp_h の交点となる。

【0044】

図6中に示す一点鎖線 Sp_o は特性線 $Sp_w - V_{th}$ として導かれたものであり、一点鎖線 Sp_o と特性線 Sp_h との交点 P_o はピンチオフ電圧 V_{po} を示す。ここで、図6に示すように、特性線 Sp_h において、ドレイン-ソース間電圧 V_{ds} が0Vからピンチオフ電圧 V_{po} までの領域は不飽和領域となり、ドレイン-ソース間電圧 V_{ds} がピンチオフ電圧 V_{po}

10

20

30

40

50

以上の領域は飽和領域となる。

【 0 0 4 5 】

(発光動作)

図 7 は、表示画素の発光動作時における動作状態を示す概略説明図であり、図 8 は表示画素の発光動作時における駆動トランジスタの動作特性を示す特性図、及び、有機 EL 素子の負荷特性を示す特性図である。

【 0 0 4 6 】

図 2、図 7 (a) に示すように、制御端子 T M h にオフレベル (ローレベル) の保持制御信号 S hld を印加した状態 (ダイオード接続状態を解除した状態) を維持し、電源端子 T M v の端子電圧 V cc を書き込みのための第 1 の電源電圧 V ccw から発光の為の第 2 の電源電圧 V cce に切り替える。この結果、駆動トランジスタ T 1 のドレイン - ソース間にはキャパシタ C x に保持された電圧成分 V gs に応じた電流 I ds が流れ、この電流が有機 EL 素子 O L E D に供給され、有機 EL 素子 O L E D は、供給された電流の値に応じた輝度で発光動作をする。

10

【 0 0 4 7 】

図 8 (a) に示す実線 S P h は、ゲート - ソース間電圧 V gs を一定電圧 (例えば、保持動作期間から発光動作期間にわたってキャパシタ C x に保持された電圧) としたときの駆動トランジスタの T 1 の特性線である。また、実線 S P e は有機 EL 素子 O L E D の負荷線を示し、電源端子 T M v と有機 EL 素子 O L E D のカソード端子 T M c 間の電位差、すなわち V cce - V ss の値を基準として有機 EL 素子 O L E D の駆動電圧 V oled - 駆動電流 I oled 特性が逆向きにプロットされたものである。

20

【 0 0 4 8 】

発光動作時の駆動トランジスタ T 1 の動作点は、保持動作時の P M h から駆動トランジスタの T 1 の特性線 S P h と有機 EL 素子 O L E D の負荷線 S P e の交点である P M e に移動する。ここで、動作点 P M e は、図 8 (a) に示すように、電源端子 T M v と有機 EL 素子 O L E D のカソード端子 T M c 間に V cce - V ss の電圧が印加された状態で、この電圧が駆動トランジスタの T 1 のソース - ドレイン間と有機 EL 素子 O L E D のアノード・カソード間で分配されるポイントを表している。すなわち、動作点 P M e において、駆動トランジスタの T 1 のソース - ドレイン間に電圧 V ds が印加され、有機 EL 素子 O L E D のアノード・カソード間には駆動電圧 V oled が印加される。

30

【 0 0 4 9 】

ここで、書き込み動作時の駆動トランジスタ T 1 のドレイン - ソース間に流す電流 I ds (期待値電流) と発光動作時に有機 EL 素子 O L E D に供給される駆動電流 I oled が変わらないようにするために、動作点 P M e は特性線上の飽和領域内に維持されていなければならない。V oled は最高階調時に最大 V oled (max) となる。よって前述した P M e を飽和領域内に維持する為には、第 2 の電源電圧 V cce の値は (9) 式の条件を満たさなければならない。

$$V_{cce} - V_{ss} = V_{po} + V_{oled(max)} \cdots (9)$$

ここで V ss を接地電位 0 V とすると (10) 式となる。

$$V_{cce} = V_{po} + V_{oled(max)} \cdots (10)$$

40

【 0 0 5 0 】

< 有機素子特性の変動と電圧 - 電流特性との関係 >

図 4 (b) に示したように、有機 EL 素子 O L E D は駆動履歴に従って高抵抗化し、駆動電圧 V oled に対する駆動電流 I oled の増加率が減少する方向に変化する。すなわち、図 8 (a) に示す有機 EL 素子 O L E D の負荷線 S P e の傾きが減少する方向に変化する。図 8 (b) はこの有機 EL 素子 O L E D の負荷線 S P e の駆動履歴に従った変化を記入したものであり、負荷線は S P e S P e2 S P e3 の変化を生じる。結果としてそのため、駆動トランジスタ T 1 の動作点は、駆動履歴に伴い駆動トランジスタの T 1 の特性線 S P h 上を P M e P M e2 P M e3 方向に移動する。

【 0 0 5 1 】

50

このとき、動作点が特性線上の飽和領域内にある間 (P M e P M e2) は、駆動電流 I oledは書き込み動作時の期待値電流の値を維持するが、不飽和領域に入ってしまうと (P M e3) 駆動電流 I oledは書き込み動作時の期待値電流より減少してしまい、つまり、有機 E L 素子 O L E D に流れる駆動電流 I oledの電流値が書込動作時の期待値電流の電流値との差が明らかに異なってしまうため表示特性が変わってしまう。図 8 (b) においてピンチオフ点 P o は不飽和領域と飽和領域の境界にあり、すなわち発光時の動作点 P M e と P o 間の電位差は、有機 E L の高抵抗化に対し発光時の O L E D 駆動電流を維持するための補償マージンとなる。言い換えると、各 I oledレベルにおいてピンチオフ点の軌跡 S P o と有機 E L 素子の負荷線 S P e に挟まれた、駆動トランジスタの特性線 S P h 上電位差が補償マージンとなる。図 8 (b) に示すように、この補償マージンは駆動電流 I oledの値の増大に伴って減少し、電源端子 T M v と有機 E L 素子 O L E D のカソード端子 T M c 間に印加された電圧 V cce - V ssの増加に伴い増大する。

10

【 0 0 5 2 】

< T F T 素子特性の変動と電圧 - 電流特性との関係 >

ところで、上述した表示画素 (画素回路部) に適用されるトランジスタを用いた電圧階調制御においては、予め初期に設定されたトランジスタのドレイン - ソース間電圧 V ds - ドレイン - ソース間電流 I ds特性によりデータ電圧 V dataを設定しているが、図 4 (a) に示すように、駆動履歴に応じてしきい値電圧 : V thが増大し、発光素子 (有機 E L 素子 O L E D) に供給される発光駆動電流の電流値が表示データ (データ電圧) に対応しなくなり、適切な輝度階調で発光動作することができなくなる。特に、トランジスタとしてアモルファスシリコントランジスタを適用した場合、素子特性の変動が顕著に生じることが知られている。

20

【 0 0 5 3 】

ここでは、表 1 に示すような設計値を有するアモルファスシリコントランジスタにおいて、256階調の表示動作を行う場合における、ドレイン - ソース間電圧 V dsとドレイン - ソース間電流 I dsの初期特性 (電圧 - 電流特性) の一例を示す。

【 0 0 5 4 】

【表 1】

< トランジスタ設計値 >

ゲート絶縁膜厚	300nm (3000 Å)
チャネル幅W	500 μm
チャネル長L	6.28 μm
しきい値電圧 V th	2.4 V

30

40

【 0 0 5 5 】

nチャネル型アモルファスシリコントランジスタにおける電圧 - 電流特性、すなわち図 4 (a) に示すドレイン - ソース間電圧 V dsとドレイン - ソース間電流 I dsとの関係には、駆動履歴や経時変化に伴うゲート絶縁膜へのキャリアトラップによるゲート電界の相殺に起因した V thの増大 (初期状態 : S P w から高電圧側 : S P w2へのシフト) が生じる。これによりアモルファスシリコントランジスタに印加したドレイン - ソース間電圧 V dsを一定とした場合に、ドレイン - ソース間電流 I dsは減少し、発光素子の輝度階調が低下する。

【 0 0 5 6 】

50

この素子特性の変動においては主にしきい値電圧 V_{th} が増大し、アモルファスシリコントランジスタの電圧 - 電流特性線 ($V - I$ 特性線) は初期状態における特性線をほぼ平行移動した形となるため、シフト後の $V - I$ 特性線 S_{Pw2} は、初期状態における $V - I$ 特性線 S_{Pw} のドレイン - ソース間電圧 V_{ds} に対して、しきい値電圧 V_{th} の変化量 ΔV_{th} (図中では、約 $2V$) に対応する一定の電圧 (後述するオフセット電圧 V_{ofst} に相当する) を一義的加算した場合 (すなわち、 $V - I$ 特性線 S_{Pw} を ΔV_{th} だけ平行移動させた場合) の電圧 - 電流特性に略一致させることができる。

【0057】

これは、換言すると、表示画素 (画素回路部 DCx) への表示データの書き込み動作に際し、当該表示画素に設けられた駆動トランジスタ $T1$ の素子特性 (しきい値電圧) の変化量 ΔV に対応する一定の電圧 (オフセット電圧 V_{ofst}) を加算して補正したデータ電圧 (後述する補正階調電圧 V_{pix} に相当する) を、駆動トランジスタ $T1$ のソース端子 (接点 $N2$) に印加することにより、当該駆動トランジスタ $T1$ のしきい値電圧 V_{th} の変動に起因する電圧 - 電流特性のシフトを補償して、表示データに応じた電流値を有する駆動電流 I_{em} を有機 EL 素子 $OLED$ に流すことができ、所望の輝度階調で発光動作させることができることを意味する。

10

なお、保持制御信号 S_{hid} をオンレベルからオフレベルに切り換える保持動作と、電源電圧 V_{cc} を電圧 V_{ccw} から電圧 V_{cce} に切り換える発光動作とを、同期して行ってもよい。

【0058】

以下、上述したような画素回路部の要部構成を含む複数の表示画素が2次元配列された表示領域を備えた表示装置の全体構成を示して具体的に説明する。

20

< 第1の実施形態 >

< 表示装置 >

図9は、本発明に係る表示装置の第1の実施形態を示す概略構成図である。図10は、本実施形態に係る表示装置に適用可能なデータドライバ及び表示画素の一例を示す要部構成図である。なお、図10においては、上述した画素回路部 DCx (図1参照) に対応する回路構成の符号を併記して示す。また、図10においては、説明の都合上、データドライバの各構成間で送出される各種の信号やデータ、及び、印加される電圧等を便宜的に表記するが、後述するように、これらの信号やデータ、電圧等が同時に送出又は印加されるとは限らない。

30

【0059】

図9、図10に示すように、本実施形態に係る表示装置100は、例えば、行方向 (図面左右方向) に配設された複数の選択ライン L_s と列方向 (図面上下方向) に配設された複数のデータライン L_d との各交点近傍に、上述した画素回路部 DCx の要部構成 (図1参照) を含む複数の表示画素 PIX が n 行 \times m 列 (n 、 m は、任意の正の整数) からなるマトリクス状に配列された表示領域110と、各選択ライン L_s に所定のタイミングで選択信号 S_{sel} を印加する選択ドライバ120と、選択ライン L_s に並行して行方向に配設された複数の電源電圧ライン L_v に所定のタイミングで所定の電圧レベルの電源電圧 V_{cc} を印加する電源ドライバ130と、各データライン L_d に所定のタイミングで階調信号 (補正階調電圧 V_{pix}) を供給するデータドライバ (表示駆動装置) 140と、後述する表示信号生成回路160から供給されるタイミング信号に基づいて、少なくとも選択ドライバ120、電源ドライバ130及びデータドライバ140の動作状態を制御する選択制御信号、電源制御信号及びデータ制御信号を生成して出力するシステムコントローラ150と、例えば表示装置100の外部から供給される映像信号に基づいて、デジタル信号からなる表示データ (輝度階調データ) を生成してデータドライバ140に供給するとともに、該表示データに基づいて表示領域110に所定の画像情報を表示するためのタイミング信号 (システムクロック等) を抽出、又は、生成して上記システムコントローラ150に供給する表示信号生成回路160と、表示領域110、選択ドライバ120、データドライバ140が設けられている基板を有する表示パネル170と、を備えている。

40

【0060】

50

なお、電源ドライバ130は、表示パネル170外でフィルム基板を介して接続されているが、表示パネル170上に配置されてもよい。データドライバ140は一部が、表示パネル170に設けられ、残りの一部が表示パネル170外でフィルム基板を介して接続されている構造であってもよい。このとき、表示パネル170内のデータドライバ140の一部は、ICチップであってもよいし、後述する画素回路部DCxの各トランジスタと一括して製造されるトランジスタによって構成されていてもよい。

また選択ドライバ120は、ICチップであってもよいし、後述する画素回路部DCxの各トランジスタと一括して製造されるトランジスタによって構成されていてもよい。

【0061】

以下、上記各構成について説明する。

(表示領域)

本実施形態に係る表示装置100においては、表示パネル170の中央に位置する表示領域110にマトリクス状に配列される複数の表示画素PIXが設けられている。複数の表示画素PIXは、例えば図9に示すように、表示領域110の上方領域(図中上方に位置)と下方領域(図中下方に位置)とにグループ分けされ、各グループに含まれる表示画素PIXが、各々、分岐した個別の電源電圧ラインLvに接続されている。そして、上方領域のグループの各電源電圧ラインLvは、第1電源電圧ラインLv1に接続されており、下方領域のグループの各電源電圧ラインLvは、第2電源電圧ラインLv2に接続され、第1電源電圧ラインLv1及び第2電源電圧ラインLv2は、互いに電氣的に独立して電源ドライバ130に接続されている。すなわち、表示領域110の上方領域の1~n/2行目(ここではnは偶数)の表示画素PIXに対して第1電源電圧ラインLv1を介して共通に印加される電源電圧Vccと、下方領域の1+n/2~n行目の表示画素PIXに対して第2電源電圧ラインLv2を介して共通に印加される電源電圧Vccは、電源ドライバ130により異なるタイミングで異なるグループの電源電圧ラインLvに独立して出力される。

【0062】

(表示画素)

本実施形態に適用される表示画素PIXは、選択ドライバ120に接続された選択ラインLsとデータドライバ140に接続されたデータラインLdとの交点近傍に配置され、例えば図10に示すように、電流駆動型の発光素子である有機EL素子OLEDと、上述した画素回路部DCxの要部構成(図1参照)を含み、有機EL素子OLEDを発光駆動するための発光駆動電流を生成する画素駆動回路DCと、を備えている。

【0063】

画素駆動回路DCは、例えば、ゲート端子が選択ラインLsに、ドレイン端子が電源電圧ラインLvに、ソース端子が接点N11に各々接続されたトランジスタTr11(ダイオード接続用トランジスタ)と、ゲート端子が選択ラインLsに、ソース端子がデータラインLdに、ドレイン端子が接点N12に各々接続されたトランジスタTr12(選択トランジスタ)と、ゲート端子が接点N11に、ドレイン端子が電源電圧ラインLvに、ソース端子が接点N12に各々接続されたトランジスタTr13(駆動トランジスタ)と、接点N11及び接点N12間(トランジスタTr13のゲート-ソース端子間)に接続されたキャパシタCsと、を備えている。

【0064】

ここで、トランジスタTr13は上述した画素回路部DCxの要部構成(図1)に示した駆動トランジスタT1に対応し、また、トランジスタTr11は保持トランジスタT2に対応し、キャパシタCsはキャパシタCxに対応し、接点N11及びN12は各々接点N1及び接点N2に対応する。また、選択ドライバ120から選択ラインLsに印加される選択信号Sselは、上述した保持制御信号Shldに対応し、データドライバ140からデータラインLdに印加される階調信号(補正階調電圧Vpix)は、上述したデータ電圧Vdataに対応する。

【0065】

10

20

30

40

50

また、有機EL素子OLEDは、アノード端子が上記画素駆動回路DCの接点N12に接続され、カソード端子Tmcには一定の低電圧である基準電圧Vssが印加されている。ここで後述する表示装置の駆動制御動作において、表示データに応じた階調信号（補正階調電圧Vpix）が画素駆動回路DCに供給される書き込み動作期間においては、データドライバ140から印加される補正階調電圧Vpix、基準電圧Vss、発光動作期間に電源電圧ラインLvに印加される高電位の電源電圧Vcc(=Vcce)は、上述した(3)~(10)式の関係を満たしており、故に書き込み動作時に有機EL素子OLEDが点灯することはない。

また、キャパシタCsは、トランジスタTr13のゲート-ソース間に形成される寄生容量であってもよいし、該寄生容量に加えて接点N11及び接点N12間にトランジスタTr13以外の容量素子を接続したものであってもよく、これら両方であってもよい。

【0066】

なお、トランジスタTr11~Tr13については、特に限定するものではないが、例えば全てnチャネル型の電界効果型トランジスタにより構成することにより、nチャネル型のアモルファスシリコン薄膜トランジスタを適用することができる。この場合、すでに確立されたアモルファスシリコン製造技術を用いて、素子特性（電子移動度等）の安定したアモルファスシリコン薄膜トランジスタを有する画素駆動回路DCを比較的簡易な製造プロセスで製造することができる。以下の説明においては、トランジスタTr11~Tr13として全てnチャネル型の薄膜トランジスタを適用した場合について説明する。

【0067】

また、表示画素PIX（画素駆動回路DC）の回路構成については、図10に示したものに限定されるものではなく、少なくとも図1に示したような駆動トランジスタT1、保持トランジスタT2及びキャパシタCxに対応する素子を備え、駆動トランジスタT1の電流路が電流駆動型の発光素子（有機EL素子OLED）に直列に接続された構成を有するものであれば、他の回路構成を有するものであってもよい。また、画素駆動回路DCにより発光駆動される発光素子についても、有機EL素子OLEDに限定されるものではなく、発光ダイオード等の他の電流駆動型の発光素子であってもよい。

【0068】

（選択ドライバ）

選択ドライバ120は、システムコントローラ150から供給される選択制御信号に基づいて、各選択ラインLsに選択レベル（図10に示した表示画素PIXにおいては、ハイレベル）の選択信号Sselを印加することにより、各行ごとの表示画素PIXを選択状態及び非選択状態のいずれかに設定する。具体的には、各行の表示画素PIXについて、後述する補償電圧取得動作期間及び書き込み動作期間中、オンレベル（ハイレベル）の選択信号Sselを当該行の選択ラインLsに印加する動作を、各行ごとに所定のタイミングで順次実行することにより、各行ごとの表示画素PIXを順次選択状態に設定する。

【0069】

なお、選択ドライバ120は、例えば、後述するシステムコントローラ150から供給される選択制御信号に基づいて、各行の選択ラインLsに対応するシフト信号を順次出力するシフトレジスタと、該シフト信号を所定の信号レベル（選択レベル）に変換して、各行の選択ラインLsに選択信号Sselとして順次出力する出力回路部（出力バッファ）と、を備えたものを適用することができる。選択ドライバ120の駆動周波数がアモルファスシリコントランジスタでの動作が可能な範囲であれば、画素駆動回路DC内のトランジスタTr11~Tr13とともに選択ドライバ120に含まれるトランジスタの一部又は全部を駆動回路DC内のトランジスタTr11~Tr13とともに一括してアモルファスシリコントランジスタとして製造してもよい。

【0070】

（電源ドライバ）

電源ドライバ130は、システムコントローラ150から供給される電源制御信号に基づいて、各電源電圧ラインLvに、少なくとも、後述する補償電圧取得動作期間及び書き

10

20

30

40

50

込み動作期間においては、低電位の電源電圧 V_{cc} ($= V_{ccw}$; 第 1 の電源電圧) を印加し、発光動作期間中においては、上記書き込み動作時の電源電圧 V_{ccw} より高電位の電源電圧 V_{cc} ($= V_{cce}$; 第 2 の電源電圧) を印加する。

【 0 0 7 1 】

ここで、本実施形態においては、図 9 に示すように、表示画素 $P I X$ が例えば表示領域 1 1 0 の上方領域と下方領域とにグループ分けされ、グループごとに分岐した個別の電源電圧ライン $L v$ が配設されているので、電源ドライバ 1 3 0 は、上方領域のグループの動作期間においては、第 1 電源電圧ライン $L v 1$ を介して、上方領域に配列された表示画素 $P I X$ に対して電源電圧 V_{cc} を出力し、下方領域のグループの動作期間においては、第 2 電源電圧ライン $L v 2$ を介して、下方領域に配列された表示画素 $P I X$ に対して電源電圧 V_{cc} を出力する。

10

【 0 0 7 2 】

なお、電源ドライバ 1 3 0 は、例えば、システムコントローラ 1 5 0 から供給される電源制御信号に基づいて、各領域 (グループ) の電源電圧ライン $L v$ に対応するタイミング信号を生成するタイミングジェネレータ (例えばシフト信号を順次出力するシフトレジスタ等) と、タイミング信号を所定の電圧レベル (電圧値 V_{ccw} 、 V_{cce}) に変換して、各領域の電源電圧ライン $L v$ に電源電圧 V_{cc} として出力する出力回路部と、を備えたものを適用することができる。第 1 電源電圧ライン $L v 1$ 及び第 2 電源電圧ライン $L v 2$ のように電源電圧ラインの本数が少なければ、電源ドライバ 1 3 0 を表示パネル 1 7 0 に配置せずに、システムコントローラ 1 5 0 の一部に配置してもよい。

20

【 0 0 7 3 】

(データドライバ)

データドライバ 1 4 0 は、表示領域 1 1 0 に配列された各表示画素 $P I X$ (画素駆動回路 $D C$) に設けられた発光駆動用のトランジスタ $T r 1 3$ (駆動トランジスタ $T 1$ に相当する) の変動している素子特性 (しきい値電圧) に対応するオフセット電圧 (補償電圧) V_{ofst} を生成して、後述する表示信号生成回路 1 6 0 から供給される表示画素 $P I X$ ごとの表示データに含まれる輝度階調値に応じた信号電圧 (原階調電圧 V_{org} ; 階調電圧) に上記オフセット電圧 V_{ofst} を加算する補正処理を施して補正階調電圧 V_{pix} を生成し、データライン $L d$ を介して各表示画素 $P I X$ に供給する。トランジスタ $T r 1 3$ の素子特性は、初期状態での各トランジスタ $T r 1 3$ ごとに異なっているしきい値電圧のばらつき特性や、経時的にしきい値電圧の絶対値が高電圧側にシフトする特性を示している。

30

【 0 0 7 4 】

本実施形態に係るデータドライバ 1 4 0 は、例えば図 1 0 に示すように、シフトレジスタ・データレジスタ部 1 4 1 と、階調電圧生成部 1 4 2 と、電圧減算部 1 4 3 と、電圧ラッチ部 1 4 4 と、電圧設定部 1 4 5 と、信号経路切換スイッチ (切換スイッチ) 1 4 6 a、1 4 6 b、1 4 6 c と、電流源 1 4 7 と、を備えている。ここで、シフトレジスタ・データレジスタ部 1 4 1 を除く、階調電圧生成部 1 4 2、電圧減算部 1 4 3、電圧ラッチ部 1 4 4、電圧設定部 1 4 5、信号経路切換スイッチ 1 4 6 a、1 4 6 b、1 4 6 c 及び電流源 1 4 7 は、各列のデータライン $L d$ ごとに設けられ、本実施形態に係る表示装置 1 0 0 においては、データドライバ 1 4 0 内に m 組設けられている。

40

【 0 0 7 5 】

シフトレジスタ・データレジスタ部 1 4 1 は、例えば、システムコントローラ 1 5 0 から供給されるデータ制御信号に基づいて、シフト信号を順次出力するシフトレジスタと、該シフト信号に基づいて、表示信号生成回路 1 6 0 からシリアルデータとして順次供給される、表示領域 1 1 0 の 1 行分の表示画素 $P I X$ に対応した表示データ (輝度階調データ) を順次取り込み、列ごとに設けられた階調電圧生成部 1 4 2 に並列的に転送するデータレジスタと、を備えている。

【 0 0 7 6 】

階調電圧生成部 1 4 2 は、上記シフトレジスタ・データレジスタ部 1 4 1 を介して取り込まれた各表示画素 $P I X$ の表示データに基づいた輝度階調で有機 $E L$ 素子 $O L E D$ を発

50

光動作、又は、無発光動作（黒表示動作）させるための電圧値を有する原階調電圧 V_{org_x} を生成して出力する。

【 0 0 7 7 】

また、階調電圧生成部 1 4 2 は、後述する補償電圧取得動作においては、シフトレジスタ・データレジスタ部 1 4 1 から出力される所定の表示データの輝度階調値に基づいて、もしくは、シフトレジスタ・データレジスタ部 1 4 1 からの入力なしに、トランジスタ T_{r13} が $V-I$ 特性線 SPW の状態において、トランジスタ T_{r13} に所定の階調の参照電流 I_{ref} （例えば、最高階調の参照電流 I_{ref_max} ）が流れるときの電源電圧ライン L_v とデータライン L_d との間の理論電圧であるオフセット電圧取得用の原階調電圧 $V_{org}(V_{org_max})$ を電圧減算部 1 4 3 に出力する。

10

【 0 0 7 8 】

ここで、表示データに応じた電圧値を有する原階調電圧 V_{org_x} を生成する構成としては、例えば、図示を省略した電源供給部から供給される階調基準電圧（表示データに含まれる輝度階調値の階調数に応じた基準電圧）に基づいて、上記表示データのデジタル信号電圧を、アナログ信号電圧に変換するデジタル - アナログ変換器（ D/A コンバータ）と、所定のタイミングで当該アナログ信号電圧を上記原階調電圧 V_{org_x} として出力する出力回路と、を備えたものを適用することができる。

【 0 0 7 9 】

電圧減算部 1 4 3 は、補償電圧取得動作時において、階調電圧生成部 1 4 2 から出力される原階調電圧 $V_{org}(V_{org_max}; \text{基準電位})$ と、後述する電流源 1 4 7 により所定階調の参照電流 I_{ref} （最高階調の参照電流 I_{ref_max} ）を流すことによりデータライン L_d に生じる電位（データライン電圧） V_{meas_max} との演算結果（詳しくは後述する）に基づいて、各表示画素 P_{IX} （画素駆動回路 DC ）のトランジスタ T_{r13} のしきい値電圧の変化量（図 4（a）に示した V_{th} に相当する）に応じたオフセット電圧（補償電圧） V_{ofst} を生成して出力する。

20

【 0 0 8 0 】

ここで、電圧減算部 1 4 3 により生成されるオフセット電圧 V_{ofst} は、具体的には、次の（11）式のように、補償電圧取得動作時において、データライン L_d を介して電圧減算部 1 4 3 に入力される電位 V_{meas_max} と、電圧減算部 1 4 3 に入力され、オフセット電圧取得用の原階調電圧 $V_{org}(V_{org_max})$ との差分を演算（減算処理）することにより得られる電圧値に設定される。

30

$$V_{ofst} = V_{meas_max} - V_{org_max} \cdot \cdot \cdot (11)$$

【 0 0 8 1 】

このようにオフセット電圧 V_{ofst} は、所定の階調（ここでは最高輝度階調）で有機 EL 素子 $OLED$ が発光するようなトランジスタ T_{r13} のゲート - ソース間電位となるために予め設定された電位 V_{org_max} と、実際に、当該所定の階調で有機 EL 素子 $OLED$ が発光する程度の電流値の電流である参照電流 I_{ref_max} を画素回路部 DC 及びデータライン L_d を介して流したときに、画素回路部 DC の経時的な高抵抗化や表示領域 1 1 0 内の各画素回路部 DC の特性ばらつき等の要因によって変位する、電圧減算部 1 4 3 での電位である電位 V_{meas_max} とのずれ（主にトランジスタ T_{r13} のしきい値ずれ或いはしきい値ばらつき）に相当する電圧値に設定される。これにより、書き込み動作において階調電圧生成部 1 4 2 から出力される原階調電圧 V_{org} をそのまま出力するのではなく、原階調電圧 V_{org} 及び上記オフセット電圧 V_{ofst} に基づいて補正することによって、表示データの輝度階調値に対応した正規の電流値に近似する補正階調電流がトランジスタ T_{r13} のドレイン - ソース間に流れるように各表示画素 P_{IX} （画素駆動回路 DC ）のトランジスタ T_{r13} のしきい値電圧の変化量及びトランジスタ T_{r12} のしきい値電圧の変化量を補正した電圧値を有する補正階調電圧 V_{pix} が設定される。

40

【 0 0 8 2 】

電圧ラッチ部 1 4 4 は、補償電圧取得動作において電圧減算部 1 4 3 から出力されたオフセット電圧 V_{ofst} を保持し、書き込み動作において後述する電圧設定部 1 4 5 に出力す

50

る。ここで、電圧ラッチ部 144 は、選択ドライバ 120 により特定の行の表示画素 P I X が選択状態に設定され、補償電圧取得動作及び書き込み動作が実行されている期間（選択期間）中、当該行の表示画素 P I X について取得されたオフセット電圧 Vofst を保持する動作を継続する。

【 0083 】

電圧設定部 145 は、書き込み動作において、階調電圧生成部 142 から出力される原階調電圧 Vorg と、電圧ラッチ部 144 に保持されたオフセット電圧 Vofst とを加算して補正階調電圧 Vpix を生成し、表示領域 110 の列方向に配設されたデータライン L d に出力する。具体的には、補正階調電圧 Vpix は、下記 (12) 式を満たす値となる。

$$V_{pix} = V_{org} + V_{ofst} \cdot \cdot \cdot (12)$$

10

【 0084 】

つまり、階調電圧生成部 142 から出力される表示データの輝度階調値に応じた原階調電圧 Vorg に、電圧減算部 143 により算出され電圧ラッチ部 144 に保持されたオフセット電圧 Vofst をアナログ的（階調電圧生成部 142 が D/A コンバータを備えている場合）あるいはデジタル的に加算して、その総和となる電圧成分を補正階調電圧 Vpix としてデータライン L d に出力する。このため、補正階調電圧 Vpix は、画素回路部 D C の経時的な高抵抗化や表示領域 110 内の各画素回路部 D C の特性ばらつき等の要因によって変位する電位ずれが含まれているので、トランジスタ Tr 13 のゲート - ソース間の電位を、精度よく当該輝度階調にあった電位にすることができる。

【 0085 】

20

ここで、画素駆動回路 D C が図 10 に示す回路構成を有する場合においては、後述するように、書き込み動作時にデータライン L d に流す電流が、データライン L d からデータドライバ 140 側に電流を引き込む方向に設定されるため、電圧設定部 145 により生成される補正階調電圧 Vpix も、電源電圧ライン L v から、トランジスタ Tr 13 のドレイン - ソース間、トランジスタ Tr 12 のドレイン - ソース間、データライン L d を介して電流が流れるように、書き込み動作時における電源電圧ライン L v の電源電圧 Vcc (= Vccw) に対して負極性となる電圧値に設定される。

【 0086 】

信号経路切換スイッチ 146 a は、補償接点 Nha 及び書き込み接点 Nwa を備え、階調電圧生成部 142 を補償接点 Nha 側の信号線 L da 又は書き込み接点 Nwa 側の電圧設定部 145 のいずれか一方に選択的に接続する切換スイッチであり、信号経路切換スイッチ 146 b は、補償接点 Nhb 及び書き込み接点 Nwb を備え、信号線 L db を補償接点 Nhb 側の上記信号線 L da 又は書き込み接点 Nwb 側の電圧設定部 145 のいずれか一方に選択的に接続する切換スイッチであり、また、信号経路切換スイッチ 146 c は、補償接点 Nhc 及び書き込み接点 Nwc を備え、データライン L d を補償接点 Nhc 側の参照電流 Iref_max を強制的に流す電流源 147 又は書き込み接点 Nwc 側の上記信号線 L db のいずれか一方に選択的に接続する切換スイッチである。

30

【 0087 】

すなわち、後述する補償電圧取得動作においては、上記信号経路切換スイッチ 146 a、146 b、146 c が各々、補償接点 Nha、Nhb、Nhc 側に切り換え設定されて、階調電圧生成部 142 が信号線 L da、L db を介して電圧減算部 143 に接続され、階調電圧生成部から出力されるオフセット電圧取得用の原階調電圧 Vorg_max が電圧減算部 143 に取り込まれるとともに、データライン L d が電流源 147 に接続され、電流源 147 に流れる参照電流 Iref_max に基づく電位 Vmeas_max が電圧減算部 143 に取り込まれる。一方、書き込み動作においては、上記信号経路切換スイッチ 146 a、146 b、146 c が各々、書き込み接点 Nwa、Nwb、Nwc 側に切り換え設定されて、階調電圧生成部 142 が電圧設定部 145、信号線 L db を介してデータライン L d に接続され、表示データに応じた原階調電圧 Vorg_x とオフセット電圧 Vofst に基づいて電圧設定部 145 により生成された補正階調電圧 Vpix がデータライン L d を介して表示画素 P I X に印加される。

40

【 0088 】

50

電流源 147 は、補償電圧取得動作において、データライン Ld を介して選択状態に設定された行の表示画素 P I X の画素駆動回路 D C に所定の階調の参照電流（例えば、最高階調参照電流 I ref_max）を流す。この参照電流 I ref_max を流したときの電流源 147 側の電位 V meas_max はオフセット電圧 V ofst の生成のために電圧減算部 143 に取り込まれる。

【0089】

（システムコントローラ）

システムコントローラ 150 は、選択ドライバ 120、電源ドライバ 130 及びデータドライバ 140 の各々に対して、動作状態を制御する選択制御信号、電源制御信号及びデータ制御信号を生成して出力することにより、各ドライバを所定のタイミングで動作させて、所定の電圧レベルを有する選択信号 S sel、電源電圧 V cc、補正階調電圧 V pix 及び参照電流 I ref_max を生成して出力させ、各表示画素 P I X（画素駆動回路 D C）に対する一連の駆動制御動作（補償電圧取得動作、書き込み動作、保持動作及び発光動作）を実行させて、映像信号に基づく所定の画像情報を表示領域 110 に表示させる制御を行う。

【0090】

（表示信号生成回路）

表示信号生成回路 160 は、例えば表示装置 100 の外部から供給される映像信号から輝度階調信号成分を抽出し、表示領域 110 の 1 行分ごとに、該輝度階調信号成分をデジタル信号からなる表示データ（輝度階調データ）としてデータドライバ 140 に供給する。ここで、上記映像信号が、テレビ放送信号（コンポジット映像信号）のように、画像情報の表示タイミングを規定するタイミング信号成分を含む場合には、表示信号生成回路 160 は、上記輝度階調信号成分を抽出する機能のほかに、タイミング信号成分を抽出してシステムコントローラ 150 に供給する機能を有するものであってもよい。この場合においては、上記システムコントローラ 150 は、表示信号生成回路 160 から供給されるタイミング信号に基づいて、選択ドライバ 120 や電源ドライバ 130、データドライバ 140 に対して個別に供給する各制御信号を生成する。

【0091】

< 表示装置の駆動方法 >

次に、本実施形態に係る表示装置における駆動方法について説明する。

図 11 は、本実施形態に係る表示装置における駆動方法の一例を示すタイミングチャートである。ここでは、説明の都合上、表示領域 110 にマトリクス状に配列された表示画素 P I X のうち、i 行 j 列、及び、(i + 1) 行 j 列（i は 1 i n となる正の整数、j は 1 j m となる正の整数）の表示画素 P I X を、表示データに応じた輝度階調で発光動作させる場合のタイミングチャートを示す。

【0092】

本実施形態に係る表示装置 100 の駆動制御動作は、例えば図 11 に示すように、所定の 1 処理サイクル期間 T cyc 内に、少なくとも、表示領域 110 に配列された各表示画素 P I X（画素駆動回路 D C）の発光駆動用のトランジスタ T r 13（駆動トランジスタ）が、経時的に高抵抗になったり或いは表示領域 110 内の他のトランジスタ T r 13 とばらつきによって変動している素子特性（しきい値電圧）に応じて変位するオフセット電圧 V ofst を表示画素 P I X ごとに取得する補償電圧取得動作（補償電圧取得動作期間 T det）と、表示信号生成回路 160 から供給される各表示画素 P I X ごとの表示データに応じた原階調電圧 V org に、上記オフセット電圧（補償電圧）V ofst を加算して補正階調電圧 V pix を生成し、各データライン L d を介して各表示画素 P I X に補正階調電圧 V pix を供給する書き込み動作（書き込み動作期間 T wrt）と、該書き込み動作により表示画素 P I X の画素駆動回路 D C に設けられたトランジスタ T r 13 のゲート - ソース間に書き込み設定された補正階調電圧 V pix に応じた電圧成分をキャパシタ C s に充電して保持する保持動作（保持動作期間 T hid）と、該保持動作によりキャパシタ C s に保持された電圧成分に基づいて、トランジスタ T r 13 の素子特性の変動の影響を補償し、表示データに応じた電流値を有する発光駆動電流 I em を有機 E L 素子 O L E D に流して、所定の輝度階調

で発光させる発光動作（発光動作期間 T_{em} ）と、を実行するように設定されている（ $T_{cyc} = T_{det} + T_{wrt} + T_{hld} + T_{em}$ ）。これらの各動作は、システムコントローラ 150 から供給される各種制御信号に基づいて実行される。

【0093】

ここで、本実施形態に係る駆動制御動作に適用される 1 処理サイクル期間 T_{cyc} は、例えば、表示画素 P_{IX} が 1 フレームの画像のうちの 1 画素分の画像情報を表示するのに要する期間に設定される。すなわち、複数の表示画素 P_{IX} を行方向及び列方向にマトリクス状に配列した表示領域 110 において、1 フレームの画像を表示する場合、上記 1 処理サイクル期間 T_{cyc} は、1 行分の表示画素 P_{IX} が 1 フレームの画像のうちの 1 行分の画像を表示するのに要する期間に設定される。

10

【0094】

以下、各動作について具体的に説明する。

（補償電圧取得動作）

図 12 は、本実施形態に係る表示装置における駆動方法（補償電圧取得動作及び書き込み動作）の一例を示すフローチャートであり、図 13 は、本実施形態に係る表示装置における補償電圧取得動作を示す概念図である。

【0095】

本実施形態に係る補償電圧取得動作（補償電圧取得動作期間 T_{det} ）は、図 11、図 12 に示すように、まず、システムコントローラ 150 から出力される電源制御信号及び選択制御信号に基づいて、上述した画素回路部 DC_x の書き込み動作と同様に、 i 行目（ $1 \leq i \leq n$ となる正の整数）の表示画素 P_{IX} に接続された電源電圧ライン L_v （図 9 に示した表示装置においては、 i 行目が含まれるグループの全表示画素 P_{IX} に共通に接続された電源電圧ライン L_v ）に対して、電源ドライバ 130 から書き込み動作レベルである低電位の電源電圧 V_{cc} （ $= V_{ccw}$ 基準電圧 V_{ss} ）を印加した状態で、選択ドライバ 120 から i 行目の選択ライン L_s に選択レベル（ハイレベル）の選択信号 S_{sel} を印加して、 i 行目の表示画素 P_{IX} を選択状態に設定する（ステップ S_{111} ）。

20

【0096】

これにより、 i 行目の表示画素 P_{IX} の画素駆動回路 DC に設けられたトランジスタ Tr_{11} がオン動作して、トランジスタ Tr_{13} （駆動トランジスタ）がダイオード接続状態に設定され、上記電源電圧 V_{cc} （ $= V_{ccw}$ ）がトランジスタ Tr_{13} のドレイン端子及びゲート端子（接点 N_{11} ；キャパシタ C_s の一端側）に印加されるとともに、トランジスタ Tr_{12} もオン状態となってトランジスタ Tr_{13} のソース端子（接点 N_{12} ；キャパシタ C_s の他端側）が各列のデータライン L_d に電氣的に接続される。

30

【0097】

次いで、図 12、図 13 に示すように、システムコントローラ 150 から出力されるデータ制御信号に基づいて、各列（各データライン L_d ）に設けられた信号経路切換スイッチ $146a \sim 146c$ を各々補償接点 $N_{ha} \sim N_{hc}$ 側に切り換えた後（ステップ S_{112} ）、階調電圧生成部 142 からオフセット電圧取得用の所定の輝度階調に対応した原階調電圧 V_{org} （例えば最高輝度階調に対応した原階調電圧 V_{org_max} ）を出力して、上記信号経路切換スイッチ $146a$ 、信号線 L_{da} 及び信号経路切換スイッチ $146b$ を介して信号線 L_{db} に印加する（ステップ S_{113} ）。

40

【0098】

次いで、この状態で、各列（各データライン L_d ）に設けられた電流源 147 により所定の輝度階調の表示データを表示画素 P_{IX} に書き込む際の電圧により表示画素 P_{IX} に流すべき電流（期待値電流）と一致する（又は同等となる）ように設定された参照電流 I_{ref} （例えば、最高輝度階調に応じた参照電流 I_{ref_max} ）を、信号経路切換スイッチ $146c$ を介してデータライン L_d 側からデータドライバ 140 方向へ引き込むように強制的に流す（ステップ S_{114} ）。参照電流 I_{ref} は、選択された i 行目の画素回路部 DC 、つまり、トランジスタ Tr_{12} 及びトランジスタ Tr_{13} を経由して流れる。

【0099】

50

このときのトランジスタ $T r 1 3$ のドレイン - ソース間電流 I_{ds} の電流値は、トランジスタ $T r 1 2$ 及びトランジスタ $T r 1 3$ が、ともに図 4 (a) に示すように、初期状態における $V - I$ 特性線 $S P w$ であっても、あるいは、しきい値電圧 V_{th} シフト後の $V - I$ 特性線 $S P w 2$ であっても関係なく、参照電流 I_{ref} の電流値に一致する。ここで、参照電流 I_{ref} は目標とする電流値に高速で定常化することが好ましく、最高輝度階調もしくはその近傍の階調のより大きな電流値に設定されていることが望ましい。以下の説明では、最高輝度階調に応じた電流値 (参照電流 I_{ref_max}) に設定した場合について説明する。

【 0 1 0 0 】

次いで、電圧減算部 1 4 3 において、階調電圧生成部 1 4 2 から信号線 L_{db} に印加された原階調電圧 V_{org_max} と、電流源 1 4 7 により参照電流 I_{ref_max} を流すことによりデータライン L_d に生じた電位 (データライン電圧) V_{meas_max} と、を取り込んで (ステップ $S 1 1 5$)、その差分を演算 (減算処理) することにより上記 (1 1) 式に示したようにオフセット電圧 V_{ofst} を取得する (ステップ $S 1 1 6$)。このオフセット電圧 V_{ofst} は、図 1 3 に示すように、電圧ラッチ部 1 4 4 に保持される (ステップ $S 1 1 7$)。

【 0 1 0 1 】

ここで、電圧減算部 1 4 3 に取り込まれるデータライン電圧 V_{meas_max} は、ドレイン - ソース間に参照電流 I_{ref_max} がそれぞれ流れるトランジスタ $T r 1 2$ 及びトランジスタ $T r 1 3$ の高抵抗化等に起因して変動している素子特性にしたがって異なってくる。特に、データライン電圧 V_{meas_max} は、ダイオード接続されたトランジスタ $T r 1 3$ のゲート - ソース間 (又はドレイン - ソース間) 電圧 V_{gs} での図 4 (a) に示すしきい値電圧 V_{th} がシフトした $V - I$ 特性線 $S P w 2$ の進行の程度と、トランジスタ $T r 1 2$ のゲート - ソース間電圧 V_{gs} でのしきい値電圧 V_{th} がシフトした $V - I$ 特性線 $S P w 2$ の進行の程度と、に影響される。換言すれば、トランジスタ $T r 1 3$ 及びトランジスタ $T r 1 2$ でのしきい値電圧 V_{th} の変動 (V_{th} シフト) が進行すれば (V_{th} が大きくなれば)、定電圧である第 1 の電源電圧 V_{ccw} が印加されている電源電圧ライン L_v と、参照電流 I_{ref_max} が流れるためにデータライン電圧 V_{meas_max} となっているデータライン L_d との電位差が大きくなるため、データライン電圧 V_{meas_max} はより低くなる。トランジスタのしきい値電圧のシフト量は、トランジスタがオン状態になっている時間が長いほど大きくなる傾向があるので、トランジスタ $T r 1 3$ は、1 処理サイクル期間 T_{cyc} 内に占める割合が高い発光動作期間 T_{em} においてオン状態なためにしきい値が経時的に、より正側電圧にシフトして高抵抗化しやすいのに対して、トランジスタ $T r 1 2$ は、1 処理サイクル期間 T_{cyc} 内に占める割合が比較的低い選択期間 T_{sel} のみオン状態なので、トランジスタ $T r 1 3$ と比べると、しきい値が経時的シフトの程度が小さい。

【 0 1 0 2 】

このように、本実施形態に係る補償電圧取得動作においては、図 1 3 に示すように、定電流源 1 4 7 をデータライン L_d に接続して所定の参照電流を流した場合の当該データライン L_d の電位 V_{meas_max} を取り込み、初期状態における $V - I$ 特性線 $S P w$ にしたがった所定階調 (例えば、最高輝度階調) でのトランジスタ $T r 1 3$ のドレイン - ソース間電流 I_{ds} を期待値としたときに、書き込み動作時にこの期待値に近似したトランジスタ $T r 1 3$ のドレイン - ソース間電流 I_{ds} を流すための原階調電圧 V_{org_max} との差分 (原階調電圧 V_{org_max} とデータライン電圧 V_{meas_max} との差分電圧) をオフセット電圧 V_{ofst} として扱う。つまり、このオフセット電圧 V_{ofst} は、画素回路部 $D C$ の経時的な高抵抗化や表示領域 1 1 0 内の各画素回路部 $D C$ の特性ばらつき等の要因によって変位する電位ずれに相当する電圧である。

【 0 1 0 3 】

なお、この補償電圧取得動作の期間においては、各端子の電位は上述した (3) ~ (1 0) 式の関係を満たしており、故に有機 $E L$ 素子 $O L E D$ には電流が流れず発光動作しない。

また、本実施形態においては、階調電圧生成部 1 4 2 から出力されるオフセット電圧取得用の原階調電圧 V_{org_max} について、その生成過程を具体的に示さなかったが、例えば

10

20

30

40

50

、図13に示すように、表示信号生成回路160から各表示画素PIXごとに供給される表示データに基づいて階調電圧生成部142において生成するものであってもよいし、表示信号生成回路160から表示データを供給することなく、階調電圧生成部142が独立して所定の輝度階調に対応した原階調電圧Vorg_maxを出力するものであってもよい。

【0104】

(書き込み動作)

図14は、本実施形態に係る表示装置における書き込み動作を示す概念図である。

上述したように、選択状態に設定された行の各表示画素PIXについて、画素駆動回路DCに設けられた発光駆動用のトランジスタTr13のしきい値電圧Vthの変動に対応するオフセット電圧Vofstを抽出する動作の後、図11、図12に示すように、引き続き表示データの書き込み動作を実行する。

10

【0105】

書き込み動作(書き込み動作期間Twr)においては、図11に示すように、上述した一連の補償電圧取得動作と同様に、i行目の選択ラインLs及び電源電圧ラインLvに対して、ハイレベルの選択信号Sel及び低電位の電源電圧Vcc(=Vccw)を印加した選択状態を保持した状態で、図12、図14に示すように、システムコントローラ150から出力されるデータ制御信号に基づいて、信号経路切換スイッチ146a~146cを各々書き込み接点Nwa~Nwc側に切り換える(ステップS118)。これにより、階調電圧生成部142が信号経路切換スイッチ146aを介して電圧設定部145に接続されるとともに、電圧設定部145が信号経路切換スイッチ146b、信号線Ldb及び信号経路切換

20

【0106】

次いで、表示信号生成回路160から供給される表示データをシフトレジスタ・データレジスタ部141を介して取り込み、各列(各データラインLd)に設けられた階調電圧生成部142に転送し、上記表示データから書き込み動作の対象となっている(すなわち、選択状態に設定されている)表示画素PIXの輝度階調値を取得し(ステップS119)、当該輝度階調値が最低輝度階調(無発光)の"0"か否かを判定する(ステップS120)。

【0107】

ステップS120における階調値判定処理において、輝度階調値が"0"の場合には、階調電圧生成部142から無発光動作(又は黒表示動作)を行うための所定の階調電圧(黒階調電圧)Vzeroを出力し、電圧設定部145において電圧ラッチ部144に保持されたオフセット電圧Vofstを加算することなく(つまり、トランジスタTr12、Tr13のしきい値電圧の変動に対する補償処理を行うことなく)、そのままデータラインLdに印加する(ステップS121)。

30

【0108】

ここで、無発光動作のための階調電圧Vzeroは、ダイオード接続されたトランジスタTr13のゲート-ソース間に印加される電圧Vgs($V_{ccw} - V_{zero}$)が当該トランジスタTr13のしきい値電圧Vthよりも低くなる関係($V_{gs} < V_{th}$)を有する電圧値($-V_{zero} < V_{th} - V_{ccw}$)に設定されている。さらには、トランジスタTr12、Tr13の

40

【0109】

ステップS120において、輝度階調値が"0"ではない場合(例えば第150階調)には、図14に示すように、階調電圧生成部142から当該輝度階調値(=階調値"150")に応じた電圧値を有する原階調電圧Vorgを生成して出力し、電圧設定部145において上述した補償電圧取得動作により取得し電圧ラッチ部144に保持されたオフセット電圧Vofstと原階調電圧Vorgを加算して、上記(12)式を満たす負電位の補正階調電圧Vpixを生成し(ステップS122)、データラインLdに印加する。なお、オフセット電圧Vofstは、画素回路部DCの経時的な高抵抗化や表示領域110内の各画素回路部DCの特性ばらつき等の要因によって変位する電位ずれであり、原階調電圧Vorgの階

50

調や原階調電圧 V_{org_max} の階調に依存しない値である。

【0110】

ここで、電圧設定部 145 において生成される補正階調電圧 V_{pix} は、電源ドライバ 130 から電源電圧ライン L_v に印加される書き込み動作レベル（低電位）の電源電圧 V_{cc} （ $= V_{ccw}$ ）を基準として相対的に負電位側に電圧振幅を有し、かつ、階調が高くなるにしたがって負電位側により低く（電圧振幅の絶対値は大きく）なるように設定されている。

【0111】

これにより、トランジスタ T_{r13} のソース端子（接点 N_{12} ）に、当該トランジスタ T_{r13} のしきい値電圧 V_{th} の変動に応じたオフセット電圧 V_{ofst} を加算して補正した補正階調電圧 V_{pix} が印加されるので、トランジスタ T_{r13} のゲート - ソース間（キャパシタ C_s の両端）に、補正された電圧 V_{gs} が書き込み設定される（ステップ S_{123} ）。このような書き込み動作においては、表示画素 P_{IX} に対して表示データに応じた電流を流して電圧成分を書き込むのではなく、トランジスタ T_{r13} のゲート端子及びソース端子に対して、直接所望の電圧を印加する手法を適用しているため、各端子や接点の電位を速やかに所望の状態に設定することができる。

10

【0112】

なお、この書き込み動作期間 T_{wrt} においては、有機 EL 素子 $OLED$ のアノード端子側の接点 N_{12} に印加される補正階調電圧 V_{pix} の電圧値が、カソード端子 T_{Mc} に印加される基準電圧 V_{ss} よりも低くなるように設定されている（つまり、有機 EL 素子 $OLED$ が逆バイアス状態に設定されている）ので、有機 EL 素子 $OLED$ には電流が流れず発光動作しない。

20

【0113】

このように、本実施形態においては、書き込み動作の対象となる i 行目の表示画素 P_{IX} が選択状態に設定された選択期間 T_{sel} 内に、補償電圧取得動作（補償電圧取得動作期間 T_{det} ）及び書き込み動作（書き込み動作期間 T_{wrt} ）が連続的に実行され（ $T_{sel} = T_{det} + T_{wrt}$ ）、当該選択期間 T_{sel} 以外の非選択期間において、後述する保持動作（保持動作期間 T_{hld} ）及び発光動作（発光動作期間 T_{em} ）が実行される。

【0114】

（保持動作）

図 15 は、本実施形態に係る表示装置における保持動作を示す概念図である。

次いで、上述したような補償電圧取得動作及び書き込み動作終了後の保持動作（保持動作期間 T_{hld} ）においては、図 11 に示すように、 i 行目の選択ライン L_s に非選択レベル（ローレベル）の選択信号 S_{sel} を印加することにより、図 15 に示すように、トランジスタ T_{r11} 及び T_{r12} をオフ動作させて、トランジスタ T_{r13} のダイオード接続状態を解除するとともに、トランジスタ T_{r13} のソース端子（接点 N_{12} ）への補正階調電圧 V_{pix} の印加を遮断して、トランジスタ T_{r13} のゲート - ソース間に印加されていた電圧成分（ $V_{gs} = V_{pix} - V_{ccw}$ ）をキャパシタ C_s に充電（保持）する。

30

【0115】

次いで、図 12 に示すように、上述したような i 行目の各表示画素 P_{IX} に対してオフセット電圧 V_{ofst} を取得し、当該オフセット電圧 V_{ofst} に基づいて表示データ（原階調電圧 V_{org} ）を補正した補正階調電圧 V_{pix} を書き込む一連の処理動作を、次の行（ $i + 1$ 行目）の表示画素 P_{IX} に対しても実行するために、行を指定するための変数 “ i ” をインクリメントする処理（ $i = i + 1$ ）を実行する（ステップ S_{124} ）。ここで、インクリメント処理された変数 “ i ” が表示領域 110 に設定された行数 n よりも小さい（ $i < n$ ）か否かを比較判定する（ステップ S_{125} ）。

40

【0116】

ステップ S_{125} において、変数 “ i ” が行数 n よりも小さいと判定された場合（ $i < n$ ）には、（ $i + 1$ ）行目の表示画素 P_{IX} に対して上述したステップ S_{111} から S_{125} までの処理が再度実行され、ステップ S_{125} において、変数 “ i ” が行数 n と一致

50

($i = n$)すると判定されるまで同様の処理が繰り返し実行される。

【0117】

そして、ステップS125において、変数“ i ”が行数 n と一致($i = n$)すると判定された場合には、各行の表示画素PIXに対する補償電圧取得動作及び書き込み動作が表示領域110の全行について実行されたものとして、上述した一連の処理動作を終了する。

【0118】

すなわち、図11に示すように、 i 行目の表示画素PIXにおける保持動作期間Thldにおいては、選択ドライバ120から($i + 1$)行目以降の選択ラインLsに対して選択レベル(ハイレベル)の選択信号Sselが異なるタイミングで順次印加されることにより、($i + 1$)行目以降の表示画素PIXにおいて、上記と同様の補償電圧取得動作、書き込み動作及び保持動作からなる一連の処理動作が各行ごとに順次実行される。したがって、 i 行目の表示画素PIXの保持動作期間Thldにおいては、($i + 1$)行目以降の全ての行の表示画素PIXに対して表示データに応じた電圧成分(補正階調電圧Vpix)が順次書き込まれるまで保持動作が継続される。

【0119】

(発光動作)

図16は、本実施形態に係る表示装置における発光動作を示す概念図である。

次いで、上述した補償電圧取得動作、書き込み動作及び保持動作終了後の発光動作(発光動作期間Tem)においては、図11に示すように、各行の選択ラインLsに非選択レベル(ローレベル)の選択信号Sselを印加した状態で、各行の表示画素PIXに接続された電源電圧ラインLvに発光動作レベルである高電位(正の電圧)の電源電圧Vcc(=Vcce > Vccw)を印加する。

【0120】

ここで、電源電圧ラインLvに印加される高電位の電源電圧Vcc(=Vcce)は、上述した図7、図8に示した場合と同様に、トランジスタTr13の飽和電圧(ピンチオフ電圧Vpo)と有機EL素子OLEDの駆動電圧(Voled)との和よりも大きくなるように設定されているので、トランジスタTr13が飽和領域で動作する。また、有機EL素子OLEDのアノード側(接点N12)には上記書き込み動作によりトランジスタTr13のゲート-ソース間に書き込み設定された電圧成分(|Vpix - Vccw|)に応じた正の電圧が印加され、一方、カソード端子Tmcには基準電圧Vss(例えば接地電位)が印加されることにより、有機EL素子OLEDは順バイアス状態に設定されるので、図16に示すように、電源電圧ラインLvからトランジスタTr13を介して有機EL素子OLEDに、表示データ(厳密には、補正階調電圧Vpix)に応じた電流値を有する発光駆動電流Iem(トランジスタTr13のドレイン-ソース間電流Ids)が流れ、所定の輝度階調で発光動作する。

【0121】

この発光動作は、電源ドライバ130から書き込み動作レベルである低電位(負の電圧)の電源電圧Vcc(=Vccw)が印加されて、次の1処理サイクル期間Tcycが開始されるタイミングまで継続して実行される。

なお、図15、図16に示した保持動作及び発光動作においては、信号経路切換スイッチ146cが書き込み接点Nwc側に切り換え設定されて、データラインLdが信号線Ldbに接続されているが、図10に示したように、データラインLdを電流源147及び信号線Ldbのいずれにも接続しないように設定してもよい。

【0122】

<第2の実施形態>

<表示装置>

次に、本発明に係る表示装置の第2の実施形態について具体的に説明する。ここで、本実施形態に係る表示装置の全体構成は、上述した第1の実施形態(図9参照)と同等であるので、その説明を省略し、本実施形態に特有の構成を有するデータドライバについて詳

10

20

30

40

50

しく説明する。

【 0 1 2 3 】

図 1 7 は、第 2 の実施形態に係る表示装置に適用可能なデータドライバ及び表示画素の一例を示す要部構成図である。なお、図 1 7 においても、上述した画素回路部 D C x (図 1 参照) に対応する回路構成の符号を併記して示す。また、図 1 7 においても、説明の都合上、データドライバの各構成間で送出される各種の信号やデータ、及び、印加される電圧等を便宜的に表記するが、後述するように、これらの信号やデータ、電圧等が同時に送出又は印加されるとは限らない。

【 0 1 2 4 】

本実施形態に係るデータドライバ 1 4 0 は、例えば図 1 7 に示すように、シフトレジスタ・データレジスタ部 1 4 1 と、階調電圧生成部 1 4 2 と、電圧減算部 1 4 3 と、電圧ラッチ部 1 4 4 と、電圧設定部 1 4 5 と、信号経路切換スイッチ (切換スイッチ) 1 4 6 d と、電流源 1 4 7 と、を備えている。ここで、シフトレジスタ・データレジスタ部 1 4 1 を除く、階調電圧生成部 1 4 2、電圧減算部 1 4 3、電圧ラッチ部 1 4 4、電圧設定部 1 4 5、信号経路切換スイッチ 1 4 6 d 及び電流源 1 4 7 は、各列のデータライン L d ごとに設けられ、本実施形態に係る表示装置 1 0 0 においては、データドライバ 1 4 0 内に m 組設けられている。

【 0 1 2 5 】

シフトレジスタ・データレジスタ部 1 4 1 は、上述した第 1 の実施形態と同様に、システムコントローラ 1 5 0 から供給されるデータ制御信号に基づいて、表示信号生成回路 1 6 0 から順次供給される表示データ (輝度階調データ) を順次取り込み、列ごとに設けられた階調電圧生成部 1 4 2 に並列的に転送し、階調電圧生成部 1 4 2 は、該表示データに基づいて、有機 E L 素子 O L E D を所定の輝度階調で発光動作させるための原階調電圧 V org、又は、無発光動作させるための黒階調電圧 V zero を生成して出力する。

【 0 1 2 6 】

電圧減算部 1 4 3 は、補償電圧取得動作時において、電源端子を介して供給される参照電圧 V ref (V ref_max) と、後述する電流源 1 4 7 により所定階調の参照電流 I ref (最高階調の参照電流 I ref_max) を流すことによりデータライン L d に生じる電位 V meas_max との演算結果に基づいて、各表示画素 P I X (画素駆動回路 D C) のトランジスタ T r 1 3 のしきい値電圧の変化量 (図 4 (a) に示した V th に相当する) に応じたオフセット電圧 V ofst を生成して出力する。

【 0 1 2 7 】

ここで、電圧減算部 1 4 3 により生成されるオフセット電圧 V ofst は、具体的には、次の (1 3) 式のように、補償電圧取得動作時において、データライン L d に生じる電位 V meas_max とオフセット電圧取得用に予め設定された参照電圧 V ref (V ref_max) との差分を演算 (減算処理) することにより得られる電圧値に設定される。

$$V_{ofst} = V_{meas_max} - V_{ref_max} \cdots (13)$$

【 0 1 2 8 】

このようにオフセット電圧 V ofst は、予め設定された所定の電圧成分と、所定の階調を表示画素に書き込む際にデータライン L d に生じる電圧成分 (又は、書き込み動作の対象となっている表示画素 P I X に印加される電圧成分) とのずれ (差分) に相当する電圧値に設定される。これにより、書き込み動作において階調電圧生成部 1 4 2 から出力される原階調電圧 V org を、上記オフセット電圧 V ofst に基づいて補正することによって、表示データの輝度階調値に対応した正規の電流値に近似する補正階調電流がトランジスタ T r 1 3 のドレイン - ソース間に流れるように各表示画素 P I X (画素駆動回路 D C) のトランジスタ T r 1 3 のしきい値電圧の変化量及びトランジスタ T r 1 2 のしきい値電圧の変化量を補正した電圧値を有する補正階調電圧 V pix が設定される。

【 0 1 2 9 】

電圧ラッチ部 1 4 4 は、電圧減算部 1 4 3 から出力されたオフセット電圧 V ofst を保持し、書き込み動作において電圧設定部 1 4 5 に出力する。また、電圧設定部 1 4 5 は、書

10

20

30

40

50

き込み動作において、階調電圧生成部 1 4 2 から出力される原階調電圧 V_{org} と、電圧ラッチ部 1 4 4 に保持されたオフセット電圧 V_{ofst} とを加算して上記 (1 2) 式を満たす補正階調電圧 V_{pix} を生成し、表示領域 1 1 0 の列方向に配設されたデータライン L_d に補正階調電圧 V_{pix} を出力する。

【 0 1 3 0 】

信号経路切換スイッチ 1 4 6 d は、補償接点 N_{hd} 及び書き込み接点 N_{wd} を備え、データライン L_d を補償接点 N_{hd} 側の電流源 1 4 7 又は書き込み接点 N_{wd} 側の電圧設定部 1 4 5 のいずれか一方に選択的に接続する切換スイッチであり、補償電圧取得動作においては、補償接点 N_{hd} 側に切り換え設定されて、データライン L_d が電流源 1 4 7 に接続され、電流源 1 4 7 に流れる参照電流 I_{ref_max} に基づく電位 V_{meas_max} が電圧減算部 1 4 3 に取り込まれる。一方、書き込み動作においては、上記信号経路切換スイッチ 1 4 6 d が書き込み接点 N_{wd} 側に切り換え設定されて、電圧設定部 1 4 5 がデータライン L_d に接続され、当該電圧設定部 1 4 5 により表示データに応じた原階調電圧 V_{org_x} とオフセット電圧 V_{ofst} に基づいて生成された補正階調電圧 V_{pix} がデータライン L_d を介して表示画素 P_{IX} に印加される。

10

【 0 1 3 1 】

電流源 1 4 7 は、補償電圧取得動作において、データライン L_d を介して表示画素 P_{IX} に所定の階調の参照電流 (例えば、最高階調参照電流 I_{ref_max}) を流し、これによりデータラインに生じる電位 V_{meas_max} が、オフセット電圧 V_{ofst} の生成のために電圧減算部 1 4 3 に取り込まれる。

20

【 0 1 3 2 】

< 表示装置の駆動方法 >

次に、本実施形態に係る表示装置における駆動方法について説明する。

本実施形態に係る表示装置 1 0 0 の駆動制御動作は、上述した第 1 の実施形態 (図 1 1 参照) と同様に、所定の 1 処理サイクル期間 T_{cyc} 内に、補償電圧取得動作 (補償電圧取得動作期間 T_{det}) と、書き込み動作 (書き込み動作期間 T_{wrt}) と、保持動作 (保持動作期間 T_{hld}) と、発光動作 (発光動作期間 T_{em}) と、を実行するように設定され ($T_{cyc} = T_{det} + T_{wrt} + T_{hld} + T_{em}$)、特に、補償電圧取得動作において、階調電圧生成部 1 4 2 から所定の原階調電圧を出力することなく、各表示画素 P_{IX} (画素駆動回路 DC) の発光駆動用のトランジスタ $T_r 1 3$ のしきい値電圧 V_{th} の変動に対応するオフセット電圧 (補償電圧) V_{ofst} を取得するように制御される。

30

【 0 1 3 3 】

以下、本実施形態に係る駆動方法に特有の処理動作 (補償電圧取得動作) について具体的に説明する。

図 1 8 は、本実施形態に係る表示装置における駆動方法 (補償電圧取得動作及び書き込み動作) の一例を示すタイミングチャートであり、図 1 9 は、本実施形態に係る表示装置における補償電圧取得動作を示す概念図である。ここで、上述した第 1 の実施形態に示した駆動方法のタイミングチャート (図 1 1 参照) を適宜参照するとともに、同等の処理についてはその説明を省略又は簡略化する。

【 0 1 3 4 】

本実施形態に係る補償電圧取得動作 (補償電圧取得動作期間 T_{det}) は、図 1 1、図 1 8 に示すように、まず、 i 行目の電源電圧ライン L_v に対して、電源ドライバ 1 3 0 から低電位の電源電圧 $V_{cc} (= V_{ccw} - V_{ss})$ を印加した状態で、選択ドライバ 1 2 0 から i 行目の選択ライン L_s に選択レベル (ハイレベル) の選択信号 S_{sel} を印加して、 i 行目の表示画素 P_{IX} を選択状態に設定する (ステップ $S 2 1 1$)。

40

【 0 1 3 5 】

次いで、図 1 8、図 1 9 に示すように、信号経路切換スイッチ 1 4 6 d を補償接点 N_{hd} 側に切り換えた後 (ステップ $S 2 1 2$)、電源端子からオフセット電圧取得用の所定の輝度階調に対応した参照電圧 V_{ref} (例えば最高輝度階調に対応した参照電圧 V_{ref_max}) を出力して、電圧減算部 1 4 3 の一方の入力端子に印加する。(ステップ $S 2 1 3$)。

50

【0136】

次いで、この状態で、電流源147により所定の輝度階調の表示データを表示画素PIXに書き込む際の電圧により表示画素PIXに流すべき電流（期待値電流）と一致する（又は同等となる）ように設定された参照電流Iref（例えば、最高輝度階調に応じた参照電流Iref_max）を、信号経路切換スイッチ146dを介してデータラインLd側からデータドライバ140方向へ引き込むように強制的に流す（ステップS214）。これにより、トランジスタTr13のドレイン-ソース間電流Idsの電流値は、参照電流Iref（Iref_max）の電流値に一致する。

【0137】

次いで、電圧減算部143において、電源端子から一方の入力端子に印加された参照電圧Vref_maxと、電流源147により参照電流Iref_maxを流すことによりデータラインLdに生じ、他方の入力端子に印加された電位（データライン電圧）Vmeas_maxと、を取り込んで（ステップS215）、その差分を演算（減算処理）することにより次の（14）式のように、トランジスタTr13のしきい値電圧の変化量（図4（a）に示したVthに相当する）に応じたオフセット電圧Vofstを生成し（ステップS216）、図19に示すように、電圧ラッチ部144に保持される（ステップS217）。

$$Vofst = Vmeas_max - Vref_max \cdots (14)$$

なお、この補償電圧取得動作の期間においては、上述した第1の実施形態と同様に、有機EL素子OLEDには電流が流れず発光動作しない。

【0138】

図20は、本実施形態に係る表示装置における書き込み動作を示す概念図である。

次に、書き込み動作（書き込み動作期間Twr）においては、図11に示したように、i行目の表示画素PIXを選択状態に保持した状態で、図18、図20に示すように、信号経路切換スイッチ146dを書き込み接点Nwd側に切り換えることにより（ステップS218）、データラインLdが信号経路切換スイッチ146dを介して電圧設定部145に接続される。

【0139】

次いで、表示信号生成回路160から供給される表示データをシフトレジスタ・データレジスタ部141を介して取り込み、各列の階調電圧生成部142に転送し、当該表示データから取得した輝度階調値が最低輝度階調（無発光）の"0"か否かを判定する（ステップS219、S220）。

【0140】

輝度階調値が"0"であって、表示データによる階調表示が有機EL素子OLEDの発光を伴わない黒表示の場合には、階調電圧生成部142から無発光動作を行うための所定の階調電圧（黒階調電圧）Vzeroを出力し、電圧設定部145において電圧ラッチ部144に保持されたオフセット電圧Vofstを加算することなく、データラインLdに印加する（ステップS221）。

【0141】

一方、輝度階調値が"0"ではなく、表示データによる階調表示が有機EL素子OLEDの発光を伴う場合（例えば第150階調）には、図20に示すように、階調電圧生成部142から当該輝度階調値（=階調値"150"）に応じた電圧値を有する原階調電圧Vorgを生成して出力し、電圧設定部145において上述した補償電圧取得動作により保持されたオフセット電圧Vofstを加算して、第1の実施形態に示した（12）式を満たす負電位の補正階調電圧Vpixを生成し（ステップS222）、データラインLdに印加する。

【0142】

これにより、トランジスタTr13のソース端子（接点N12）に、しきい値電圧Vthの変動に応じて補正した補正階調電圧Vpixが印加されるので、トランジスタTr13のゲート-ソース間（キャパシタCsの両端）に、当該補正階調電圧Vpixに応じた電圧Vgsが書き込み設定される（ステップS223）。

10

20

30

40

50

なお、この書き込み動作期間 T_{wrt} においても、有機 EL 素子 O L E D が逆バイアス状態に設定されているので、有機 EL 素子 O L E D には電流が流れず発光動作しない。

【 0 1 4 3 】

図 2 1 は、本実施形態に係る表示装置における保持動作を示す概念図であり、図 2 2 は、本実施形態に係る表示装置における発光動作を示す概念図である。

次に、保持動作（保持動作期間 T_{hd} ）においては、図 1 1、図 2 1 に示すように、 i 行目の選択ライン L_s に非選択レベル（ローレベル）の選択信号 S_{sel} を印加して、 i 行目の表示画素 $P I X$ を非選択状態に設定し、上記書き込み動作に伴ってトランジスタ $T r 1 3$ のゲート - ソース間に印加されていた電圧成分（ $V_{gs} = V_{pix} - V_{ccw}$ ）をキャパシタ C_s に充電（保持）する。

10

【 0 1 4 4 】

このような i 行目の各表示画素 $P I X$ に対する補償電圧取得動作、書き込み動作及び保持動作からなる一連の処理動作を、（ $i + 1$ ）行目以降の各表示画素 $P I X$ に対しても各行ごとに順次繰り返し、表示領域 1 1 0 の全行について書き込み動作が終了するまで実行する（ステップ $S 2 2 4$ 、 $S 2 2 5$ ）。

【 0 1 4 5 】

次いで、発光動作（発光動作期間 T_{em} ）においては、図 1 1、図 2 2 に示すように、各行の表示画素 $P I X$ を非選択状態に設定した状態で、各行の表示画素 $P I X$ に接続された電源電圧ライン L_v に発光動作レベルである高電位（正の電圧）の電源電圧 V_{cc} （ $= V_{cce} > 0 V$ ）を印加する。

20

【 0 1 4 6 】

これにより、有機 EL 素子 O L E D のアノード側（接点 $N 1 2$ ）には上記書き込み動作によりトランジスタ $T r 1 3$ のゲート - ソース間に書き込み設定された電圧成分（ $| V_{pix} - V_{ccw} |$ ）に応じた正の電圧が印加され、一方、カソード端子 $T M c$ には基準電圧 V_{ss} （例えば接地電位）が印加されるので、有機 EL 素子 O L E D は順バイアス状態に設定されて、電源電圧ライン L_v からトランジスタ $T r 1 3$ を介して有機 EL 素子 O L E D に、表示データ（補正階調電圧 V_{pix} ）に応じた電流値を有する発光駆動電流 I_{em} が流れ、所定の輝度階調で発光動作する。

【 0 1 4 7 】

なお、図 2 1、図 2 2 に示した保持動作及び発光動作においては、信号経路切換スイッチ $1 4 6 d$ が書き込み接点 N_{wd} 側に切り換え設定された状態を示したが、図 1 7 に示したように、データライン L_d を電圧設定部 1 4 5 及び電流源 1 4 7 のいずれにも接続しないように設定してもよい。

30

【 0 1 4 8 】

このように、上述した第 1 又は第 2 の実施形態に係る一連の駆動制御動作によれば、図 1 1 に示したように、表示領域 1 1 0 に配列された各行の表示画素 $P I X$ を選択状態に設定して、書き込み動作レベルの電源電圧 V_{cc} （ $= V_{ccw}$ ）を印加し、各行ごとに各表示画素 $P I X$ の画素駆動回路 $D C$ に設けられたトランジスタ $T r 1 3$ のしきい値電圧の変動に対応するオフセット電圧 V_{ofst} を取得し、表示データの輝度階調値に基づく原階調電圧 V_{org} に当該オフセット電圧 V_{ofst} を加算した補正階調電圧 V_{pix} を書き込んだ後、当該行の表示画素 $P I X$ を非選択状態に設定して、上記書き込まれた電圧成分（ $| V_{pix} - V_{ccw} |$ ）を保持する一連の処理動作を順次行い、当該一連の処理動作が終了した行の表示画素 $P I X$ に対して、発光動作レベルの電源電圧 V_{cc} （ $= V_{cce}$ ）を印加することにより、当該行の表示画素 $P I X$ を表示データに応じた輝度階調で発光動作させることができる。

40

【 0 1 4 9 】

< 第 3 の実施形態 >

< 表示装置 >

次に、本発明に係る表示装置の第 3 の実施形態について具体的に説明する。ここで、本実施形態に係る表示装置の全体構成は、上述した第 1 の実施形態（図 9 参照）と同等であるので、その説明を省略し、本実施形態に特有の構成を有するデータドライバについて詳

50

しく説明する。

【0150】

図23は、第3の実施形態に係る表示装置に適用可能なデータドライバ及び表示画素の一例を示す要部構成図である。なお、図23においても、説明の都合上、データドライバの各構成間で送出される各種の信号やデータ、及び、印加される電圧等を便宜的に表記するが、後述するように、これらの信号やデータ、電圧等が同時に送出又は印加されるとは限らない。

【0151】

上述した第1及び第2の実施形態においては、発光駆動用のトランジスタTr13のしきい値電圧 V_{th} の変動を補償するためのオフセット電圧(補償電圧) V_{ofst} を取得するための手法として、表示画素PIXから所定の参照電流 I_{ref} (I_{ref_max})を引き込んだ状態におけるデータラインLdに生じる電位(データライン電圧) V_{meas_max} と、所定の階調における理論電圧 V_{org_max} 又は参照電圧 V_{ref_max} と、の差分を演算(すなわち、電圧を比較)する手法について説明したが、本実施形態においては、表示画素PIXに所定の階調xになるように予め設定された検出電圧 V_{det} をデータラインLdに印加した状態において実際に当該表示画素PIXに流れる検出電流 I_{det} と、しきい値電圧のばらつきがなく且つしきい値電圧のシフトがない状態で理論上データラインLdに流れるはずべき所定の階調xとなる参照電流(基準電流値) I_{ref_x} と、を比較することにより、オフセット電圧 V_{ofst} を規定する補正データを抽出する手法を有している。

【0152】

本実施形態に係るデータドライバ(表示駆動装置)140は、例えば図23に示すように、シフトレジスタ・データレジスタ部141と、階調電圧生成部142と、電圧設定部145と、オフセット電圧生成部(補償電圧生成部)148と、電流比較部149と、を備えている。ここで、シフトレジスタ・データレジスタ部141を除く、階調電圧生成部142、電圧設定部145、オフセット電圧生成部148及び電流比較部149は、各列のデータラインLdごとに設けられ、本実施形態に係る表示装置100においては、データドライバ140内にm組設けられている。

【0153】

シフトレジスタ・データレジスタ部141は、上述した第1及び第2の実施形態と同様に、システムコントローラ150から供給されるデータ制御信号に基づいて、表示信号生成回路160から順次供給される表示データ(輝度階調データ)を順次取り込み、列ごとに設けられた階調電圧生成部142に並列的に転送し、階調電圧生成部142は、該表示データに基づいて、有機EL素子OLEDを所定の輝度階調で発光動作させるための原階調電圧 V_{org} 、又は、無発光動作させるための黒階調電圧 V_{zero} を生成して出力する。

【0154】

電圧設定部145は、階調電圧生成部142から出力される原階調電圧(階調電圧) V_{org} と、後述するオフセット電圧生成部148から出力されるオフセット電圧(補償電圧) V_{ofst} とを加算して、検出電圧 V_{det} 又は補正階調電圧 V_{pix} を生成し、後述する電流比較部149を介して表示領域110の列方向に配設されたデータラインLdに出力する。

【0155】

具体的には、後述する補正データ取得動作において、階調電圧生成部142から出力される所定の階調(x階調)に対応した原階調電圧 V_{org_x} に、適宜変調することにより最適化されるオフセット設定値に基づいて生成されるオフセット電圧 V_{ofst} をアナログ的に加算して、その総和となる電圧成分を検出電圧 V_{det} としてデータラインLdに出力する。

【0156】

また、書き込み動作においては、上記(12)式に示したように、階調電圧生成部142から出力される表示データに応じた原階調電圧 V_{org} に、補正データ取得動作において抽出された補正データ(最適化されたオフセット設定値)に基づいてオフセット電圧生成部148により生成されるオフセット電圧 V_{ofst} をアナログ的あるいはデジタル的に加算

10

20

30

40

50

して、その総和となる電圧成分を補正階調電圧 V_{pix} としてデータライン L_d に出力する。

【0157】

オフセット電圧生成部 148 は、電流比較部 149 から出力された比較判定結果（詳しくは後述する）に基づいて、各表示画素 P_{IX} （画素駆動回路 DC ）のトランジスタ T_{r13} のしきい値電圧 V_{th} の変化量（図 4（a）に示した V_{th} に相当する）に応じたオフセット電圧（補償電圧） V_{ofst} を生成して電圧設定部 145 に出力する。ここで、オフセット電圧 V_{ofst} は、上述した第 1 及び第 2 の実施形態と同様に、電源電圧ライン L_v から、トランジスタ T_{r13} のドレイン - ソース間、トランジスタ T_{r12} のドレイン - ソース間、データライン L_d を介してデータドライバ 140 に電流が流れるように設定され、具体的には、次の（15）式を満たす値となる。

$$V_{ofst} = V_{unit} \times M_{inc} \cdots (15)$$

ここで、 V_{unit} は単位電圧であり、予め設定された電圧最小単位であり、かつ、負の電位である。また、 M_{inc} は、オフセット設定値であり、オフセット電圧生成部 148 内で適宜変調設定される数値である。

【0158】

そして、このようなオフセット電圧 V_{ofst} は、補正階調電圧 V_{pix} によって正常な階調における電流値に近似された補正階調電流がトランジスタ T_{r13} のドレイン - ソース間に流れるように各表示画素 P_{IX} （画素駆動回路 DC ）のトランジスタ T_{r13} のしきい値電圧 V_{th} の変化量及びトランジスタ T_{r12} のしきい値電圧 V_{th} の変化量を補正した電圧となっている。ただし、トランジスタ T_{r13} は、比較的長い時間である発光動作期間 T_{em} においてオン状態のためにしきい値が経時的に、より正側電圧にシフトして高抵抗化しやすいのに対して、トランジスタ T_{r12} は、比較的短い選択期間 T_{sel} のみオン状態なので、トランジスタ T_{r13} と比べると、しきい値が経時的シフトの程度が小さい。

【0159】

すなわち、補正データ取得動作においては、オフセット設定値（変数） M_{inc} が適合する値になるまで、上記単位電圧 V_{unit} に乗算するオフセット設定値（変数） M_{inc} の値を適宜変えることにより最適化を図る。具体的には、初期のオフセット設定値 M_{inc} の値にしたがったオフセット電圧 V_{ofst} を生成し、電流比較部 149 から出力される比較判定結果に基づいて、当該オフセット設定値 M_{inc} を補正データとして抽出する。また、表示データの書き込み動作においては、単位電圧 V_{unit} に上記抽出された補正データ（最適化されたオフセット設定値 M_{inc} ）を乗算して補償電圧としてのオフセット電圧 V_{ofst} を生成する。オフセット電圧 V_{ofst} 画素回路部 DC の経時的な高抵抗化や表示領域 110 内の各画素回路部 DC の特性ばらつき等の要因によって変位する電位ずれに相当する電圧であり、原階調電圧 V_{org} の階調や原階調電圧 V_{org_max} の階調に依存しない値である。

【0160】

このようなオフセット設定値（変数） M_{inc} は、例えば、オフセット電圧生成部 143 の内部に、所定のクロック周波数で動作し、クロック周波数 CK のタイミングに取り込まれた所定の電圧値の信号が入力されるとカウンタ値を 1 つ上げるカウンタを備え、上記比較判定結果に基づいて、当該カウンタのカウント値を順次変調して（例えば増やしていった）設定することができる。

【0161】

また、単位電圧 V_{unit} は、任意の一定電圧に設定することができるが、この単位電圧 V_{unit} の電圧の絶対値を小さく設定するほど、オフセット電圧 V_{ofst} 相互の電圧差を小さくすることができるので、書き込み動作において各表示画素 P_{IX} （画素駆動回路 DC ）のトランジスタ T_{r13} のしきい値電圧の変化量により近似したオフセット電圧 V_{ofst} を生成することができ、階調信号をより細かくかつ適切に補正することができる。

【0162】

なお、単位電圧 V_{unit} は、トランジスタ T_{r13} における第 k 階調（ k は整数であって、大きいほど高輝度階調）でのゲート - ソース間電圧 V_{gs_k} （= ドレイン - ソース間電圧

10

20

30

40

50

V_{ds_k} (正の電圧値) から第 $(k + 1)$ 階調でのゲート - ソース間電圧 V_{gs_k+1} (= ドレイン - ソース間電圧 V_{ds_k+1} ($> V_{ds_k}$)) を差し引いた電位差のうち、最も小さい電位差に設定することが好ましい。トランジスタ T_{r13} のような薄膜トランジスタでは、特にアモルファスシリコン TFT では、流れる電流の電流密度に対しほぼ線形に発光輝度が増大する有機 EL 素子 OLED と組み合わせると、一般的に、階調が高くなるほど、つまりゲート - ソース間電圧 V_{gs_k} が高いほど (換言するとドレイン - ソース間電流 I_{ds} が大きいほど)、隣接する階調間でのゲート - ソース間電圧 V_{gs} の電位差が小さくなる傾向がある。つまり、256 階調の電圧階調制御を行う場合 (第 0 階調を無発光とする)、最高輝度階調 (例えば第 255 階調) でのトランジスタ T_{r13} のゲート - ソース間電圧 V_{gs} と第 254 階調でのトランジスタ T_{r13} のゲート - ソース間電圧 V_{gs} との間の電位差が隣接する階調間の電位差の中で最も小さい。このため、単位電圧 V_{unit} は、最高輝度階調 (もしくはその近傍の階調) より一つ下の輝度階調のゲート - ソース間電圧 V_{gs} から、当該最高輝度階調 (もしくはその近傍の階調) のゲート - ソース間電圧 V_{gs} を減算した値であることが好ましい。

10

【0163】

電流比較部 149 は、内部に電流計 149a を備え、補正データ取得動作において、上記電圧設定部 145 により生成された検出電圧 V_{det} をデータライン L_d に印加することによって、電源電圧ライン L_v に印加される電源電圧 V_{cc} (= V_{ccw}) との間に生じる電位差により、当該データライン L_d に流れる検出電流 I_{det} の電流値を測定し、当該電流値と、予め設定された所定階調 x (例えば最高輝度階調) における所定の電流値となる参照電流 I_{ref_x} (例えば有機 EL 素子 OLED を最高輝度階調で発光するために要する電流値) とを比較してその大小関係 (比較判定結果) を上記オフセット電圧生成部 148 に出力する。

20

【0164】

ここで、参照電流 I_{ref_x} は、画素駆動回路 DC の発光駆動用のトランジスタ T_{r13} が初期状態にあって駆動履歴による素子特性 (しきい値電圧) の変動が殆ど生じていない初期特性を維持している状態であるときに、検出電圧 V_{det} から単位電圧 V_{unit} を引いた電圧をデータライン L_d に印加したときの、トランジスタ T_{r13} のドレイン - ソース間に流れる電流 I_{ds} の電流値に対応するものである。例えば、単位電圧 V_{unit} として、隣接する階調におけるドレイン - ソース間電圧 V_{ds} 相互の電圧差を適用した場合には、検出電圧 V_{det} から 1 階調下の階調電圧をデータライン L_d に印加したときの、初期特性を維持している状態のトランジスタ T_{r13} のドレイン - ソース間に流れる電流 I_{ds} の電流値が参照電流値 I_{ref} となる。

30

【0165】

なお、参照電流 I_{ref} の電流値は、固定値でよいので例えば電流比較部 149 内やデータドライバ 140 内に設けられたメモリに予め記憶されているものであってもよいし、例えばシステムコントローラ 150 等から供給されて、データドライバ 140 内に設けられたレジスタに一時保存されるものであってもよい。また、書き込み動作時においては、上記電圧設定部 145 により生成された補正階調電圧 V_{pix} がデータライン L_d を介して表示画素 P_{IX} に印加されるが、電流比較部 149 における検出電流の測定や参照電流との比較処理は行われぬ。このため、例えば、書き込み動作時において電流比較部 149 を迂回する構成を更に備えるものであってもよい。

40

【0166】

< 表示装置の駆動方法 >

次に、本実施形態に係る表示装置における駆動方法について説明する。

本実施形態に係る表示装置 100 の駆動制御動作は、上述した第 1 の実施形態 (図 11 参照) において「補償電圧取得動作」を「補正データ取得動作」と読み替え、所定の 1 処理サイクル期間 T_{cyc} 内に、補正データ取得動作 (補正データ取得動作期間 T_{det}) と、書き込み動作 (書き込み動作期間 T_{wrt}) と、保持動作 (保持動作期間 T_{hld}) と、発光動作 (発光動作期間 T_{em}) と、を実行するように設定される ($T_{cyc} = T_{det} + T_{wrt} + T_{hld} +$

50

Tem)。ここで、補正データ取得動作においては、表示画素PIXに所定の検出電圧Vdetを印加した場合に当該表示画素PIXに流れる検出電流Idetと所定の参照電流Iref_xとを比較することにより、発光駆動用のトランジスタTr13のしきい値電圧Vthの変動に対応するオフセット電圧Vofstを規定する補正データを取得するように制御される。

【0167】

以下、本実施形態に係る駆動方法に特有の処理動作（補正データ取得動作及び書き込み動作）について具体的に説明する。

図24は、本実施形態に係る表示装置における駆動方法（補正データ取得動作）の一例を示すフローチャートであり、図25は、本実施形態に係る表示装置における補正データ取得動作を示す概念図である。ここで、本実施形態における駆動方法を示すタイミングチャートは、上述した第1の実施形態と同等であるので、図11を適宜参照し、その説明を簡略化する。なお、本実施形態においては、図11に示したタイミングチャートの「補償電圧取得動作期間」を「補正データ取得動作期間」と読み替えるものとする。

10

【0168】

（補正データ取得動作）

本実施形態に係る補正データ取得動作（補正データ取得動作期間Tdet）は、図11、図24に示すように、まず、オフセット電圧生成部148のレジスタに設定されるオフセット設定値Mincを初期化した後（ステップS311）、i行目の表示画素PIXに接続された電源電圧ラインLvに書き込み動作レベルの電源電圧Vcc(=Vccw)を印加した状態で、i行目の選択ラインLsに選択レベル（ハイレベル）の選択信号Sselを印加し

20

【0169】

次いで、オフセット電圧生成部148においてオフセット設定値Mincに基づいて、上記(15)式の通り、オフセット電圧Vofstを設定した後（ステップS313）、電圧設定部145において上記オフセット電圧Vofstと、階調電圧生成部142から出力される所定階調（例えば、x階調）の原階調電圧Vorg_xとを下記(16)式のように加算して検出電圧Vdet(p)を生成し（ステップS314）、図25に示すように、電流比較部149を介して表示領域110の列方向に配設された各データラインLdに印加する（ステップS315）。

$$Vdet(p) = Vorg_x + Vofst(p) \cdots (16)$$

30

【0170】

ここで、Vdet(p)及びVofst(p)のpは、補正データ取得動作において上記(15)式に示したオフセット電圧Vofstの設定回数であり、かつ、自然数であって、後述するオフセット設定値Mincの変更にしたがって順次、数が増えていく。特に、Vdet(p)は、Vofst(p)の値にしたがって、つまりpが大きくなるにしたがい絶対値が大きくなる負の電圧値である。

【0171】

これにより、トランジスタTr12を介して、ダイオード接続されたトランジスタTr13のソース端子（接点N12）に上記検出電圧Vdetが印加されるとともに、トランジスタTr13のゲート端子（接点N11）及びドレイン端子に低電位の電源電圧Vccwが印加されるので、トランジスタTr13のゲート-ソース間（キャパシタCsの両端）に、検出電圧Vdetと電源電圧Vccwとの差分に相当する電圧(|Vdet - Vccw|)が印加されてトランジスタTr13がオン動作する。ここで、検出電圧Vdetは、上述したように、電源ドライバ130から表示画素PIXに印加されている書き込み動作レベル（低電位）の電源電圧Vccwに対して、負の極性の電圧値を有するように設定されている(Vdet = Vofst + Vorg < Vccw = 0)。

40

【0172】

そして、上記電圧設定部145からデータラインLdに検出電圧Vdetを印加した状態で、電流比較部149に設けられた電流計149aにより当該データラインLdに流れる検出電流Idetの電流値を測定する（ステップS316）。ここで、表示画素PIXにお

50

ける電圧関係は、電源電圧ラインLvに印加される低電位の電源電圧Vccwよりも低電位の検出電圧VdetがデータラインLdに印加されるので、検出電流Idetは電源電圧ラインLvからダイオード接続されたトランジスタTr13、トランジスタTr12及びデータラインLdを介してデータドライバ140（電圧設定部145）方向に流れる。

【0173】

次いで、電流比較部149において測定された検出電流Idetの電流値と、表示画素PIX（有機EL素子OLED）を上記所定階調（x階調）で発光動作させる場合にトランジスタTr13のドレイン-ソース間に流れる電流Idsの設計上の数値（参照電流Iref_x）とを比較する電流比較処理を行い、その比較判定結果（大小関係）をオフセット電圧生成部148に出力する（ステップS317）。ここで、電流比較部149における検出電流Idetと参照電流Iref_xとの比較処理は、例えば検出電流Idetが参照電流Iref_xよりも小さい（ $I_{det} < I_{ref_x}$ ）か否かを比較判定する。

10

【0174】

ステップS317における電流比較処理において、検出電流Idetが参照電流Iref_xよりも小さい場合、書き込み動作時に検出電圧Vdet（=Vdet（p））をそのまま補正階調電圧VpixとしてデータラインLdに印加すると、トランジスタTr12及びトランジスタTr13のV-I特性線Spw2によるしきい値シフトやトランジスタTr12のしきい値ばらつきの影響によって、本来の表示したい階調よりも低い階調での電流がトランジスタTr13のドレイン-ソース間に流れる可能性がある。

20

【0175】

このため、電流比較部145において、検出電流Idetが参照電流Iref_xよりも小さいと判定された場合には、オフセット電圧生成部148に設けられたカウンタのカウンタ値を1つ上げる比較判定結果（例えば正電圧信号）を、オフセット電圧生成部148のカウンタに出力する。

【0176】

オフセット電圧生成部148のカウンタがカウントを1つ上げるとオフセット電圧生成部148は、オフセット設定値Mincの値に1を加算し（ステップS318）、加算されたオフセット設定値Mincに基づいて再びステップS313を繰り返してオフセット電圧Vofst（p+1）を生成する。したがって、オフセット電圧Vofst（p+1）は次の（17）式を満たす負の値となる。

30

$$V_{ofst}(p+1) = V_{ofst}(p) + V_{unit} \cdots (17)$$

【0177】

その後、ステップS314以降の処理を再び実行し、ステップS317で測定された検出電流Idetが参照電流Iref_xより大きくなるまで同様の処理を繰り返し実行する。

ステップS317において、電流比較部145により、検出電流Idetが参照電流Iref_xよりも大きいと判定された場合には、オフセット電圧生成部148のカウンタのカウンタ値を上げない比較判定結果（例えば負電圧信号）をオフセット電圧生成部148のカウンタに出力する。

【0178】

カウンタに上記比較判定結果（負電圧信号）が取り込まれると、オフセット電圧生成部148は、検出電圧Vdet（p）がトランジスタTr12及びトランジスタTr13のV-I特性線Spw2によるしきい値シフト電位分を補正したとみなし、当該検出電圧Vdet（p）をデータラインLdに印加する補正階調電圧Vpixとするように、そのときの階調オフセット設定値Mincを補正データとしてオフセット電圧生成部148内に設けられたレジスタ等に保持し、補正データの取得（又は抽出）動作を終了する（ステップS319）。このレジスタに保持されるデータは、当該表示画素PIXの階調オフセット設定値Mincを一時的に保持されているものであり、次の行の表示画素PIXのステップS311で初期化されるので、レジスタ自体は極めて小さくすることができる。

40

なお、この補正データ取得動作の期間においては、各端子の電位は上述した（3）～（10）式の関係を満たしており、故に有機EL素子OLEDには電流が流れず発光動作し

50

ない。

【 0 1 7 9 】

このように、補正データ取得動作においては、図 2 5 に示すように、データライン L d に検出電圧 V det を印加した場合に流れる検出電流 I det を測定し、初期状態における V - I 特性線 S P w にしたがった x 階調でのトランジスタ T r 1 3 のドレイン - ソース間電流 I ds_x (参照電流 I ref_x に相当する) を期待値としたときに、書き込み動作時にこの期待値に近似したトランジスタ T r 1 3 のドレイン - ソース間電流 I ds を流すためのオフセット電圧 V ofst を設定し、このオフセット電圧 V ofst での階調オフセット設定値 M inc を補正データとして抽出する。

【 0 1 8 0 】

つまり、オフセット電圧生成部 1 4 8 から出力されるオフセット設定値 M inc にしたがった負電位のオフセット電圧 V ofst (p) と、階調電圧生成部 1 4 2 から出力される x 階調の負電位の原階調電圧 V org_x とを、電圧設定部 1 4 5 において (1 6) 式に示したように加算して検出電圧 V det (p) を生成し、検出電圧 V det (p) が書き込み動作時にトランジスタ T r 1 3 の期待値となるドレイン - ソース間電流 I ds_x に近似するように補正されると、この検出電圧 V det (p) の電位をデータライン L d に印加する補正階調電圧 V pix として扱えるように、検出電圧 V det (p) を規定するオフセット設定値 M inc を抽出する。

【 0 1 8 1 】

なお、本実施形態においても上述した第 1 の実施形態と同様に、補正データ取得動作 (第 1 の実施形態では補償電圧取得動作) において、トランジスタ T r 1 3 のしきい値電圧 V th の変動に対応するオフセット電圧 V ofst を生成するための原階調電圧 V org_x を固定値として、表示信号生成回路 1 6 0 から表示データを供給されることなく、階調電圧生成部 1 4 2 が独立して所定の輝度階調に対応した原階調電圧 V org_x を出力するものであってもよい。

【 0 1 8 2 】

(書き込み動作)

図 2 6 は、本実施形態に係る表示装置における書き込み動作を示す概念図である。ここで、本実施形態における書き込み動作を示すフローチャートは、上述した第 1 及び第 2 の実施形態と略同等であるので、図 1 2 又は図 1 8 を適宜参照し、その説明を簡略化する。

【 0 1 8 3 】

次に、ステップ S 3 2 0 の書き込み動作 (書き込み動作期間 T wrt) においては、図 1 1 に示したように、 i 行目の表示画素 P I X を選択状態に保持した状態で、図 2 4、図 2 6 に示すように、表示信号生成回路 1 6 0 から供給される表示データをシフトレジスタ・データレジスタ部 1 4 1 を介して取り込み、各列の階調電圧生成部 1 4 2 に転送し、当該表示データから取得した輝度階調値が “ 0 ” か否かを判定する。

【 0 1 8 4 】

輝度階調値が “ 0 ” の場合には、階調電圧生成部 1 4 2 から無発光動作を行うための黒階調電圧 V zero を出力し、補正処理を行うことなく、そのままデータライン L d に印加し、一方、輝度階調値が “ 0 ” ではない場合には、上記 (1 2) 式に示したように、階調電圧生成部 1 4 2 により輝度階調値に応じて生成された負電位の原階調電圧 V org と、オフセット電圧生成部 1 4 8 において上記 (1 5) 式に示したように、上述した補正データ取得動作により抽出された補正データ (オフセット設定値 M inc) に基づいて生成された負電位のオフセット電圧 V ofst (= V unit × M inc) と、を加算して補正階調電圧 V pix (= V org + V ofst = V org + V unit × M inc) を生成し、データライン L d に印加する。

【 0 1 8 5 】

これにより、図 2 6 に示すように、トランジスタ T r 1 3 のソース端子 (接点 N 1 2) に、しきい値電圧 V th の変動に応じて補正した補正階調電圧 V pix が印加されるので、トランジスタ T r 1 3 のゲート - ソース間 (キャパシタ C s の両端) に、当該補正階調電圧 V pix に応じた電圧 V gs が書き込み設定される。

なお、この書き込み動作期間 T_{wrt} においても、上述した第 1 及び第 2 の実施形態と同様に、有機 EL 素子 OLED が逆バイアス状態に設定されているので、有機 EL 素子 OLED には電流が流れず発光動作しない。

【0186】

(保持動作)

図 27 は、本実施形態に係る表示装置における保持動作を示す概念図である。

次に、保持動作 (保持動作期間 T_{hd}) においては、上述した第 1 及び第 2 の実施形態と同様に、図 11、図 27 に示すように、 i 行目の選択ライン L_s に非選択レベル (ローレベル) の選択信号 S_{sel} を印加して、 i 行目の表示画素 P_{IX} を非選択状態に設定し、上記書き込み動作に伴ってトランジスタ T_{r13} のゲート - ソース間に印加されていた電圧成分 ($V_{gs} = V_{pix} - V_{ccw}$) をキャパシタ C_s に充電 (保持) する。

10

【0187】

このような i 行目の各表示画素 P_{IX} に対する補正データ取得動作、書き込み動作及び保持動作からなる一連の処理動作を、($i + 1$) 行目以降の各表示画素 P_{IX} に対しても各行ごとに順次繰り返し、表示領域 110 の全行について書き込み動作が終了するまで実行する (ステップ S_{321} 、 S_{322})。

【0188】

(発光動作)

図 28 は、本実施形態に係る表示装置における発光動作を示す概念図である。

次に、発光動作 (発光動作期間 T_{em}) においては、図 11、図 28 に示すように、各行の表示画素 P_{IX} を非選択状態に設定した状態で、各行の表示画素 P_{IX} に接続された電源電圧ライン L_v に発光動作レベルである高電位 (正の電圧) の電源電圧 V_{cc} ($= V_{cce} > 0V$) を印加することにより、トランジスタ T_{r13} のゲート - ソース間に書き込み設定された電圧成分 ($|V_{pix} - V_{ccw}|$) に応じた電流値を有する発光駆動電流 I_{em} (トランジスタ T_{r13} のドレイン - ソース間電流 I_{ds}) が有機 EL 素子 OLED に流れ、所定の輝度階調で発光動作する。

20

【0189】

このように、上述した第 1 乃至第 3 の各実施形態に係る一連の駆動制御動作によれば、表示領域 110 に配列された複数の表示画素 P_{IX} に対して、各行ごとに選択状態に設定し、書き込みレベルの電源電圧 V_{cc} ($= V_{ccw}$) を印加した状態で (選択期間 T_{sel} 内に)、各表示画素 P_{IX} の素子特性 (画素駆動回路 DC に設けられたトランジスタ T_{r13} のしきい値変動) に対応したオフセット電圧 (補償電圧) V_{ofst} を取得する補償電圧取得動作 (第 1 及び第 2 の実施形態の場合)、又は、当該オフセット電圧 V_{ofst} を規定する補正データ (オフセット設定値 M_{inc}) を取得する補正データ取得動作 (第 3 の実施形態の場合)、並びに、表示データに応じた原階調電圧 V_{org} を当該オフセット電圧 V_{ofst} に基づいて補正した補正階調電圧 V_{pix} を各表示画素 P_{IX} に書き込む書き込み動作からなる一連の処理動作を繰り返し実行し、当該一連の処理動作が終了した後の所定のタイミングで、各行の表示画素 P_{IX} を非選択状態に設定し、発光動作レベルの電源電圧 V_{cc} ($= V_{cce}$) を印加することにより、当該行の表示画素 P_{IX} を表示データに応じた輝度階調で発光動作させることができる。このため、経時劣化による画素駆動回路 DC 内のしきい値電圧 V_{th} の変化量 ΔV_{th} や、初期状態での各画素駆動回路 DC ごとに異なっているしきい値電圧のばらつきによる量を、全表示画素 P_{IX} 分、フレームメモリで保存することなく、選択期間内に判定して引き続き書き込み時に反映することができるので正確な輝度階調での表示を行うことができる。

30

40

【0190】

なお、上述した第 1 乃至第 3 の各実施形態においては、補償電圧取得動作又は補正データ取得動作、及び、書き込み動作において、トランジスタ T_{r13} のドレイン - ソース間電流 I_{ds} が、表示画素 P_{IX} (トランジスタ T_{r13}) からデータライン L_d を介してデータドライバ 140 に流れる電流引き込み型の表示装置を示して説明したが、データドライバ 140 から、有機 EL 素子 OLED に直列に接続されるトランジスタに向けて当該ト

50

ランジスタのドレイン - ソース間電流 I_{ds} が流れる電流押し込み型の表示装置であってもよい。

【0191】

また、上述した第1乃至第3の各実施形態に係る駆動方法において、表示データ（補正階調電圧 V_{pix} ）に応じた電圧成分を各表示画素 P_{IX} のトランジスタ T_{r13} のゲート - ソース間（キャパシタ C_s の両端）に書き込んだ後、一定期間保持する保持動作（保持動作期間 T_{hld} ）は、例えば、以下に述べるように、表示領域 110 に設定された各グループ内の全ての行の表示画素 P_{IX} への書き込み動作が終了した後に、当該グループの全ての表示画素 P_{IX} を一斉に発光動作させる駆動制御を行う場合に、書き込み動作と発光動作の間に設けられる。この場合、保持動作期間 T_{hld} の長さは行ごとに異なる。また、

10

このような駆動制御を行わない場合には、保持動作を行わないものであってもよい。

【0192】

ここで、図9に示した表示装置 100 においては、表示領域 110 に配列された表示画素 P_{IX} を、表示領域 110 の上方領域と下方領域を有する2組にグループ分けして、各グループごとに分岐した個別の電源電圧ライン L_v を介して独立した電源電圧 V_{cc} を印加するようにしているので、各グループに含まれる複数行の表示画素 P_{IX} を一斉に発光動作させることができる。以下に、この場合の具体的な駆動制御動作について説明する。

【0193】

< 駆動方法の具体例 >

図29は、図9に示した表示領域を備えた表示装置における駆動方法の具体例を模式的に示した動作タイミング図である。なお、図29においては、説明の都合上、便宜的に表示領域 110 に12行（ $n = 12$ ；第1行～第12行）の表示画素 P_{IX} が配列され、1～6行目（上述した上方領域に対応する）及び7～12行目（上述した下方領域に対応する）の表示画素 P_{IX} を各々一組として2組にグループ分けされている場合の動作タイミング図を示す。

20

【0194】

図9に示した表示領域 110 を備えた表示装置 100 における駆動制御動作は、図29に示すように、1フレーム期間 T_{fr} 内に、表示領域 110 の各行ごとの表示画素 P_{IX} に対して、上述した補償電圧取得動作又は補正データ取得動作、及び、書き込み動作を連続して実行する処理を各行ごとに順次繰り返しつつ、予めグループ分けした1～6行目又は

30

7～12行目の表示画素 P_{IX} （有機EL素子 $OLED$ ）に対して上記書き込み動作が終了したタイミングで、当該グループに含まれる全表示画素 P_{IX} を表示データに応じた輝度階調で一斉に発光動作させる処理を各グループごとに順次繰り返すことにより、表示領域 110 一画面分の画像情報が表示される。

【0195】

具体的には、図25に示すように、表示領域 110 に配列された表示画素 P_{IX} に対して、1～6行目の表示画素 P_{IX} を有するグループにおいて、当該グループの表示画素 P_{IX} に共通に接続された電源電圧ライン L_{v1} を介して低電位の電源電圧 V_{cc} （ $= V_{ccw}$ ）を印加した状態で、1行目の表示画素 P_{IX} から順に、上記補償電圧取得動作（補償電圧取得動作期間 T_{det} ）又は補正データ取得動作（補正データ取得動作期間 T_{det} ）、及び、

40

書き込み動作（書き込み動作期間 T_{wrt} ）、保持動作（保持動作期間 T_{hld} ）からなる連続する処理が、各行について繰り返し実行される。

【0196】

これにより、各行の表示画素 P_{IX} について、画素駆動回路 DC に設けられたトランジスタ T_{r13} のしきい値電圧の変動に対応したオフセット電圧又は当該オフセット電圧を規定する補正データが取得され、表示データに基づいて生成された原階調電圧 V_{org} とオフセット電圧 V_{ofst} （補償電圧）とを加算して生成された補正階調電圧 V_{pix} が表示画素 P_{IX} （画素駆動回路 DC ）に書き込まれる。

【0197】

そして、6行目の表示画素 P_{IX} について書き込み動作が終了したタイミングで、当該

50

グループの電源電圧ラインLv1を介して高電位の電源電圧Vcc (= Vcce)を印加することにより、各表示画素PIXに書き込まれた表示データ(補正階調電圧Vpix)に基づく輝度階調で、当該グループの6行分の表示画素PIXを一斉に発光動作させる。この発光動作は、1行目の表示画素PIXに対して、次の補償電圧取得動作又は補正データ取得動作が開始されるタイミングまで継続される(1~6行目の発光動作期間Tem)。

【0198】

また、上記1~6行目の表示画素PIXについて書き込み動作が終了したタイミング(又は、1~6行目の表示画素PIXについて発光動作が開始されたタイミング)で、7~12行目の表示画素PIXを有するグループにおいて、当該グループの表示画素PIXに共通に接続された電源電圧ラインLv2を介して低電位の電源電圧Vcc (= Vccw)を印加し、7行目の表示画素PIXから順に、上記補償電圧取得動作(補償電圧取得動作期間Tdet)又は補正データ取得動作(補正データ取得動作期間Tdet)、及び、書き込み動作(書き込み動作期間Twr)、保持動作(保持動作期間Thld)からなる連続する処理を、各行について繰り返し実行し、12行目の表示画素PIXについて書き込み動作が終了したタイミングで、当該グループの電源電圧ラインLv2を介して高電位の電源電圧Vcc (= Vcce)を印加することにより、各表示画素PIXに書き込まれた表示データ(補正階調電圧Vpix)に基づく輝度階調で、当該グループの6行分の表示画素PIXを一斉に発光動作させる(7~12行目の発光動作期間Tem)。この7~12行目の表示画素PIXに対して補償電圧取得動作又は補正データ取得動作、及び、書き込み動作、保持動作が実行されている期間においては、上述したように、1~6行目の表示画素PIXが一斉に発光する動作が継続されている。

【0199】

このように、表示領域110に配列された全表示画素PIXについて、各行の表示画素PIXごとに所定のタイミングで補償電圧取得動作又は補正データ取得動作、及び、書き込み動作、保持動作からなる連続する処理を順次実行し、予め設定された各グループについて、当該グループに含まれる全ての行の表示画素PIXへの書き込み動作が終了した時点で、当該グループの全ての表示画素PIXを一斉に発光動作させるように駆動制御される。

【0200】

したがって、このような表示装置の駆動方法によれば、1フレーム期間Tfrのうち、同一グループ内の各行の表示画素に補償電圧取得動作又は補正データ取得動作、及び、書き込み動作を実行する期間中(選択期間中)、当該グループ内の全ての表示画素(発光素子)の発光動作が行われず、無発光状態(黒表示状態)に設定することができる。例えば、図29に示した動作タイミング図においては、表示領域110を構成する12行の表示画素PIXを、2組にグループ分けして、各グループごとに異なるタイミングで一斉に発光動作を実行するように制御されるので、1フレーム期間Tfrにおける上記無発光動作による黒表示期間の比率(黒挿入率)を50%に設定することができる。ここで、人間の視覚において、動画像をボケやにじみがなく鮮明に視認するためには、一般に、概ね30%以上の黒挿入率を有していることが目安になるので、本駆動方法によれば、比較的良好な表示画質を有する表示装置を実現することができる。

【0201】

なお、図9に示した表示領域110においては、複数の表示画素PIXを連続する行ごとに2組にグループ分けした場合について示したが、本発明はこれに限定されるものではなく、偶数行と奇数行のように連続しない行同士でグループ分けするものであってもよく、また、3組や4組等、任意の組数にグループ分けするものであってもよい。これによれば、グループ分けされた組数に応じて発光時間及び黒表示期間(黒表示状態)の比率を任意に設定することができ、表示画質の改善を図ることができる。

【0202】

また、表示領域110に配列された複数の表示画素PIXを、上記のようにグループ分けすることなく、各行ごとに個別に電源電圧ラインを配設(接続)して、異なるタイミン

グで電源電圧 V_{cc} を独立して印加することにより、表示画素 $P I X$ を各行ごとに発光動作させるものであってもよいし、表示領域 110 に配列された一画面分の全ての表示画素 $P I X$ に対して、一斉に共通の電源電圧 V_{cc} を印加することにより、表示領域 110 一画面分の全ての表示画素を一斉に発光動作させるものであってもよい。

【0203】

以上説明したように、本実施形態に係る表示装置及びその駆動方法によれば、表示データの書き込み動作期間に駆動トランジスタ（トランジスタ $T r 13$ ）のゲート - ソース間に、表示データ及び当該駆動トランジスタの素子特性（しきい値電圧）の変動に応じた電圧値を指定した補正階調電圧 V_{pix} を直接印加することにより、所定の電圧成分を駆動トランジスタ（トランジスタ $T r 13$ ）のゲート - ソース間（キャパシタ $C s$ ）に保持させ、当該電圧成分に基づいて、発光素子（有機 $E L$ 素子 $O L E D$ ）に流す発光駆動電流 I_{em} を制御し、所望の輝度階調で発光動作させる電圧指定型（又は、電圧印加型）の階調制御方法を適用することができる。

10

【0204】

したがって、表示画素（画素駆動回路）に対して表示データに応じた電流値を有する電流を供給して書き込み動作を行う電流指定型の階調制御方法に比較して、表示領域を大型化や高精細化した場合や、低階調表示を行う場合であっても、表示データに応じた階調信号（補正階調電圧）を各表示画素に迅速かつ確実に書き込むことができるので、表示データの書き込み不足の発生を抑制して表示データに応じた適切な輝度階調で発光動作させることができ、良好な表示画質を実現することができる。

20

【0205】

さらに、表示画素（画素駆動回路）への表示データの書き込み動作に先立って、各表示画素に設けられた駆動トランジスタのしきい値電圧の変動に対応する補償電圧又は当該補償電圧を規定する補正データを取得し、書き込み動作の際に、当該補償電圧に基づいて各表示画素ごとに補正された階調信号（補正階調電圧）を生成して印加することができるので、上記しきい値電圧の変動の影響（駆動トランジスタの電圧 - 電流特性のシフト）を補償して、表示データに応じた適切な輝度階調で各表示画素（発光素子）を発光動作させることができ、表示画素ごとの発光特性のバラツキを抑制して表示画質を改善することができる。

【図面の簡単な説明】

30

【0206】

【図1】本発明に係る表示装置に適用される表示画素の要部構成を示す等価回路図である。

【図2】本発明に係る表示装置に適用される表示画素の制御動作を示す信号波形図である。

【図3】表示画素の書き込み動作時における動作状態を示す概略説明図である。

【図4】表示画素の書き込み動作時における駆動トランジスタの動作特性を示す特性図、及び、有機 $E L$ 素子の駆動電流と駆動電圧の関係を示す特性図である。

【図5】表示画素の保持動作時における動作状態を示す概略説明図である。

【図6】表示画素の保持動作時における駆動トランジスタの動作特性を示す特性図である。

40

【図7】表示画素の発光動作時における動作状態を示す概略説明図である。

【図8】表示画素の発光動作時における駆動トランジスタの動作特性を示す特性図、及び、有機 $E L$ 素子の負荷特性を示す特性図である。

【図9】本発明に係る表示装置の第1の実施形態を示す概略構成図である。

【図10】第1の実施形態に係る表示装置に適用可能なデータドライバ及び表示画素の一例を示す要部構成図である。

【図11】第1の実施形態に係る表示装置における駆動方法の一例を示すタイミングチャートである。

【図12】第1の実施形態に係る表示装置における駆動方法（補償電圧取得動作及び書き

50

込み動作)の一例を示すフローチャートである。

【図13】第1の実施形態に係る表示装置における補償電圧取得動作を示す概念図である。

【図14】第1の実施形態に係る表示装置における書き込み動作を示す概念図である。

【図15】第1の実施形態に係る表示装置における保持動作を示す概念図である。

【図16】第1の実施形態に係る表示装置における発光動作を示す概念図である。

【図17】第2の実施形態に係る表示装置に適用可能なデータドライバ及び表示画素の一例を示す要部構成図である。

【図18】第2の実施形態に係る表示装置における駆動方法(補償電圧取得動作及び書き込み動作)の一例を示すタイミングチャートである。

10

【図19】第2の実施形態に係る表示装置における補償電圧取得動作を示す概念図である。

【図20】第2の実施形態に係る表示装置における書き込み動作を示す概念図である。

【図21】第2の実施形態に係る表示装置における保持動作を示す概念図である。

【図22】第2の実施形態に係る表示装置における発光動作を示す概念図である。

【図23】第3の実施形態に係る表示装置に適用可能なデータドライバ及び表示画素の一例を示す要部構成図である。

【図24】第3の実施形態に係る表示装置における駆動方法(補正データ取得動作)の一例を示すフローチャートである。

【図25】第3の実施形態に係る表示装置における補正データ取得動作を示す概念図である。

20

【図26】第3の実施形態に係る表示装置における書き込み動作を示す概念図である。

【図27】第3の実施形態に係る表示装置における保持動作を示す概念図である。

【図28】第3の実施形態に係る表示装置における発光動作を示す概念図である。

【図29】第1乃至第3の実施形態に係る表示領域を備えた表示装置における駆動方法の具体例を模式的に示した動作タイミング図である。

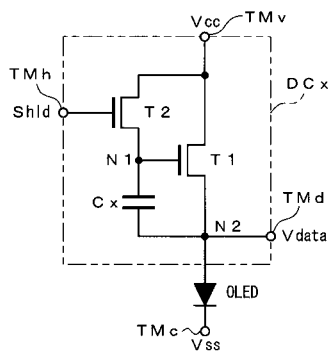
【符号の説明】

【0207】

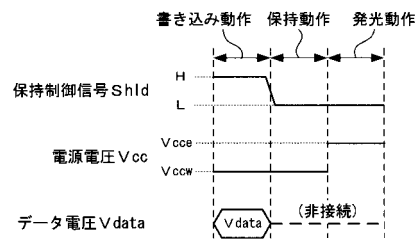
DCx	画素回路部	
OLED	有機EL素子	30
T1	駆動トランジスタ	
T2	保持トランジスタ	
Cx、Cs	キャパシタ	
Ls	選択ライン	
Lv	電源電圧ライン	
Ld	データライン	
PIX	表示画素	
DC	画素駆動回路	
100	表示装置	
110	表示領域	40
120	選択ドライバ	
130	電源ドライバ	
140	データドライバ	
141	シフトレジスタ・データレジスタ部	
142	階調電圧生成部	
143	電圧減算部	
144	電圧ラッチ部	
145	電圧設定部	
146a ~ 146d	信号経路切換スイッチ	
147	電流源	50

- 1 4 8 オフセット 電圧生成部
- 1 4 9 電流比較部
- 1 5 0 システムコントローラ

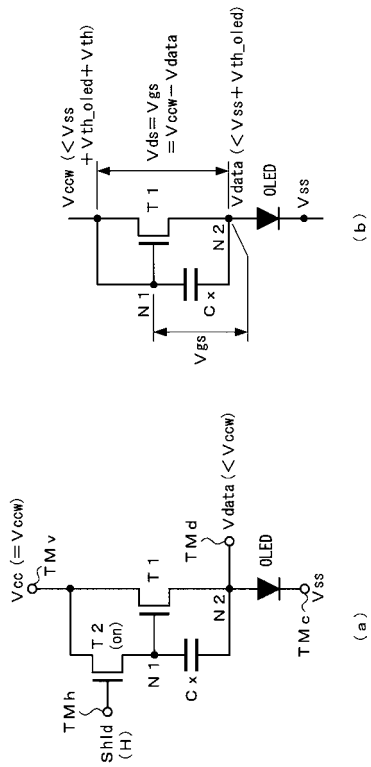
【 図 1 】



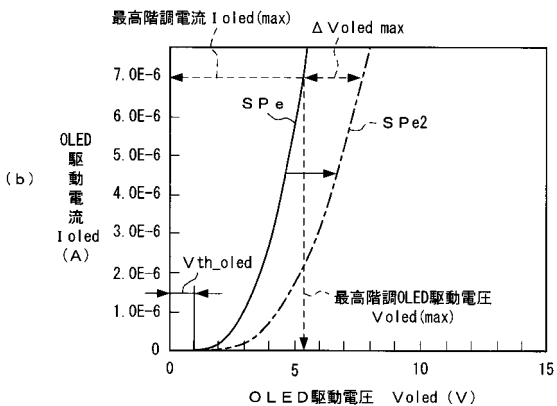
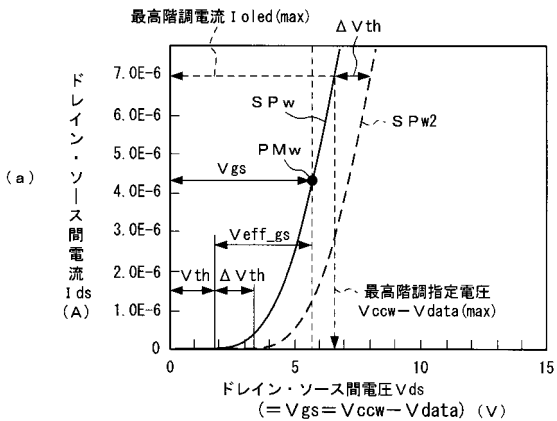
【 図 2 】



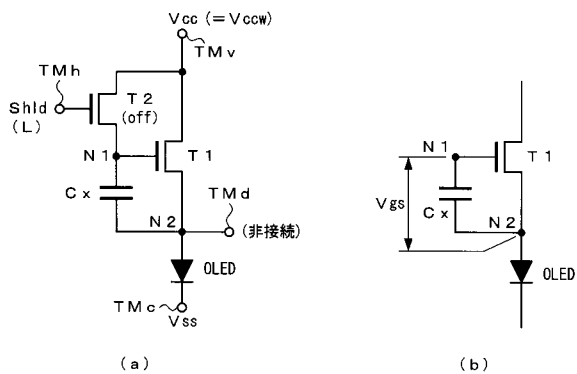
【 図 3 】



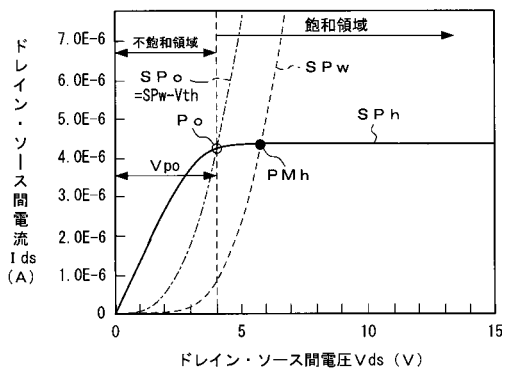
【 図 4 】



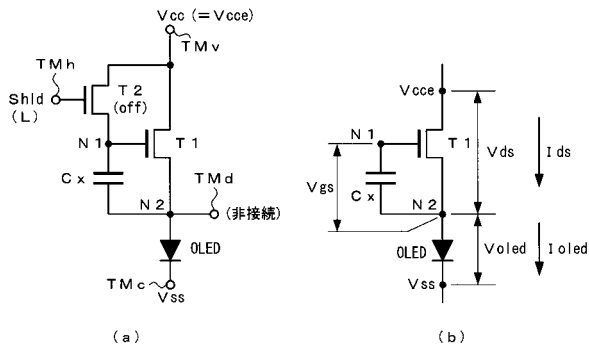
【 図 5 】



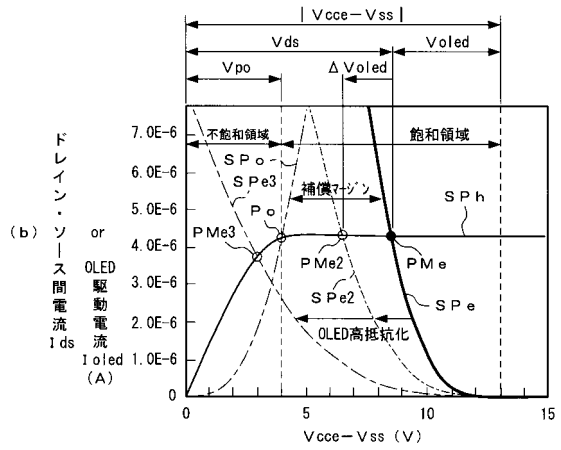
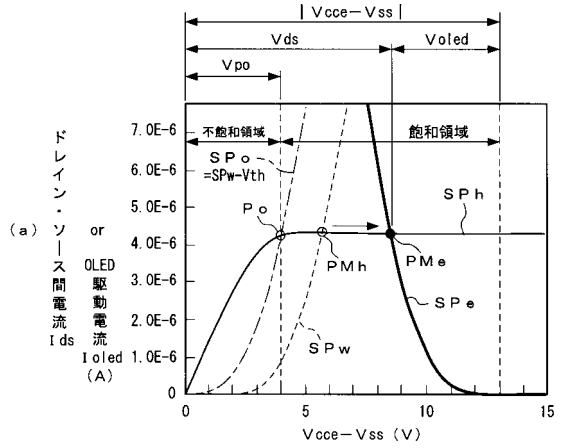
【 図 6 】



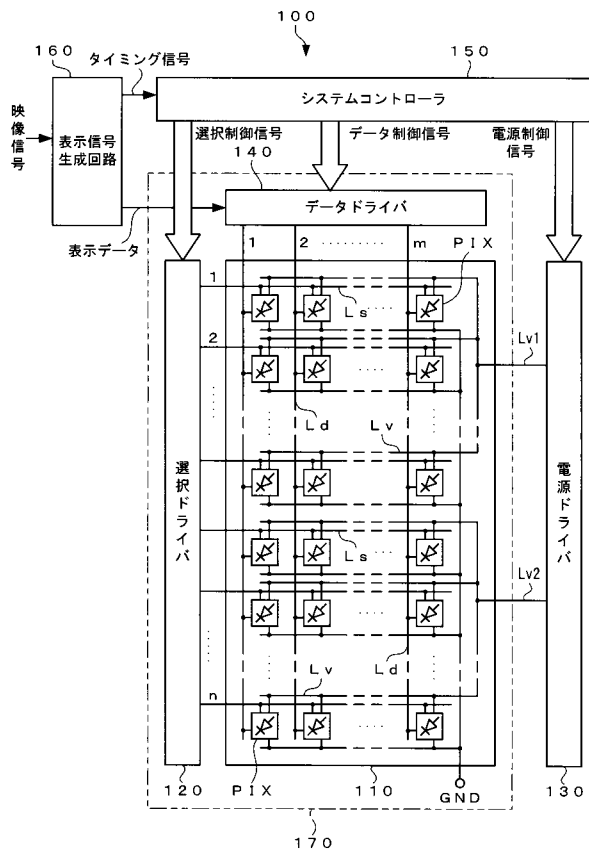
【図7】



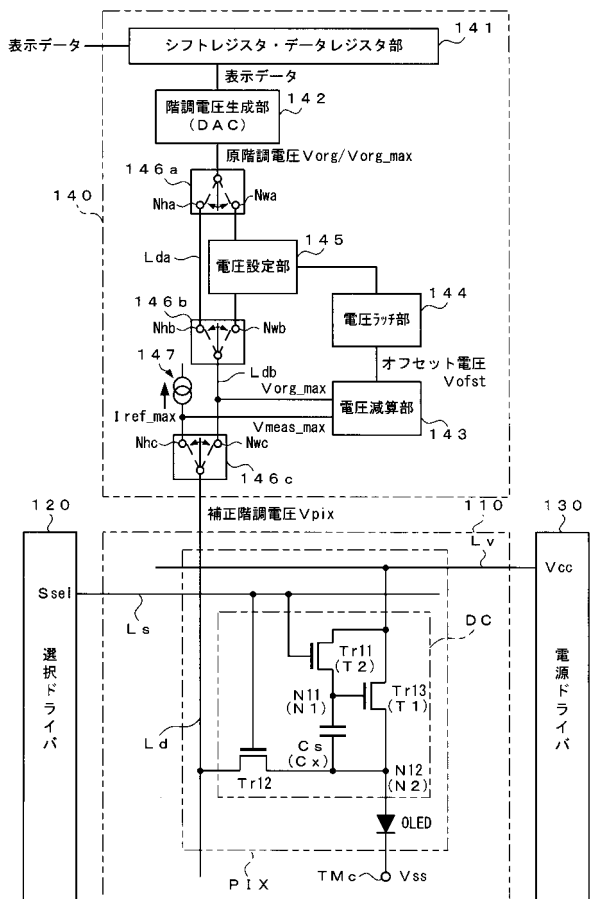
【図8】



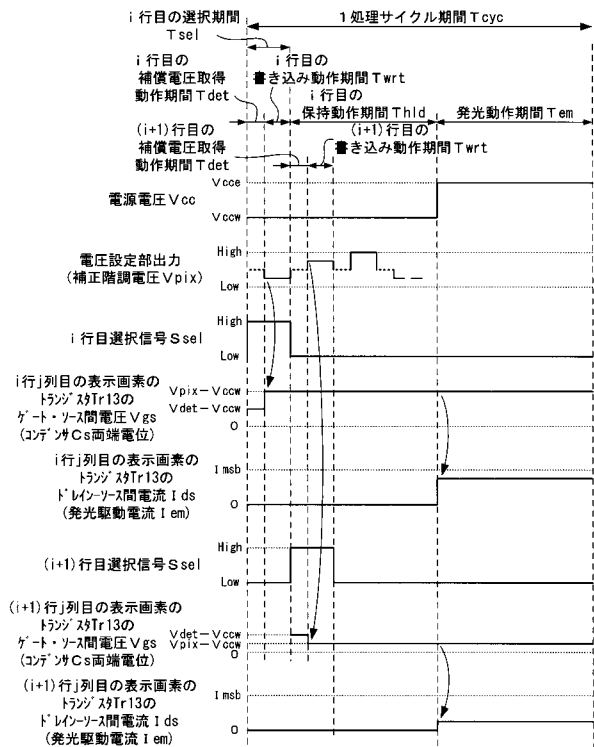
【図9】



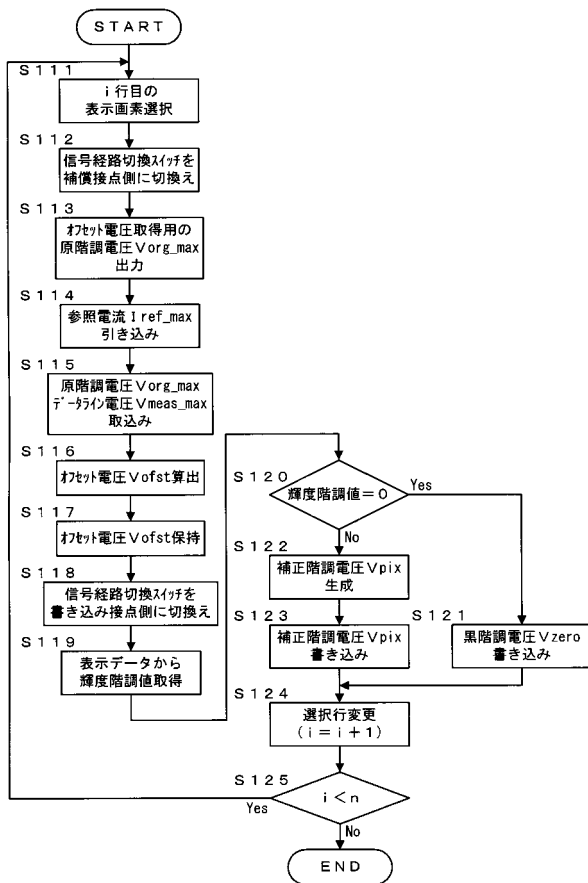
【図10】



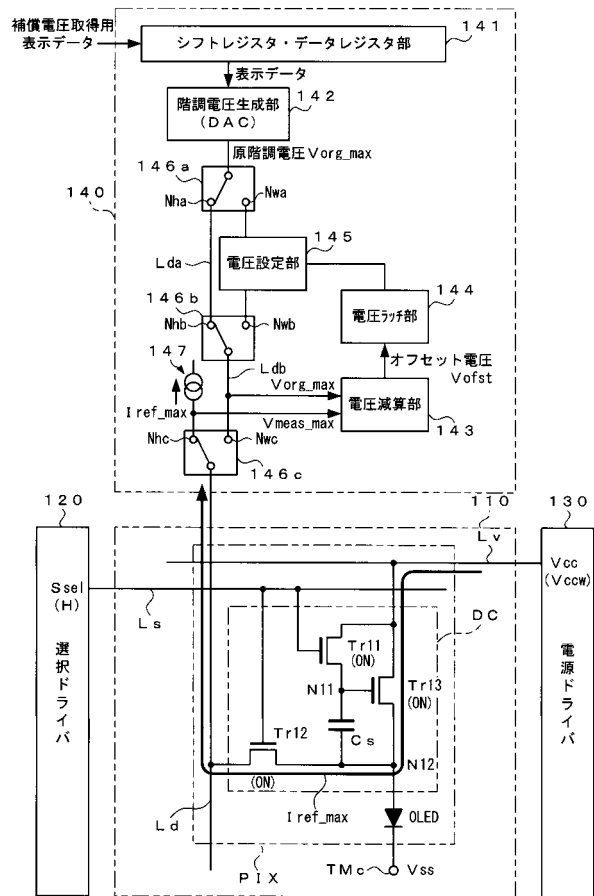
【図11】



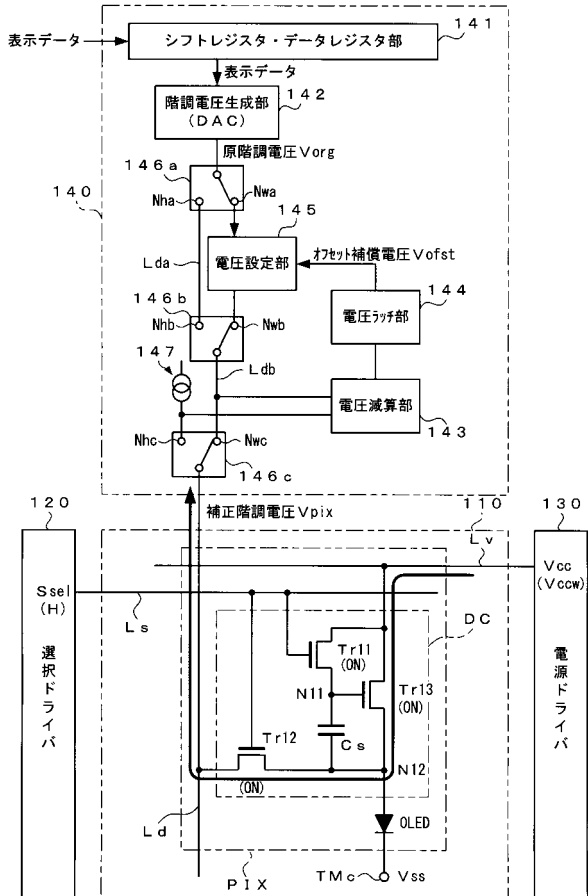
【図12】



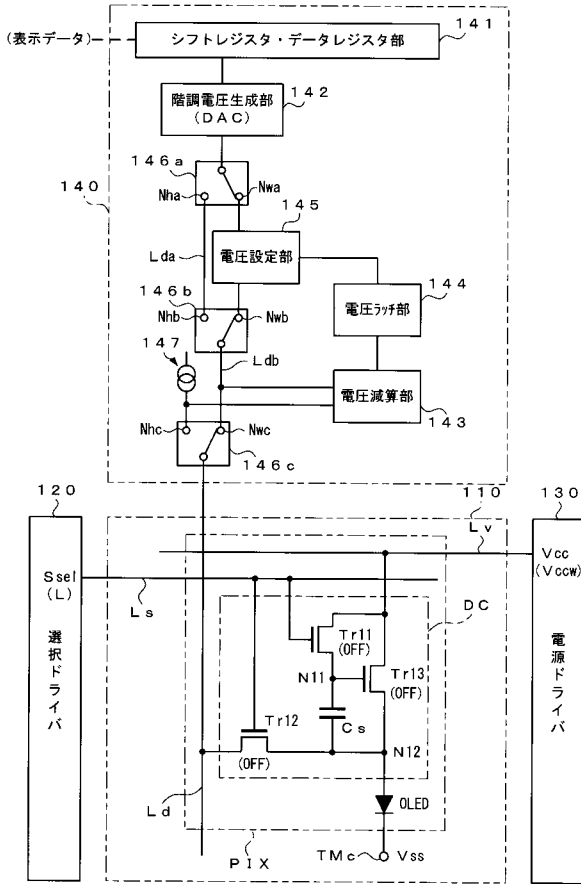
【図13】



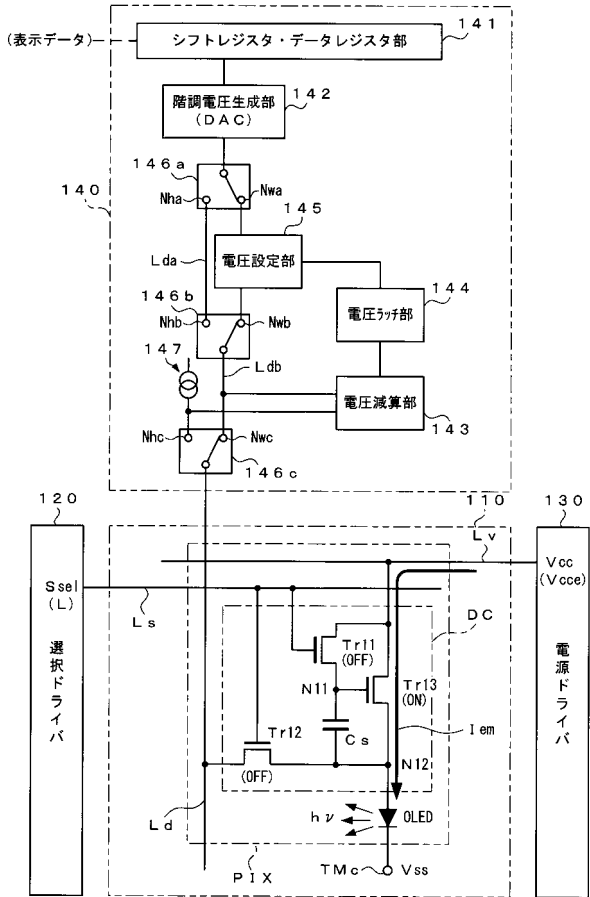
【図14】



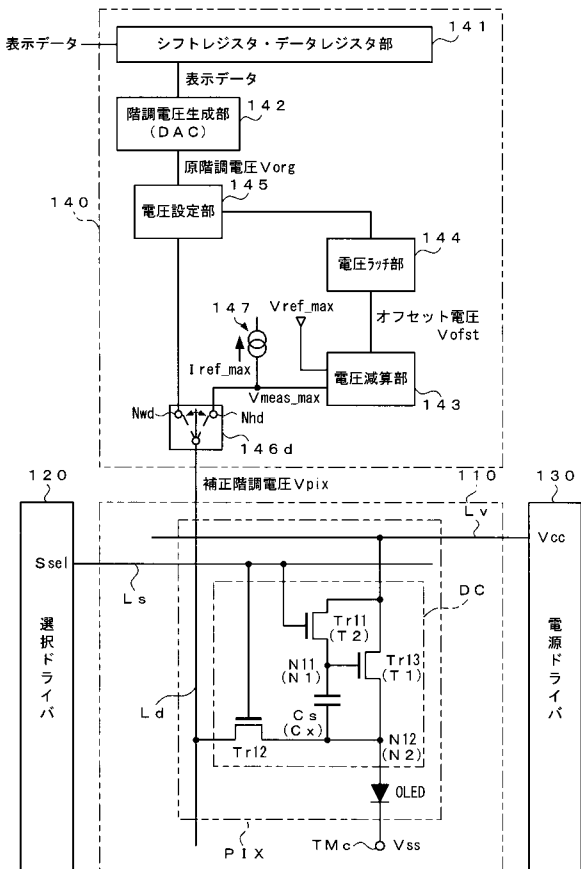
【図15】



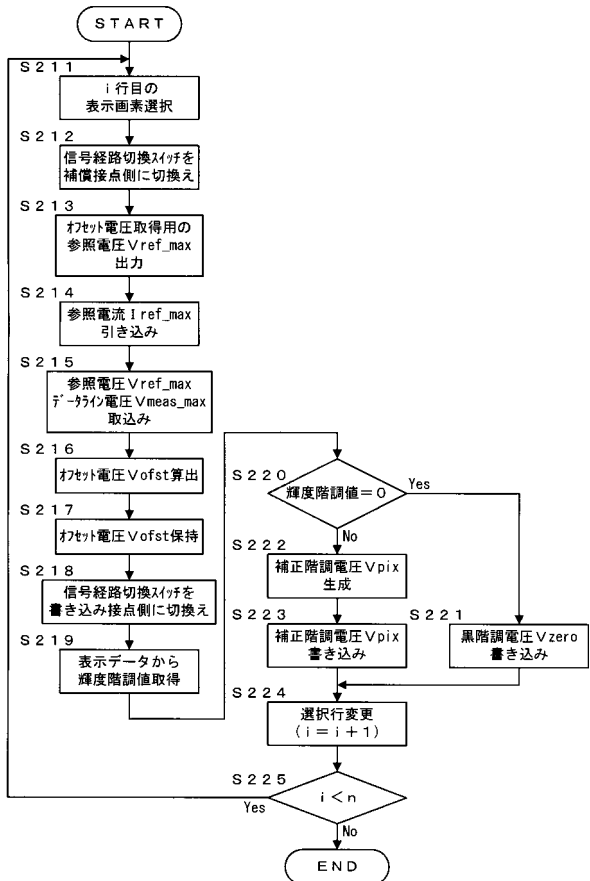
【図16】



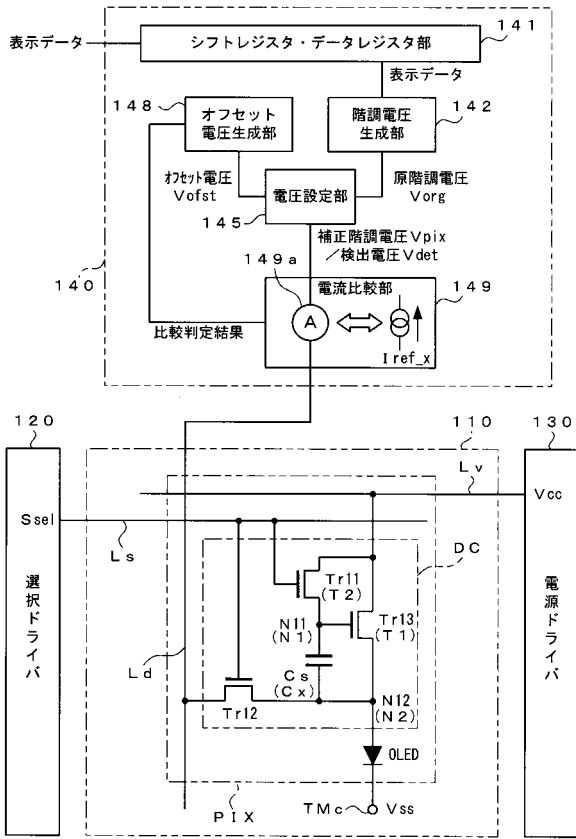
【図17】



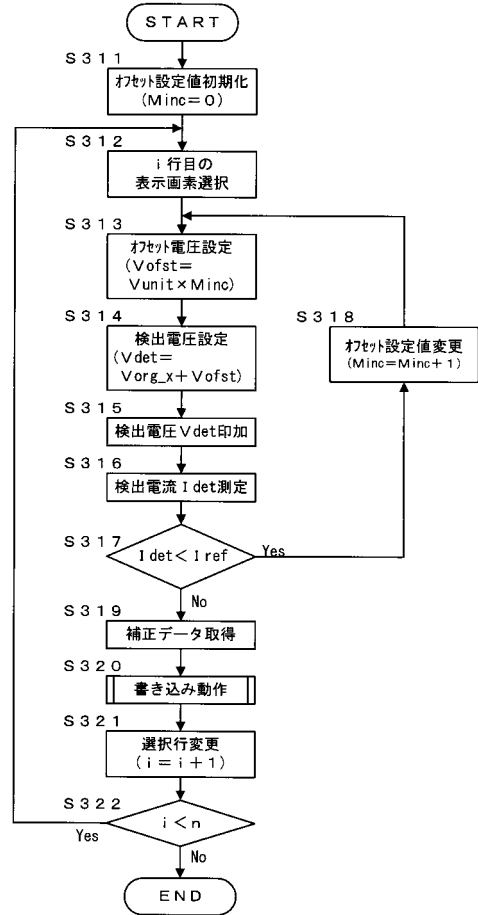
【図18】



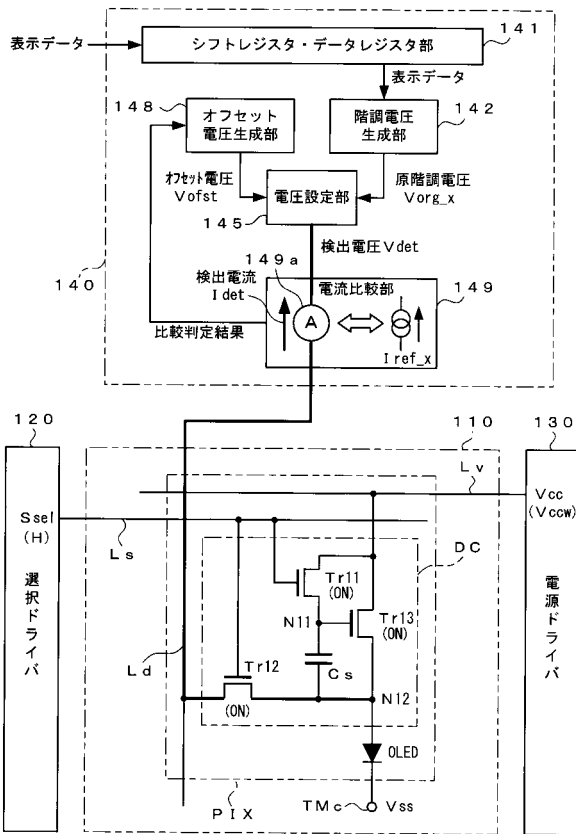
【図23】



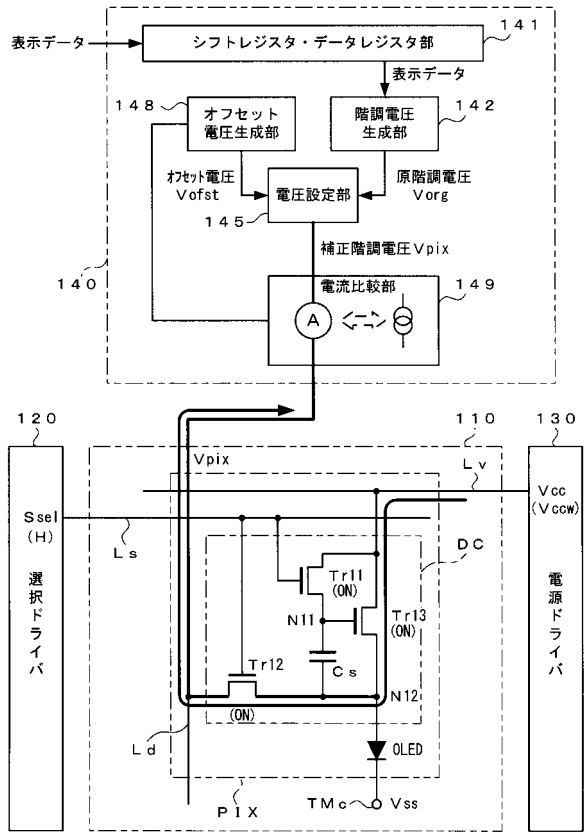
【図24】



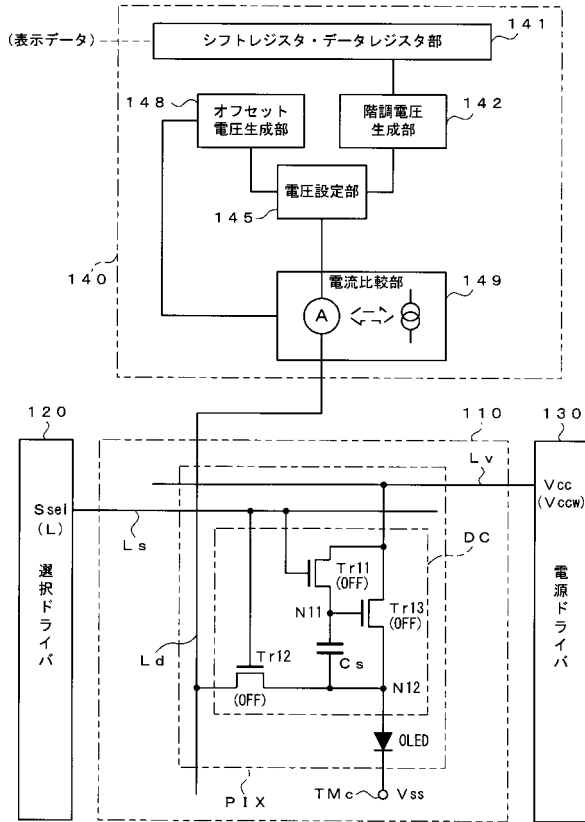
【図25】



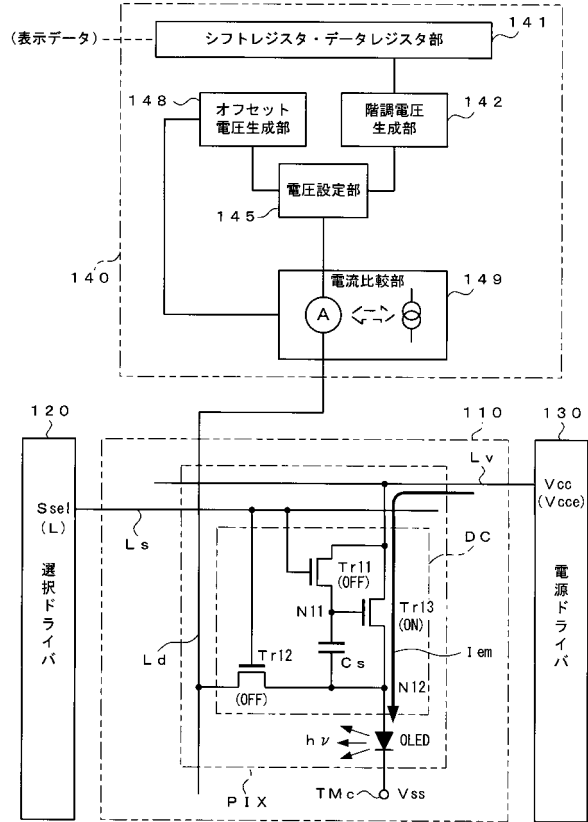
【図26】



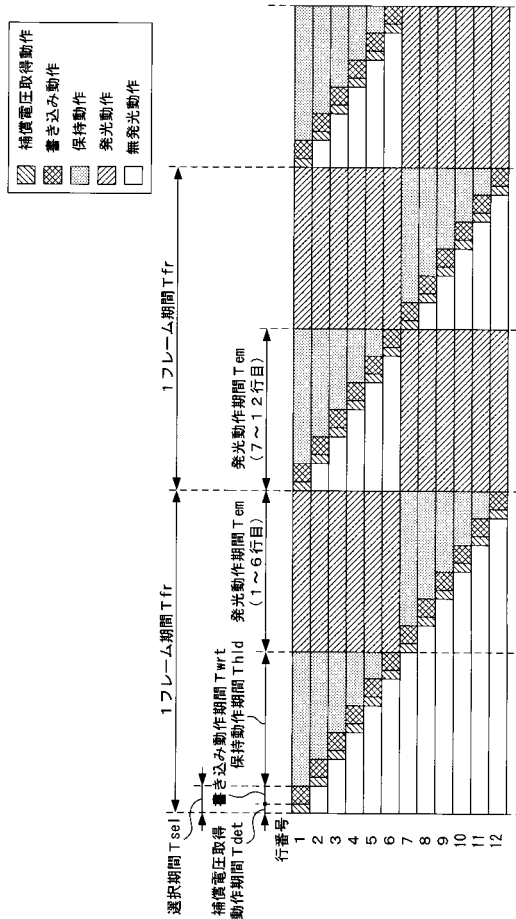
【図 27】



【図 28】



【図 29】



フロントページの続き

(51) Int.Cl.

F I

G 0 9 G	3/30	K
G 0 9 G	3/20	6 1 2 E
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 A
H 0 5 B	33/14	A

(56) 参考文献 特開 2 0 0 4 - 0 0 4 6 7 3 (J P , A)
特開 2 0 0 4 - 0 4 1 5 1 5 (J P , A)
特開 2 0 0 4 - 0 0 4 6 7 5 (J P , A)
特開 2 0 0 6 - 1 8 4 8 4 8 (J P , A)
特開 2 0 0 7 - 0 4 1 5 1 5 (J P , A)
特開 2 0 0 7 - 2 0 6 1 3 9 (J P , A)

(58) 調査した分野(Int.Cl. , DB名)

G 0 9 G	3 / 3 0
G 0 9 G	3 / 2 0