



(12) 发明专利

(10) 授权公告号 CN 111029705 B

(45) 授权公告日 2021. 07. 20

(21) 申请号 201911304173.1

(56) 对比文件

(22) 申请日 2019.12.17

CN 209001095 U, 2019.06.18

CN 110233323 A, 2019.09.13

(65) 同一申请的已公布的文献号

申请公布号 CN 111029705 A

审查员 张露

(43) 申请公布日 2020.04.17

(73) 专利权人 北京邮电大学

地址 100876 北京市海淀区西土城路10号

(72) 发明人 吴永乐 郑亚娜 王卫民 杨雨豪

(74) 专利代理机构 北京永创新实专利事务所

11121

代理人 冀学军

(51) Int. Cl.

H01P 5/12 (2006.01)

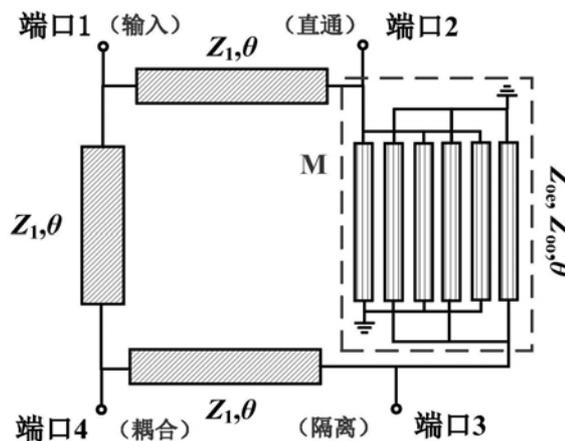
权利要求书2页 说明书8页 附图7页

(54) 发明名称

基于短路多线耦合枝节的单层平面宽带混合环耦合器

(57) 摘要

本发明公开了基于短路多线耦合枝节的单层平面宽带混合环耦合器,属于电气领域。该耦合器构建在单层印刷电路板上;顶层为耦合器电路结构,包括四个端口,分别为输入端口,输出直通端口,隔离端口和输出耦合端口;以及依次串联的第一节微带线、短路多线耦合枝节、第二节微带线和第三节微带线。输入端口和输出耦合端口位于电路板的同一侧,输出直通端口和隔离端口对称设置,且分别连接SMA头。短路多线耦合枝节中每段微带线具有相同的线宽和长度,且每段微带线之间的间距相同。本发明使用了短路六线耦合枝节,结构简单,易于设计且便于加工制作;电路结构平面化,可采用单层电路板加工;性能上达到平面宽带性能,实现对对5G主要工作频段的全覆盖。



1. 基于短路多线耦合枝节的单层平面宽带混合环耦合器,其特征在于,构建在单层印刷电路板上,顶层为耦合器电路结构,底层为金属地面;所述的耦合器电路包括四个端口,分别为输入端口,输出直通端口,隔离端口和输出耦合端口;以及依次串联的第一节微带线、短路多线耦合枝节、第二节微带线和第三节微带线;

在输入端口与输出直通端口之间连接第一节微带线,隔离端口与输出耦合端口之间连接第二节微带线,输出耦合端口与输入端口之间连接第三节微带线;三节微带线的特征阻抗相同,因此有相同的线宽;

所述第一节微带线与第二节微带线结构对称,均向内弯折;向内弯折的微带线形状为几字形或圆弧线;输出直通端口与隔离端口之间连接短路多线耦合枝节;输入端口和输出耦合端口位于电路板的同一侧,且分别连接SMA头;输出直通端口和隔离端口对称设置,且分别连接SMA头;

所述短路多线耦合枝节由n段微带线组成,n大于等于3;每段微带线具有相同的线宽和长度,且每段微带线之间的间距相同;该短路多线耦合枝节在中心工作频率 f_0 处电长度为 θ ;短路多线耦合枝节在输出直通端口和输出耦合端口的信号表现出相等幅度和 180° 的相位差;

假设不相邻微带线之间的交叉导纳为0且考虑相邻两条短路平行耦合枝节的交叉耦合时,忽略其他任意微带线的影响;由此当n为偶数($n=4,6,8\cdots$)时,该短路多线耦合枝节的ABCD矩阵与短路双线耦合线的ABCD矩阵相同;

当n为奇数($n=3,5,7\cdots$)且输入端微带线数少于输出端微带线数时,得到该短路多线耦合枝节的ABCD矩阵为:

$$K_{CLn} = \begin{bmatrix} A_{CLn}^o & B_{CLn}^o \\ C_{CLn}^o & D_{CLn}^o \end{bmatrix} = \begin{bmatrix} \frac{n-1}{n+1} \frac{Y_{oo}+Y_{oe}}{Y_{oe}-Y_{oo}} \cos \theta & j \frac{2 \sin \theta}{Y_{oe}-Y_{oo}} \\ j \frac{(n-1)(Y_{oo}+Y_{oe})^2 \cos^2 \theta - (n+1)(Y_{oo}-Y_{oe})^2}{2(n+1)(Y_{oo}-Y_{oe}) \sin \theta} & \frac{Y_{oo}+Y_{oe}}{Y_{oe}-Y_{oo}} \cos \theta \end{bmatrix}$$

Y_{oe} 表示该短路多线耦合枝节的偶模导纳, Y_{oo} 表示该短路多线耦合枝节的奇模导纳;j表示虚数;

当n为奇数($n=3,5,7\cdots$)且输入端微带线数多于输出端微带线数时,则该短路多线耦合枝节的ABCD矩阵为:

$$K_{CLn} = \begin{bmatrix} A_{CLn}^o & B_{CLn}^o \\ C_{CLn}^o & D_{CLn}^o \end{bmatrix} = \begin{bmatrix} \frac{Y_{oo}+Y_{oe}}{Y_{oe}-Y_{oo}} \cos \theta & j \frac{2 \sin \theta}{Y_{oe}-Y_{oo}} \\ j \frac{(n-1)(Y_{oo}+Y_{oe})^2 \cos^2 \theta - (n+1)(Y_{oo}-Y_{oe})^2}{2(n+1)(Y_{oo}-Y_{oe}) \sin \theta} & \frac{n-1}{n+1} \frac{Y_{oo}+Y_{oe}}{Y_{oe}-Y_{oo}} \cos \theta \end{bmatrix}$$

通过ABCD矩阵以及等效原理计算该短路多线耦合枝节的偶模导纳值和奇模导纳值以及其具体尺寸值;

该短路多线耦合枝节中每相邻两段微带线之间的间隔相同,n段微带线交叉耦合,每段

微带线的一端连接输出直通端口或隔离端口,另一端通过金属过孔连接金属地面,n段微带线间隔接地;

该短路多线耦合枝节的自电容没有变化,互电容显著增大,因此该短路多线耦合枝节在加工精度允许的条件下实现更大的耦合系数,同时拓宽了耦合器的工作带宽。

基于短路多线耦合枝节的单层平面宽带混合环耦合器

技术领域

[0001] 本发明属于电气领域,涉及一种无源射频器件,具体是一种基于短路多线耦合枝节的单层平面宽带混合环耦合器。

背景技术

[0002] 目前,随着人们通信需求的急剧增加以及对通信功能需求的日益多样化,人们对移动通信网络的信道容量的需求越来越高。随着技术的发展,不同通信标准与技术的相互兼容、融合势在必行,现代通信系统已经迈入多标准、多功能的时代。随着5G移动通信系统的发展,整个移动通信行业都开始探索全新的频段。在目前全球多个国家已经开始将sub 6GHz的频谱资源用于5G通信,为此,科研人员需要将射频器件设计到2.2GHz、3.5GHz和4.9GHz附近。除此之外,为了满足5G通信高速率、大容量的需求,在频带支持上,要求多端口器件能够同时支持多个频段或者覆盖尽可能宽的频带范围。此外,随着现代通信系统朝着集成化和小型化方向的发展,集成多种功能的电路与器件将受到越来越多的青睐。

[0003] 耦合器作为一种基本的四端口器件,在射频/微波电路与子系统有着重要作用。在功率采样系统中,耦合器可以实现在整个超宽带频率范围内的功率分配与合成;在平衡放大器中,耦合器有助于实现良好的输入/输出驻波比;在平衡混频器和微波器件(包括网络分析仪)中,耦合器可以实现对入射、反射信号的采集。由于耦合器在四个端口均有匹配特性,因此可以获得理想的插入损耗。

[0004] 传统的分支线耦合器和耦合线耦合器对信号幅度和相位的处理单一、固定,且其支持的工作频带十分有限。早在20世纪60年代,研究者们就已经开始了关于宽频带耦合器的研究,并提出了很多改进方法,但是这些方法在实现器件平面化、简单化方面仍存在一些不足,其中采用多节耦合器级联方式的微波电路会造成电路尺寸过大的结果;而基于缺陷地结构的微波电路会造成地面结构不完整的后果。耦合传输线在射频/微波电路与器件中是仅次于单一传输线结构的关键部件,是实现射频/微波系统的重要单元。因此,许多研究者提出了利用耦合微带线替代微带线来实现宽带性能;但是短路双线耦合微带线耦合系数低,且奇、偶模相速度和群时延存在差异,电路结构复杂,无法在平面得到宽带性能,因此不利于将其运用在现代移动终端的射频电路中。

发明内容

[0005] 针对上述问题,本发明提出了一种基于短路多线耦合枝节的单层平面宽带混合环耦合器电路的设计方法。在此电路中将一种短路多线耦合枝节引入到两个端口之间,用来减小电路结构、缩小电路复杂度,更进一步拓宽耦合器的工作带宽。因此将短路多线耦合枝节引入到耦合器的宽带化设计中具有重要意义和应用价值。

[0006] 所述平面宽带混合环耦合器构建在单层印刷电路板上;顶层为耦合器电路结构,底层为金属地面。所述的耦合器电路包括四个端口,分别为输入端口,输出直通端口,隔离端口和输出耦合端口;以及依次串联的第一节微带线、短路多线耦合枝节、第二节微带线和

第三节微带线。

[0007] 输入端口和输出耦合端口位于电路板的同一侧,且分别连接SMA头;输出直通端口和隔离端口对称设置,且分别连接SMA头。

[0008] 在输入端口与输出直通端口之间连接第一节微带线,隔离端口与输出耦合端口之间连接第二节微带线,输出耦合端口与输入端口之间连接第三节微带线。三节微带线的特征阻抗相同,因此有相同的线宽。

[0009] 所述第一节微带线与第二节微带线结构对称,均向内弯折;

[0010] 所述三节微带线的顶层电路尺寸分别完全相同。

[0011] 所述输出直通端口与隔离端口之间连接短路多线耦合枝节;

[0012] 所述短路多线耦合枝节由n段微带线组成,n大于等于3;每段微带线具有相同的线宽和长度,且每段微带线之间的间距相同;该短路多线耦合枝节在中心工作频率 f_0 处电长度为 θ 。

[0013] 假设不相邻微带线之间的交叉导纳为0,且在考虑相邻两条短路平行耦合枝节的交叉耦合时,忽略其他任意微带线的影响。由此当n为偶数($n=4,6,8\cdots$)时,该短路n线耦合枝节的ABCD矩阵与短路双线耦合线的ABCD矩阵相同;

[0014] 当n为奇数($n=3,5,7\cdots$)且输入端微带线数少于输出端微带线数时,得到该短路n线耦合枝节的ABCD矩阵为:

$$K_{CLn} = \begin{bmatrix} A_{CLn}^o & B_{CLn}^o \\ C_{CLn}^o & D_{CLn}^o \end{bmatrix}$$

$$= \begin{bmatrix} \frac{n-1}{n+1} \frac{Y_{oo} + Y_{oe}}{Y_{oe} - Y_{oo}} \cos \theta & j \frac{2 \sin \theta}{Y_{oe} - Y_{oo}} \\ j \frac{(n-1)(Y_{oo} + Y_{oe})^2 \cos^2 \theta - (n+1)(Y_{oo} - Y_{oe})^2}{2(n+1)(Y_{oo} - Y_{oe}) \sin \theta} & \frac{Y_{oo} + Y_{oe}}{Y_{oe} - Y_{oo}} \cos \theta \end{bmatrix}$$

[0016] Y_{oe} 表示该短路n线耦合枝节的偶模导纳, Y_{oo} 表示该短路n线耦合枝节的奇模导纳; j 表示虚数;

[0017] 当n为奇数($n=3,5,7\cdots$)且输入端微带线数多于输出端微带线数时,则该短路n线耦合枝节的ABCD矩阵为:

$$K_{CLn} = \begin{bmatrix} A_{CLn}^o & B_{CLn}^o \\ C_{CLn}^o & D_{CLn}^o \end{bmatrix}$$

$$= \begin{bmatrix} \frac{Y_{oo} + Y_{oe}}{Y_{oe} - Y_{oo}} \cos \theta & j \frac{2 \sin \theta}{Y_{oe} - Y_{oo}} \\ j \frac{(n-1)(Y_{oo} + Y_{oe})^2 \cos^2 \theta - (n+1)(Y_{oo} - Y_{oe})^2}{2(n+1)(Y_{oo} - Y_{oe}) \sin \theta} & \frac{n-1}{n+1} \frac{Y_{oo} + Y_{oe}}{Y_{oe} - Y_{oo}} \cos \theta \end{bmatrix}$$

[0019] 通过ABCD矩阵以及等效原理计算该短路n线耦合枝节的偶模导纳值和奇模导纳值以及其具体尺寸值。

[0020] 该短路n线耦合枝节中每相邻两段微带线之间的间隔相同,n段微带线交叉耦合,每段微带线的一端连接输出直通端口或隔离端口,另一端通过金属过孔连接金属地面,n段微带线间隔接地。

[0021] 该短路多线耦合枝节的自电容没有变化,互电容显著增大,因此该短路多线耦合

枝节在加工精度允许的条件下实现更大的耦合系数,同时拓宽了耦合器的工作带宽。

[0022] 本发明的优点在于:

[0023] 1)、一种基于短路多线耦合枝节的单层平面宽带混合环耦合器,具有带内良好匹配和隔离,较低插入损耗,较小相位与幅度不平衡,此混合环耦合器通过引入一个短路多线耦合枝节,达到平面宽带性能。

[0024] 2)、一种基于短路多线耦合枝节的单层平面宽带混合环耦合器,在传统混合环耦合器的基础上,通过在两个端口间引入短路多线耦合枝节,选择适当的线宽与间隔,能使混合环耦合器在工作频段内具有宽带性能。当中心频率分别选2.2GHz、3.5GHz和4.9GHz时,工作频段分布在1.51GHz—6.11GHz,能够实现对5G主要工作频段的全覆盖,能在5G通信系统中得到广泛应用。

[0025] 3)一种基于短路多线耦合枝节的单层平面宽带混合环耦合器,传统混合环耦合器由4节微带线构成,在sub 6GHz频段,想要构成宽带混合环耦合器,传统解决方法可能会造成尺寸过大、结构复杂以及地面缺陷等问题。本发明使用了短路六线耦合枝节,结构简单,易于设计且便于加工制作;电路结构平面化,可采用单层电路板加工。

附图说明

[0026] 图1为本发明一种基于短路多线耦合枝节的单层平面宽带混合环耦合器的原理图;

[0027] 图2a为本发明一种基于短路多线耦合枝节的单层平面宽带混合环耦合器的结构示意图;

[0028] 图2b为本发明短路多线耦合枝节的连接结构局部示意图;

[0029] 图3a为本发明短路多线耦合枝节的等效电路示意图;

[0030] 图3b为本发明短路二线耦合枝节和短路六线耦合枝节的等效电容网络示意图;

[0031] 图4为本发明短路多线耦合枝节的对称双端口网络结构示意图;

[0032] 图5a为本发明混合环耦合器在中心频率为2.2GHz时输入端口被激励时的S参数的仿图;

[0033] 图5b为本发明混合环耦合器在中心频率为2.2GHz时隔离端口被激励时的S参数的仿图;

[0034] 图6为本发明混合环耦合器在中心频率为2.2GHz时输出直通端口和耦合端口间的幅度和相位不平衡的仿图;

[0035] 图7a为本发明混合环耦合器在中心频率为3.5GHz时输入端口被激励时S参数的仿图;

[0036] 图7b为本发明混合环耦合器在中心频率为3.5GHz时隔离端口被激励时S参数的仿图;

[0037] 图8为本发明混合环耦合器在中心频率为3.5GHz时输出直通端口和耦合端口间的幅度和相位不平衡的仿图;

[0038] 图9a为本发明混合环耦合器在中心频率为4.9GHz时输入端口被激励时的S参数的仿图;

[0039] 图9b为本发明混合环耦合器在中心频率为4.9GHz时隔离端口被激励时的S参数的仿图;

仿图；

[0040] 图10为本发明混合环耦合器在中心频率为4.9GHz时输出直通端口和耦合端口间的幅度和相位不平衡的仿图。

[0041] 图中：1-输入端口，2-输出直通端口，3-隔离端口，4-输出耦合端口，5-第一节微带线，6-短路六线耦合枝节，7-第二节微带线，8-第三节微带线，9-接地金属平面，10-短路六线耦合枝节、输出直通端口以及第一节微带线的连接结构局部示意图，11-接地过孔。

具体实施方式

[0042] 下面结合实施例和附图，对本发明的实施方式做详细、清楚的描述。

[0043] 本发明是一种基于短路多线耦合枝节的单层平面宽带混合环耦合器，如图1和2所示，构建在单层电路板上；顶层为耦合器电路结构，底层为金属地面9。该发明整体上是一个四端口器件，包括输入端口1，输出直通端口2，隔离端口3和输出耦合端口4；所述顶层耦合器电路由第一节微带线5、短路六线耦合枝节6、第二节微带线7和第三节微带线8依次连接。

[0044] 输入端口1和输出耦合端口4位于电路板的同一侧，且分别连接SMA头；输出直通端口2和隔离端口3对称设置，且分别连接SMA头。

[0045] 所述输入端口1与输出直通端口2之间为第一节微带线5，输出直通端口2与隔离端口3之间为短路六线耦合枝节6，隔离端口3与输出耦合端口4之间为第二节微带线7，输出耦合端口4与输入端口1之间为第三节微带线8。

[0046] 所述第一节微带线5、第二节微带线7和第三节微带线8的顶层电路尺寸分别完全相同，特征阻抗与电长度分别为 Z_1, θ ；

[0047] 所述第一节微带线5与第二节微带线7结构对称，向内弯折，借此进一步减小电路尺寸。进一步，向内弯折的微带线形状为几字形，圆弧线等形状；也可以是直线；

[0048] 为了在单层电路板上实现宽带效果，本发明在端口2和端口3之间采用了改进的短路六线耦合枝节M，它的偶模阻抗与奇模阻抗分别为 Z_{oe}, Z_{oo} ；六段微带线具有相同的线宽、长度和间距，该短路六线耦合枝节在中心工作频率 f_0 处的电长度均为 θ 。

[0049] 如图2b所示，每相邻两段微带线之间的间隔相同，六段微带线交叉耦合，每段微带线的一端连接输出直通端口或隔离端口，另一端通过金属过孔11连接金属地面9，六段微带线间隔接地。

[0050] 所述的在输出直通端口2与隔离端口3之间连接短路六线耦合枝节6，能实现拓宽耦合器的工作带宽的原理如下：

[0051] 由于短路双线耦合单元耦合系数低，且奇模、偶模的相速度和群时延存在差异，改进版的短路六线耦合枝节具有较高的耦合系数，可以在预期频段实现宽带特性；且在直通输出端口2和耦合输出端口4的信号表现出相等幅度和 180° 的相位差。

[0052] 考虑一般情况，四端口阻抗相等均为 50Ω ，当电长度 θ 为 90° ，基于奇偶模分析，传统耦合器的S参数可表示为

$$[0053] \quad S_{11} = S_{33} = \frac{S_{11}^e + S_{11}^o}{2} = \frac{b-c}{a+b+c+d} \quad (1)$$

$$[0054] \quad S_{21} = S_{43} = \frac{S_{21}^e + S_{21}^o}{2} = S_{21}^e = \frac{2}{a+b+c+d} \quad (2)$$

$$[0055] \quad S_{41} = -S_{23} = \frac{S_{11}^e - S_{11}^o}{2} = \frac{S_{11}^e + S_{22}^e}{2} = \frac{a-d}{a+b+c+d} \quad (3)$$

$$[0056] \quad S_{31} = S_{24} = \frac{S_{21}^e - S_{21}^o}{2} = 0 \quad (4)$$

[0057] 其中，“e”和“o”分别表示在奇模和偶模模式下。

[0058] 环形耦合器的功分比可以表示为

$$[0059] \quad k^2 = \left| \frac{S_{21}}{S_{41}} \right|^2 = \left| \frac{S_{43}}{S_{23}} \right|^2 = \left(\frac{Z_1}{Z_1} \right)^2 = 1 \quad (5)$$

[0060] 为了拓展带宽,很多研究在传统耦合器输出直通端口2与隔离端口3加入短路二线耦合枝节。对于短路二线耦合枝节来说,通过减小两线之间的间距可以增加互电容,而传输线的耦合强度随两条TEM模传输线之间的互电容的增加而增大。在耦合器设计中,通过实现紧耦合,可以有效拓宽耦合器的工作带宽。但是在平面微带电路中,由于印刷电路板工艺要求,短路双线耦合枝节线间的间距被限制于0.1mm;加工过程难以实现。

[0061] 基于加工工艺限制,为了达到性能效果最优以及电路尺寸最小等需求,本发明选用短路六线耦合枝节代替传统耦合器中带180度反相器的微带线,如图3所示,通过短路二线耦合枝节和短路六线耦合枝节的等效电路和等效电容网络对比,可知:图中 C_s 表示自电容; C_m 表示互电容。为了增加互耦,本发明中将短路二线耦合枝节中每条微带线分割成3条;既将图3a中Line 1分割成Line 1-1、Line 1-2和Line 1-3;Line 2分割成Line 2-1、Line 2-2和Line 2-3。从图中可以看到,变化后6根微带线的自电容为 $6 \times C_s / 3$,与短路二线耦合枝节中的自电容相比没有变化;互电容近似变为 $5 \times C_m$,远大于短路二线耦合枝节中的互电容。因此,选用短路多线耦合枝节可以在工艺允许的条件下实现高耦合,从而实现平面宽带化。

[0062] 以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等(如选用三线、四线、…、n线),均应包含在本发明保护的范围之内。

[0063] 基于等宽短路n线耦合枝节的对称双端口网络结构如图4所示,该网络由n条等宽等间隔的微带线组成,分别为Line 1、Line 2、…、Line n。基于如下 $2n \times 2n$ 导纳参数矩阵(6),可以得到该结构的ABCD参数矩阵。

$$[0064] \quad \begin{bmatrix} I_1 \\ I_2 \\ \vdots \\ I_{2n-1} \\ I_{2n} \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} & \cdots & Y_{1(2n-1)} & Y_{12n} \\ Y_{21} & Y_{22} & \cdots & Y_{2(2n-1)} & Y_{22n} \\ \vdots & \vdots & \ddots & \vdots & \vdots \\ Y_{(2n-1)1} & Y_{(2n-1)2} & \cdots & Y_{(2n-1)(2n-1)} & Y_{(2n-1)2n} \\ Y_{2n1} & Y_{2n2} & \cdots & Y_{2n(2n-1)} & Y_{2n2n} \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ \vdots \\ V_{2n-1} \\ V_{2n} \end{bmatrix} \quad (6)$$

[0065] 其中I是各端口的电流参数;V是各端口的电压参数, Y_{ij} ($i, j=1, 2, \dots, 2n$)表示导纳参数矩阵。

[0066] 在此假设不相邻微带线之间的交叉导纳为0,当考虑相邻两条短路平行耦合枝节的交叉耦合时,可以忽略其他任意微带线的影响。由此当n为偶数($n=4, 6, 8, \dots$)时,该短路n线耦合枝节的ABCD矩阵与短路双线耦合线的ABCD矩阵相同;当n为奇数($n=3, 5, 7, \dots$)且输

入端微带线数少于输出端微带线数时,可以得到该短路n线耦合枝节的ABCD矩阵为:

$$\begin{aligned}
 & K_{CLn} = \begin{bmatrix} A_{CLn}^o & B_{CLn}^o \\ C_{CLn}^o & D_{CLn}^o \end{bmatrix} \\
 [0067] \quad & = \begin{bmatrix} \frac{n-1}{n+1} \frac{Y_{oo}+Y_{oe}}{Y_{oe}-Y_{oo}} \cos \theta & j \frac{2 \sin \theta}{Y_{oe}-Y_{oo}} \\ j \frac{(n-1)(Y_{oo}+Y_{oe})^2 \cos^2 \theta - (n+1)(Y_{oo}-Y_{oe})^2}{2(n+1)(Y_{oo}-Y_{oe}) \sin \theta} & \frac{Y_{oo}+Y_{oe}}{Y_{oe}-Y_{oo}} \cos \theta \end{bmatrix} \quad (7)
 \end{aligned}$$

[0068] Y_{oe} 表示该短路多线耦合枝节的偶模导纳, Y_{oo} 表示该短路多线耦合枝节的奇模导纳; j 表示虚数;

[0069] 当输入端微带线数多于输出端微带线数时,则该短路n线耦合枝节的ABCD矩阵为:

$$\begin{aligned}
 & K_{CLn} = \begin{bmatrix} A_{CLn}^o & B_{CLn}^o \\ C_{CLn}^o & D_{CLn}^o \end{bmatrix} \\
 [0070] \quad & = \begin{bmatrix} \frac{Y_{oo}+Y_{oe}}{Y_{oe}-Y_{oo}} \cos \theta & j \frac{2 \sin \theta}{Y_{oe}-Y_{oo}} \\ j \frac{(n-1)(Y_{oo}+Y_{oe})^2 \cos^2 \theta - (n+1)(Y_{oo}-Y_{oe})^2}{2(n+1)(Y_{oo}-Y_{oe}) \sin \theta} & \frac{n-1}{n+1} \frac{Y_{oo}+Y_{oe}}{Y_{oe}-Y_{oo}} \cos \theta \end{bmatrix} \quad (8)
 \end{aligned}$$

[0071] 通过ABCD矩阵以及等效原理很容易得到该短路多线耦合枝节的偶模导纳和奇模导纳值。

[0072] 实施例:

[0073] 目前全球多个国家已经开始将sub 6GHz的频谱资源用于5G通信,为了满足当前通信频段需求,本发明分别展示了中心频率分别为2.2GHz(例1)、3.5GHz(例2)以及4.9GHz(例3)的三个实施例。在这三个实施例中,输入端口1,输出直通端口2,隔离端口3和输出耦合端口4的特征阻抗均为50欧姆,基于本发明中介质基板为AD300C,介电常数为2.97,厚度0.762mm,介质损耗0.002,端口宽度 W_s 为1.91mm,长度任意,在本实施例中 L_s 设为7mm。

[0074] 第一节微带线5、第二节微带线7以及第三节微带线8具有相同的阻抗值 Z_1 ,因此具有相同的线宽。在中心频率为2.2GHz中具有相同的宽度 W_1 为1.25mm,长度 L_1 为22.26mm;在中心频率为3.5GHz中具有相同的宽度 W_1 为1.22mm,长度 L_1 为13.77mm;中心频率为4.9GHz中具有相同的宽度 W_1 为1.15mm,长度 L_1 为9.93mm。

[0075] 短路六线耦合枝节6在三个实施例中具有相同的线宽 W_2 为0.4mm以及间隔 W_3 为0.26mm;其在三个实施例具有不同的线长 L_2 ,在中心频率为2.2GHz中 L_2 为23.5mm,在中心频率为3.5GHz中 L_2 为14.66mm以及在中心频率为4.9GHz中 L_2 为10.53mm。

[0076] 三个实施例具有相同的连接结构尺寸即 W_4 为0.21mm,且三个实施例中的过孔直径 d 统一为0.2mm。其中短路六线耦合枝节6、隔离端口3以及第二节微带线7之间的间隔在中心频率为2.2GHz时 W_5 为0.60mm,在中心频率为3.5GHz时 W_5 为0.41mm以及在中心频率为4.9GHz时 W_5 为0.56mm。

[0077] 实施例将-15dB带宽作为三个实施例的通带。在其通带内回波损耗很小,而在更低或更高的频率处则有很大的回波损耗,充分说明了三个实施例具有很好的带通特性。

[0078] 如图5所示为实施例1(中心频率为2.2GHz)的回波损耗、隔离和插入损耗参数;

[0079] 其中图5(a)为输入端口1被激励时各项参数,图5(b)为隔离端口3被激励时各项参数。当输入端口1被激励时,其回波损耗小于-15dB的频率范围为1.51GHz到2.9GHz,相对带

宽达到63.04%；当隔离端口3被激励时，其回波损耗小于-15dB的频率范围为1.58GHz到2.83GHz，相对带宽达到56.69%，可以看出本实施例相比于传统的混合环耦合器具有更好地宽带性能。其隔离性能在通带1.51GHz到2.9GHz均大于19dB。

[0080] 本实施例1插入损耗参数，在1.51GHz到2.9GHz范围内 S_{21} 和 S_{41} 幅值均大于-3.7dB，在中心频率2.2GHz处的 S_{21} 和 S_{41} 的幅值大小分别为-3.11dB和-3.08dB，插入损耗不大于0.67dB的频率范围包括1.51GHz到2.9GHz，表明其在通带内的插入损耗很小。本实施例1具有带宽大、端口匹配良好和隔离性能高的特性。

[0081] 本发明实施例1幅度、相位不平衡仿真结果，如图6所示；如图6左轴，在通带1.51GHz到2.9GHz范围内幅度不平衡($|S_{21}| - |S_{41}|$)均小于0.71dB，在通带范围内幅度不平衡($|S_{23}| - |S_{43}|$)均大于-0.73dB。图6右轴为本实施例1的相位不平衡曲线，在本实施例的通带范围内相位不平衡度为 $180 \pm 10.8^\circ$ 。以上实验数据能很好地体现了本实施例混合环耦合器的各项性能，且能覆盖到较宽的频率范围，应用场景广阔。

[0082] 如图7所示为实施例2(中心频率为3.5GHz)的回波损耗、隔离和插入损耗参数；

[0083] 其中图7(a)为输入端口1被激励时各项参数，图7(b)为隔离端口3被激励时各项参数。当输入端口1被激励时，其回波损耗小于-15dB的频率范围为2.4GHz到4.53GHz，相对带宽达到61.47%；当隔离端口3被激励时，其回波损耗小于-15dB的频率范围为2.5GHz到4.52GHz，相对带宽达到57.55%，可以看出本实施例相比于传统的混合环耦合器具有更好地宽带性能。其隔离性能在通带2.4GHz到4.53GHz均大于17.2dB。

[0084] 如图7所示为本实施例2插入损耗参数，在2.4GHz到4.53GHz范围内 S_{21} 和 S_{41} 幅值均大于-3.6dB，在中心频率3.5GHz处的 S_{21} 和 S_{41} 的幅值大小分别为-3.1dB和-3.14dB，插入损耗不大于0.6dB的频率范围包括2.4GHz到4.53GHz，表明其在通带内的插入损耗很小。本实施例2具有带宽大、端口匹配良好和隔离性能高的特性。

[0085] 本发明实施例2幅度、相位不平衡仿真结果，如图8所示；如图8左轴，在通带2.4GHz到4.53GHz范围内幅度不平衡($|S_{21}| - |S_{41}|$)均小于0.49dB，在通带范围内幅度不平衡($|S_{23}| - |S_{43}|$)均大于-0.58dB。图8右轴为本实施例2的相位不平衡曲线，在本实施例的通带范围内相位不平衡度为 $180 \pm 9.4^\circ$ 。以上实验数据能很好地体现了本实施例混合环耦合器的各项性能，且能覆盖到较宽的频率范围，应用场景广阔。

[0086] 如图9所示为实施例3(中心频率为4.9GHz)的回波损耗、隔离和插入损耗参数；

[0087] 其中图9(a)为输入端口1被激励时各项参数，图9(b)为其隔离端口3被激励时各项参数。当输入端口1被激励时，其回波损耗小于-15dB的频率范围为3.37GHz到6.11GHz，相对带宽达到57.81%；当隔离端口3被激励时，其回波损耗小于-15dB的频率范围为3.47GHz到6.25GHz，相对带宽达到57.20%，可以看出本实施例相比于传统的混合环耦合器具有更好地宽带性能。其隔离性能在通带3.37GHz到6.11GHz均大于15.6dB。

[0088] 如图9所示为本实施例3插入损耗参数，在3.37GHz到6.11GHz范围内 S_{21} 和 S_{41} 幅值均大于-3.77dB，在中心频率4.9GHz处的 S_{21} 和 S_{41} 的幅值大小分别为-3.25dB和-3dB，插入损耗不大于0.77dB的频率范围包括3.37GHz到6.11GHz，表明其在通带内的插入损耗很小。本实施例3具有带宽大、端口匹配良好和隔离性能高的特性。

[0089] 本发明实施例3幅度、相位不平衡仿真结果，如图10所示；如图10左轴，在通带3.37GHz到6.11GHz范围内幅度不平衡($|S_{21}| - |S_{41}|$)均小于0.69dB，在通带范围内幅度不平

衡 ($|S_{23}| - |S_{43}|$) 均大于 -0.23dB 。图10右轴为本实施例3的相位不平衡曲线,在本实施例的通带范围内相位不平衡度为 $180 \pm 8.45^\circ$ 。以上实验数据能很好地体现了本实施例混合环耦合器的各项性能,且能覆盖到较宽的频率范围,应用场景广阔。

[0090] 本发明整个电路的尺寸大小分别为 $11.15\text{mm} \times 25.41\text{mm}$ 、 $11.12\text{mm} \times 16.56\text{mm}$ 以及 $11.05\text{mm} \times 12.37\text{mm}$,具有小型化和集成化特点,非常利于进行器件封装。说明使用短路多线耦合枝节来设计无源器件能在小型化方面取得显著的效果。

[0091] 以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明保护的范围之内。

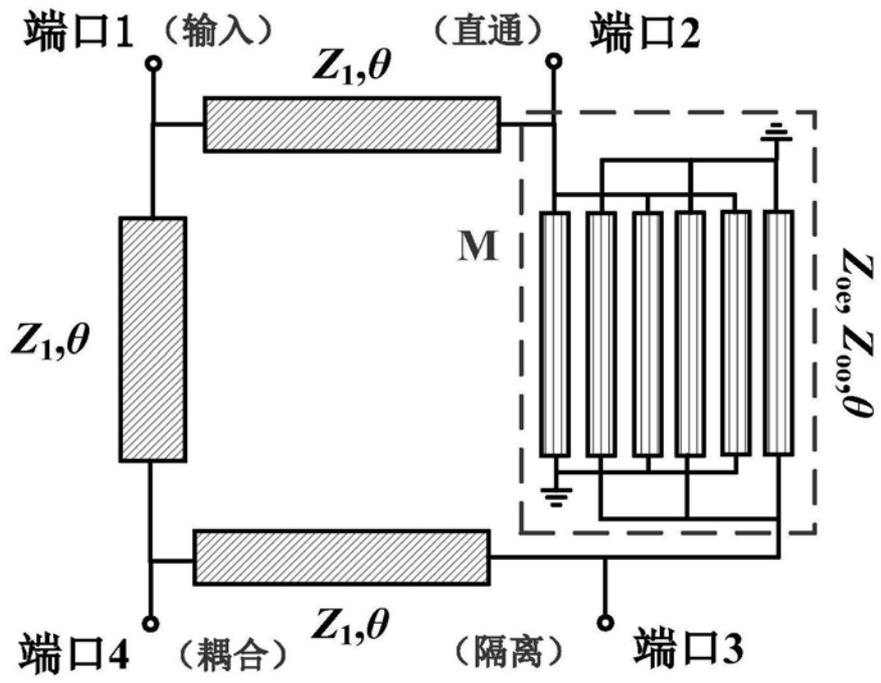
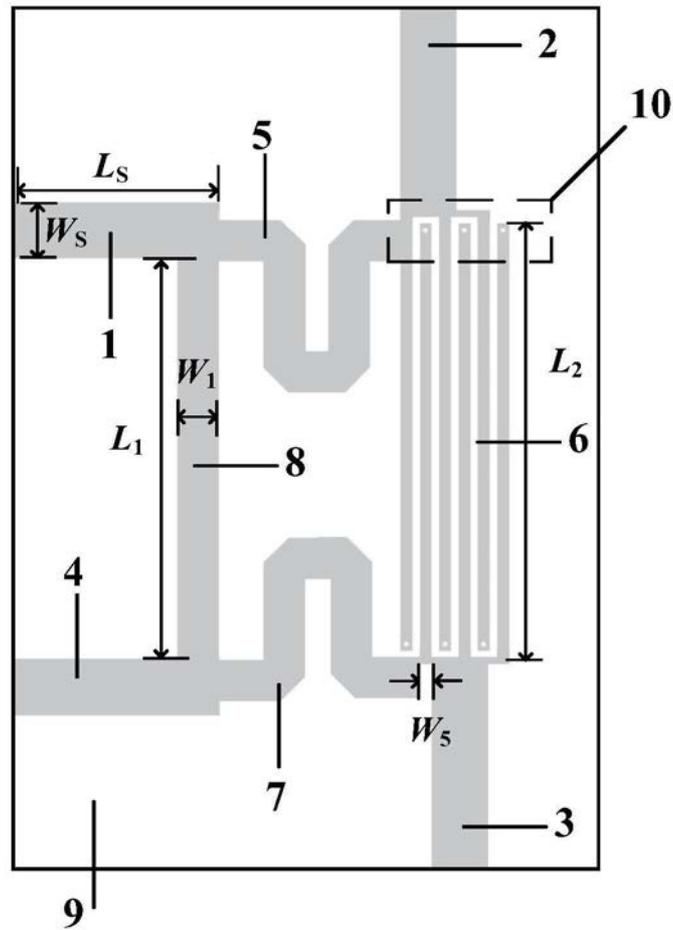


图1



(a)

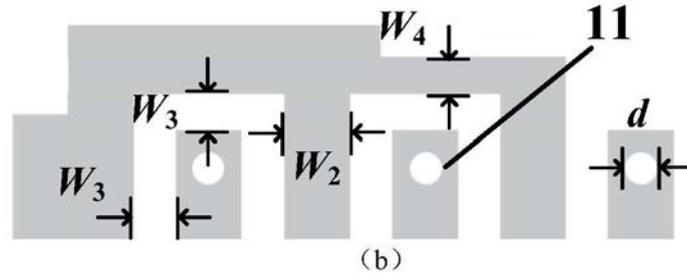


图2

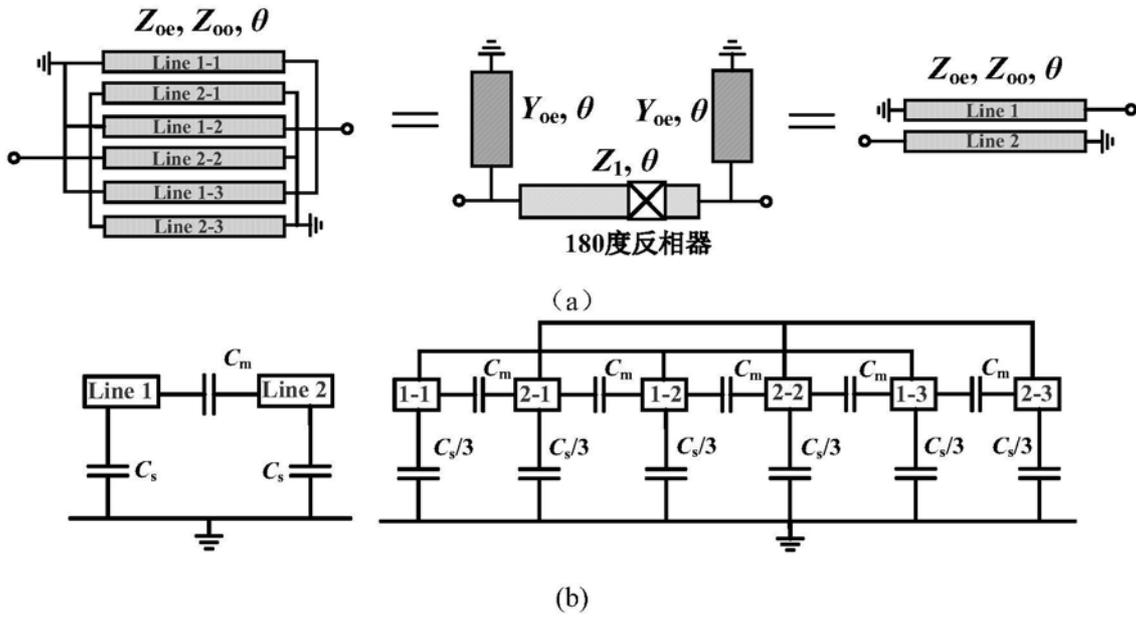


图3

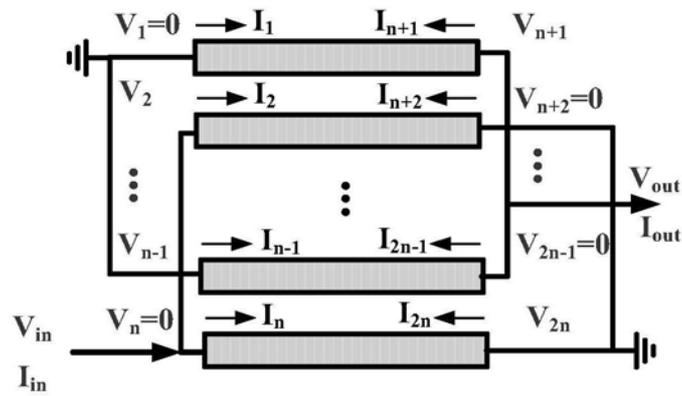


图4

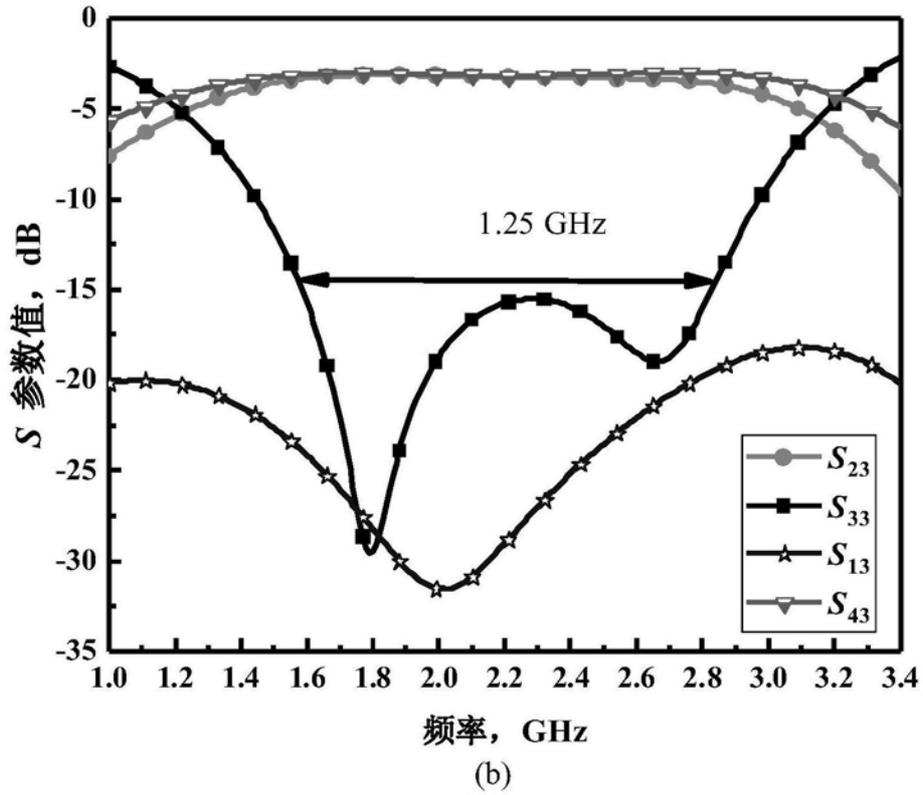
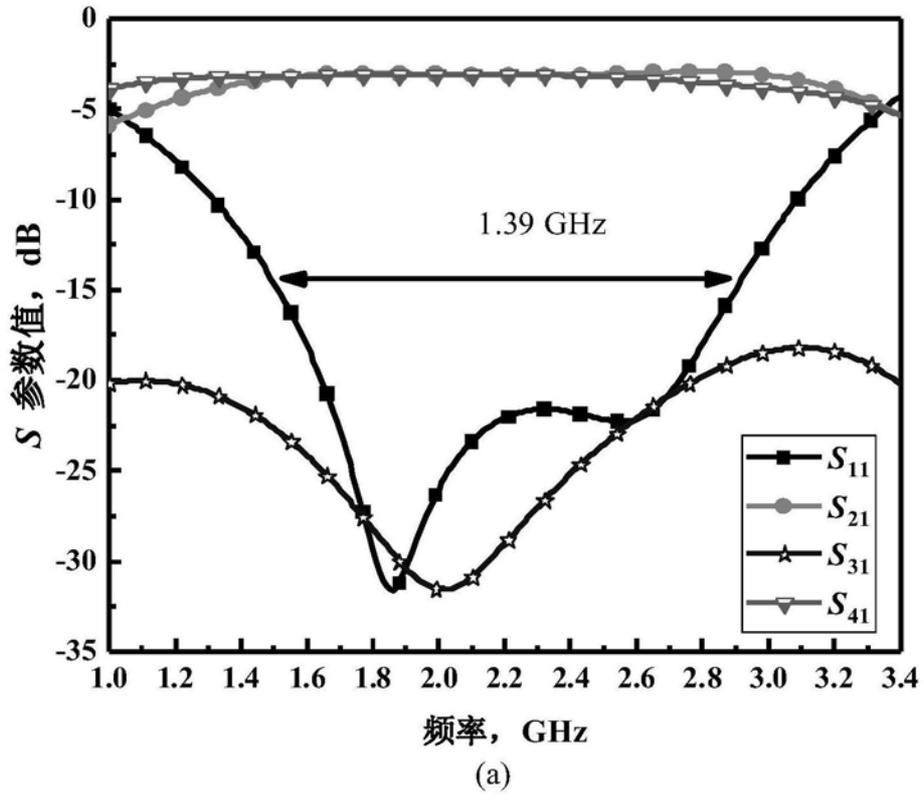


图5

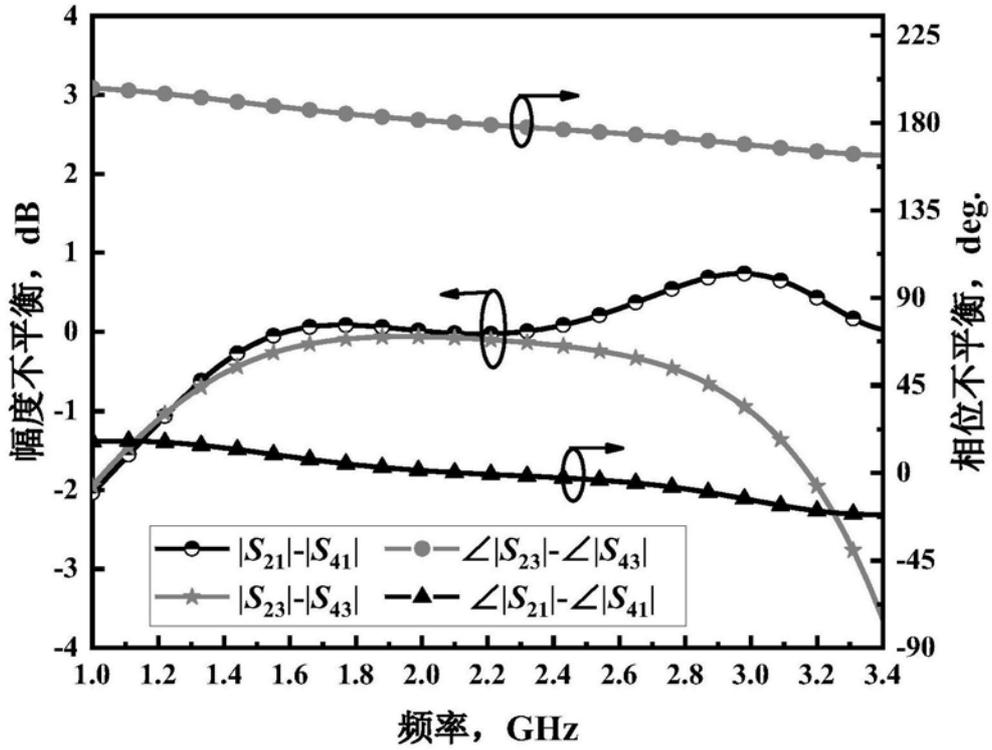
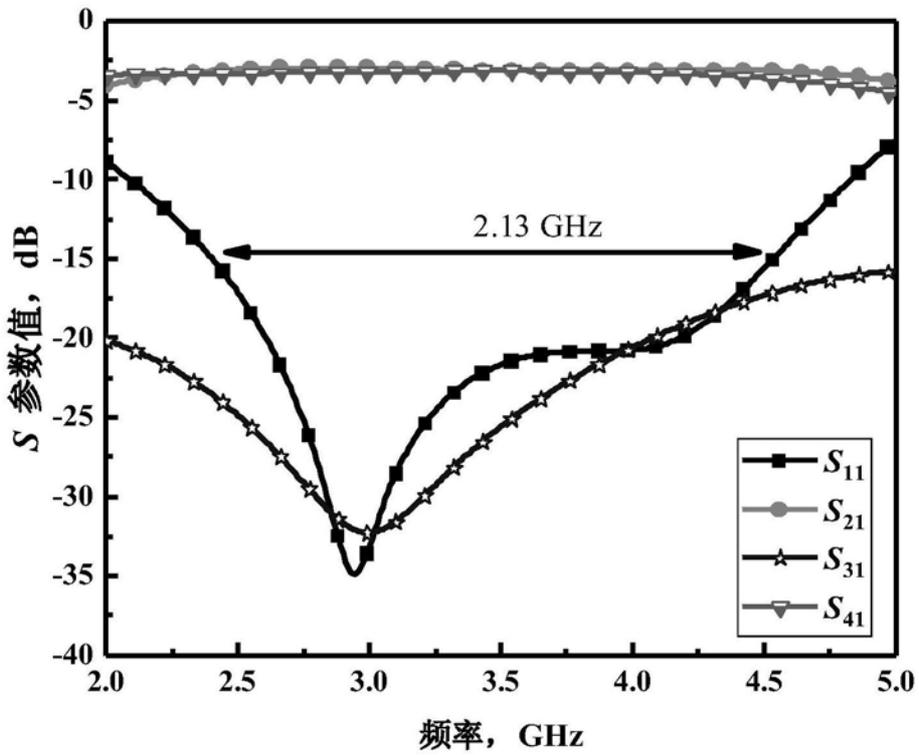


图6



(a)

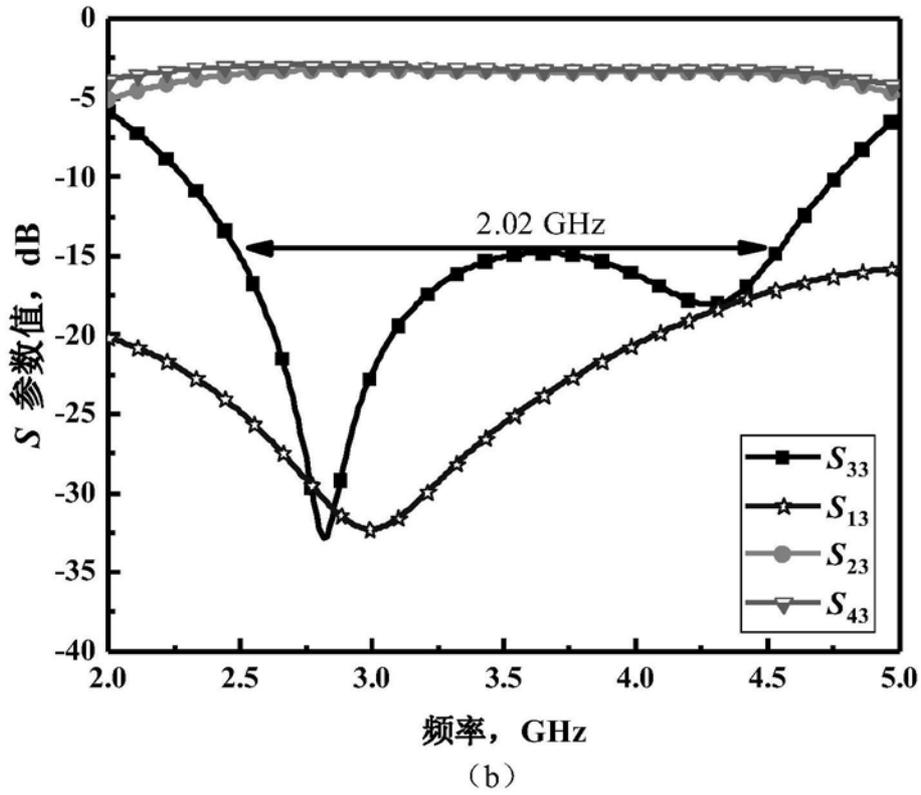


图7

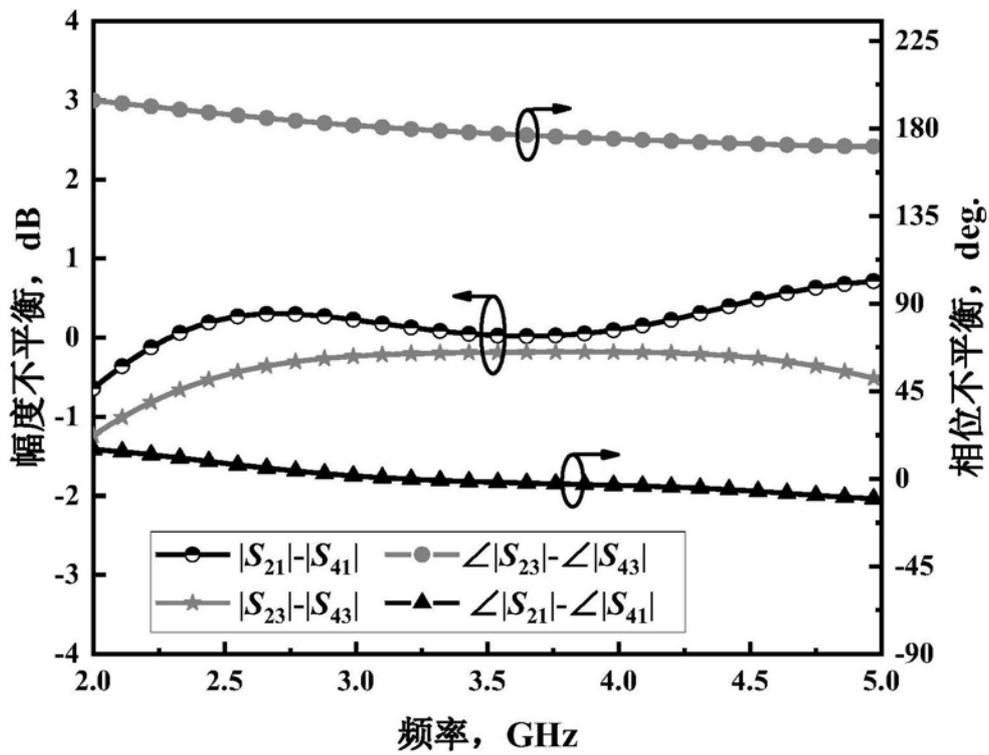
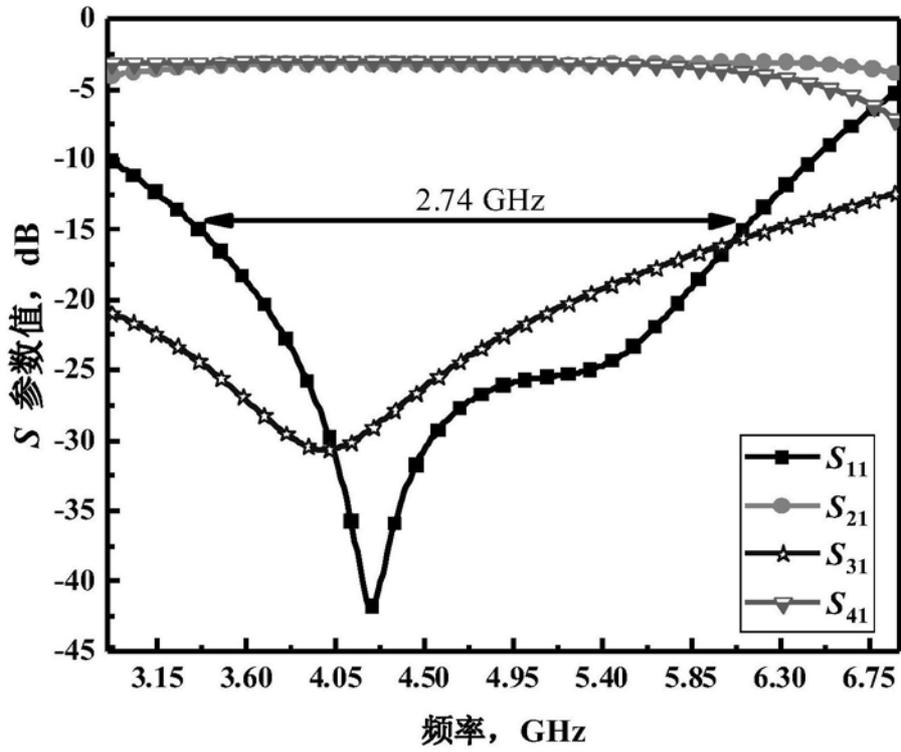
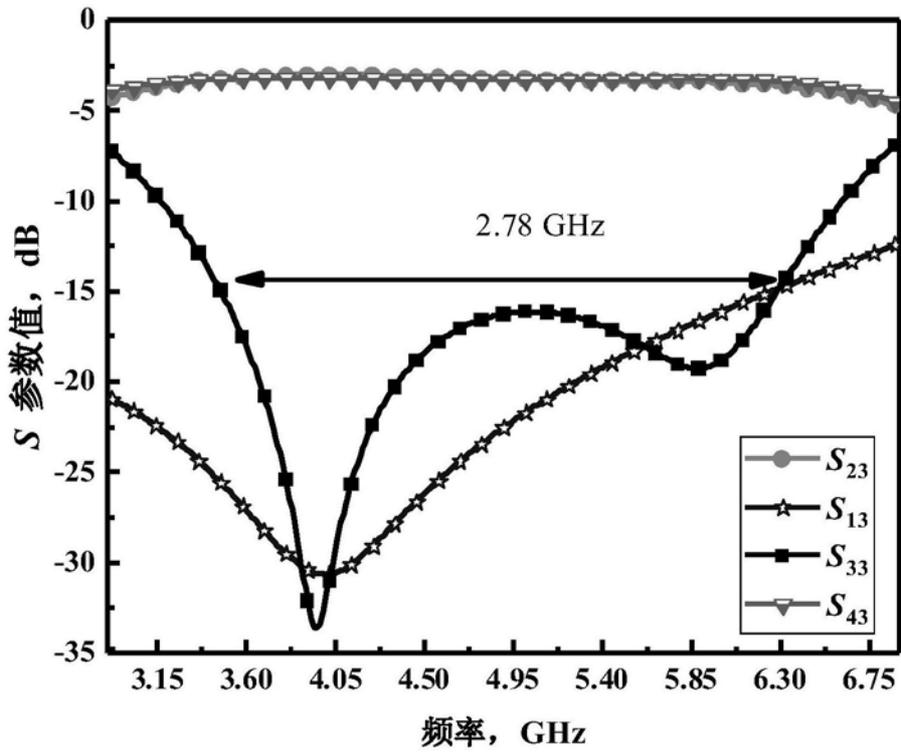


图8



(a)



(b)

图9

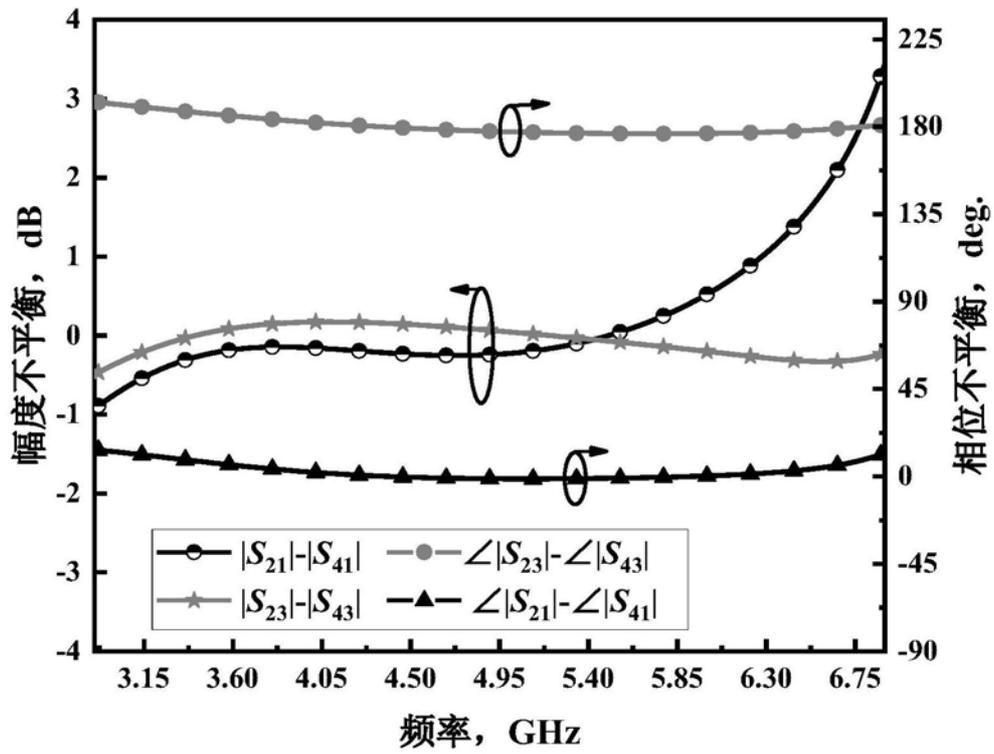


图10