

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-237339

(P2006-237339A)

(43) 公開日 平成18年9月7日(2006.9.7)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 33/00 (2006.01)	HO 1 L 33/00 C	5 F 0 4 1
HO 1 L 21/02 (2006.01)	HO 1 L 21/02 B	5 F 1 5 2
HO 1 L 21/20 (2006.01)	HO 1 L 21/20	5 F 1 7 3
HO 1 S 5/02 (2006.01)	HO 1 S 5/02	
HO 1 S 5/323 (2006.01)	HO 1 S 5/323 6 1 0	

審査請求 未請求 請求項の数 13 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2005-50800 (P2005-50800)  
 (22) 出願日 平成17年2月25日 (2005.2.25)

(71) 出願人 000001889  
 三洋電機株式会社  
 大阪府守口市京阪本通2丁目5番5号  
 (74) 代理人 100133514  
 弁理士 寺山 啓進  
 (74) 代理人 100122910  
 弁理士 三好 広之  
 (72) 発明者 古沢 浩太郎  
 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
 (72) 発明者 國里 電也  
 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

最終頁に続く

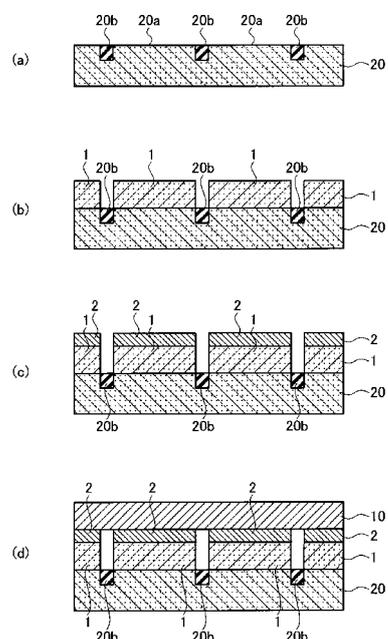
(54) 【発明の名称】 窒化物系半導体素子の作製方法

(57) 【要約】

【課題】 プラズマや活性イオンなどの衝突による結晶へのダメージの導入がなく、且つ多くの時間を必要としない方法で、窒化物系半導体層に分離溝を形成することにより、素子分離を容易にする窒化物系半導体素子の作製方法を提供する。

【解決手段】 本発明に係る窒化物系半導体素子の作製方法は、主基板20の主面に所定の処理を施す事により、前記主面に、第1の領域20aと、前記第1の領域20aよりも結晶成長が起こりにくい第2の領域20bとを作製する領域作製工程と、前記主面に結晶成長により窒化物系半導体層1を形成する結晶成長工程と、前記第2の領域20bで、前記主基板20を前記主面に対して垂直方向に、前記第1の領域20a毎に分離する分離工程とを含むことを特徴とする窒化物系半導体素子の作製方法。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

主基板の主面に所定の処理を施すことにより、前記主面に、第 1 の領域 2 0 a と、前記第 1 の領域 2 0 a よりも結晶成長が起こりにくい第 2 の領域とを作製する領域作製工程と

、前記主面に結晶成長により窒化物系半導体層を形成する結晶成長工程と、

前記第 2 の領域で、前記主基板を前記主面に対して垂直方向に、前記第 1 の領域 2 0 a 毎に分離する分離工程とを含むことを特徴とする窒化物系半導体素子の作製方法。

**【請求項 2】**

主基板の主面に所定の処理を施すことにより、前記主面に、第 1 の領域と、前記第 1 の領域よりも結晶成長が起こりにくい第 2 の領域とを作製する領域作製工程と、

前記主面に結晶成長により窒化物系半導体層を形成する結晶成長工程と、

形成された前記窒化物系半導体層上に支持基板を貼り付ける貼り付け工程と、

前記窒化物系半導体層から前記主基板を剥離する剥離工程と、

前記第 2 の領域で、前記主基板を前記主面に対して垂直方向に、前記第 1 の領域毎に分離する分離工程とを含むことを特徴とする窒化物系半導体素子の作製方法。

**【請求項 3】**

前記所定の処理は、前記主面にレーザ光を照射する処理であることを特徴とする請求項 1 又は請求項 2 に記載の窒化物系半導体素子の作製方法。

**【請求項 4】**

前記所定の処理は、前記主面にイオン注入をする処理であることを特徴とする請求項 1 又は請求項 2 に記載の窒化物系半導体素子の作製方法。

**【請求項 5】**

前記所定の処理は、前記主面に成長阻止層を作製する処理であることを特徴とする請求項 1 又は請求項 2 に記載の窒化物系半導体素子の作製方法。

**【請求項 6】**

前記所定の処理は、前記第 1 の領域と、前記第 2 の領域とを前記主面に交互に作製する処理を含むことを特徴とする請求項 1 ~ 請求項 5 のいずれか 1 項に記載の窒化物系半導体素子の作製方法。

**【請求項 7】**

前記成長阻止層は、誘電体もしくは、金属からなることを特徴とする請求項 5 に記載の窒化物系半導体素子の作製方法。

**【請求項 8】**

前記誘電体及び前記金属は、多層膜からなることを特徴とする請求項 7 に記載の窒化物系半導体素子の作製方法。

**【請求項 9】**

前記結晶成長工程は、剥離層が形成された前記主面に前記窒化物系半導体層を形成することを特徴とする請求項 2 ~ 請求項 8 のいずれか 1 項に記載の窒化物系半導体素子の作製方法。

**【請求項 10】**

前記剥離層は、金属薄膜からなることを特徴とする請求項 9 に記載の窒化物系半導体素子の作製方法。

**【請求項 11】**

前記剥離層は、アモルファス層からなることを特徴とする請求項 9 に記載の窒化物系半導体素子の作製方法。

**【請求項 12】**

前記剥離層は、空隙を含むことを特徴とする請求項 9 ~ 請求項 11 のいずれか 1 項に記載の窒化物系半導体素子の作製方法。

**【請求項 13】**

前記窒化物系半導体層は、窒化ガリウム、窒化アルミニウム、窒化インジウム、窒化ホ

10

20

30

40

50

ウ素、または窒化タリウム少なくとも1つ、またはこれらの混晶を含むことを特徴とする請求項1～請求項12のいずれか1項に記載の窒化物系半導体素子の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、窒化物系半導体素子の作製方法に関する。

【背景技術】

【0002】

近年、半導体業界では、窒化物系半導体層を備えた窒化物系発光ダイオード素子などの窒化物系半導体素子の開発が盛んに行われている。窒化物系半導体素子は、将来の照明代替用途を目指した光出力の向上と大電流化の要望が強い。

【0003】

一方、半導体業界では、エレクトロニクス機器の多機能化・高性能化・小型化と、コスト削減とに伴い1枚のウェハから製造される素子数である有効素子数の増加が常に望まれている。

【0004】

有効素子数を増加させるためには、ウェハから素子に切り分ける分離溝を微細化する必要がある。そのため、分離溝を作製するための様々な素子化技術が提案されている（例えば、特許文献1参照）。

【0005】

この特許文献1には、成長基板（主基板）上に成長させた窒化物系半導体層に分離溝として主基板に達するような凹部を形成し、その後導電性基板を接着し、凹部において、素子分離を行う方法が示されている。この方法は、予め分離溝を作成してから導電性基板に貼り付けることにより、素子分離を容易にしている。

【特許文献1】特開2001-244503号公報（第4頁、第3図）

【発明の開示】

【発明が解決しようとする課題】

【0006】

上述したように、窒化物系半導体層に分離溝として凹部を形成する方法は、素子分離を容易にしている。

【0007】

しかしながら、上述した窒化物系半導体素子の作製方法では、結晶成長後にエッチング技術を用いて分離溝を形成する必要がある。

【0008】

窒化物系半導体層のエッチング加工は、窒化物系半導体層の高い化学安定性と高硬度によりきわめて困難である。例えば、一般に使用されているプラズマエッチングや反応性イオンエッチング（RIE）により、窒化物系半導体層をエッチング加工する場合には、エッチング加工は、高硬度のため著しく遅い加工速度となり多くの時間を必要とする。更に、エッチング加工は、長時間のエッチング加工により、プラズマや活性イオンなどの衝突による結晶へのダメージの付与が問題となっていた。

【0009】

そこで、本発明は、上述の課題に鑑みてなされたものであり、結晶へダメージを与えず、且つ多くの時間を必要としない方法で、窒化物系半導体層に分離溝を形成することにより、素子分離を容易にする窒化物系半導体素子の作製方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記課題を解決するために、本発明に係る窒化物系半導体素子の作製方法の特徴は、主基板の主面に所定の処理を施すことにより、前記主面に、第1の領域と、前記第1の領域よりも結晶成長が起こりにくい第2の領域とを作製する領域作製工程と、

前記主面に結晶成長により窒化物系半導体層を形成する結晶成長工程と、

10

20

30

40

50

前記第2の領域で、前記主基板を前記主面に対して垂直方向に、前記第1の領域毎に分離する分離工程とを含むことを要旨とする。

【0011】

かかる特徴によれば結晶成長が起こりにくい第2の領域を作製することにより、第2の領域に窒化物系半導体層を形成しにくくする。これにより、上述した作製方法は、第2の領域を分離溝とするため、結晶成長による窒化物系半導体層の形成と同時に分離溝を作製することができる。

【0012】

すなわち、プラズマや活性イオンなどの衝突によって結晶へのダメージを与えず、且つ多くの時間を必要としない方法で、窒化物系半導体層に分離溝を形成することにより、素子分離を容易にする窒化物系半導体素子を作製することができる。

10

【0013】

また、窒化物系半導体層に加工を施す必要がなくなるため、素子の割れや欠けを低減し、歩留りを向上させることができる。

【0014】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、主基板の主面に所定の処理を施す事により、前記主面に、第1の領域と、前記第1の領域よりも結晶成長が起こりにくい第2の領域とを作製する領域作製工程と、前記主面に結晶成長により窒化物系半導体層を形成する結晶成長工程と、前記窒化物系半導体層と前記主面とが接合している面とは他方の主面側で支持基板を貼り付ける貼り付け工程と、前記窒化物系半導体層から前記主基板を剥離する剥離工程と、前記第2の領域で、前記主基板を前記主面に対して垂直方向に、前記第1の領域毎に分離する分離工程とを含むことを要旨とする。

20

【0015】

かかる特徴によれば、結晶成長が起こりにくい第2の領域を作製することにより、第2の領域で窒化物系半導体層を形成しにくくする。これにより、上述した作製方法は、第2の領域を分離溝とするため、結晶成長による窒化物系半導体層の形成と同時に分離溝を作製することができる。

【0016】

すなわち、プラズマや活性イオンなどの衝突によって結晶へダメージを与えず、且つ多くの時間を必要としない方法で、窒化物系半導体層に分離溝を形成することにより、素子分離を容易にする窒化物系半導体素子を作製することができる。

30

【0017】

また、窒化物系半導体層に加工を施す必要がなくなるため、素子の割れや欠けを低減し、歩留りを向上させることができる。

【0018】

また、窒化物系半導体層から主基板を剥離することにより、分離工程において、支持基板のみ切断すれば窒化物系半導体層を分離することができる。これにより、分離工程において窒化物系半導体層の割れや欠けを低減し、歩留りを向上させることができる。

【0019】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、所定の処理が、前記主面にレーザ光を照射する処理であってもよい。

40

【0020】

かかる特徴によれば、レーザ光により局部的に溶解された第2の領域は、不純物がドーピングされることにより、格子定数、熱膨張係数等が異なる領域となる。これにより、第2の領域は、結晶成長が起こりにくい領域となる。

【0021】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、所定の処理が前記主面にイオン注入をする処理であってもよい。

【0022】

かかる特徴によれば、例えば、Si、B、P、Asなどのイオン注入により不純物がド

50

ーピングされた第2の領域は、その後の熱処理により、格子定数、熱膨張係数等が異なる領域となる。これにより、第2の領域は、結晶成長が起こりにくい領域となる。

【0023】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、所定の処理が前記主面に成長阻止層を作製する処理であってもよい。

【0024】

かかる特徴によれば、主面に成長阻止層が形成された第2の領域は、結晶成長が起こりにくい領域となる。

【0025】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、所定の処理が前記第1の領域と、前記第2の領域とを前記主面に交互に作製する処理を含んでもよい。

10

【0026】

かかる特徴によれば、第1の領域と、第2の領域とを交互に作製する事により、素子分離（分離工程）後の窒化物系半導体素子の加工を容易にすることができる。

【0027】

これにより、窒化物系半導体素子の割れや欠けを少なくすることにより、歩留りを向上させることができる。

【0028】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、前記成長阻止層が、誘電体もしくは、金属からなってもよい。

20

【0029】

かかる特徴によれば、誘電体もしくは、金属を成長阻止層に用いることにより、第1の領域に形成される窒化物系半導体層の組成と異なる材料にすることができる。つまり、成長阻止層の格子定数と熱膨張係数等と、窒化物系半導体層の格子定数と熱膨張係数等とが大きく異なることにより、結晶成長工程において、成長阻止層には、窒化物系半導体層が形成されにくくなる。

【0030】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、誘電体及び前記金属が、多層膜からなってもよい。

【0031】

かかる特徴によれば、誘電体及び金属を多層膜に形成することにより、主基板から層毎に段階的に熱膨張係数の異なる材料にすることができる。これにより、段階的に窒化物系半導体層が形成されにくい材料にすることができる。

30

【0032】

すなわち、成長阻止層の表面は、更に窒化物系半導体層が形成されにくい材料となることにより、結晶成長による窒化物系半導体層の形成と同時に分離溝を作製しやすくすることができる。

【0033】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、結晶成長工程は、剥離層が形成された前記主面に前記窒化物系半導体層を形成してもよい。

40

【0034】

かかる特徴によれば、剥離層は、主基板と、窒化物系半導体層との剥離を容易にすることにより、剥離する際の窒化物系半導体層の割れや欠けを低減することができる。

【0035】

また、剥離層は、主基板からの剥離を容易にすることにより、主基板の再利用を可能にすることができる。

【0036】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、剥離層は、金属薄膜からなってもよい。

【0037】

50

金属薄膜は、熱処理やレーザー光の照射により金属薄膜の温度が、急激に上昇しやすくなる。これにより、剥離層が変形することで主基板と、窒化物系半導体層との剥離を容易にすることができる。

【0038】

また、金属薄膜は、エッチング等により、選択的にエッチングすることで剥離層を除去することができる。これにより、主基板と、窒化物系半導体層との剥離を容易にすることができる。

【0039】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、剥離層は、アモルファス層からなってもよい。 10

【0040】

かかる特徴によれば、非結晶であるアモルファス層は、結晶性が悪く、窒化物系半導体層との結合をしないため、窒化物系半導体層との剥離を容易にすることができる。

【0041】

また、アモルファス層は、レーザー光を吸収しやいため、レーザー光の照射により、温度が急激に上昇する。アモルファス層は、急激な温度変化により、変形することで主基板と、窒化物系半導体層との剥離を容易にすることができる。

【0042】

また、アモルファス層は、エッチング等により、選択的にエッチングすることで剥離層を除去することができる。これにより、主基板と、窒化物系半導体層との剥離を容易にすることができる。 20

【0043】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、剥離層は、空隙を含んでもよい。

【0044】

かかる特徴によれば、剥離層は、主面方向に力を加えることで、空隙を基点として亀裂を生じさせることができる。これにより、主基板と、窒化物系半導体層との剥離を更に容易にすることができる。

【0045】

また、本発明の特徴に係る窒化物系半導体素子の作製方法の特徴は、窒化物系半導体層は、窒化ガリウム、窒化アルミニウム、窒化インジウム、窒化ホウ素、または窒化タリウムの少なくとも1つ、またはこれらの混晶を含んでもよい。 30

【0046】

かかる特徴によれば、このようなIII-V族窒化物系半導体層は、選択的な成長を容易にすることにより、更に窒化物系半導体素子作製の歩留りを向上させることができる。

【発明の効果】

【0047】

本発明によれば、プラズマや活性イオンなどの衝突によって結晶へダメージを与えず、且つ多くの時間を必要としない方法で、窒化物系半導体層に分離溝を形成することにより、素子分離を容易にする窒化物系半導体素子の作製方法を提供することができる。 40

【発明を実施するための最良の形態】

【0048】

次に、図面を参照して、本発明の実施の形態を説明する。尚、以下の図面の記載において、同一または類似の部分には、同一又は類似の符号を付している。ただし、図面は模式的なものであり、各寸法の比率などは現実のものとは異なることを留意すべきである。

【0049】

したがって、具体的な寸法などは以下の説明を参酌して判断すべきものである。また、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることは勿論である。

## 【0050】

(第1実施形態)

以下、本発明に係る第1実施形態の窒化物系発光ダイオード素子の作製方法について説明する。図1及び図2は、第1実施形態の窒化物系発光ダイオード素子の作製方法を示した断面図である。

## 【0051】

図1(a)に示す第1工程において、成長用基板である主基板20に結晶成長が起こりにくい第2の領域20bをレーザ加工もしくはイオン注入により作製する。これにより、主基板20の表面に第1の領域20aと、結晶成長が起こりにくい第2の領域20bとが作製される。

10

## 【0052】

例えば、主基板20には、GaN基板などを用いる。

## 【0053】

レーザ加工により第2の領域20bを作製する場合、具体的には、結晶成長が起こりにくい領域にレーザ光を照射する。例えば、主基板20のバンドギャップのエネルギーとほぼ同じか、または高いエネルギーの波長を有するレーザ光を用いて、主基板20に照射する。この際、照射位置、強度、照射時間、使用周波数等を調整することにより、主基板20を局部的に溶解して不純物元素のドーピングを行う。

## 【0054】

また、イオン注入により第2の領域20bを作製してもよい。具体的には、不純物元素としてSi、B、P、Asなどを用いて、イオン注入を行う。例えば、注入エネルギー200KeV、イオン注入量 $5 \times 10^{18} / \text{cm}^2$ でイオン注入を行い、注入後、窒素雰囲気中で1000 ~ 1200の熱処理を行う。

20

## 【0055】

第1の領域20aと、第2の領域20bとを交互に作製してもよい。具体的には、図3(a)に示すように、第1の領域20aと、第2の領域20bとをストライプ状にする。もしくは、図3(b)に示すように、第1の領域20aと、第2の領域20bとを直行するストライプ状に作製することが好ましい。

## 【0056】

図1(b)に示す第2工程において、結晶成長により、窒化物系半導体層1を例えば、有機金属気相成長法(MOCVD法)により、形成する。窒化物系半導体層1は、素子構造を有し、例えば、LED構造のように、主基板20に近い側から、nコンタクト層、nクラッド層、活性層、キャップ層、pクラッド層、pコンタクト層を有する。この後、熱処理または電子線照射を行うことにより、pクラッド層及びpコンタクト層のp型化を行う。

30

## 【0057】

図1(c)に示す第3工程において、窒化物系半導体層1の上部に、真空蒸着法などを用いてオーミック電極を含むp型電極2を形成する。

## 【0058】

p型電極2は、透明オーミック電極と光を反射させる電極としてもよい。また、窒化物系半導体層1の上部全面もしくは、一部にのみ電極を形成してもよい。尚、一部にのみ電極を形成する場合、光を反射する膜を形成するのがより望ましい。更に、導電性基板との接着力を強くするためにパッド電極を設けてもよい。また、接着にハンダを使用する際には、オーミック電極の保護のために、PtやPd等のバリアメタルを形成してもよい。

40

## 【0059】

図1(d)に示す第4工程において、p型電極2の上部に、支持基板10を接着する。例えば、支持基板10には、銅と銅の酸化物からなる基板を用いる。尚、支持基板10は、必ずしも銅と銅の酸化物からなる必要はなく、主基板20が導電性でない場合においても窒化物系半導体素子の上下方向の導電を確保するために、導電性であることがより好ましい。また、支持基板10は、窒化物系半導体層1の光効率を確保するために、熱伝導率

50

の高い材料が好ましい。更に、支持基板 10 は、窒化物系半導体層 1 と接着後に反り等の発生を防ぐため、窒化物系半導体層 1 と熱膨張係数の近い材料が好ましい。また、支持基板 10 は、ヤング率の小さい材料が好ましい。

【0060】

p 型電極 2 と、支持基板 10 との接着方法としては、圧接法、ろう接法、エポキシ樹脂もしくは、UV 硬化樹脂を用いた接着法等が使用できる。しかし、接着方法は、窒化物系半導体素子の導電性を保つために、熱圧着、直接接合若しくは、共晶接合を利用したろう接法が好ましい。

【0061】

図 2 (a) に示す第 5 工程において、真空蒸着法などを用いて、n 型コンタクト層の露出された表面上の所定領域に、n 電極 3 を形成する。n 電極 3 は、窒化物系半導体素子からの光の取り出しの妨げにならないような位置に配置されることが好ましい。また、n 電極 3 は、透明電極で、且つ一部にパッド電極を有することが好ましい。

【0062】

図 2 (b) に示す第 6 工程において、第 2 の領域 20 b で、主基板 20 に対して垂直方向に、第 1 の領域 20 a 毎に分離線 100 に沿って素子分離する。この素子分離により、素子毎に分離をすることができる。具体的には、ダイシングもしくは、第 2 の領域 20 b の一部にクラックを入れて主基板 20 を分離する。

【0063】

以上説明した本発明に係る第 1 実施形態の窒化物系発光ダイオード素子の作製方法によれば、結晶成長が起こりにくい第 2 の領域 20 b を作製することにより、第 2 の領域 20 b に窒化物系半導体層 1 を形成しにくくする。

【0064】

本発明に係る第 1 実施形態の窒化物系発光ダイオード素子の作製方法について説明する。

【0065】

例えば、レーザ光により局部的に溶解された第 2 の領域 20 b は、不純物がドーピングされることにより、格子定数、熱膨張係数等が異なる領域となる。

【0066】

例えば、Si、B、P、As などのイオン注入により不純物がドーピングされた第 2 の領域 20 b は、その後の熱処理により、格子定数、熱膨張係数等が異なる領域となる。これにより、第 2 の領域 20 b は、結晶成長が起こりにくい領域となる。

【0067】

これにより、上述した作製方法は、第 2 の領域 20 b を分離溝とするため、結晶成長による窒化物系半導体層 1 形成と同時に分離溝を有する窒化物系半導体を作製することができる。

【0068】

すなわち、プラズマや活性イオンなどの衝突による結晶へのダメージの導入がなく、且つ多くの時間を必要としない方法で、窒化物系半導体層 1 に分離溝を形成することにより、素子分離を容易にする窒化物系半導体素子を作製することができる。

【0069】

また、第 1 の領域 20 a と、第 2 の領域 20 b とを交互に形成する事により、上述した作製方法は、分離工程後の窒化物系半導体素子の加工を容易にすることができる。

【0070】

これにより、上述した作製方法は、窒化物系半導体素子の割れや欠けを少なくすることにより、歩留りを向上させることができる。

【0071】

(第 2 実施形態)

以下、本発明に係る第 2 実施形態の窒化物系発光ダイオード素子の作製方法について説明する。第 2 実施形態は、主基板 20 にサファイア、Si もしくは、GaAs を用いる点

10

20

30

40

50

と窒化物系半導体層 1 の素子構造が異なる以外は第 1 実施形態の窒化物系発光ダイオード素子の作製方法において、第 1 工程～第 4 工程（図 1（a）～（d））と同じように作製する。したがって、ここでは、第 5 工程以降について主に説明する。

【0072】

尚、第 2 実施形態の窒化物系半導体層 1 は、素子構造を有し、例えば、LED 構造のように、主基板 20 に近い側から、AlGa<sub>n</sub>N もしくは、Ga<sub>n</sub>N からなるバッファ層、アンドープ Ga<sub>n</sub>N からなる Ga<sub>n</sub>N 層、n コンタクト層、n クラッド層、活性層、キャップ層、p クラッド層、p コンタクト層を有する。

【0073】

図 4 は、第 2 実施形態の窒化物系発光ダイオード素子の作製方法において第 5 工程以降を示した断面図である。

10

【0074】

図 4（a）に示すように第 5 工程において、研磨もしくは、レーザ光の照射などによって窒化物系半導体層 1 から主基板 20 を除去する。その後、ドライエッチングもしくは、ウエットエッチングなどによって、窒化物系半導体層 1 に含まれるバッファ層と、Ga<sub>n</sub>N 層とを除去する。尚、Si または、GaAs を主基板 20 に用いる場合は、主基板 20 等を除去する方法は、特にウエットエッチングが有効である。

【0075】

また、主基板 20 側から、レーザ光を照射することで、主基板 20 と窒化物系半導体層 1 とを分離する方法で主基板 20 等を除去してもよい。

20

【0076】

図 4（b）に示すように第 6 工程において、真空蒸着法などを用いて、窒化物系半導体層 1 の最下層である n 型コンタクト層の露出された表面上の所定領域に、n 電極 3 を形成する。n 電極 3 は、窒化物系半導体素子からの光の取り出しの妨げにならないような位置に配置されることが好ましい。また、n 電極 3 は、透明電極で、且つ一部にパッド電極を有することが好ましい。

【0077】

図 4（c）に示すように第 7 工程において、第 2 の領域 20 b で、主基板 20 に対して垂直方向に、第 1 の領域 20 a 毎に分離線 100 に沿って素子分離する。この素子分離により、素子毎に分離をすることができる。具体的には、ダイシングもしくは、支持基板 100 の一部にクラックを入れて支持基板 10 を分離する。

30

【0078】

以上説明した本発明の第 2 実施形態に係る窒化物系発光ダイオード素子の作製方法によれば、上述した作製方法は、窒化物系半導体層 1 から主基板 20 を剥離することにより、分離工程において、支持基板 10 のみ切断すれば窒化物系半導体層 1 を分離することができる。

【0079】

これにより、上述した作製方法は、分離工程において窒化物系半導体素子の割れや欠けを少なくすることにより、歩留りを向上させることができる。

【0080】

40

（第 3 実施形態）

以下、本発明に係る第 3 実施形態の窒化物系半導体レーザ素子の作製方法について説明する。図 5 及び図 6 は、第 3 実施形態の窒化物系半導体レーザ素子の作製方法を示した断面図である。

【0081】

図 5（a）に示す第 1 工程において、成長用基板である主基板 20 に結晶成長が起こりにくい成長阻止層 22 を作製する。例えば、主基板 20 には、SiC 基板などを用いる。成長阻止層 22 には、SiO<sub>2</sub>、SiN 等の誘電体膜やタンタル（Ta）、タングステン（W）、チタン（Ti）等の高融点金属を用いる。尚、成長阻止層 22 は、多層構造でもよい。

50

## 【0082】

例えば、SiC基板上にスパッタリング法で厚み0.2 $\mu$ m程の格子状に形成された成長阻止層22を形成する。この際、他金属で成長阻止層22を形成し、その表面のみにスパッタリング法で高融点金属膜を形成してもよい。

## 【0083】

図5(b)に示す第2工程において、結晶成長により、窒化物系半導体層1を例えば、有機金属気相成長法(MOCVD法)により、形成する。

## 【0084】

窒化物系半導体層1は、素子構造を有し、例えば、LD素子構造のように、主基板20に近い側から、AlGaNもしくは、GaNからなるバッファ層、アンドープGaNからなるGaN層、nコンタクト層、nクラッド層、n側ガイド層、活性層、キャップ層、p側ガイド層、pクラッド層、pコンタクト層を有する。このとき、成長阻止層22には、図5(b)に示すように、窒化物系半導体層1が形成されにくい。

## 【0085】

図5(c)に示す第3工程において、CF<sub>4</sub>ガスなどによるドライエッチングもしくは、熱リン酸液等によるウェットエッチングにより、窒化物系半導体層1をリッジ構造とする。

## 【0086】

以下、第4工程～第7工程(図5(d)、図6(a)～図6(c))は、第1実施形態の第3工程～第6工程(図1(c)、(d)、図2(a)、(b))と同じように実施されるので、ここでは説明を省略する。

## 【0087】

以上説明した本発明の第3実施形態に係る窒化物系半導体レーザ素子の作製方法によれば、上述した作製方法は、成長阻止層22を作製することにより、第2の領域を結晶成長が起こりにくい領域とすることができる。

## 【0088】

また、上述した作製方法は、成長阻止層22に誘電体もしくは高融点金属を用いることにより、第1の領域20aに形成する窒化物系半導体層1の組成と異なる組成の材料を成長阻止層22とすることができる。

## 【0089】

すなわち、上述した作製方法は、成長阻止層22の格子定数と熱膨張係数等と、窒化物系半導体層1の格子定数と熱膨張係数等とが大きく異なることにより、成長阻止層には、更に窒化物系半導体層1が形成されにくくなる。

## 【0090】

例えば、結晶成長工程において、成長阻止層22にタングステンを使用し、チャンパー内を1200程の高温に保った際に、タングステンは、融点に達しないため変形しない。

## 【0091】

タングステン及び炭化珪素の線熱膨張係数は、大きく異なる。タングステンの線熱膨張係数は、 $4.44 \times 10^{-7} / K$ であり、主基板20であるSiCの線熱膨張係数は、 $6.2 \times 10^{-6} / K$ であり、その値は大きく異なる。エピタキシャル成長法などの結晶成長は、格子定数及び熱膨張係数が主基板と成長層とで一致することが条件であるため、結晶成長工程において成長阻止層22には、窒化物系半導体層1が形成されにくくなる。

## 【0092】

また、誘電体及び金属を多層膜に形成することにより、主基板から層毎に段階的に熱膨張係数の異なる材料にすることができる。これにより成長阻止層の表面は、更に窒化物系半導体層1が形成されにくい材料となり、結晶成長による窒化物系半導体層1の形成と同時に分離溝を有する窒化物系半導体層1を作製しやすくすることができる。

## 【0093】

(第4実施形態)

10

20

30

40

50

以下、本発明に係る第4実施形態の窒化物系発光ダイオード素子の作製方法について説明する。図7及び図8は、第4実施形態の窒化物系発光ダイオード素子の作製方法を示した断面図である。

【0094】

図7(a)に示す第1工程において、成長用基板である主基板20に結晶成長が起こりにくい成長阻止層22を作製する。尚、第4実施形態の第1工程は、第3実施形態の第1工程(図5(a))と同じように成長阻止層22を作製するので、ここでは説明を省略する。

【0095】

図7(b)に示す第2工程において、主基板20の上に、成長阻止層22と交互に配置されるように剥離層23を作製する。具体的には、剥離層23は、箔、物理的蒸着法、化学的蒸着法により形成した薄膜等を用いる事ができる。例えば、剥離層23は、金属薄膜、アモルファス層、もしくは空隙部を有する層である。

10

【0096】

図7(c)、(d)及び図8(a)に示す第3工程～第5工程は、剥離層23の上に窒化物系半導体層1を形成する部分を除き、第1実施形態の第2工程～第4工程(図1(b)～図1(d))と同じように実施されるので、ここでは説明を省略する。この場合、例えば、有機金属気相成長法(MOCVD法)により、窒化物系半導体層1を剥離層23の上に形成する。

【0097】

図8(b)に示す第6工程において、窒化物系半導体層1から剥離層23を剥離する。具体的には、剥離方法は、主面方向の応力、窒化物系半導体層1側からのレーザ光照射、急激な加熱による温度変化もしくは、選択エッチング等が有効である。

20

【0098】

例えば、剥離層23にアモルファス層を使用した場合、窒化物系半導体層1側からアモルファス層が吸収する波長のレーザ光を照射すると、アモルファス層が変形して窒化物系半導体層1を剥離する。尚、剥離後の窒化物系半導体層1には、剥離層23が付着することもあり、その場合研磨等で窒化物系半導体層1が露出するようにする。

【0099】

図8(c)及び図8(d)に示す第7工程及び第8工程は、第2実施形態の第6工程及び第7工程(図4(b)～図1(c))と同じように実施されるので、ここでは説明を省略する。

30

【0100】

尚、本実施形態に係る窒化物系発光ダイオード素子の作製方法によれば、図7(a)に示す第1工程で成長阻止層22を作製し、図7(b)に示す第2工程で剥離層23を作製したが、必ずしもこの順序である必要は無い。例えば、図7(a)に示す第1工程で主基板20の主面全面に剥離層23を作製し、第2工程で剥離層23の上面に成長阻止層22を設けても構わない。

【0101】

以上説明した本発明の第4実施形態に係る窒化物系発光ダイオード素子の作製方法によれば、剥離層23を作製することにより、主基板20と窒化物系半導体層1との剥離を容易にすることができる。これにより、剥離の際に生じる窒化物系半導体層1の割れや欠けを低減することができる。

40

【0102】

例えば、剥離層23に金属薄膜を用いることにより、真空蒸着法などによる剥離層形成時に空隙の多い柱状構造となることにより、主面方向の力を加えた際に空隙を基点として剥離を生じやすくすることができる。また、剥離層23に金属薄膜を用いることにより、熱処理やレーザ光の照射により金属薄膜の温度が急上昇する。これにより、剥離層23が変形することで主基板20と、窒化物系半導体層1の剥離を容易にすることができる。

【0103】

50

例えば、剥離層 23 にアモルファス層を用いることにより、レーザ光の照射によるレーザ光を吸収しやすくなる。剥離層 23 は、レーザ光の吸収により、温度が急激に上昇し、変形することで主基板 20 と、窒化物系半導体層 1 との剥離を容易にすることができる。非結晶であるアモルファス層は、結晶性が悪く、窒化物系半導体層 1 との結合をしないため、窒化物系半導体層 1 との剥離を容易にすることができる。

【0104】

また、剥離層 23 は、空隙を有する層とすることにより、空隙を基点として主面方向への亀裂を容易に作製することができる。これにより、主基板 20 と、窒化物系半導体層 1 との剥離を容易にすることができる。

【0105】

剥離層 23 は、主基板 20 からの窒化物系半導体層 1 の剥離を容易にすることにより、従来は、研磨等で削除するしかなかった主基板 20 の再利用を可能にすることができる。

【0106】

(第5実施形態)

以下、本発明に係る第5実施形態の窒化物系半導体レーザ素子の作製方法について説明する。図9及び図10は、第5実施形態の窒化物系半導体レーザ素子の作製方法を示した断面図である。

【0107】

図9(a)に示す第1工程において、成長用基板である主基板20の上に、剥離層23を作製する。尚、具体的な剥離層23の作製方法は、第4実施形態の第2工程(図7(b))と同じように剥離層23を作製する。

【0108】

図9(b)に示す第2工程において、剥離層23の上面に結晶成長が起こりにくい成長阻止層22を作製する。尚、具体的な成長阻止層22の作製方法は、第4実施形態の第1工程(図7(a))と同じように成長阻止層22を作製する。

【0109】

図9(c)に示す第3工程は、第3の実施例の第3工程と同じように窒化物系半導体層1形成され、エッチングにより、窒化物系半導体層1をリッジ構造とする。窒化物系半導体層1は、素子構造を有し、例えば、LD素子構造のように、主基板20に近い側から、AlGaInもしくは、GaInからなるバッファ層、アンドープGaInからなるGaIn層、nコンタクト層、nクラッド層、n側ガイド層、活性層、キャップ層、p側ガイド層、pクラッド層、pコンタクト層を有する。

【0110】

図9(d)に示す第4工程において、第1の実施例の第3工程と同じように上部に、少なくともオーミック電極を含むp型電極2を形成する。p型電極2を形成後に、支持基板10に貼り付けやすいように保護膜4を形成する。具体的には、保護膜4は、SiO<sub>2</sub>やSiN等の絶縁膜で形成すると好ましい。

【0111】

図10(a)、(b)に示す第5工程~第6工程は、第4実施形態の第5工程~第6工程(図8(a)(b))と同じように支持基板10を接着し、剥離層23で剥離する。

【0112】

図10(c)に示す第7工程において、第1実施形態の第6工程(図2(b))と同じ様に、窒化物系半導体層1の最下層であるnコンタクト層にn電極3を形成する。また、窒化物系半導体層1を含む分離体を、第5実施形態の第1~第4工程(図9(a)~(d))と同じように別途作製された分離体である主基板24、窒化物系半導体層5、p電極6、保護膜7に貼り付ける。このとき、窒化物系半導体層5は、窒化物系半導体層1と異なるレーザ波長を有する構造であることが好ましい。例えば、窒化物系半導体層5は、赤色レーザ、赤外レーザに対応する波長を有する。更に、窒化物系半導体層5は、ハイブリッド作製された2波長レーザ、3波長レーザであってもよい。

【0113】

10

20

30

40

50

図10(d)に示す第8工程において、窒化物系半導体層1と、窒化物系半導体層5とを有する素子とするような領域で主基板24及び支持基板10を分離線101に沿って分離する。具体的には、第8工程は、主基板24と支持基板10との一部にクラックを入れる、もしくは、ダイシングによって、主基板24と支持基板10とを素子単位で分離する。

#### 【0114】

以上説明した本発明の第5実施形態に係る窒化物系半導体レーザ素子の作製方法によれば、成長阻止層22と、剥離層23とを用いることにより、窒化物系半導体層1と、他波長を有する窒化物系半導体層5とを有する素子を簡単に作製することができる。したがって、このような窒化物系半導体素子の製造方法によれば、多波長のレーザ構造を有する窒化物系半導体レーザ素子を簡単に作製することができる。

10

#### 【0115】

(その他の実施形態)

本発明は上記の実施形態によって記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施形態、実施例及び運用技術が明らかとなる。

#### 【0116】

例えば、第1～第5実施形態では、主として、窒化物系半導体層1の活性層から放出される光を利用する発光ダイオードや半導体レーザの製造方法について例示したが、本発明はこれに限らず、これら発光素子からの放出光を励起光とする蛍光体とを組み合わせた発光素子の製造にも利用可能である。又、窒化物系半導体層1を有するHEMT(High Electron Mobility Transistor)などの電子デバイス、SAW(Surface Acoustic Wave)デバイス、受光素子への応用が可能である。又、本発明による基板の張り替え技術を応用することにより、多波長の半導体レーザへの応用が可能であり、これにより多波長レーザにおけるウェハ面内での発光点間隔の歩留りを向上させることができる。

20

#### 【0117】

また、第1～第5の実施の形態では、MOCVD法を用いて、窒化物系半導体層1を結晶成長させる説明したが、本発明はこれに限らず、HVPE法やガスソースMBE法などを用いて、窒化物系半導体層1を結晶成長させてもよい。また、窒化物系半導体層1の結晶構造として、ウルツ鉱型であっても閃亜鉛鉱型構造であってもよい。また、成長の面方位は、(0001)に限るものではなく、(11-20)や(1-100)でもよい。また、横方向成長を抑制するために、成長阻止層22の厚み、成長圧力、成長温度、成長速度などを変更させてもよい。

30

#### 【0118】

また、窒化物系半導体層1の形状は、メサ構造、リッジ構造などの電流狭窄造を有するものでもよい。

#### 【0119】

また、第1～第5の実施の形態では、窒化物系半導体層1の成長用基板である主基板20として、GaN基板、サファイア基板、Si、GaAsSiC基板を用いたが、本発明はこれに限らず、窒化物系半導体層1の成長の可能な基板、例えば、MgO、ZnO、スピネル等が使用可能である。

40

#### 【0120】

また、支持基板材料は、導電性であることが好ましく、第1～第4の実施の形態において用いた、金属-金属酸化物の複合材料の他、導電性半導体(Si、SiC、GaAs、ZnO等)や、金属あるいは複合金属(Al、Fe-Ni、Cu-W、Cu-Mo等)などを用いることができる。一般に、半導体材料よりも金属系材料が機械特性に優れ、割れにくいために、支持基板材料として適している。更に、より好ましくは、Cu、Ag、Auなどの高導電性の金属と、W、Mo、Ni、CuOなどの高硬度の金属あるいは金属酸化物とを複合して、高い導電性と高い機械強度とを併せ持つ材料を用いることである。こ

50

の場合、例えばCu - Co (Cu : 50重量%、Co : 50重量%)、Cu - W (Cu : 50重量%、W : 50重量%)、Cu - Mo (Cu : 50重量%、Mo : 50重量%)の熱膨張係数は、それぞれ、 $9 \times 20^{-6} / K$ 、 $7 \times 20^{-6} / K$ 、 $7 \times 20^{-6} / K$ である。同基板材料に対して、小さな熱膨張係数を有する調整層材料としては、例えば、Si、W、Moなどが挙げられる。又、同基板材料に対して、大きな熱膨張係数を有する調整層材料としては、例えば、Ni、Au、Cu、An - Sn、Ag、Alなどが挙げられる。

【0121】

このように、本発明はここでは記載していない様々な実施形態等を含むことは勿論である。したがって、本発明の技術的範囲は上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

10

【図面の簡単な説明】

【0122】

【図1】本発明の第1実施形態及び第2実施形態に係る窒化物系半導体素子の作製方法における工程(第1工程から第4工程)のフローを示す模式的な工程断面図である。

【図2】本発明の第1実施形態に係る窒化物系半導体素子の作製方法における工程(第5工程及び第6工程)のフローを示す模式的な工程断面図である。

【図3】本発明の一実施形態に係る第1の領域と第2の領域とを有する主基板の平面図である。

【図4】本発明の第2実施形態に係る窒化物系半導体素子の作製方法における工程(第5工程から第7工程)のフローを示す模式的な工程断面図である。

20

【図5】本発明の第3実施形態に係る窒化物系半導体素子の作製方法における工程(第1工程から第4工程)のフローを示す模式的な工程断面図である。

【図6】本発明の第3実施形態に係る窒化物系半導体素子の作製方法における工程(第5工程から第7工程)のフローを示す模式的な工程断面図である。

【図7】本発明の第4実施形態に係る窒化物系半導体素子の作製方法における工程(第1工程から第4工程)のフローを示す模式的な工程断面図である。

【図8】本発明の第4実施形態に係る窒化物系半導体素子の作製方法における工程(第5工程から第8工程)のフローを示す模式的な工程断面図である。

【図9】本発明の第5実施形態に係る窒化物系半導体素子の作製方法における工程(第1工程から第4工程)のフローを示す模式的な工程断面図である。

30

【図10】本発明の第5実施形態に係る窒化物系半導体素子の作製方法における工程(第5工程から第8工程)のフローを示す模式的な工程断面図である。

【符号の説明】

【0123】

1 ... 窒化系半導体層

2 ... p電極

3 ... n電極

4 ... 保護膜

5 ... 窒化物系半導体層

6 ... p電極

7 ... 保護膜

10 ... 支持基板

20 ... 主基板

20a ... 第1領域

20b ... 第2領域

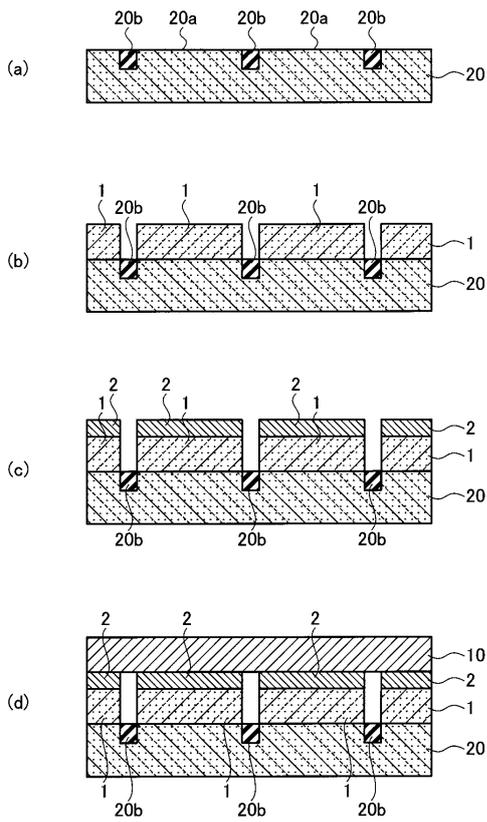
22 ... 成長阻止層

23 ... 剥離層

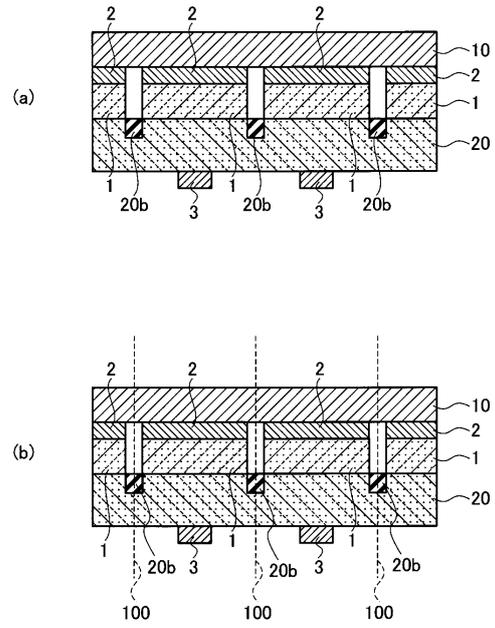
24 ... 主基板

40

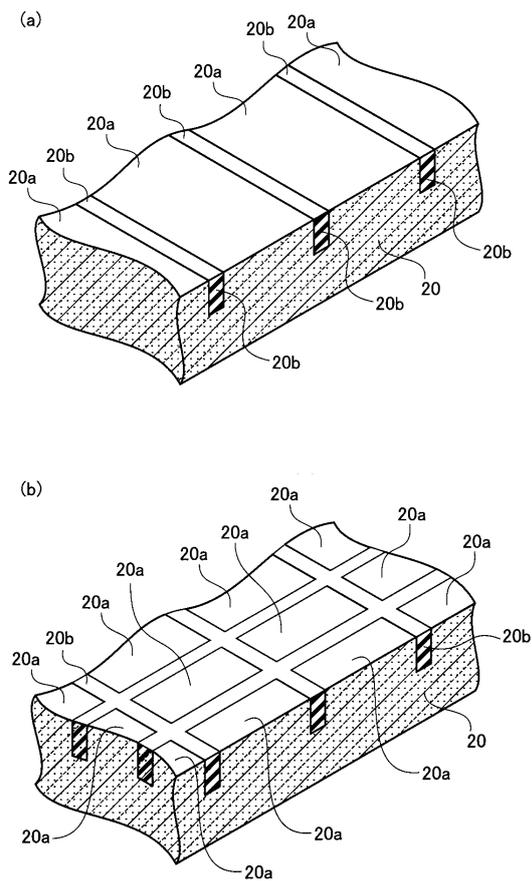
【 図 1 】



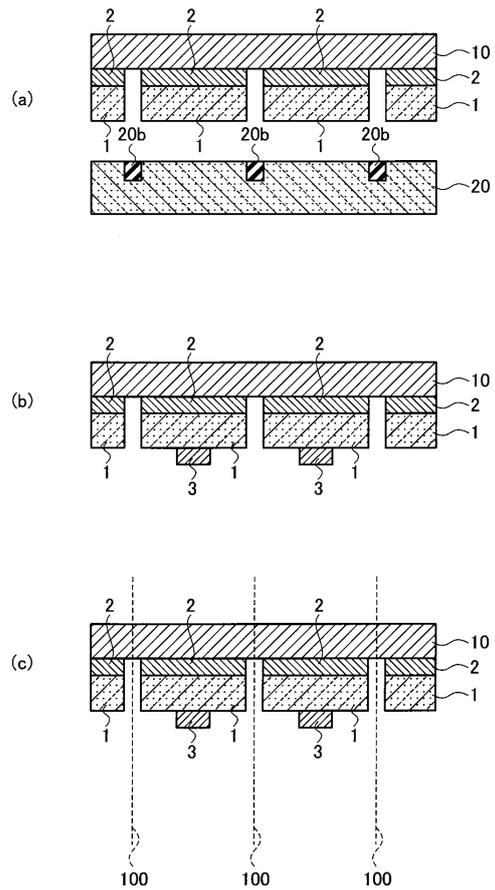
【 図 2 】



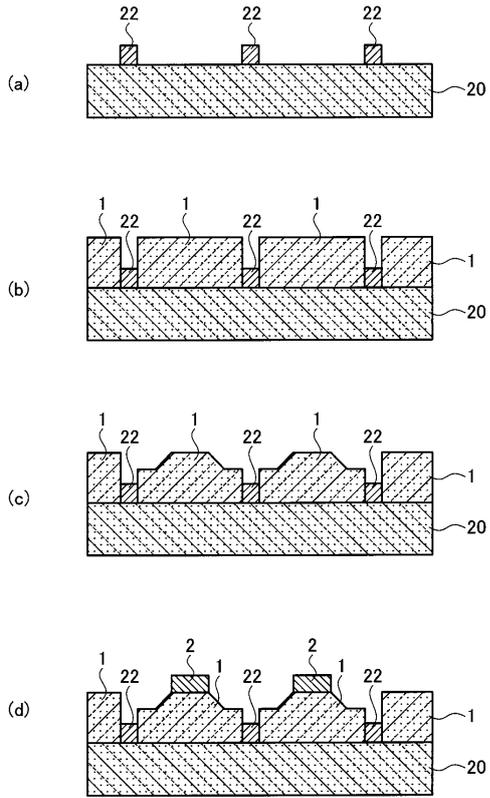
【 図 3 】



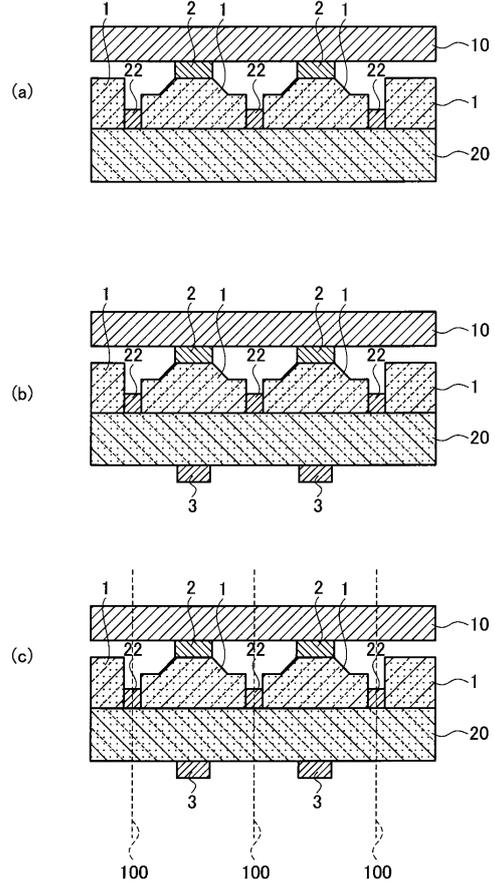
【 図 4 】



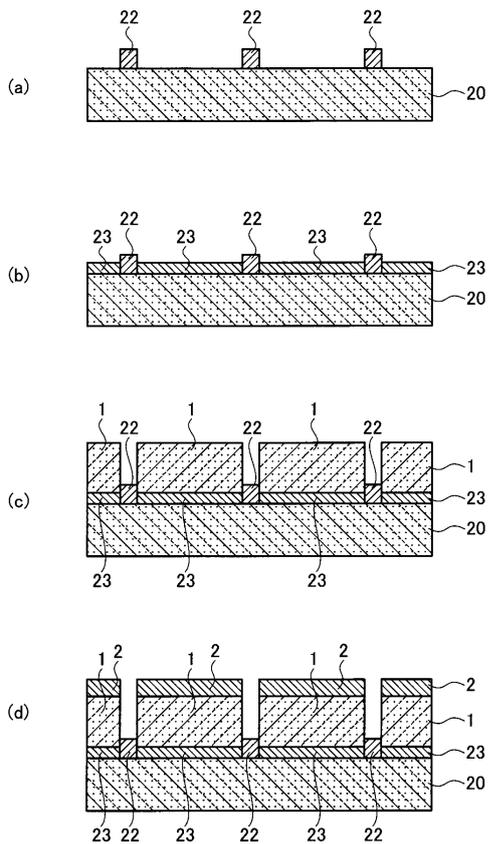
【 図 5 】



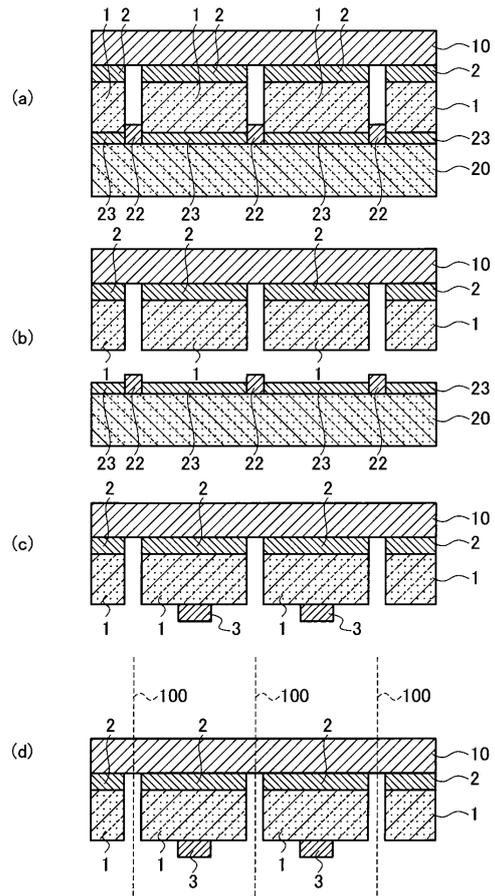
【 図 6 】



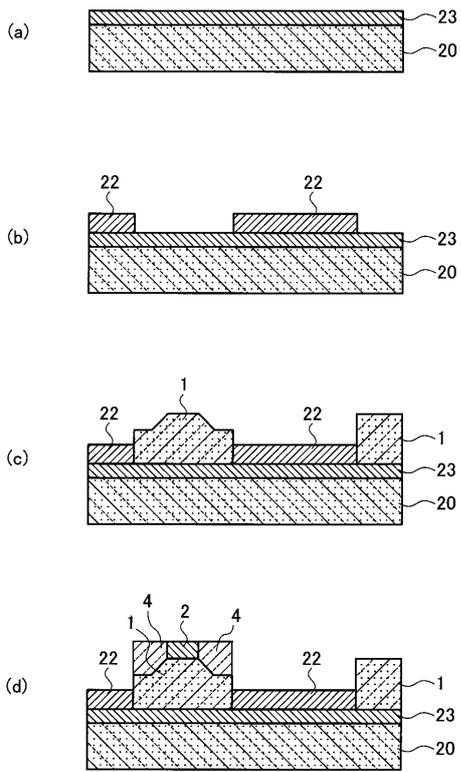
【 図 7 】



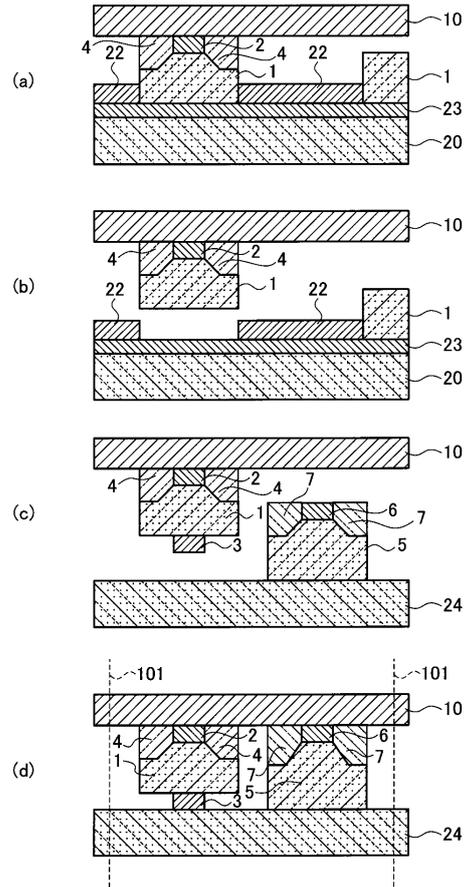
【 図 8 】



【 図 9 】



【 図 10 】



---

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
**H 0 1 L 21/265 (2006.01)** H 0 1 L 21/265 W

(72)発明者 久納 康光

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

Fターム(参考) 5F041 CA04 CA36 CA40 CA65 CA76  
5F152 LL03 LL05 LL09 LM02 LM03 LM04 LP01 LP02 LP06 LP07  
LP08 MM05 MM09 MM10 MM11 MM18 MM20 NN03 NN05 NN07  
NN09 NN10 NN12 NN13 NN19 NP13 NP14 NP17 NP23 NP30  
NQ09 NQ17  
5F173 AH50 AP05 AP31 AP93 AR92