

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021年9月23日 (23.09.2021)



(10) 国际公布号
WO 2021/184907 A1

- (51) 国际专利分类号:
H01L 27/32 (2006.01)
- (21) 国际申请号: PCT/CN2020/140841
- (22) 国际申请日: 2020年12月29日 (29.12.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202010205098.X 2020年3月20日 (20.03.2020) CN
- (71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路10号,
Beijing 100015 (CN)。
- (72) 发明人: 韩影 (HAN, Ying); 中国北京市经济技术
开发区地泽路9号, Beijing 100176 (CN)。 王

玲 (WANG, Ling); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。 林奕呈 (LIN, Yicheng); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。 徐攀 (XU, Pan); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。 张星 (ZHANG, Xing); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。 王国英 (WANG, Guoying); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。

(74) 代理人: 北京安信方达知识产权代理有限公司 (AFD CHINA INTELLECTUAL PROPERTY LAW OFFICE); 中国北京市海淀区学清路38号 (B座) 21层 2108, Beijing 100083 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) Title: DISPLAY SUBSTRATE, PREPARATION METHOD THEREFOR, AND DISPLAY DEVICE

(54) 发明名称: 显示基板及其制备方法、显示装置

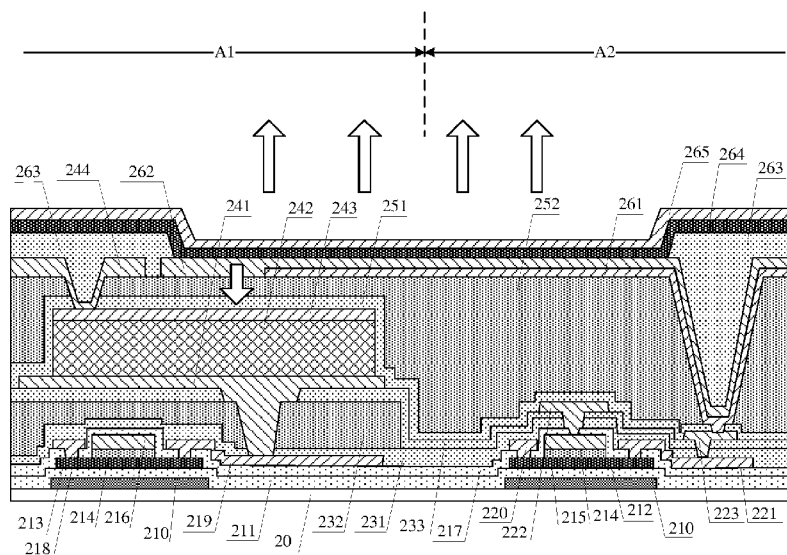


图 3

(57) Abstract: A display substrate, comprising a substrate, and a plurality of light-emitting units and a plurality of light detection units that are located on the substrate, wherein at least one light-emitting unit comprises a light-emitting element and a pixel driving circuit coupled to the light-emitting element, and at least one light detection unit comprises an optical sensing element and a light-emitting detection circuit coupled to the optical sensing element; the optical sensing element is located on the side of the light-emitting element and the pixel driving circuit away from the substrate, and between the light-emitting element and the substrate; and the light-emitting element emits light from the side far from the substrate, a light-transmitting region is provided on the side of the light-emitting element facing the optical sensing element, and an orthographic projection of the light-transmitting region on the substrate and an orthographic projection of the optical sensing element on the substrate at least partially overlap.



WO 2021/184907 A1

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 一种显示基板, 包括: 基底以及位于基底上的多个发光单元和多个光检测单元; 至少一个发光单元包括: 发光元件以及与发光元件耦接的像素驱动电路, 至少一个光检测单元包括: 光学传感元件以及与光学传感元件耦接的发光检测电路; 光学传感元件位于发光检测电路和像素驱动电路远离基底的一侧, 且位于发光元件与基底之间; 发光元件从远离基底的一侧出光, 发光元件在面向光学传感元件的一侧具有透光区域, 且透光区域在基底上的正投影与光学传感元件在基底上的正投影至少部分交叠。

显示基板及其制备方法、显示装置

5 本申请要求于 2020 年 3 月 20 日提交中国专利局、申请号为 202010205098.X、发明名称为“显示基板及其制备方法、显示装置”的中国专利申请的优先权，其内容应理解为通过引用的方式并入本申请中。

技术领域

本文涉及但不限于显示技术领域，尤指一种显示基板及其制备方法、显示装置。

10

背景技术

有机发光二极管（OLED，Organic Light-Emitting Device）显示器具备低能耗、自发光、温度特性好、响应快、可弯曲、超轻薄和成本低等优点，被广泛应用在手机、平板电脑、数码相机等显示领域，受到越来越多的关注。

15

发明内容

以下是对本文详细描述的主题的概述。本概述并非是为了限制权利要求的保护范围。

本公开提供一种显示基板及其制备方法、显示装置。

20

一方面，本公开提供一种显示基板，包括：基底以及位于所述基底上的多个发光单元和多个光检测单元；至少一个发光单元包括：发光元件以及与所述发光元件耦接的像素驱动电路，至少一个光检测单元包括：光学传感元件以及与所述光学传感元件耦接的发光检测电路；所述光学传感元件位于所述发光检测电路和所述像素驱动电路远离所述基底的一侧，且位于所述发光元件与所述基底之间；所述发光元件从远离所述基底的一侧出光，所述发光元件在面向所述光学传感元件的一侧具有透光区域，且所述透光区域在所述基底上的正投影与所述光学传感元件在所述基底上的正投影至少部分交叠。

25

另一方面，本公开提供一种显示装置，包括如上所述的显示基板。

另一方面，本公开提供一种显示基板的制备方法，包括：在基底上形成发光单元的像素驱动电路和光检测单元的发光检测电路；在所述像素驱动电路和发光检测电路上形成光检测单元的光学传感元件，其中，所述光学传感元件与所述发光检测电路耦接；在所述光学传感元件上形成所述发光单元的发光元件，其中，所述发光元件与所述像素驱动电路耦接，所述发光元件从远离所述基底的一侧出光，所述发光元件在面向所述光学传感元件的一侧具有透光区域，且所述透光区域在所述基底上的正投影与所述光学传感元件在所述基底上的正投影至少部分交叠。

在阅读并理解了附图和详细描述后，可以明白其他方面。

10

附图说明

附图用来提供对本公开技术方案的理解，并且构成说明书的一部分，与本公开的实施例一起用于解释本公开的技术方案，并不构成对本公开技术方案的限制。

- 15 图 1 为一种底发射 OLED 显示基板的结构示意图；
图 2 为本公开一实施例提供的显示基板的结构示意图；
图 3 为本公开一实施例提供的显示基板的局部剖视结构示意图；
图 4 为本公开一实施例中的像素驱动电路的结构示意图；
图 5 为本公开一实施例中的发光检测电路的结构示意图；
20 图 6 为本公开一实施例的显示基板的工作时序图；
图 7 为本公开一实施例形成遮挡层图案后的示意图；
图 8 为本公开一实施例形成有源层图案后的示意图；
图 9 为本公开一实施例形成栅电极图案后的示意图；
图 10 为本公开一实施例形成第三绝缘层图案后的示意图；
25 图 11 为本公开一实施例形成源电极和漏电极图案后的示意图；
图 12 为本公开一实施例形成第五绝缘层图案后的示意图；
图 13 为本公开一实施例形成连接电极和光学传感元件的第二阴极图案

后的示意图；

图 14 为本公开一实施例形成光学传感元件的第二阳极图案后的示意图；

图 15 为本公开一实施例形成第二平坦层图案后的示意图；

图 16 为本公开一实施例形成发光元件的第一阳极图案后的示意图；

5 图 17 为本公开一实施例形成像素定义层图案后的示意图；

图 18 为本公开一实施例形成发光元件的第一阴极后的示意图；

图 19 为本公开一实施例提供的第二平坦层对暗态电流的影响示意图；

图 20 为本公开另一实施例提供的显示基板的局部剖视结构示意图；

图 21 为本公开另一实施例提供的显示基板的局部俯视结构示意图；

10 图 22 为本公开一实施例提供的显示基板的制备方法的流程图。

附图标记说明：

10, 20-基底；12-电路结构；14, 24, DP-光学传感元件；16, 26, EL-发光元件；17, 27-盖板；21, 310-像素驱动电路；22-发光检测电路；31-发光单元；32-光检测单元；320-感光区域；210-遮挡层；211-第一绝缘层；212-15 第一有源层；213-第二有源层；214-第二绝缘层；215-第一栅电极；216-第二栅电极；217-第三绝缘层；218-第二漏电极；219-第二源电极；220-第一漏电极；221-第一源电极；222-第二连接电极；223-第一连接电极；231-第四绝缘层；232-第一平坦层；233-第五绝缘层；241-第二阴极；242-光电转换结构；243-第二阳极；244-第三连接电极；251-第六绝缘层；252-第二平坦层；261-20 反射层；262-透光层；263-像素定义层；264-发光功能层；265-第一阴极；V11, V12, V13, V14-第一过孔；V21, V22, V23-第二过孔；V3-第三过孔；V4-第四过孔；KA-开口区域；A1-第一区域；A2-第二区域；B1-发光区域；B2-光检测区域；M1-驱动晶体管；M2-第一开关晶体管；M3-第二开关晶体管；M4-第三开关晶体管；C1-第一存储电容；C2-第二存储电容；DL-数据信25 号线；G1-第一扫描信号线；G2-第二扫描信号线；SL-检测信号线；VDD-第一电源线；VSS-第二电源线；V1-第一参考信号线；V2-第二参考信号线。

具体实施方式

本公开描述了多个实施例，但是该描述是示例性的，而不是限制性的，并且对于本领域的普通技术人员来说显而易见的是，在本公开所描述的实施例包含的范围内可以有更多的实施例和实现方案。尽管在附图中示出了许多可能的特征组合，并在实施方式中进行了讨论，但是所公开的特征的许多其它组合方式也是可能的。除非特意加以限制的情况以外，任何实施例的任何特征或元件可以与任何其它实施例中的任何其他特征或元件结合使用，或可以替代任何其它实施例中的任何其他特征或元件。

本公开包括并设想了与本领域普通技术人员已知的特征和元件的组合。本公开已经公开的实施例、特征和元件也可以与任何常规特征或元件组合，以形成由权利要求限定的独特的技术方案。任何实施例的任何特征或元件也可以与来自其它技术方案的特征或元件组合，以形成另一个由权利要求限定的独特的技术方案。因此，应当理解，在本公开中示出或讨论的任何特征可以单独地或以任何适当的组合来实现。因此，除了根据所附权利要求及其等同替换所做的限制以外，实施例不受其它限制。此外，可以在所附权利要求的保护范围内进行一种或多种修改和改变。

此外，在描述具有代表性的实施例时，说明书可能已经将方法或过程呈现为特定的步骤序列。然而，在该方法或过程不依赖于本文所述步骤的特定顺序的程度上，该方法或过程不应限于所述的特定顺序的步骤。如本领域普通技术人员将理解的，其它的步骤顺序也是可能的。因此，说明书中阐述的步骤的特定顺序不应被解释为对权利要求的限制。此外，针对该方法或过程的权利要求不应限于按照所写顺序执行它们的步骤，本领域技术人员可以容易地理解，这些顺序可以变化，并且仍然保持在本公开实施例的精神和范围内。

下面参照附图对实施方式进行说明。其中，实施方式可以以多个不同形式来实施。所属技术领域的普通技术人员可以很容易地理解一个事实，就是方式和内容可以在不脱离本公开的宗旨及其范围的条件下被变换为不同形式。因此，本公开不应该被解释为仅限定在下面的实施方式所记载的内容中。

在附图中，有时为了明确起见，夸大表示了每个构成要素的大小、层的厚度或区域。因此，本公开的一个方式并不一定限定于该尺寸，附图中每个

部件的形状和大小不反映真实比例。此外，附图示意性地示出了理想的例子，本公开的一个方式不局限于附图所示的形状或数值等。

本公开中的“第一”、“第二”、“第三”等序数词是为了避免构成要素的混同而设置，而不是为了在数量方面上进行限定的。在本公开中，“多个”表示两个或两个以上的数目。

在本公开中，为了方便起见，使用“中部”、“上”、“下”、“前”、“后”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示方位或位置关系的词句以参照附图说明构成要素的位置关系，仅是为了便于描述本说明书和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本公开的限制。可以理解，当诸如层、膜、区域或基板之类的元件被称作位于另一元件“上”或“下”时，该元件可以“直接”位于另一元件“上”或“下”，或者可以存在中间元件。构成要素的位置关系根据描述每个构成要素的方向适当地改变。因此，不局限于在说明书中说明的词句，根据情况可以适当地更换。

在本公开中，“连接”、“耦接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“电性的连接”包括构成要素通过具有某种电作用的元件连接在一起的情况。“具有某种电作用的元件”只要可以进行连接的构成要素间的电信号的授受，就对其没有特别的限制。“具有某种电作用的元件”的例子不仅包括电极和布线，而且还包括晶体管等开关元件、电阻器、电感器、电容器、其它具有一种或多种功能的元件等。

在本公开中，“平行”是指两条直线形成的角度为 -10° 以上且 10° 以下的状态，因此，也包括该角度为 -5° 以上且 5° 以下的状态。另外，“垂直”是指两条直线形成的角度为 80° 以上且 100° 以下的状态，因此，也包括 85° 以上且 95° 以下的角度的状态。

在本公开中，“膜”和“层”可以相互调换。例如，有时可以将“导电层”换成为“导电膜”。与此同样，有时可以将“绝缘膜”换成为“绝缘层”。

在本公开中，例如当导电性充分低时，有时“半导体”具有“绝缘体”的特性。此外，由于“半导体”和“绝缘体”的边界不太清晰，因此有时不

能精确地区别“半导体”和“绝缘体”。由此，有时可以将本公开中的“半导体”换成为“绝缘体”。同样地，有时可以将本公开中的“绝缘体”换成为“半导体”。另外，有时可以将本公开中的“绝缘体”换成为“半绝缘体”。

5 在本公开中，例如当导电性充分高时，有时“半导体”具有“导电体”的特性。此外，由于“半导体”和“导电体”的边界不太其清晰，因此有时不能精确地区别“半导体”和“导电体”。由此，有时可以将本公开中的“半导体”换成为“导电体”。同样地，有时可以将本公开中的“导电体”换成为“半导体”。

10 在本公开中，晶体管是指至少包括栅电极、漏电极以及源电极这三个端子的元件。晶体管在漏电极（漏电极端子、漏区域或漏电极）与源电极（源电极端子、源区域或源电极）之间具有沟道区域，并且电流能够流过漏电极、沟道区域以及源电极。注意，在本公开中，沟道区域是指电流主要流过的区域。

15 在使用极性相反的晶体管的情况或电路工作中的电流方向变化的情况等下，“源电极”及“漏电极”的功能有时互相调换。因此，在本公开中，“源电极”和“漏电极”可以互相调换。

20 本领域技术人员可以理解，本公开所有实施例中采用的开关晶体管和驱动晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件。示例性地，本公开实施例中使用的薄膜晶体管可以是氧化物半导体晶体管。由于这里采用的开关晶体管的源极、漏极是对称的，所以其源极、漏极可以互换。在本公开实施例中，控制极为栅极，为区分开关晶体管除栅极之外的两极，将其中一个电极称为第一极，另一电极称为第二极，第一极可以为源极或者漏极，第二极可以为漏极或源极。

25 OLED 亮度补偿方式可以分为电学补偿和光学补偿。电学补偿可以补偿阈值电压以及迁移率变化，光学补偿不区分引起亮度变化的原因，可以对更多引起亮度不均匀的因素进行补偿。在光学补偿方式中，发光检测电路可以通过光学传感元件检测 OLED 器件的亮度信号，以根据亮度信号对 OLED 器件进行亮度补偿。目前采用光学补偿方式的 OLED 显示基板均采用底发射结构。

图 1 为一种底发射 OLED 显示基板的结构示意图。如图 1 所示，电路结构 12、光学传感元件 14 以及发光元件 16 设置在基底 10 上，且均位于盖板 17 下；发光元件 16 从基底 10 一侧出光；其中，电路结构 12 包括耦接发光元件 16 的像素驱动电路和耦接光学传感元件 14 的发光检测电路。由图 1 可见，电路结构 12 需占据发光元件 16 的一部分开口区域，会限制底发射 OLED 显示基板的像素开口率和分辨率（PPI, Pixels Per Inch）；而且，光学传感元件 14 需要接收发光元件 16 发出的光，光学传感元件 14 的收光区域会另外占据发光元件 16 的一部分开口区域，从而进一步限制底发射 OLED 显示基板的像素开口率和分辨率。

10 本公开实施例提供一种显示基板及其制备方法、显示装置，通过设计顶发射结构的显示基板来实现光学补偿，可以大大提升显示基板的像素开口率和分辨率。

本实施例提供一种显示基板，包括：基底以及位于基底上的多个发光单元和多个光检测单元，至少一个发光单元包括发光元件以及与发光元件耦接的像素驱动电路，至少一个光检测单元包括光学传感元件以及与光学传感元件耦接的发光检测电路；其中，光学传感元件位于发光检测电路和像素驱动电路远离基底的一侧，且位于发光元件与基底之间；发光元件从远离基底的一侧出光，发光元件在面向光学传感元件的一侧具有透光区域，且透光区域在基底上的正投影与光学传感元件在基底上的正投影至少部分交叠。

20 图 2 为本公开一实施例提供的显示基板的结构示意图。如图 2 所示，像素驱动电路 21 和发光检测电路 22 设置在基底 20 上，光学传感元件 24 位于像素驱动电路 21 和发光检测电路 22 远离基底 20 的一侧，发光元件 26 位于光学传感元件 24 的上方，盖板 27 位于发光元件 26 的上方；发光元件 26 从远离基板 20 的一侧出光，发光元件 26 在面向光学传感元件 24 的一侧具有透光区域，且透光区域在基底上的正投影与光学传感元件 24 在基底 20 上的正投影至少部分交叠。如此一来，位于发光元件 26 下方的光学传感元件 24 可以接收到发光元件 26 发出的光，以便发光检测电路 22 通过光学传感元件 24 检测发光元件 26 的亮度信号，并根据亮度信号对发光元件 26 进行亮度补偿。

如图 2 所示，发光元件 26 向上发光（即向远离基板 20 一侧出光），实

现显示，发光元件 26 向下（即面对基板 20 一侧）发出的光一部分可以提供给光学传感元件 24，以便光学传感元件 24 进行发光亮度探测，其余光可以直接反射回发光元件 26 的上表面用于显示。

5 本实施例提供的顶发射结构的显示基板，可以大大提升像素开口率和分辨率，以支持得到更好的显示效果。

在一示例性实施方式中，透光区域在基底上的正投影与光学传感元件在基底上的正投影完全交叠。

10 在一示例性实施方式中，发光元件可以包括：沿远离基底的方向依次层叠设置的第一阳极、发光功能层和第一阴极；第一阴极采用透光材料；第一阳极包括反射层和透光层，其中，透光区域由透光层和反射层形成。其中，透光层在基底上的正投影与光学传感元件在基底上的正投影至少部分交叠，交叠区域为光学传感元件对发光元件的感光区域。本示例性实施方式中，通过对发光元件的阳极图形化，在发光元件的第一阳极对应光学传感元件的区域实现透光设计，使得发光元件面对光学传感元件一侧的部分区域透光，以便光学传感元件可以接收到发光元件发出的光，而且不会占用发光单元的开口区域。

20 在一示例性实施方式中，透光层在基底上的正投影覆盖反射层在基底上的正投影，透光层中未被反射层遮挡的区域形成透光区域。然而，本公开对此并不限定。比如，透光层在基底上的正投影与反射层在基底上的正投影可以仅部分交叠。

在一示例性实施方式中，透光层可以位于反射层远离基底的一侧，或者，反射层可以位于透光层远离基底的一侧。然而，本公开对此并不限定。

25 在一示例性实施方式中，光学传感元件可以包括：沿远离基底的方向依次层叠设置的第二阴极、光电转换结构以及第二阳极；其中，第二阴极采用遮光材料，第二阳极采用透光材料。在一示例中，光学传感元件可以为 PIN 型光电二极管。然而，本公开对此并不限定。

在一示例性实施方式中，显示基板还可以包括：第一平坦层，第一平坦层位于光学传感元件和发光检测电路之间。本示例性实施方式中，通过在光

学传感元件的下方设置第一平坦层，可以保证光学传感元件在底部高段差基础上的可用性。

5 在一示例性实施方式中，显示基板还可以包括：第一钝化层和第二钝化层，第一钝化层位于发光检测电路与第一平坦层之间，第二钝化层位于第一平坦层与光学传感元件之间。本示例性实施方式中，通过在第一平坦层的两侧设置钝化层，可以阻挡第一平坦层对其他膜层和结构的影响。

10 在一示例性实施方式中，发光单元与光检测单元可以为一一对应关系，或者，发光单元与光检测单元可以为多对一的对应关系。其中，一个发光单元可以通过一个光检测单元进行光学补偿，或者，多个发光单元可以共用一个光检测单元进行光学补偿。

下面通过示例详细说明本公开实施例的技术方案。

15 图 3 为本公开一实施例提供的显示基板的局部剖视结构示意图。如图 3 所示，在垂直于显示基板的平面上，至少一个发光单元包括依次设置在基底 20 上的像素驱动电路和发光元件，其中，像素驱动电路包括多个薄膜晶体管，可以是 2T1C、3T1C 或 7T1C 设计，图 3 中仅以一个发光元件和一个薄膜晶

20 在本实施例中，像素驱动电路可以采用 3T1C 设计，发光检测电路可以采用 1T1C 设计。然而，本公开对此并不限定。

25 图 4 为本公开一实施例中的像素驱动电路的结构示例图。如图 4 所示，本实施例中的像素驱动电路可以包括：驱动晶体管 M1、第一开关晶体管 M2、第二开关晶体管 M3 以及第一存储电容 C1。其中，第一开关晶体管 M2 的控制极与第一扫描信号线 G1 耦接，第一开关晶体管 M2 的第一极与数据信号线 DL 耦接，第一开关晶体管 M2 的第二极与驱动晶体管 M1 的控制极耦接；驱动晶体管 M1 的第一极与第一电源线 VDD 耦接，驱动晶体管 M1 的第二极与发光元件 EL 的第一阳极耦接；发光元件 EL 的第一阴极与第二电源端 VSS 耦接；第二开关晶体管 M3 的控制极与第一扫描信号线 G1 耦接，第二开关

晶体管 M3 的第一极与第一参考信号线 V1 耦接,第二开关晶体管 M3 的第二极与驱动晶体管 M1 的第二极耦接;第一存储电容 C1 的第一电极与驱动晶体管 M1 的控制极耦接,第一存储电容 C1 的第二电极与驱动晶体管 M1 的第二极耦接。

5 图 5 为本公开一实施例中的发光检测电路的结构示例图。如图 5 所示,发光检测电路包括:第三开关晶体管 M4 和第二存储电容 C2。其中,第三开关晶体管 M4 的控制极与第二扫描信号线 G2 耦接,第三开关晶体管 M4 的第一极与检测信号线 SL 耦接,第三开关晶体管 M4 的第二极与光学传感元件 DP 的第二阴极耦接;第二存储电容 C2 的第一电极与光学传感元件 DP 的第二阴极耦接,
10 第二存储电容 C2 的第二电极与光学传感元件 DP 的第二阳极耦接,第二存储电容 C2 配置为存储光学传感元件 DP 转换得到的电信号;光学传感元件 DP 的第二阳极与第二参考信号线 V2 耦接。在本示例中,光学传感元件 DP 可以为 PIN 型光电二极管。然而,本公开对此并不限定。

下面以图 4 所示的像素驱动电路和图 5 所示的发光检测电路为例,说明
15 本实施例提供的显示基板的工作过程。图 6 为本实施例的显示基板的工作时序图。以本实施例提供的电路中的开关晶体管 M2 至 M4 以及驱动晶体管 M1 均为 N 型晶体管为例进行说明。其中,N 型开关晶体管在栅极为高电平时导通,在栅极为低电平时截止。然而,本公开对此并不限定。本公开实施例中的开关晶体管和驱动晶体管亦可以为 P 型晶体管。其中,P 型开关晶体管在
20 栅极为低电平时导通,在栅极为高电平时截止。

如图 6 所示,本实施例提供的显示基板可以通过以下五个工作阶段进行光学补偿。

在第一阶段 T1 (即复位阶段),第三开关晶体管 M4 在第二扫描信号线 G2 的信号 g2 的高电平控制下导通,将光学传感元件 DP 的第二阴极与检测
25 信号线 SL 导通,以使光学传感元件 DP 的第二阴极加载正电压;参考信号线 V2 上加载负电压(例如,-5V),使光学传感元件 DP 的第二阳极加载负电压,从而光学传感元件 DP 工作在反偏状态。并且,第一开关晶体管 M2 和第二开关晶体管 M3 在第一扫描信号线 G1 的信号 g1 的低电平控制下截止。

在第二阶段 T2 (即输入写入阶段),第一开关晶体管 M2 和第二开关晶

5 晶体管 M3 在第一扫描信号线 G1 的信号 g1 的高电平控制下导通；第一开关晶体管 M2 将数据信号线 DL 提供的信号 dl (数据电压为 Vdata) 提供给驱动晶体管 M1 的控制极，使驱动晶体管 M1 的栅极电压为 Vdata，并通过第一存储电容 C1 进行存储；第二开关晶体管 M3 将第一参考信号线 V1 上传输的参考电压信号 (例如，0V) 提供给发光元件 EL，参考电压信号的电压值小于第二电源端 VSS 的信号的电压值，以使发光元件 EL 处于反偏状态。并且，第三开关晶体管 M4 在第二扫描信号端 G2 的信号 g2 的低电平控制下截止。

10 在第三阶段 T3 (即显示阶段)，第一开关晶体管 M2 和第二开关晶体管 M3 在第一扫描信号端 G1 的信号 g1 的低电平控制下截止，第三开关晶体管 M4 在第二扫描信号端 G2 的信号 g2 的低电平控制下截止。驱动晶体管 M1 在其栅极电压和源极电压的共同控制下产生驱动电流 I，且驱动电流 I 满足以下式子： $I=K[V_{gs}-V_{th}]^2=K[V_{data}-V_s-V_{th}]^2$ ；其中， V_s 为驱动晶体管 M1 的源极电压， V_{th} 表示驱动晶体管 M1 的阈值电压，K 为与驱动晶体管 M1 的工艺参数和几何尺寸有关的固定常数。其中，驱动晶体管 M1 的源极电压 V_s 可以
15 为第一参考信号线 V1 上传输的参考电压信号的电压值。

在本阶段，驱动晶体管 M1 产生的驱动电流 I 可以驱动发光元件 EL 发光，使得光学传感元件 DP 可以接收发光元件 EL 发出的光，并将接收的光转换为电流，从而使光学传感元件 DP 的第二阴极的电压变化。

20 在第四阶段 T4 (即显示关闭阶段)，第一开关晶体管 M2 和第二开关晶体管 M3 在第一扫描信号端 G1 的信号 g1 的高电平控制下导通；导通的第一开关晶体管 M2 将数据信号线 DL 提供的信号 dl (0V 的数据电压) 提供给驱动晶体管 M1 的控制极，导通的第二开关晶体管 M3 将第一参考信号线 V1 上传输的参考电压信号 (例如，0V) 提供给发光元件 EL，使得发光元件 EL 停止发光，从而保证光学传感元件 PD 的第二阴极的电压稳定。

25 在第五阶段 T5 (即光学检测阶段)，第三开关晶体管 M4 在第二扫描信号线 G2 的信号 g2 的高电平控制下导通，以将光学传感元件 DP 与检测信号线 SL 导通，从而将光学传感元件 DP 的第二阴极的电压传输给检测信号线 SL。通过驱动集成电路 (IC) 获取检测信号线 SL 上的电压进行分析补偿计算，以提高画面显示效果。

基于图 4 所示的像素驱动电路，还可以通过将第二开关晶体管 M3 的第一极耦接一条检测信号线，来实现电学补偿。然而，本公开对此并不限定。

在本实施例中，在图 3 示意的第二区域 A2 内的薄膜晶体管可以为图 4 所示的像素驱动电路中的驱动晶体管 M1。如图 3 所示，驱动晶体管 M1 包括：第一有源层 212、第一栅电极 215、第一源电极 221、第一漏电极 220、第一连接电极 223 以及第二连接电极 222；发光元件包括第一阳极、像素定义层 263、发光功能层 264 以及第一阴极 265，其中，第一阳极包括反射层 261 和透光层 262；第一阳极的反射层 261 与第一连接电极 223 耦接，第一连接电极 223 与驱动晶体管 M1 的第一源电极 221 耦接，以实现第一阳极与驱动晶体管 M1 的第一源电极 221 之间的耦接。

在本实施例中，在图 3 示意的第一区域 A1 内的薄膜晶体管可以为图 5 所示的发光检测电路中的第三开关晶体管 M4。如图 3 所示，第三开关晶体管 M4 包括：第二有源层 213、第二栅电极 216、第二源电极 219 以及第二漏电极 218；光学传感元件包括第二阴极 241、光电转换结构 242、第二阳极 243 以及第三连接电极 244；第二阴极 241 与第三开关晶体管 M4 的第二源电极 219 耦接。

在本实施例中，像素驱动电路内的薄膜晶体管的结构与发光检测电路内的薄膜晶体管的结构可以相同，且通过相同的工艺同步制备。

如图 3 所示，发光元件从远离基板 20 一侧出光，且发光元件通过由透光层 262 和反射层 261 形成的透光区域向光学传感元件一侧透光，以使光学传感元件可以接收到发光元件发出的光，以进行发光亮度检测实现光学补偿。

下面通过本实施例的显示基板的制备过程进一步说明本实施例的技术方案。本实施例中所说的“构图工艺”包括沉积膜层、涂覆光刻胶、掩模曝光、显影、刻蚀、剥离光刻胶等处理，可以采用已知成熟的制备工艺。沉积可采用溅射、蒸镀、化学气相沉积等已知工艺，涂覆可采用已知的涂覆工艺，刻蚀可采用已知的方法，在此不做限定。在本实施例的描述中，需要理解的是，“薄膜”是指将某一种材料在基底上利用沉积或其它工艺制作出的一层薄膜。

本实施例提供的显示基板的制备过程可以包括以下步骤（1）至（14）。

(1) 在基底上形成遮挡 (Shield) 层图案。形成遮挡层图案包括: 在基底 20 上沉积遮挡薄膜, 通过构图工艺对遮挡薄膜进行构图, 在基底 20 上形成遮挡层 210 图案, 如图 7 所示。其中, 每个薄膜晶体管对应的位置可以设置遮挡层 210, 遮挡层 210 可以有效吸收和遮挡环境光。

5 其中, 基底 20 可以为柔性基底, 采用聚酰亚胺 (PI)、聚对苯二甲酸乙二酯 (PET) 或经表面处理的聚合物软膜等材料。

(2) 形成有源 (Active) 层图案。形成有源层图案包括: 在形成有前述图案的基底 20 上, 依次沉积第一绝缘薄膜和有源薄膜, 通过构图工艺对有源薄膜进行构图, 形成覆盖遮挡层 210 的第一绝缘层 211, 以及形成在第一绝缘层 211 上的第一有源层 212 和第二有源层 213, 如图 8 所示。其中, 第一有源层 212 作为驱动晶体管 M1 的有源层, 第二有源层 213 作为第三开关晶体管 M4 的有源层。

15 其中, 第一绝缘薄膜可以采用硅氧化物 (SiO_x)、硅氮化物 (SiN_x)、氮氧化硅 (SiON) 等, 或者可以采用高介电常数 (High k) 材料, 如氧化铝 (AlO_x)、氧化铪 (HfO_x)、氧化钽 (TaO_x) 等, 可以是单层、多层或复合层。通常, 第一绝缘层 211 称之为缓冲 (Buffer) 层。

20 其中, 有源薄膜可以采用非晶态氧化铟镓锌材料 (a-IGZO)、氮氧化锌 (ZnON)、氧化铟锌锡 (IZTO)、非晶硅 (a-Si)、多晶硅 (p-Si)、六噻吩、聚噻吩等一种或多种材料, 即本实施例适用于基于氧化物 (Oxide) 技术、硅技术以及有机物技术制造的基于顶栅 (Top Gate) 薄膜晶体管 (TFT, Thin Film Transistor) 的显示基板。

(3) 形成栅电极图案。形成栅电极图案包括: 在形成上述结构的基底 20 上, 依次沉积第二绝缘薄膜和第一金属薄膜, 先在第一金属薄膜上涂覆一层光刻胶, 通过掩模、曝光和显影形成光刻胶图案, 利用刻蚀工艺刻蚀第一金属薄膜后, 利用第一金属薄膜作为掩模自对准向下刻蚀第二绝缘薄膜, 形成第二绝缘层 214 图案、以及设置在第二绝缘层 214 上的第一栅电极 215、第二栅电极 216 以及扫描信号线 (图未示) 图案, 如图 9 所示。

其中, 第一金属薄膜可以采用金属材料, 如银 (Ag)、铜 (Cu)、铝 (Al)、钼 (Mo) 等, 或上述金属的合金材料, 如铝钨合金 (AlNd)、钼铌合金 (MoNb)

等，可以是多层金属，如 Mo/Cu/Mo 等，或者可以是金属和透明导电材料形成的堆栈结构，如 ITO/Ag/ITO 等。

其中，第二绝缘薄膜可以采用硅氧化物 (SiO_x)、硅氮化物 (SiN_x)、氮氧化硅 (SiON) 等，或者可以采用 High k 材料，如氧化铝 (AlO_x)、氧化铪 (HfO_x)、氧化钽 (TaO_x) 等，可以是单层、多层或复合层。通常，第二绝缘层 214 称之为栅绝缘 (GI) 层。

(4) 形成第三绝缘层图案。形成第三绝缘层图案包括：在形成有前述图案的基底 20 上，沉积第三绝缘薄膜，通过构图工艺对第三绝缘薄膜进行构图，形成覆盖前述结构的第三绝缘层 217 图案；第三绝缘层 217 上开设有多个过孔，分别为暴露出第一有源层 212 两端的第一过孔 V11 和 V12，暴露出第二有源层 213 两端的第一过孔 V13 和 V14，如图 10 所示。

其中，第三绝缘层可以采用硅氧化物 (SiO_x)、硅氮化物 (SiN_x)、氮氧化硅 (SiON) 等，或者可以采用 High k 材料，如氧化铝 (AlO_x)、氧化铪 (HfO_x)、氧化钽 (TaO_x) 等，可以是单层、多层或复合层。通常，第三绝缘层 217 称之为层间绝缘 (ILD) 层。

(5) 形成源 (Source) 电极和漏 (Drain) 电极图案。形成源电极和漏电极图案，包括：在形成上述结构的基底 20 上，沉积第二金属薄膜，通过构图工艺对第二金属薄膜进行构图，在第三绝缘层 217 上形成电源线 (图未示出)、数据信号线 (图未示出)、参考信号线 (图未示出)、第一源电极 221、第一漏电极 220、第二源电极 219 和第二漏电极 218 图案，如图 11 所示。

其中，第二金属薄膜可以采用金属材料，如银 (Ag)、铜 (Cu)、铝 (Al)、钼 (Mo) 等，或上述金属的合金材料，如铝钨合金 (AlNd)、钼铌合金 (MoNb) 等，可以是多层金属，如 Mo/Cu/Mo 等，或者可以是金属和透明导电材料形成的堆栈结构，如 ITO/Ag/ITO 等。

(6) 形成第四绝缘层、第一平坦层和第五绝缘层图案。形成第四绝缘层、第一平坦层和第五绝缘层图案，包括：在形成有前述图案的基底 20 上，在第一区域 A1 和第二区域 A2 先沉积第四绝缘薄膜，形成覆盖前述结构的第四绝缘层 231，然后在第一区域 A1 涂覆第一平坦化薄膜，通过掩膜曝光显影的光刻工艺在第一区域 A1 形成覆盖前述结构的第一平坦层 232，然后在第一区域

A1 和第二区域 A2 沉积第五绝缘薄膜，形成覆盖前述结构的第五绝缘层 233 图案；第五绝缘层 233 上形成有第二过孔 V21、V22 和 V23；其中，第二过孔 V21 位于第二源电极 219 的位置，第二过孔 V21 内的第四绝缘层 231、第一平坦层 232 和第五绝缘层 233 被去掉，暴露出第二源电极 219 的表面；第二过孔 V22 位于第一栅电极 215 的位置，第二过孔 V22 内的第五绝缘层 233、第四绝缘层 231 和第三绝缘层 217 被去掉，暴露出第一栅电极 215 的表面；第二过孔 V23 位于第一源电极 221 的位置，第二过孔 V23 内的第五绝缘层 233 和第四绝缘层 231 被去掉，暴露出第一源电极 221 的表面，如图 12 所示。

其中，第四绝缘薄膜和第五绝缘薄膜可以采用硅氧化物 (SiO_x)、硅氮化物 (SiN_x)、氮氧化硅 (SiON) 等，或者可以采用 High k 材料，如氧化铝 (AlO_x)、氧化铪 (HfO_x)、氧化钽 (TaO_x) 等，可以是单层、多层或复合层。

其中，第一平坦化薄膜的材料包含但不限于聚硅氧烷系材料、亚克力系材料或聚酰亚胺系材料等。

通常，第四绝缘层 231 和第五绝缘层 233 称之为钝化(PVX, Passivation)层，第四绝缘层 231 即为前述的第一钝化层，第五绝缘层 233 即为前述的第二钝化层。通过设置第四绝缘层 231 和第五绝缘层 233 可以阻挡第一平坦层 232 对其他膜层及结构的影响。

(7) 形成连接电极和光学传感元件的第二阴极图案。形成连接电极和光学传感元件的第二阴极图案，包括：在形成有前述图案的基底 20 上，沉积第三金属薄膜，通过构图工艺对第三金属薄膜进行构图，形成第一连接电极 223、第二连接电极 222 和光学传感元件的第二阴极 241 图案，如图 13 所示。其中，第一连接电极 223 通过第二过孔 V23 与第一源电极 221 耦接，第二连接电极 222 通过第二过孔 V22 与第一栅电极 215 耦接，第二阴极 241 通过第二过孔 V21 与第二源电极 219 耦接。

其中，第三金属薄膜可以采用金属材料，如银 (Ag)、铜 (Cu)、铝 (Al)、钼 (Mo) 等，或上述金属的合金材料，如铝钨合金 (AlNd)、钼铌合金 (MoNb) 等，可以是多层金属，如 Mo/Cu/Mo 等，或者可以是金属和透明导电材料形成的堆栈结构，如 ITO/Ag/ITO 等。

通过步骤(1)至(7)的制备过程,即可在基底20上完成位于第一区域A1的薄膜晶体管和位于第二区域A2的薄膜晶体管的同步制备。其中,位于第二区域A2的驱动晶体管M1可以包括:第一有源层212、第一栅电极215、第一源电极221、第一漏电极220、第一连接电极223和第二连接电极222。

5 位于第一区域A1的第三开关晶体管M4可以包括:第二有源层213、第二栅电极216、第二源电极219和第二漏电极218。

在第一区域A1内的发光检测电路中,光学传感元件的第二阴极241可以复用作为与其耦接的第二存储电容C2的第一电极,第二存储电容C2的第二电极可以与第三开关晶体管M4的第二源电极219和第二漏电极218同层

10 同材料制备。在本实施例中,可以避免增加专门用于制作第二存储电容C2的第一电极和第二电极的工艺流程,可以简化显示基板的制作工艺流程,并节约显示基板的制作成本。然而,本公开对此并不限定。第二存储电容的布局方式可以根据实际需要确定。

在本实施例中,第一有源层212和第二有源层213同层设置,且通过同

15 一次构图工艺同时形成;第一栅电极215和第二栅电极216同层设置,且通过同一次构图工艺同时形成;第一源电极221、第一漏电极220、第二源电极219、第二漏电极218以及第二存储电容的第一电极同层设置,且通过同一次构图工艺同时形成;第一连接电极223、第二连接电极222与第二存储电容的第二电极同层设置,并通过同一次构图工艺同时形成。

20 (8)形成光学传感元件的光电转换结构和第二阳极图案。形成光学传感元件的光电转换结构和第二阳极图案,包括:在第一区域A1内,在第二阴极241上形成光电转化结构242,在光电转换结构242上沉积第一透明导电薄膜,通过构图工艺对第一透明导电薄膜进行构图,形成第二阳极243图案,如图14所示。

25 在本实施例中,光学传感元件可以为PIN型光电二极管;其中,光电转换结构242包括:PN结和在该PN结中间掺入的一层浓度很低的I型半导体;由于掺入的I型半导体浓度低,近乎本征(Intrinsic)半导体,因此,也可称为I层,在I层两侧是掺杂浓度很高的P型半导体和N型半导体,即形成P层和N层,P层和N层很薄,吸收入射光的比例很小,使得绝大部分的入射

光在 I 层内被吸收并产生大量的电子-空穴对，而 I 层较厚，几乎占据了整个耗尽区，从而可实现通过增大耗尽区的宽度，达到减小扩散运动的影响，提高光电二极管响应速度。

5 其中，第一透明导电薄膜可以采用氧化铟锡 (ITO) 或氧化铟锌 (IZO) 等。

10 (9) 形成第六绝缘层和第二平坦层图案。形成第六绝缘层和第二平坦层图案，包括：形成有前述图案的基底 20 上，先沉积第六绝缘薄膜，形成覆盖前述结构的第六绝缘层 251，然后涂覆第二平坦化薄膜，利用第二平坦化薄膜作为光刻胶，通过掩膜、曝光和显影，对第六绝缘层 251 进行刻蚀，形成覆盖前述结构的第二平坦层 252 图案；其中，第二平坦层 252 上形成有第三过孔 V3 和第四过孔 V4，第三过孔 V3 位于第二阳极 243 的位置，第三过孔 V3 内的第六绝缘层 251 和第二平坦层 252 被去掉，暴露出第二阳极 243 的表面；第四过孔 V4 位于第一连接电极 223 的位置，第四过孔 V4 内的第六绝缘层 251 和第二平坦层 252 被去掉，暴露出第一连接电极 223 的表面，如图 15 所示。

其中，第六绝缘薄膜可以采用硅氧化物 (SiO_x)、硅氮化物 (SiN_x)、氮氧化硅 (SiON) 等，或者可以采用 High k 材料，如氧化铝 (AlO_x)、氧化铪 (HfO_x)、氧化钽 (TaO_x) 等，可以是单层、多层或复合层。通常，第六绝缘层可以称之为钝化 (PVX) 层。

20 其中，第二平坦化薄膜的材料包含但不限于聚硅氧烷系材料、亚克力系材料或聚酰亚胺系材料等。

25 (10) 形成第一阳极和第三连接电极图案。形成第一阳极和第三连接电极图案，包括：在形成前述图案的基底 20 上沉积第四金属薄膜，通过构图工艺对第四金属薄膜进行构图，形成反射层 261 图案；然后，在形成前述结构的基底 20 上沉积第二透明导电薄膜，通过构图工艺对第二透明导电薄膜进行构图，形成透光层 262 和第三连接电极 244 图案，如图 16 所示。其中，第三连接电极 244 位于第一区域 A1，第三连接电极 244 通过第三过孔 V3 与光学传感元件的第二阳极 243 耦接，第三连接电极 244 还可以耦接第二参考信号线 V2，以实现第二阳极 243 与第二参考信号线 V2 之间的耦接。反射层 261

通过第四过孔 V4 与第一连接电极 223 耦接，以实现发光元件的第一阳极与驱动晶体管 M1 的第一源电极 221 之间的耦接。

其中，透光层 262 和反射层 261 均为导电材料，可以向发光元件的发光功能层传输驱动晶体管 M1 的第一源电极 221 提供的驱动电流。

5 本实施例中，透光层 262 位于反射层 261 之上，透光层 262 在基底 20 上的正投影覆盖反射层 261 在基底 20 上的正投影；透光层 262 在基底 20 上的正投影与光学传感元件的光电转换结构 242 在基底 20 上的正投影部分交叠，即透光层 262 在基底 20 上的正投影与光学传感元件的感光区域的正投影部分交叠。其中，发光元件的透光区域由透光层 262 中未被反射层 261 遮挡的区域形成。如此一来，发光元件向下发出的一部分光可以通过透光层 262 照射到光学传感元件的感光区域，以便光学传感元件进行发光亮度检测，发光元件向下发出的其余光可以通过透光层 262 照射到发射层 261，由反射层 261 将这部分光反射到发光元件的出光侧，用于显示。然而，本公开对此并不限定。在其他实现方式中，发光元件的透光区域可以由未被反射层遮挡的透光层形成，此时，透光层可以不覆盖反射层，则发光元件向下发出的一部分光可以通过透光层照射到光学传感元件的感光区域，以便光学传感元件进行亮度检测，发光元件向下发出的其余光可以直接照射到发射层，由反射层将这部分光反射到发光元件的出光侧，用于显示。

15 其中，第四金属薄膜可以采用金属材料，如镁 (Mg)、银 (Ag)、铜 (Cu)、铝 (Al)、钼 (Mo)、锂 (Li) 等，或上述金属的合金材料，如铝钼合金 AlNd、钼钼合金 MoNb 等，可以是多层金属，如 Mo/Cu/Mo 等，或者可以是金属和透明导电材料形成的堆栈结构，如 ITO/Ag/ITO、Mo/AlNd/ITO 等反射型材料。

20 其中，第二透明导电薄膜可以采用氧化铟锡 (ITO) 或氧化铟锌 (IZO) 等。

通过步骤 (7) 至步骤 (10) 的制备过程，即完成了光学传感元件的制备，其中，位于第一区域 A1 的光学传感元件包括：第二阴极 241、光电转换结构 242、第二阳极 243 和第三连接电极 244。其中，第三连接电极 244 与发光元件的第一阳极的透光层 262 同层设置，通过同一次构图工艺同时形成。

(11) 形成像素定义层 (Pixel Define Layer) 图案。形成像素定义层图案, 包括: 在形成前述图案的基底 20 上涂覆像素定义薄膜, 通过掩膜曝光和显影形成像素定义层 263 图案, 限定出暴露第一阳极的透光层 262 的开口区域 KA, 如图 17 所示。

5 其中, 像素定义薄膜可以采用聚酰亚胺、亚克力或聚对苯二甲酸乙二醇酯等材料。

(12) 形成发光功能层图案。形成发光功能层图案, 包括: 在形成前述图案的基底 20 上, 采用蒸镀或喷墨打印方式, 在开口区域 KA 内形成发光功能层 264 图案, 发光功能层 264 与第一阳极的透光层 262 耦接, 如图 18 所示。

10 其中, 发光功能层 264 包括发光材料层 (EML, Emitting Layer)。在实际实施时, 发光功能层 264 可以包括依次设置的空穴注入层、空穴传输层、发光材料层、电子传输层和电子注入层, 以提高电子和空穴注入发光层的效率。

15 (13) 形成发光元件的第一阴极图案。形成发光元件的第一阴极图案包括: 在形成前述图案的基底 20 上, 采用蒸镀方式形成发光元件的第一阴极 265, 第一阴极 265 与发光功能层 264 耦接, 如图 18 所示。

其中, 第一阴极 265 的材料可以为氧化铟锡 (ITO) 或氧化铟锌 (IZO) 等透明导电材料。发光元件可以通过透明的第一阴极 265 从远离基底 20 一侧出光, 实现顶发射。

20 通过步骤 (10) 至步骤 (13) 的制备过程, 即完成了发光元件的制备, 其中, 发光元件包括第一阳极 (反射层 261 和透光层 262)、像素定义层 263、发光功能层 264 以及第一阴极 265。

(14) 形成封装层图案。其中, 封装层可以为无机/有机/无机的三层结构, 以完成显示基板的封装。

25 通过本实施例的显示基板的结构及制备过程可以看出, 本实施例通过在基底上同步制备第一区域 A1 和第二区域 A2 内的电路结构, 然后, 在第一区域 A1 制备光学传感元件, 在第一区域 A1 和第二区域 A2 制备发光元件, 实现顶发射结构的显示基板, 且光学传感元件的设置不会影响显示基板的像素

开口率，从而可以大大提升显示基板的像素开口率和分辨率，适用于高 PPI 显示，降低了功耗；而且，第一区域 A1 和第二区域 A2 内的电路结构可以同步制备，集成度高，简化了显示基板的制备工艺流程，节约了制备成本。

本实施例中，光学传感元件的底部设置有第一平坦层，可以保证底部高
5 段差基础上光学传感元件的可用性。以光学传感元件为 PIN 型光电二极管为例，当 PIN 型光电二极管底部段差较大时，会造成暗态电流较高。图 19 为本公开一实施例提供的第一平坦层对暗态电流的影响示意图。在图 19 中，实线表示 PIN 型光电二极管下方有第一平坦层和图案(即底部有段差)的情况，虚线表示 PIN 型光电二极管下方没有第一平坦层且下方有图案的情况，点划
10 线表示 PIN 型光电二极管下方没有第一平坦层且下方也没有图案的情况。如图 19 可见，当 PIN 型光电二极管的下方有段差且不采用第一平坦层进行平坦时，PIN 型光电二极管的暗态电流较大，在下方增加第一平坦层后，PIN 型光电二极管的暗态电流可以降低约 64%，与 PIN 型光电二极管的下方无段差情况达到相当水平。根据图 19 可见，在 PIN 型光电二极管的下方设置第
15 一平坦层，可以保证底部高段差情况下 PIN 型光电二极管的特性可用，避免影响 PIN 型光电二极管检测到的亮度信号的准确性，从而确保光学补偿的准确性和效果。

本实施方式所示的结构(或方法)可以与其它实施方式所示的结构(或方法)适当地组合。

20 图 20 为本公开另一实施例提供的显示基板的局部剖视结构示意图。本实施例提供的显示基板的主体结构与图 3 所述实施例基本相同，所不同的是，本实施例中显示基板的发光元件的第一阳极的结构和制备方式有所不同。

在本实施例中，制备像素驱动电路、发光检测电路和光学传感元件的第二阴极、光电转换结构以及第二阳极的过程与前述实施例相同，可以参见前
25 述实施例的步骤(1)至步骤(9)。

步骤(10)、形成第一阳极和第三连接电极图案。形成第一阳极和第三连接电极图案，包括：在形成前述图案的基底 20 上依次沉积透明导电薄膜、金属薄膜和透明导电薄膜，通过构图工艺对顶层的透明导电薄膜和金属薄膜进行刻蚀，形成反射层 261 图案，然后对底层的透明导电薄膜进行刻蚀，形

成透光层 262 和第三连接电极 244 图案，如图 20 所示。

本实施例中，反射层 261 位于透光层 262 之上，透光层 262 在基底 20 上的正投影覆盖反射层 261 在基底 20 上的正投影；透光层 262 在基底 20 上的正投影与光学传感元件的光电转换结构 242 在基底 20 上的正投影部分交叠，即透光层 262 在基底 20 上的正投影与光学传感元件的感光区域的正投影部分交叠。其中，发光元件的透光区域由透光层 262 中未被反射层 261 遮挡的区域形成。如此一来，发光元件向下发出的一部分光可以通过透光层 262 照射到光学传感元件的感光区域，以便光学传感元件进行亮度检测，发光元件向下发出的其余光可以直接照射到发射层 261，由反射层 261 将这部分光反射到发光元件的出光侧，用于显示。

本实施例中，金属薄膜可以采用金属材料，如镁（Mg）、银（Ag）、铜（Cu）、铝（Al）、钼（Mo）、锂（Li）等，或上述金属的合金材料，如铝钨合金 AlNd、钼钨合金 MoNb 等，可以是多层金属，如 Mo/Cu/Mo 等，或者是金属和透明导电材料形成的堆栈结构，如 ITO/Ag/ITO、Mo/AlNd/ITO 等反射型材料。透明导电薄膜可以采用氧化铟锡（ITO）或氧化铟锌（IZO）等。

本实施例后续制备发光元件的其余结构和封装层的过程与前述实施例相同，可以参见前述实施例的步骤（11）至步骤（14）。

本实施例同样实现了顶发射结构的显示基板，且光学传感元件的设置不会影响显示基板的像素开口率，从而可以大大提升显示基板的像素开口率和分辨率，适用于高 PPI 显示，降低了功耗；而且，第一区域 A1 和第二区域 A2 内的电路结构可以同步制备，集成度高，简化了显示基板的制备工艺流程，节约了制备成本。

本实施方式所示的结构（或方法）可以与其它实施方式所示的结构（或方法）适当地组合。

图 21 为公开一实施例提供的显示基板的局部俯视结构示例图。在本实施例中，像素驱动电路可以如图 4 所示，发光检测电路可以如图 5 所示。

如图 21 所示，显示基板包括多条平行设置的扫描信号线 G1 和 G2 以及

多条平行设置的数据信号线 DL 和检测信号线 SL，多条扫描信号线与多条数据信号线和检测信号线垂直交叉限定出规则排布的多个发光单元 31。本实施例提供的显示基板的每个像素可以包括四个发光单元(子像素)；示例性地，四个发光单元可以分别为红色子像素、绿色子像素、蓝色子像素以及白色子像素。然而，本公开对此并不限定。一个像素单元可以包括三个发光单元，比如，红色子像素、绿色子像素和蓝色子像素。

如图 21 所示，从左边起第一列发光单元发出的光为红光，对应的数据信号线为 DL(R)，第二列发光单元发出的光为绿光，对应的数据信号线为 DL(G)，第三列发光单元发出的光为蓝光，对应的数据信号线为 DL(B)，第四列发光单元发出的光为白光，对应的数据信号线为 DL(W)。

如图 21 所示，在平行于显示基板的平面上，显示基板的主体结构包括：发光区域 B1 和光检测区域 B2，且发光区域 B1 和光检测区域 B2 部分重叠。发光区域 B1 可以包括呈阵列分布的多个发光单元 31，多个发光单元 31 配置为从远离基底一侧发光，以实现显示，每个发光单元 31 包括像素驱动电路 310 和发光元件；光检测区域 B2 包括光检测单元 32，光检测单元 32 配置为对发光单元 31 发出的光的强度进行检测，以根据检测到的亮度信号对发光单元 31 进行亮度补偿。

如图 21 所示，阵列排布的八个发光单元 31（按照两行四列规则排布）复用一个光检测单元 32，光检测单元 32 的光学传感元件在基底上的正投影分别与八个发光单元 31 的发光元件的透光区域在基底上的正投影交叠，如此一来，一个光学传感元件可以分别接收到八个发光元件所发出的光，从而实现对每个发光元件进行亮度检测和光学补偿。如图 21 所示，一个发光元件的透光区域在基底上的正投影与光检测单元 32 的光学传感元件在基底上的正投影的交叠区域为光学传感元件对该发光元件的感光区域 320。光检测单元 32 对八个发光单元 31 的感光区域 320 的大小可以相同。然而，本公开对此并不限定。

本实施例中，多个发光单元可以复用同一个光检测单元，使得显示基板中，光检测单元占用的面积进一步缩小，从而更有利于提升显示基板的像素开口率；而且，还可以减少显示基板中光学传感元件的数目，从而进一步减

少发光检测电路的暗态电流。

图 22 为本公开一实施例提供的显示基板的制备方法的流程图。如图 22 所示，本公开实施例提供的显示基板的制备方法，包括：

5 步骤 101、在基底上形成发光单元的像素驱动电路和光检测单元的发光检测电路；

步骤 102、在像素驱动电路和发光检测电路上形成光检测单元的光学传感元件，其中，光学传感元件与发光检测电路耦接；

10 步骤 103、在光学传感元件上形成发光单元的发光元件，其中，发光元件与像素驱动电路耦接，发光元件从远离基底的一侧出光，发光元件在面向光学传感元件的一侧具有透光区域，且透光区域在基底上的正投影与光学传感元件在基底上的正投影至少部分交叠。

在一示例性实施方式中，透光区域在基底上的正投影与光学传感元件在基底上的正投影完全交叠。

15 在一示例性实施方式中，在光学传感元件上形成发光单元的发光元件，可以包括：在光学传感元件上依次形成层叠设置的第一阳极、发光功能层和第一阴极，其中，第一阴极采用透光材料，第一阳极包括层叠设置的反射层和透光层，透光层在基底上的正投影覆盖反射层在基底上的正投影，透光层中未被反射层遮挡的区域形成透光区域。

20 在一示例性实施方式中，在基底上形成发光单元的像素驱动电路和光检测单元的发光检测电路之后，本实施例的制备方法还可以包括：在发光检测电路上形成第一平坦层；

其中，在像素驱动电路和发光检测电路上形成光检测单元的光学传感元件，可以包括：在第一平坦层上形成光学传感元件。

25 在一示例性实施方式中，本实施例的制备方法还可以包括：在发光检测电路与第一平坦层之间形成第一钝化层；在第一平坦层与光学传感元件之间形成第二钝化层。

有关显示基板的制备过程，已在之前的实施例中详细说明，这里不再赘述。

5 本实施例的显示基板的制备方法同样实现了顶发射结构的显示基板，且光学传感元件的设置不会影响显示基板的像素开口率，从而可以大大提升显示基板的像素开口率和分辨率，适用于高 PPI 显示，降低了功耗；而且，像素驱动电路和发光检测电路可以同步制备，集成度高，简化了显示基板的制备工艺流程，节约了制备成本。

本公开实施例还提供一种显示装置，包括前述的显示基板。显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件，本公开实施例并不以此为限。

10 虽然本公开所揭露的实施方式如上，但所述的内容仅为便于理解本公开而采用的实施方式，并非用以限定本公开。任何本公开所属领域内的技术人员，在不脱离本公开所揭露的精神和范围的前提下，可以在实施的形式及细节上进行任何的修改与变化，但本公开的专利保护范围，仍须以所附的权利要求书所界定的范围为准。

权利要求书

1. 一种显示基板，包括：基底以及位于所述基底上的多个发光单元和多个光检测单元；至少一个发光单元包括：发光元件以及与所述发光元件耦接的像素驱动电路，至少一个光检测单元包括：光学传感元件以及与所述光学
5 传感元件耦接的发光检测电路；

所述光学传感元件位于所述发光检测电路和所述像素驱动电路远离所述基底的一侧，且位于所述发光元件与所述基底之间；所述发光元件从远离所述基底的一侧出光，所述发光元件在面向所述光学传感元件的一侧具有透光区域，且所述透光区域在所述基底上的正投影与所述光学传感元件在所述基
10 底上的正投影至少部分交叠。

2. 根据权利要求1所述的显示基板，其中，所述透光区域在所述基底上的正投影与所述光学传感元件在所述基底上的正投影完全交叠。

3. 根据权利要求1所述的显示基板，其中，所述发光元件包括：沿远离所述基底的方向依次层叠设置的第一阳极、发光功能层和第一阴极；所述第
15 一阴极采用透光材料；所述第一阳极包括反射层和透光层，所述透光区域通过所述透光层和所述反射层形成。

4. 根据权利要求3所述的显示基板，其中，所述透光层在所述基底上的正投影覆盖所述反射层在所述基底上的正投影，所述透光层中未被所述反射层遮挡的区域形成所述透光区域。

20 5. 根据权利要求3所述的显示基板，其中，所述透光层位于所述反射层远离所述基底的一侧，或者，所述反射层位于所述透光层远离所述基底的一侧。

6. 根据权利要求1所述的显示基板，其中，所述光学传感元件，包括：沿远离所述基底的方向依次层叠设置的第二阴极、光电转换结构以及第二阳
25 极；其中，所述第二阴极采用遮光材料，所述第二阳极采用透光材料。

7. 根据权利要求1所述的显示基板，还包括：第一平坦层，所述第一平坦层位于所述光学传感元件和所述发光检测电路之间。

8. 根据权利要求7所述的显示基板，还包括：第一钝化层和第二钝化层，

所述第一钝化层位于所述发光检测电路与所述第一平坦层之间，所述第二钝化层位于所述第一平坦层与所述光学传感元件之间。

5 9. 根据权利要求 1 所述的显示基板，其中，所述发光单元与所述光检测单元为一一对应关系，或者，所述发光单元与所述光检测单元为多对一的对

10. 根据权利要求 9 所述的显示基板，其中，阵列排布的八个发光单元复用

11. 一种显示装置，包括如权利要求 1 至 10 中任一项所述的显示基板。

12. 一种显示基板的制备方法，包括：

10 在基底上形成发光单元的像素驱动电路和光检测单元的发光检测电路；
在所述像素驱动电路和发光检测电路上形成光检测单元的光学传感元件，
其中，所述光学传感元件与所述发光检测电路耦接；

15 在所述光学传感元件上形成所述发光单元的发光元件，其中，所述发光元件与所述像素驱动电路耦接，所述发光元件从远离所述基底的一侧出光，
所述发光元件在面向所述光学传感元件的一侧具有透光区域，且所述透光区域在所述基底上的正投影与所述光学传感元件在所述基底上的正投影至少部

13. 根据权利要求 12 所述的制备方法，其中，所述在所述光学传感元件上形成所述发光单元的发光元件，包括：

20 在所述光学传感元件上依次形成层叠设置的第一阳极、发光功能层和第一阴极，其中，所述第一阴极采用透光材料，所述第一阳极包括层叠设置的反射层和透光层，所述透光层在所述基底上的正投影覆盖所述反射层在所述基底上的正投影，所述透光层中未被所述反射层遮挡的区域形成所述透光区域。

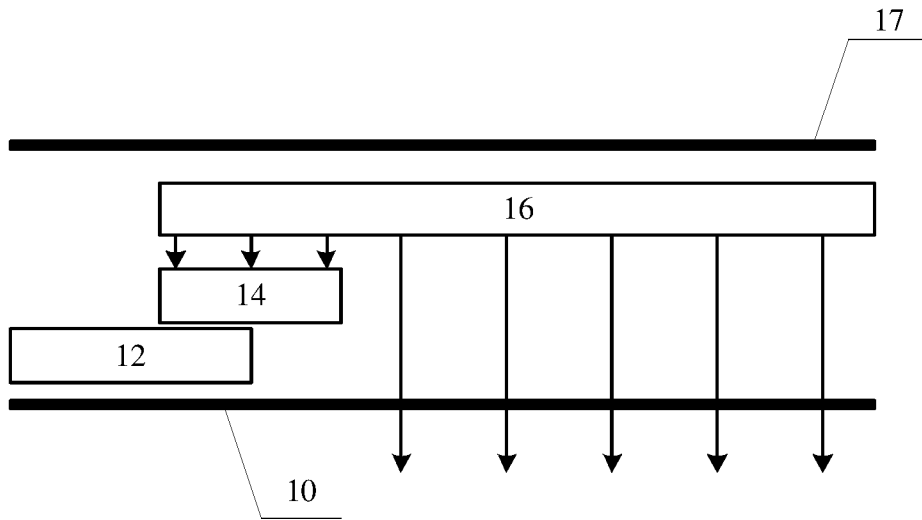


图 1

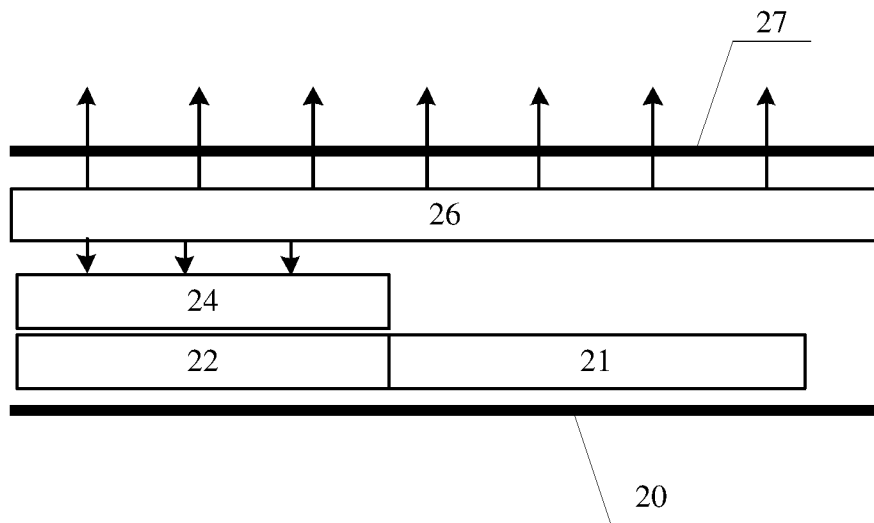


图 2

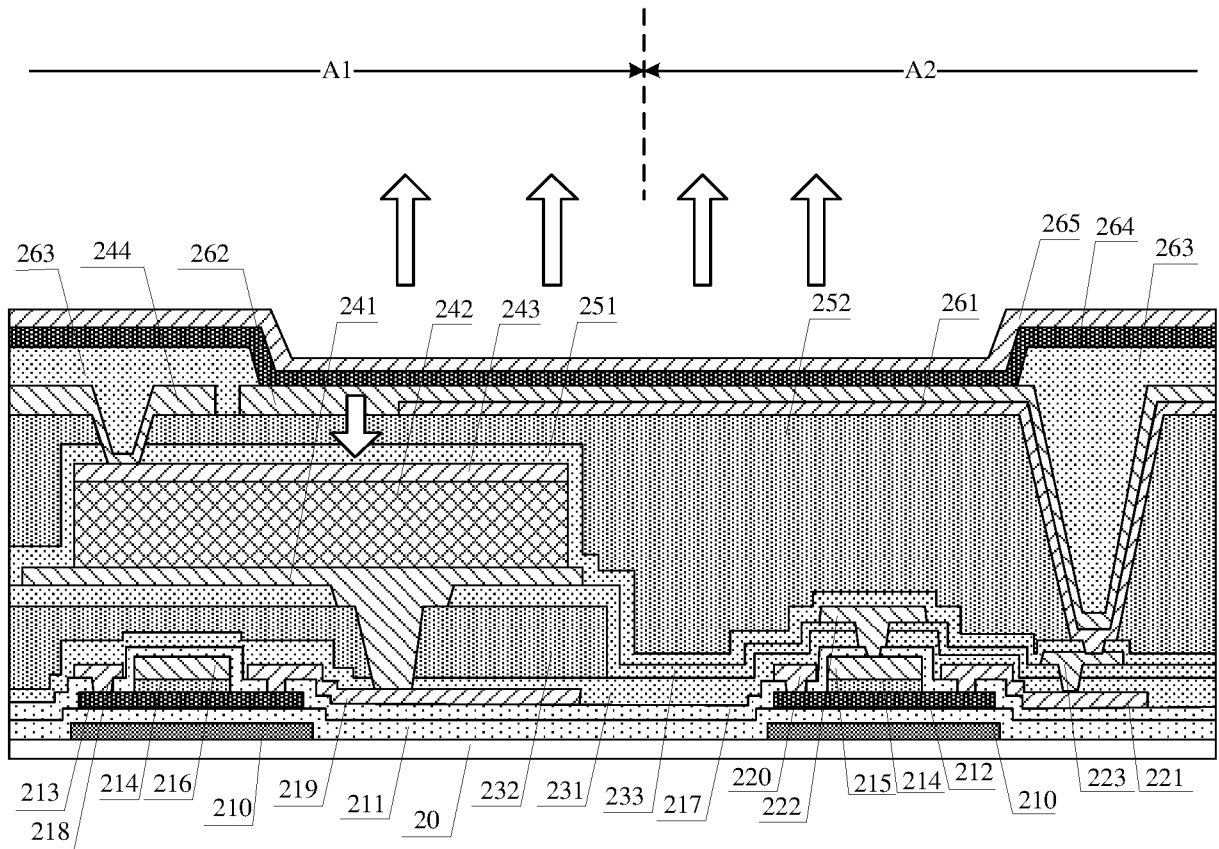


图 3

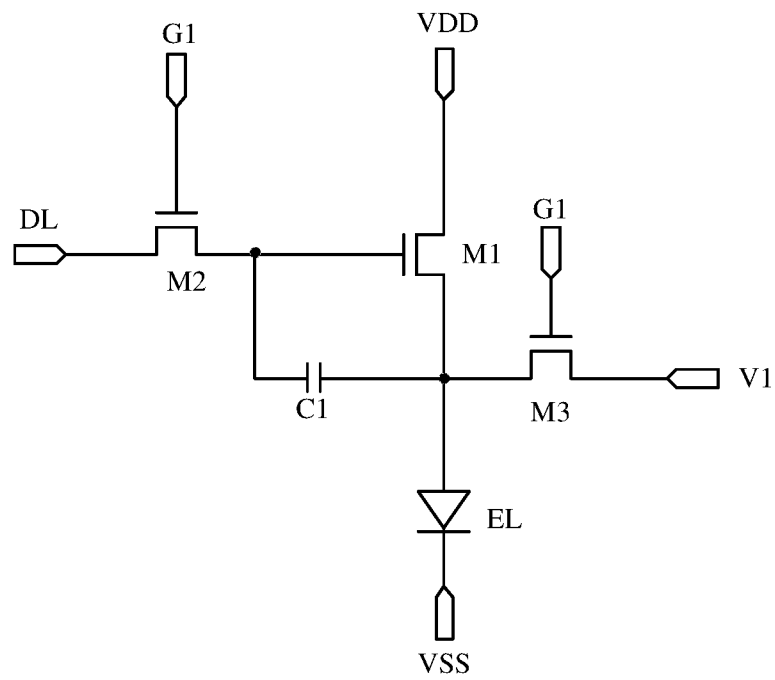


图 4

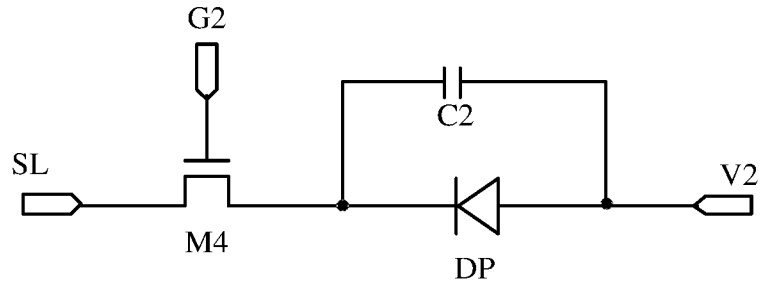


图 5

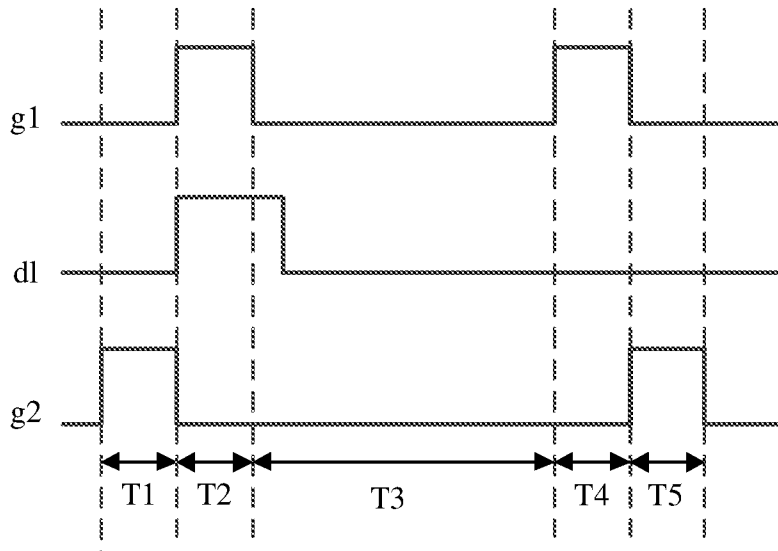


图 6

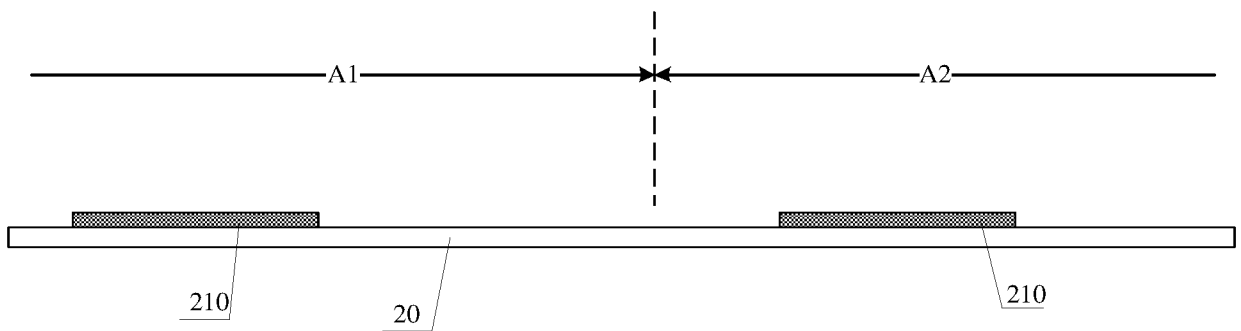


图 7

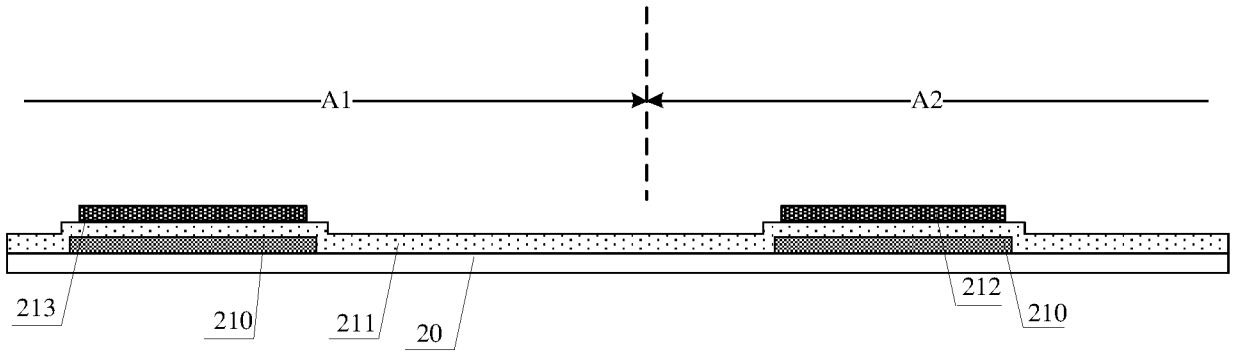


图 8

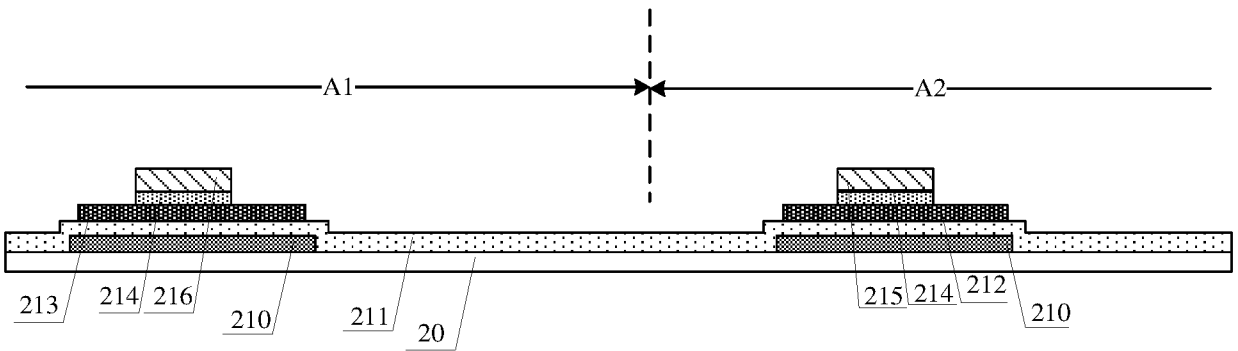


图 9

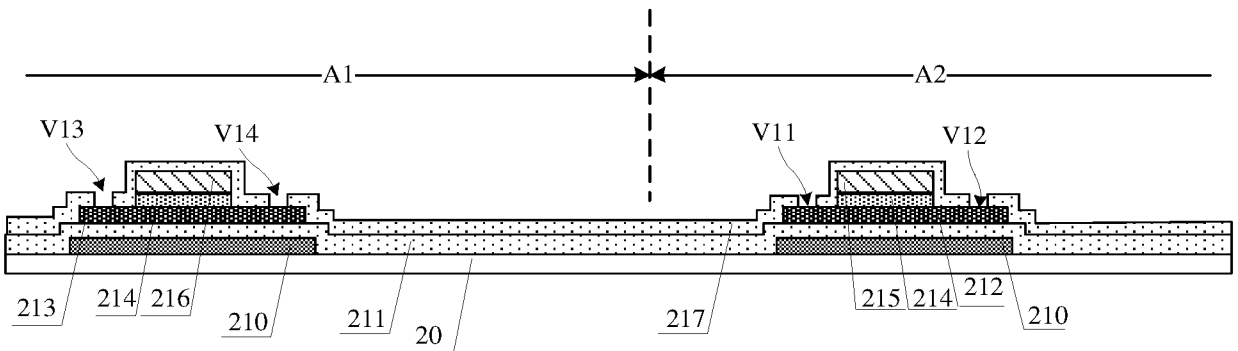


图 10

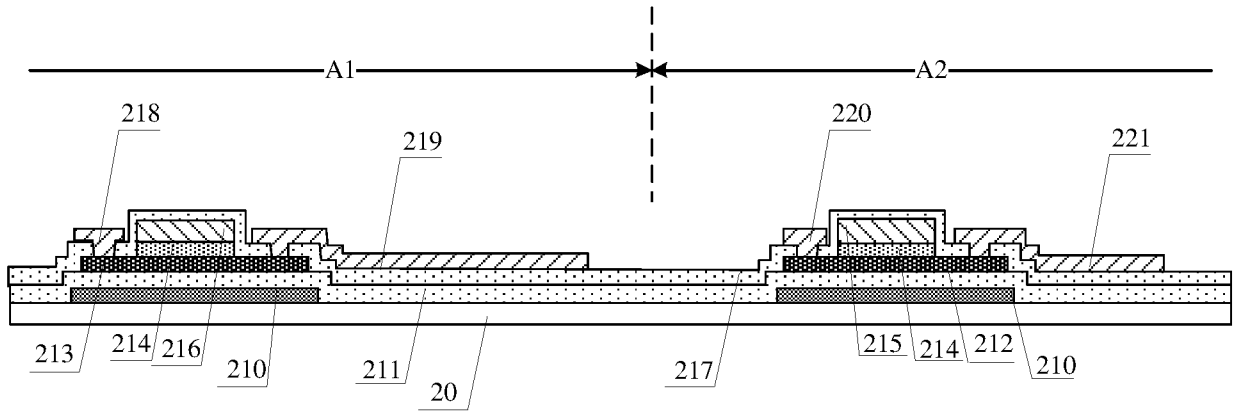


图 11

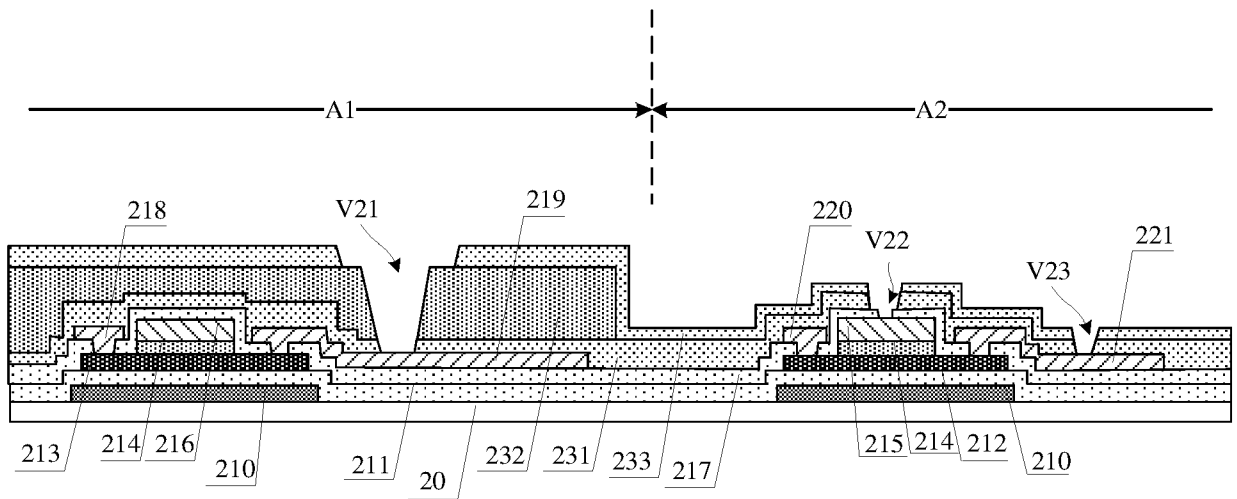


图 12

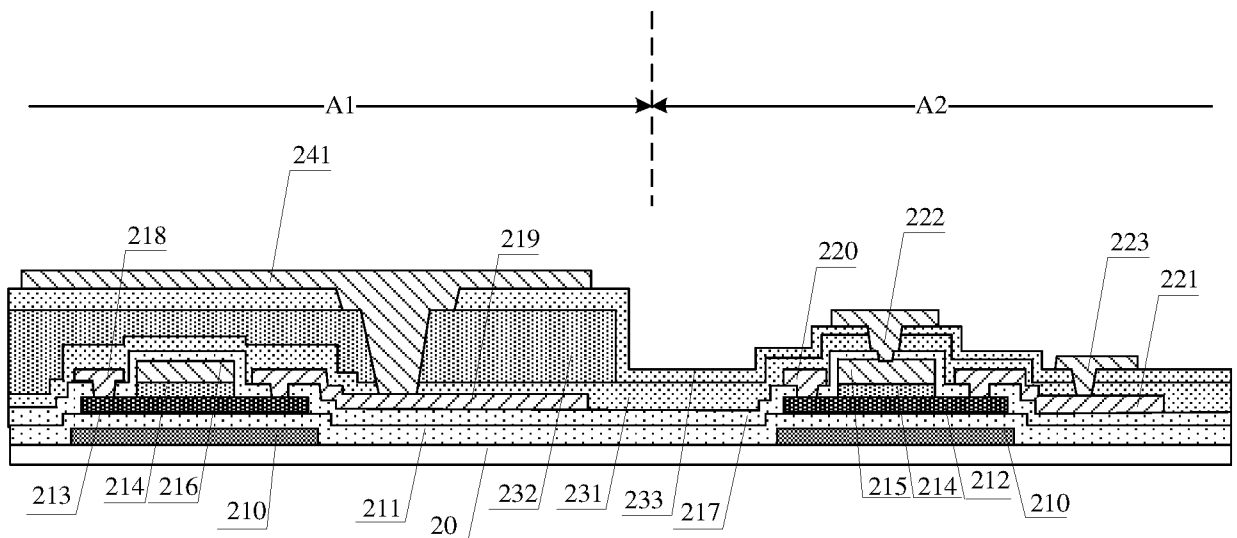


图 13

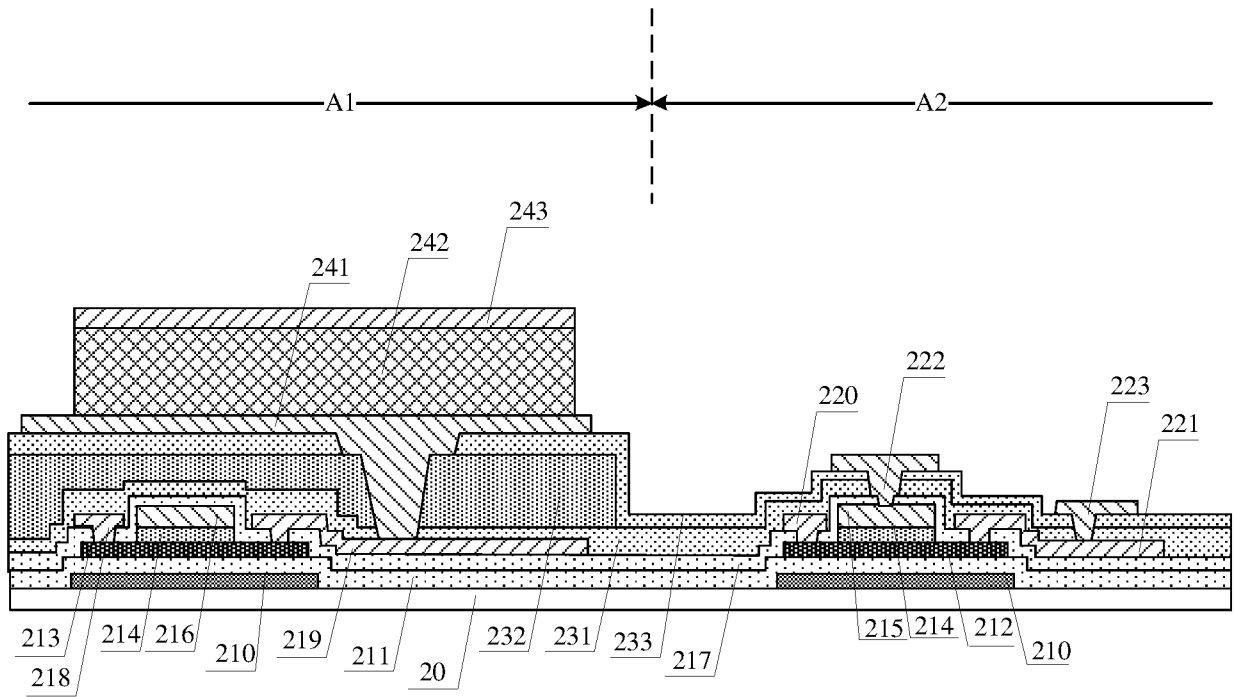


图 14

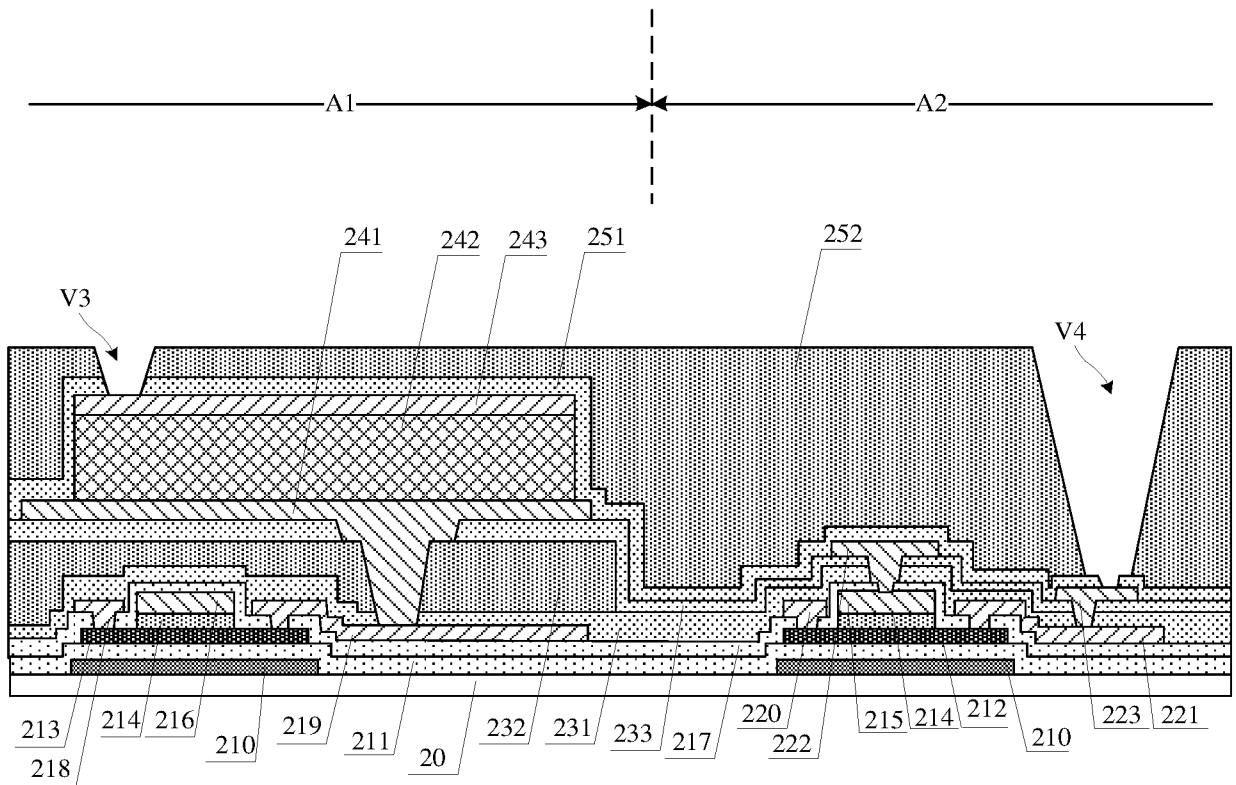


图 15

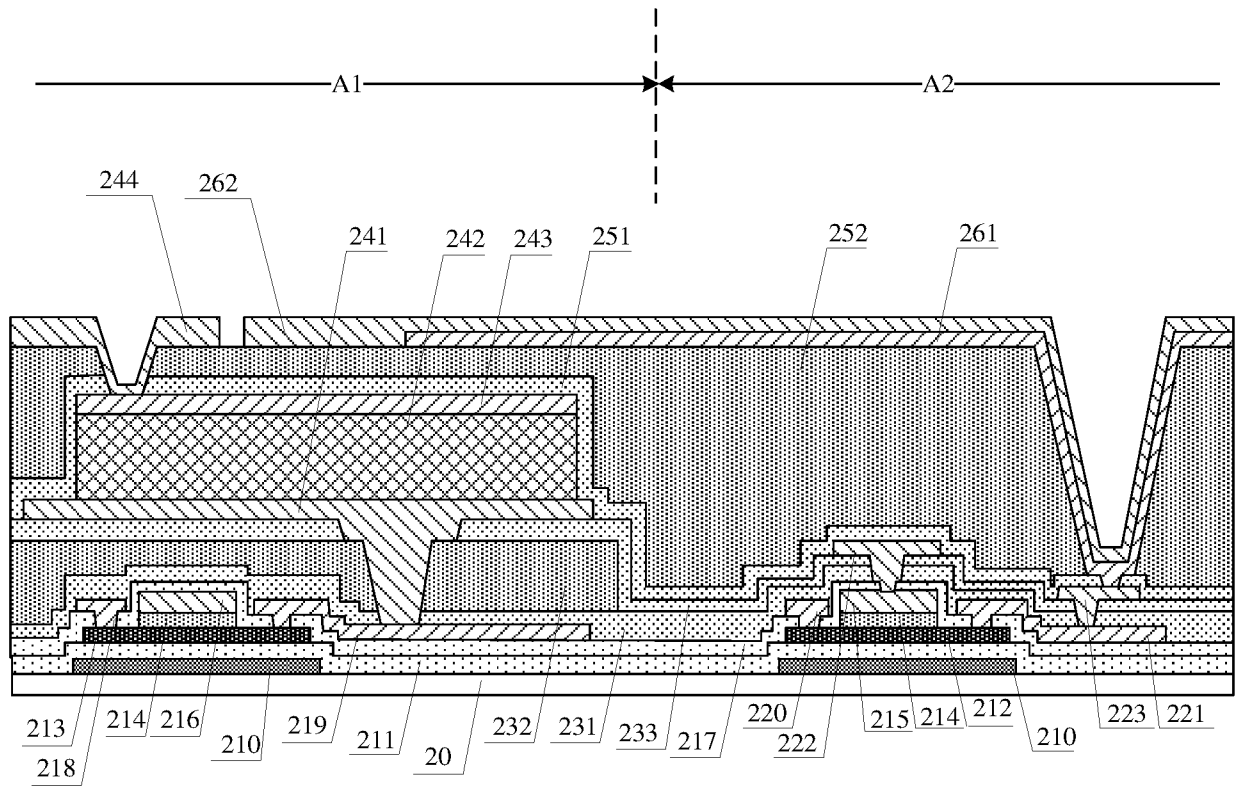


图 16

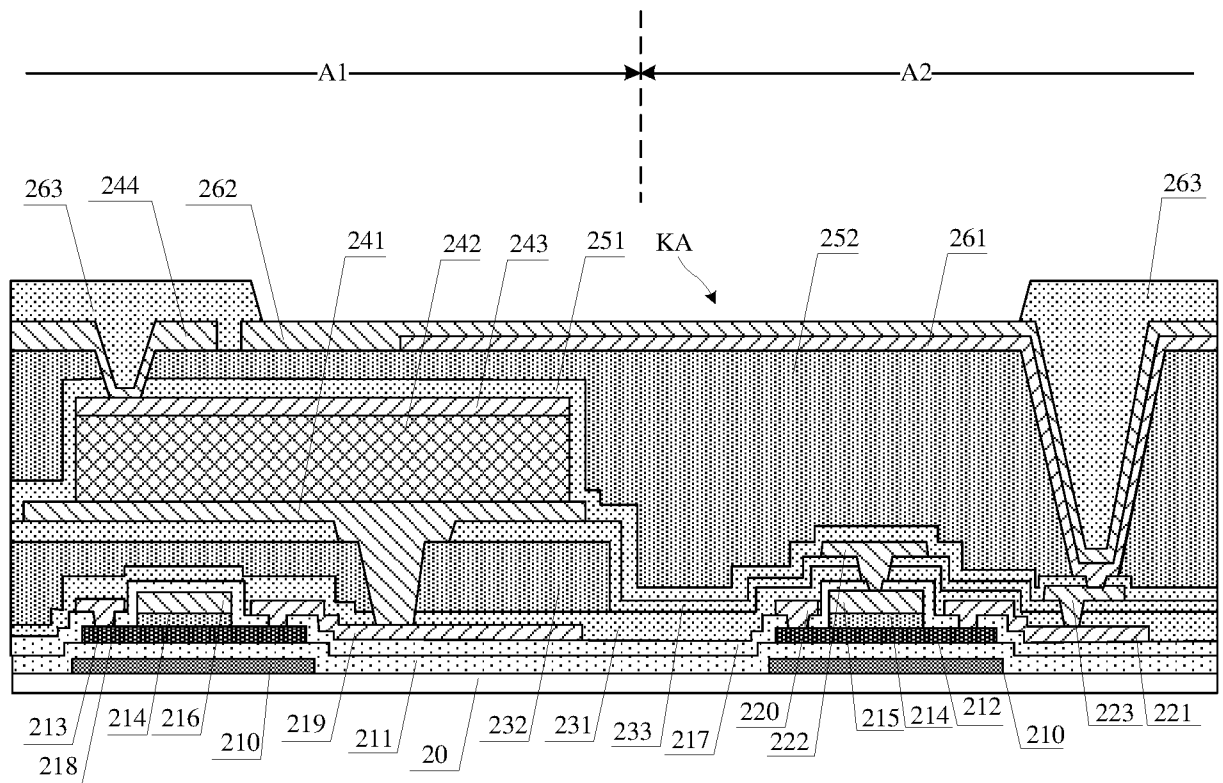


图 17

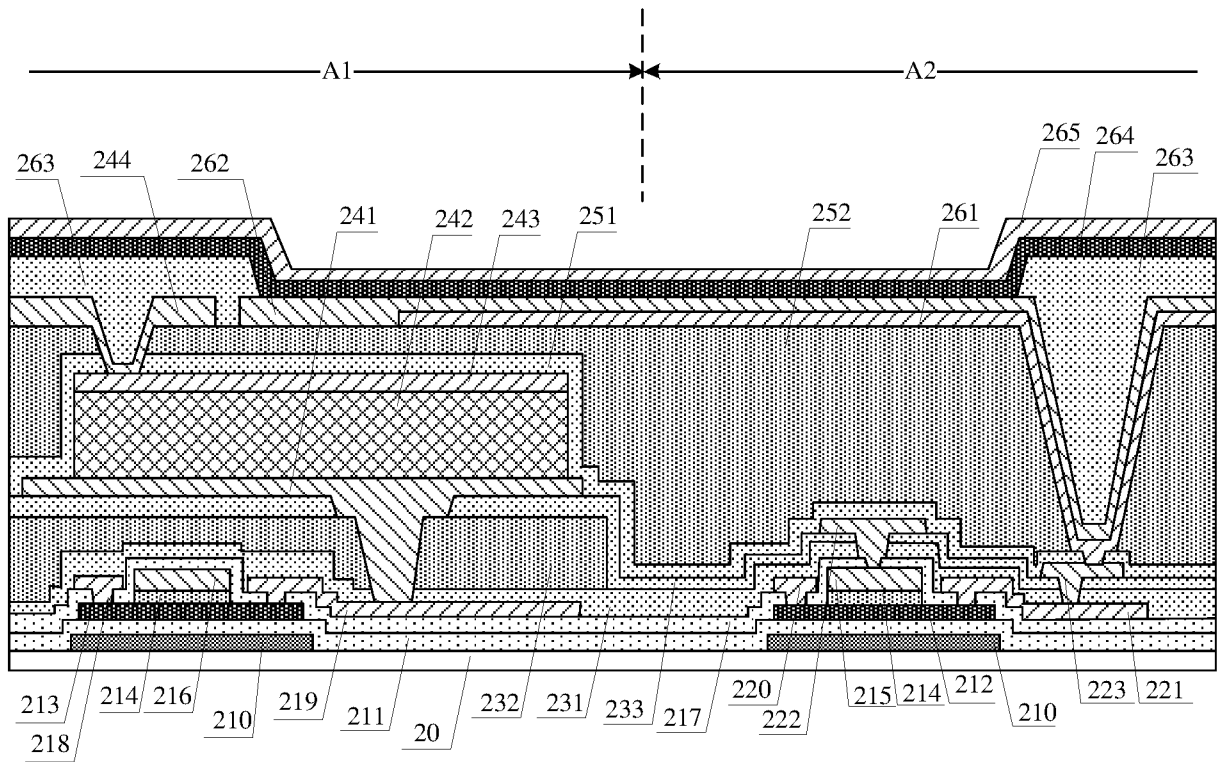


图 18

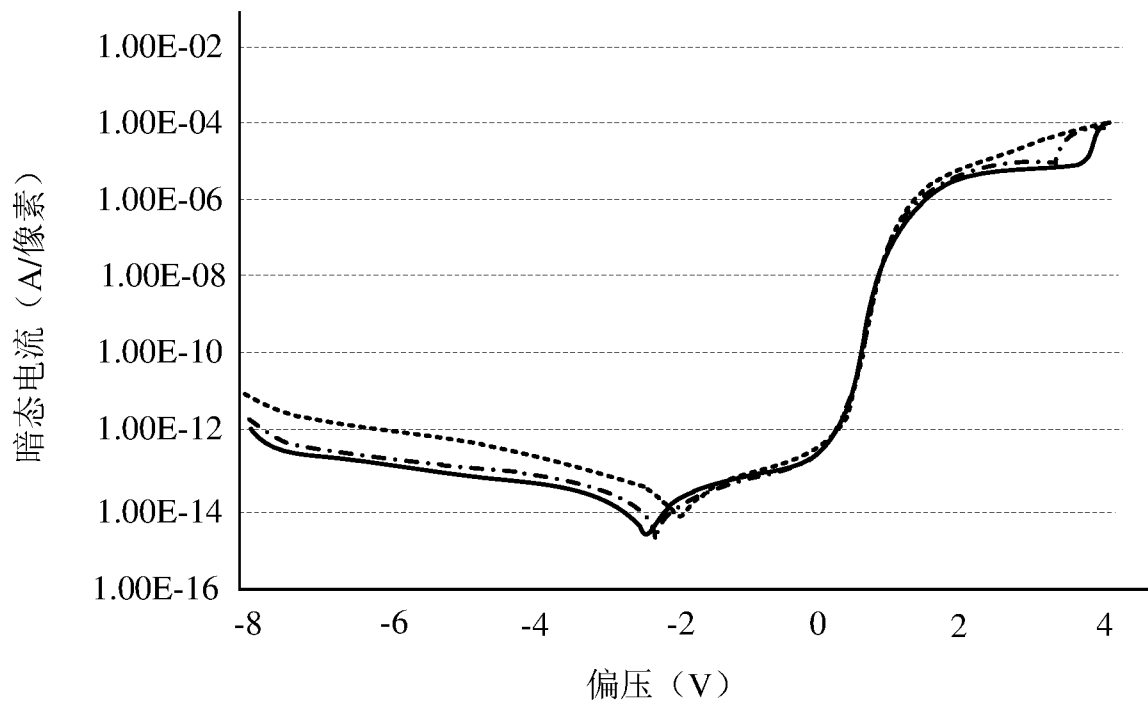


图 19

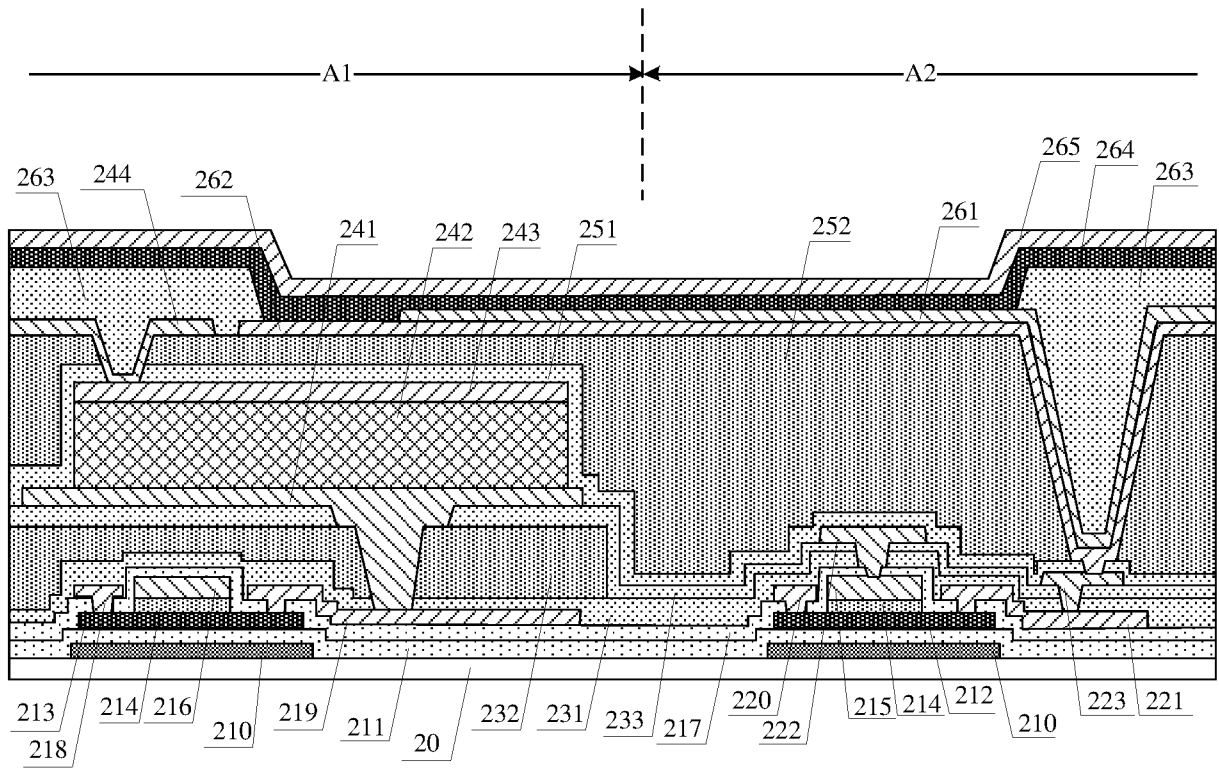


图 20

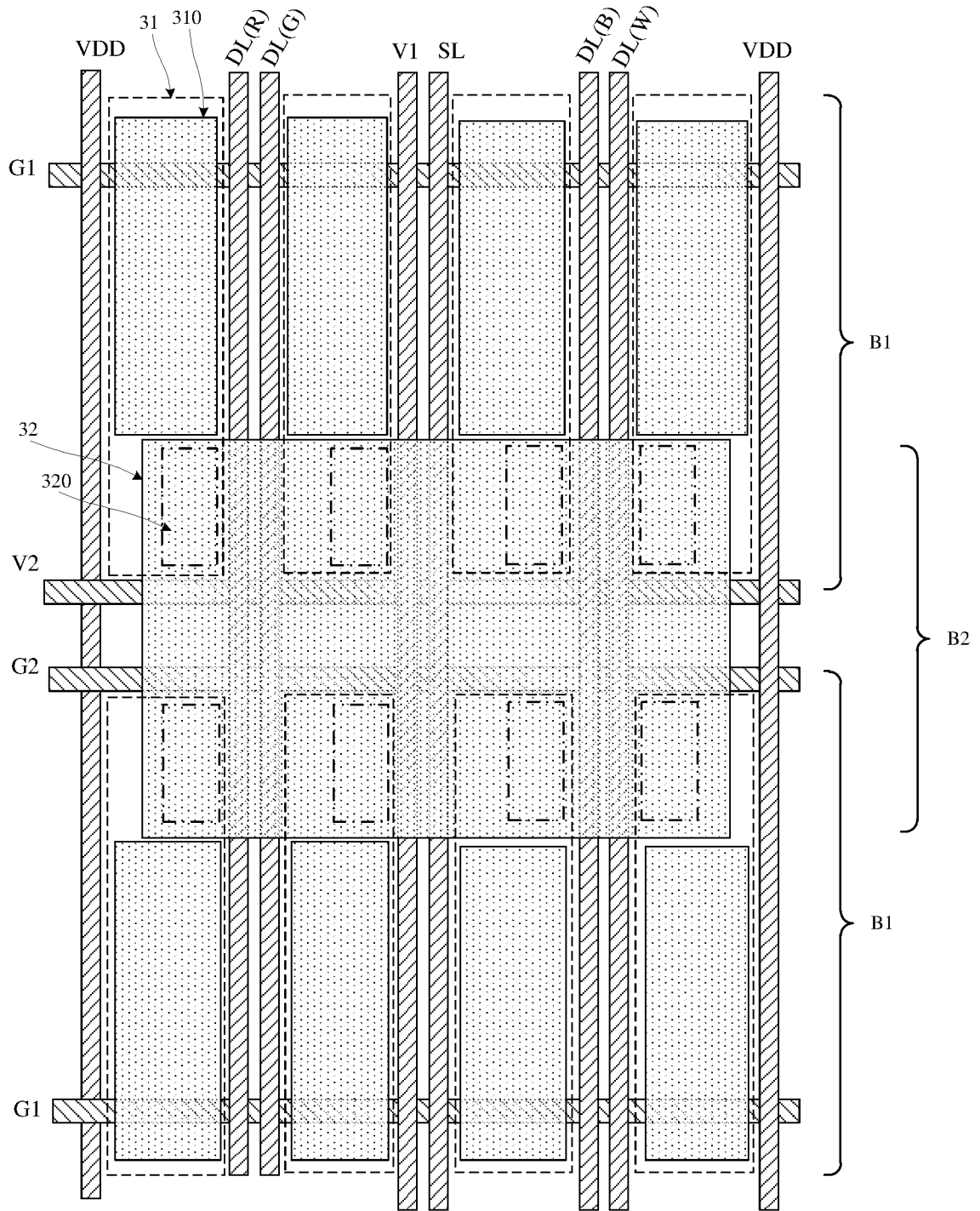


图 21

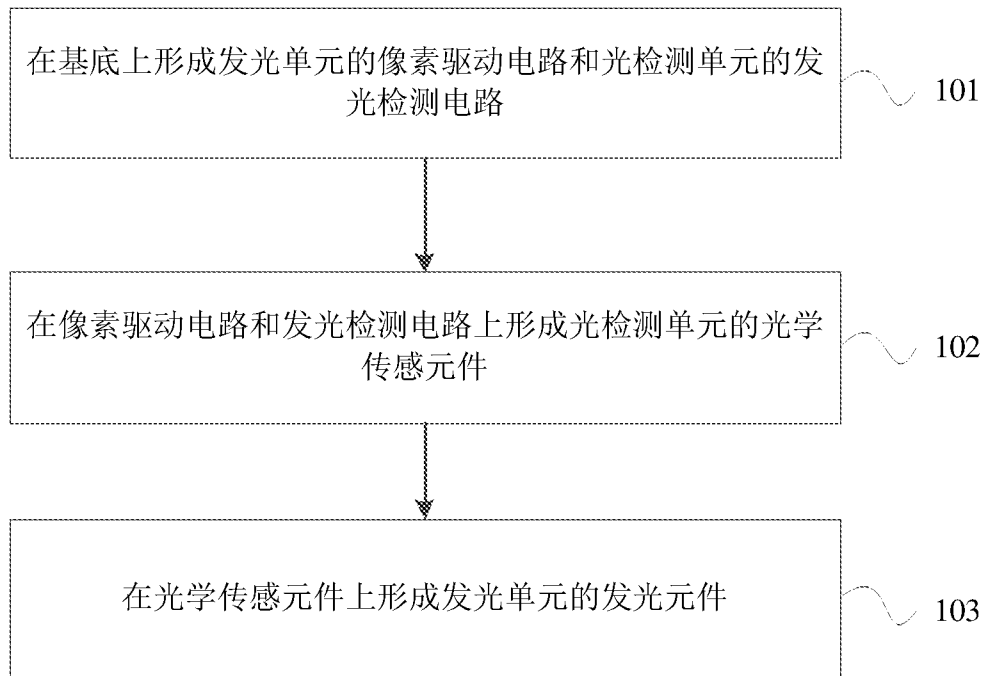


图 22

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/140841

A. CLASSIFICATION OF SUBJECT MATTER		
H01L 27/32(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
WPI, EPODOC, CNPAT, CNKI: 显示, 顶发射, 光学补偿, 开口率, 京东方科技集团股份有限公司, display+, top w emi+, optical+ w compensat+, aperture w rate		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 109065582 A (BOE TECHNOLOGY GROUP CO., LTD.) 21 December 2018 (2018-12-21) description, paragraphs [0027]-[0081], and figures 2-6	1-13
PX	CN 111370458 A (BOE TECHNOLOGY GROUP CO., LTD.) 03 July 2020 (2020-07-03) claims 1-13	1-13
A	CN 110047906 A (BOE TECHNOLOGY GROUP CO., LTD.) 23 July 2019 (2019-07-23) entire document	1-13
A	CN 110164946 A (BOE TECHNOLOGY GROUP CO., LTD.) 23 August 2019 (2019-08-23) entire document	1-13
A	US 2012267611 A1 (CHUNG, Jin-Koo et al.) 25 October 2012 (2012-10-25) entire document	1-13
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
15 March 2021		25 March 2021
Name and mailing address of the ISA/CN		Authorized officer
China National Intellectual Property Administration (ISA/CN) No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088 China		
Facsimile No. (86-10)62019451		Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/140841

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109065582	A	21 December 2018	US	2020044004	A1	06 February 2020
CN	111370458	A	03 July 2020	None			
CN	110047906	A	23 July 2019	None			
CN	110164946	A	23 August 2019	None			
US	2012267611	A1	25 October 2012	US	8860027	B2	14 October 2014
				US	9620576	B2	11 April 2017
				US	2015021589	A1	22 January 2015
				US	2017194410	A1	06 July 2017
				KR	20120119430	A	31 October 2012
				US	2020135827	A1	30 April 2020

国际检索报告

国际申请号

PCT/CN2020/140841

<p>A. 主题的分类</p> <p>H01L 27/32 (2006.01) i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																				
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H01L</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>WPI, EPODOC, CNPAT, CNKI: 显示, 顶发射, 光学补偿, 开口率, 京东方科技集团股份有限公司, display+, top w emi+, optical+ w compensat+, aperture w rate</p>																				
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 109065582 A (京东方科技集团股份有限公司) 2018年 12月 21日 (2018 - 12 - 21) 说明书第[0027]-[0081]段, 附图2-6</td> <td>1-13</td> </tr> <tr> <td>PX</td> <td>CN 111370458 A (京东方科技集团股份有限公司) 2020年 7月 3日 (2020 - 07 - 03) 权利要求1-13</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 110047906 A (京东方科技集团股份有限公司) 2019年 7月 23日 (2019 - 07 - 23) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 110164946 A (京东方科技集团股份有限公司) 2019年 8月 23日 (2019 - 08 - 23) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>US 2012267611 A1 (CHUNG, Jin-Koo 等) 2012年 10月 25日 (2012 - 10 - 25) 全文</td> <td>1-13</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 109065582 A (京东方科技集团股份有限公司) 2018年 12月 21日 (2018 - 12 - 21) 说明书第[0027]-[0081]段, 附图2-6	1-13	PX	CN 111370458 A (京东方科技集团股份有限公司) 2020年 7月 3日 (2020 - 07 - 03) 权利要求1-13	1-13	A	CN 110047906 A (京东方科技集团股份有限公司) 2019年 7月 23日 (2019 - 07 - 23) 全文	1-13	A	CN 110164946 A (京东方科技集团股份有限公司) 2019年 8月 23日 (2019 - 08 - 23) 全文	1-13	A	US 2012267611 A1 (CHUNG, Jin-Koo 等) 2012年 10月 25日 (2012 - 10 - 25) 全文	1-13
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 109065582 A (京东方科技集团股份有限公司) 2018年 12月 21日 (2018 - 12 - 21) 说明书第[0027]-[0081]段, 附图2-6	1-13																		
PX	CN 111370458 A (京东方科技集团股份有限公司) 2020年 7月 3日 (2020 - 07 - 03) 权利要求1-13	1-13																		
A	CN 110047906 A (京东方科技集团股份有限公司) 2019年 7月 23日 (2019 - 07 - 23) 全文	1-13																		
A	CN 110164946 A (京东方科技集团股份有限公司) 2019年 8月 23日 (2019 - 08 - 23) 全文	1-13																		
A	US 2012267611 A1 (CHUNG, Jin-Koo 等) 2012年 10月 25日 (2012 - 10 - 25) 全文	1-13																		
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p>																				
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																				
<p>国际检索实际完成的日期</p> <p>2021年 3月 15日</p>		<p>国际检索报告邮寄日期</p> <p>2021年 3月 25日</p>																		
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN)</p> <p>中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>授权官员</p> <p>王娜</p> <p>电话号码 86-(10)-53961474</p>																		

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2020/140841

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109065582	A	2018年 12月 21日	US	2020044004	A1	2020年 2月 6日
CN	111370458	A	2020年 7月 3日	无			
CN	110047906	A	2019年 7月 23日	无			
CN	110164946	A	2019年 8月 23日	无			
US	2012267611	A1	2012年 10月 25日	US	8860027	B2	2014年 10月 14日
				US	9620576	B2	2017年 4月 11日
				US	2015021589	A1	2015年 1月 22日
				US	2017194410	A1	2017年 7月 6日
				KR	20120119430	A	2012年 10月 31日
				US	2020135827	A1	2020年 4月 30日