

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公布说明书

H01L 27/12 (2006.01)

H01L 23/367 (2006.01)

H01L 21/84 (2006.01)

[21] 申请号 200710037775.6

[43] 公开日 2007年8月15日

[11] 公开号 CN 101017834A

[22] 申请日 2007.3.2

[21] 申请号 200710037775.6

[71] 申请人 上海集成电路研发中心有限公司

地址 201203 上海市张江碧波路177号4楼B区

[72] 发明人 张晨骋

[74] 专利代理机构 上海智信专利代理有限公司

代理人 王洁

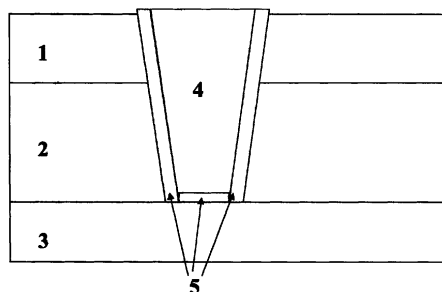
权利要求书3页 说明书7页 附图2页

[54] 发明名称

一种 SOI 集成电路结构及其制作方法

[57] 摘要

本发明提供一种 SOI 集成电路结构，具有自上而下依次为单晶硅层、绝缘材料埋层以及衬底体硅材料的 SOI 结构，在单晶硅层具有浅沟槽隔离结构，所述的浅沟槽侧壁设有绝缘导热材料，该绝缘导热材料贯穿绝缘材料埋层与衬底体硅材料相接触。该结构可以形成一个上下硅层之间的热通道，便于器件产生的热量转移到衬底体硅材料上，有助于提高器件散热效率，改善器件性能。



- 1、一种 SOI 集成电路结构，具有自上而下依次为单晶硅层、绝缘材料埋层以及衬底体硅材料的 SOI 结构，在单晶硅层具有浅沟槽隔离结构，其特征在于：所述的浅沟槽侧壁和底部设有绝缘导热材料，所述绝缘导热材料贯穿绝缘材料埋层，所述绝缘导热材料的底层与衬底体硅材料相接触。
- 2、如权利要求 1 或 2 所述的 SOI 集成电路结构，其特征在于：所述的绝缘导热材料厚度为 5~30 纳米。
- 3、权利要求 1 或 2 所述的 SOI 集成电路结构，其特征在于：所述的绝缘导热材料导热系数大于二氧化硅。
- 4、如权利要求 4 所述的 SOI 集成电路结构，其特征在于：所述的绝缘导热材料是碳化硅。
- 5、一种 SOI 集成电路结构的制作方法，制作浅沟槽隔离结构，在单晶硅层刻蚀出凹槽，其特征在于：进一步刻蚀去除所述凹槽底部绝缘材料埋层，在所述凹槽内壁淀积一层绝缘导热材料，连通所述的单晶硅层和衬底体硅材料，淀积浅沟槽隔离结构的氧化硅。
- 6、如权利要求 6 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的进一步刻蚀是各向异性的绝缘层刻蚀。
- 7、如权利要求 6 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的进一步刻蚀刻穿 SOI 硅片中的绝缘层埋层，停止在衬底体硅材料之上。
- 8、如权利要求 6 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的绝缘导热材料是碳化硅。
- 9、如权利要求 6 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的

淀积绝缘导热材料薄膜厚度为 5~30 纳米。

10、一种 SOI 集成电路结构的制作方法，其特征在于包括以下步骤：

- a.制作并完成上表面硬掩模光刻，刻蚀及去胶，形成有图形的硬掩模层；
- b.刻蚀单晶硅层形成凹槽，清洗；
- c.进一步刻蚀去除凹槽底部绝缘材料埋层暴露出衬底体硅材料，清洗；
- d.在凹槽内壁淀积一层绝缘导热材料，退火；
- e.淀积浅沟槽隔离氧化硅。

11、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的步骤 b 中的刻蚀是等离子体干法刻蚀，刻蚀气体为卤素气体。

12、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的步骤 b 中的刻蚀停止在绝缘材料埋层上。

13、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的步骤 b 中的清洗采用氢氧化铵和过氧化氢混合液清洗。

14、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的步骤 c 中的刻蚀是等离子体干法刻蚀，刻蚀气体为碳氟类气体。

15、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的步骤 c 中的清洗采用标准清洗程序、盐酸和过氧化氢混合液、氢氧化铵和过氧化氢混合液、稀释氢氟酸中的一种或多种组合进行清洗。

16、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的步骤 d 中淀积的绝缘导热材料是碳化硅。

17、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的步骤 d 中淀积采用高密度等离子体化学气相淀积或者等离子体辅助化学气相淀积，淀积气体为甲烷和硅烷。

18、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述

---

的步骤 d 中淀积参数为：温度为  $150^{\circ}\text{C}\sim 400^{\circ}\text{C}$ ，压力为  $0.001\sim 50$  托，淀积薄膜厚度为  $5\sim 30$  纳米。

19、如权利要求 11 所述的 SOI 集成电路结构的制作方法，其特征在于：所述的步骤 d 中退火温度为  $800^{\circ}\text{C}\sim 1200^{\circ}\text{C}$ 。

## 一种 SOI 集成电路结构及其制作方法

### 【技术领域】

本发明涉及 SOI (Silicon On Insulator, 绝缘体上硅) 集成电路领域, 尤其涉及一种增强散热能力的 SOI 集成电路结构及其制作方法。

### 【背景技术】

伴随集成电路制造工艺的不断进步, 半导体器件的体积正变得越来越小, 随之而来的是器件尺寸逼近物理极限时所产生的大量问题。这使得业界开始寻找除了单纯缩小器件尺寸以外的解决方法, 来进一步提高器件性能。SOI 作为一个重要的发展方向而被业界广泛研究和使用的。相比传统体硅材料, SOI 的特点在于, 在表面很薄的一个单晶硅层下是一个绝缘层, 主要是以氧化硅作为绝缘材料。绝缘层之下是传统的体硅材料, 这一层的作用是对上面的结构起到机械支撑作用。SOI 的机构在不改变器件尺寸的前提下, 大大减小了器件的漏电流, 降低了器件发热量, 从而使器件性能大大提高。

但是, SOI 具备这些优点的同时, 也带来了散热方面的问题。单晶硅材料在 25°C 时的导热系数为 83.5, 而二氧化硅的导热系数仅为 1.5~39。特别是在 STI (Shallow Trench Isolation, 浅沟槽隔离) 结构工艺中, 当 STI 完成后, 器件就如同被一个由二氧化硅所形成的碗所盛放, 热量无法有效的释放到衬底体硅材料中去, 从而影响到器件的性能和可靠性。

### 【发明内容】

本发明的目的在于提供一种 SOI 集成电路结构, 克服了现有 SOI 技术散热能力差, 热量无法有效的释放的不足, 利用绝缘导热材料构造导热回路, 提高 SOI 芯片散热能力, 提高芯片的整体表现。

为了实现这一目的, 本发明提供一种 SOI 集成电路结构, 具有自上而下依次为单晶硅层、绝缘材料埋层以及衬底体硅材料的 SOI 结构, 在单晶硅层具有浅沟槽隔离结构。所述的浅沟槽侧壁和底部设有绝缘导热材料, 所述绝缘导热材料贯穿绝缘材料埋层, 所述绝缘导热材料的底层与衬底体硅材料相接触。所述的绝缘导热材料厚度为 5~30 纳米。所述的绝缘导热材料导热系数大于二氧化硅。所述的绝缘导热材料是碳化硅。

本发明的另一目的在于提供一种 SOI 集成电路结构的制作方法, 以提高 SOI 芯片散热能力, 提高芯片的整体表现。

为了实现该发明目的, 本发明提供了一种 SOI 集成电路结构的制作方法, 制作浅沟槽隔离结构, 在单晶硅层刻蚀出凹槽, 进一步刻蚀去除所述凹槽底部绝缘材料埋层, 在所述凹槽内壁淀积一层绝缘导热材料, 连通所述的单晶硅层和衬底体硅材料, 淀积浅沟槽隔离结构的氧化硅。

其中, 所述的进一步刻蚀是各向异性的绝缘层刻蚀。所述的进一步刻蚀刻穿 SOI 硅片中的绝缘层埋层, 停止在衬底体硅材料之上。所述的绝缘导热材料是碳化硅。所述的淀积绝缘导热材料薄膜厚度为 5~30 纳米。

本发明提供另一方案是提供一种 SOI 集成电路结构的制作方法, 包括以下步骤: a. 制作并完成上表面硬掩模光刻, 刻蚀及去胶, 形成有图形的硬掩模层; b. 刻蚀单晶硅层形成凹槽, 清洗; c. 进一步刻蚀去除凹槽底部绝缘材料埋层暴露出衬底体硅材料, 清洗; d. 在凹槽内壁淀积一层绝缘导热材料, 退火; e. 淀积浅沟槽隔离氧化硅。

其中, 所述的步骤 b 中的刻蚀是等离子体干法刻蚀, 刻蚀气体为卤素气

体。所述的步骤 b 中的刻蚀停止在绝缘材料埋层上。所述的步骤 b 中的清洗采用氢氧化铵和过氧化氢混合液清洗。

所述的步骤 c 中的刻蚀是等离子体干法刻蚀，刻蚀气体为碳氟类气体。所述的步骤 c 中的清洗采用标准清洗程序、盐酸和过氧化氢混合液、氢氧化铵和过氧化氢混合液、稀释氢氟酸中的一种或多种组合进行清洗。

所述的步骤 d 中淀积的绝缘导热材料是碳化硅。所述的步骤 d 中淀积采用高密度等离子体化学气相淀积或者等离子体辅助化学气相淀积，淀积气体为甲烷和硅烷。所述的步骤 d 中淀积参数为：温度为 150°C~400°C，压力为 0.001~50 托，淀积薄膜厚度为 5~30 纳米。所述的步骤 d 中退火温度为 800°C~1200°C。

本发明的优点在于：本发明利用导热性能良好的绝缘导热材料（如碳化硅，导热系数 100~125），在表面单晶硅层和衬底体硅材料之间构建了一个导热回路，这一结构可以形成一个上下硅层之间的热通道，使制作在单晶硅层上的器件在工作时所产生的热量可以更方便得传递到衬底上，从而提高了散热能力。改善了芯片性能和可靠性。

同时，本发明充分利用了现有的结构，无需额外增加光刻步骤，同现有工艺相比，这个结构的优点在于不会改变已有器件结构，在工艺上也只需要增加一次刻蚀和一次淀积，在成本和可行性上有很大优势，具有良好的可行性和性价比。

#### 【附图说明】

图 1 是本发明完成传统 STI 刻蚀后的结构截面图；

图 2 是本发明完成绝缘材料埋层刻蚀后的结构截面图；

图 3 是本发明完成绝缘导热材料淀积后的结构截面图；

图 4 是本发明完成 STI 淀积后的结构截面图。

### 【具体实施方式】

以下结合附图，对本发明的具体实施方式作进一步的详细说明：

本发明的 SOI 集成电路结构的制作方法的一个实施例是，在一个自上而下依次是单晶硅层、绝缘材料埋层以及衬底体硅材料的 SOI 结构上，首先制作浅沟槽隔离结构，在单晶硅层刻蚀出凹槽，进一步刻蚀去除所述凹槽底部绝缘材料埋层，在所述凹槽内壁淀积一层绝缘导热材料，连通所述的单晶硅层和衬底体硅材料，淀积浅沟槽隔离结构的氧化硅。从而借助对传统的浅沟槽隔离结构制作方法的改造，完成了本发明具有散热导通结构的 SOI 集成电路结构的制作。

对于凹槽底部绝缘材料埋层的刻蚀是各向异性的绝缘层刻蚀，其技术要求是刻穿 SOI 硅片中的绝缘层埋层，停止在衬底体硅材料之上。因此其刻蚀深度应当大于或等于绝缘层埋层的厚度。

首先请参照图 1，图 1 是本发明完成传统 STI 刻蚀后的结构截面图，在图 1 中，位于最上面的是单晶硅层 1，单晶硅层 1 下方是绝缘材料埋层 2，最下面一层是衬底体硅材料层 3。单晶硅层 1 和衬底体硅材料层 3 具有较佳的导电和导热性能，而绝缘材料埋层 2 一般是二氧化硅，其导热性能较差，单晶硅材料在 25℃ 时的导热系数为 83.5，而二氧化硅的导热系数仅为 1.5~39。

在传统的 STI 工艺中，如图 1 所示，采用使用等离子体干法刻蚀单晶硅层 1，主要气体为卤素气体，刻蚀厚度取决于所使用的硅片，为 30~500 纳米，刻蚀停止在绝缘材料埋层 2 上，使用 APM (ammonium hydrogen peroxide mixture 氢氧化铵，过氧化氢混合液) 清洗。

当然，在实施传统的 STI 之前，首先要制作并完成上表面硬掩模光刻，



刻蚀及去胶，形成有图形的硬掩模层，以确定形成 STI 结构的具体位置、形状和大小。

请参阅图 2，图 2 是本发明完成绝缘材料埋层刻蚀后的结构截面图。在图 2 中，在形成图 1 中单晶硅层 1 浅沟槽的基础上，进一步使用等离子体干法刻蚀绝缘材料埋层（二氧化硅）2，主要刻蚀气体为碳氟类气体，刻蚀厚度取决于所使用的硅片，为 100~1000 纳米，刻蚀停止在衬底体硅材料 3 上。使用 RCA（radio corporation of american 标准清洗程序）、HPM（hydrochloric-peroxide mix 盐酸，过氧化氢混合液）、APM 和 DHF（diluted hydrofluoric acid 稀释氢氟酸）中的一种或多种进行清洗。

接下来请参阅图 3，图 3 是本发明完成绝缘导热材料淀积后的结构截面图。如图 3 所示，在凹槽内壁淀积一层绝缘导热材料 5，连通所述的单晶硅层 1 和衬底体硅材料层 3，并进行退火处理。可使用 PECVD（Plasma Enhanced Chemical Vapor Deposition，等离子体辅助化学气相淀积）或 HDPCVD（High Density Plasma Chemical Vapor Deposition，高密度等离子体化学气相淀积）淀积。

这里所述绝缘导热材料 5 必须是绝缘材料，同时其导热性优于二氧化硅（导热系数为 1.5~39），如碳化硅（SiC，导热系数为 100~125）。在选用碳化硅作为绝缘导热材料 5 的实施例中，淀积使用气体为甲烷和硅烷，150°C~400°C，压力为 0.001~50torr。淀积薄膜厚度为 5~30 纳米。退火温度为 800°C~1200°C。

在一些实施例中淀积可以仅对浅沟槽的两侧壁进行，这样获得的绝缘导热 5 仅仅是连通了单晶硅层 1 和衬底体硅材料层 3，但接触面积较小，散热效果不是太好；而另一些实施例中则对浅沟槽的整个内壁包括其两侧壁和底部都进行了绝缘导热材料淀积，通过其底部的绝缘导热材料 5 与衬底体硅材

料层 3 的面接触增大了散热面积，起到了更好的散热作用。

最后，请参阅图 4，图 4 是本发明完成 STI 淀积后的结构截面图。如图 4 所示，在两次刻蚀形成的浅沟槽中淀积浅沟槽隔离氧化硅 4，最终形成具有浅沟槽侧壁，在部分实施例中还包括浅沟槽底部的绝缘导热材料 5 的浅沟槽结构。

在本发明的一些实施例中，所述衬底体硅材料 3 厚度大于 10000 纳米，所述浅沟槽隔离氧化硅 4 深度略大于单晶硅层 1 与绝缘材料埋层 2 的厚度之和，所述浅沟槽隔离氧化硅 4 的宽度为 60~350 纳米，所述绝缘导热材料 5 厚度为 5~30 纳米。具体设计尺寸应根据实际情况和工艺能力加以改变，本领域技术人员可以按照上述介绍加以实施。

本发明 SOI 集成电路结构，具有自上而下依次为单晶硅层 1、绝缘材料埋层 2 以及衬底体硅材料 3 的 SOI 结构，在单晶硅层 1 具有浅沟槽隔离结构，浅沟槽侧壁设有绝缘导热材料 5，该绝缘导热材料 5 贯穿绝缘材料埋层 2 与衬底体硅材料 3 相接触。绝缘导热材料 5 进一步包括一个与衬底体硅材料 3 相接触且连接两浅沟槽侧壁的绝缘导热材料的底层。图 1 至图 4 中所示的实施例中，绝缘导热材料 5 侧壁部分是倾斜的，底层恰好连接两个浅沟槽侧壁的绝缘导热材料。但在本发明的另外一些实施例中，绝缘导热材料 5 侧壁部分也可以是垂直或以其他角度及方向倾斜的通孔，底层也不仅限于刚好连接两个浅沟槽侧壁的绝缘导热材料，其可以有更大的与衬底体硅材料 3 的接触面以取得更好的散热效果。

本发明的这一结构可以形成一个上下硅层之间的热通道，便于器件产生的热量转移到衬底体硅材料上，有助于提高器件散热效率。

以上介绍的仅仅是基于本发明的几个较佳实施例，并不能以此来限定本发明的范围。任何对本发明的装置作本技术领域内熟知的部件的替换、组合、

---

分立，以及对本发明实施步骤作本技术领域内熟知的等同改变或替换均不超出本发明的揭露以及保护范围。

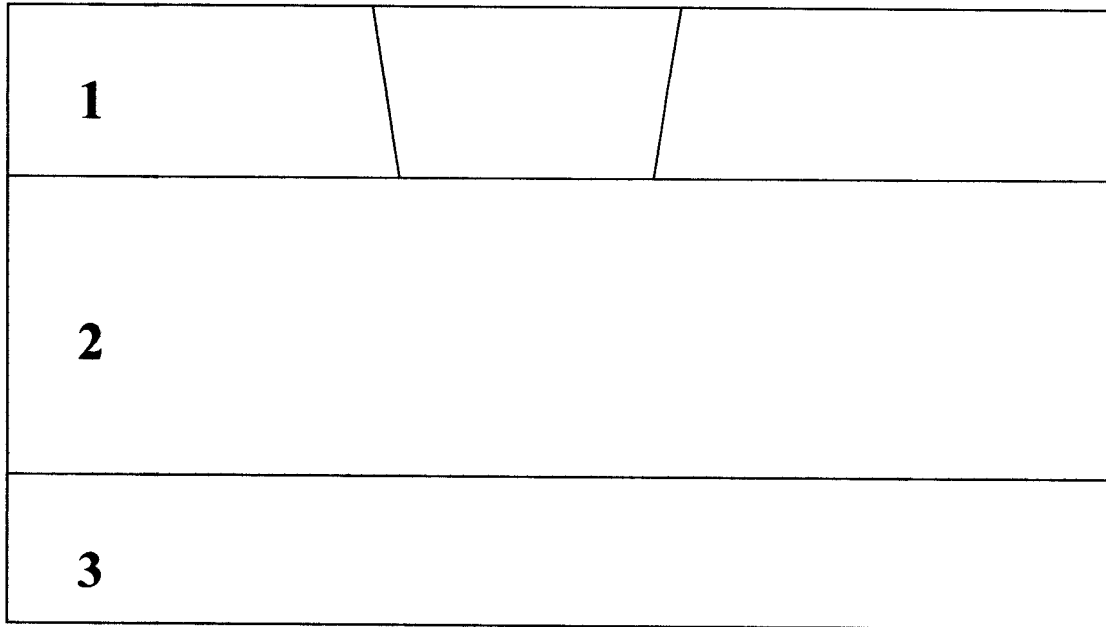


图 1

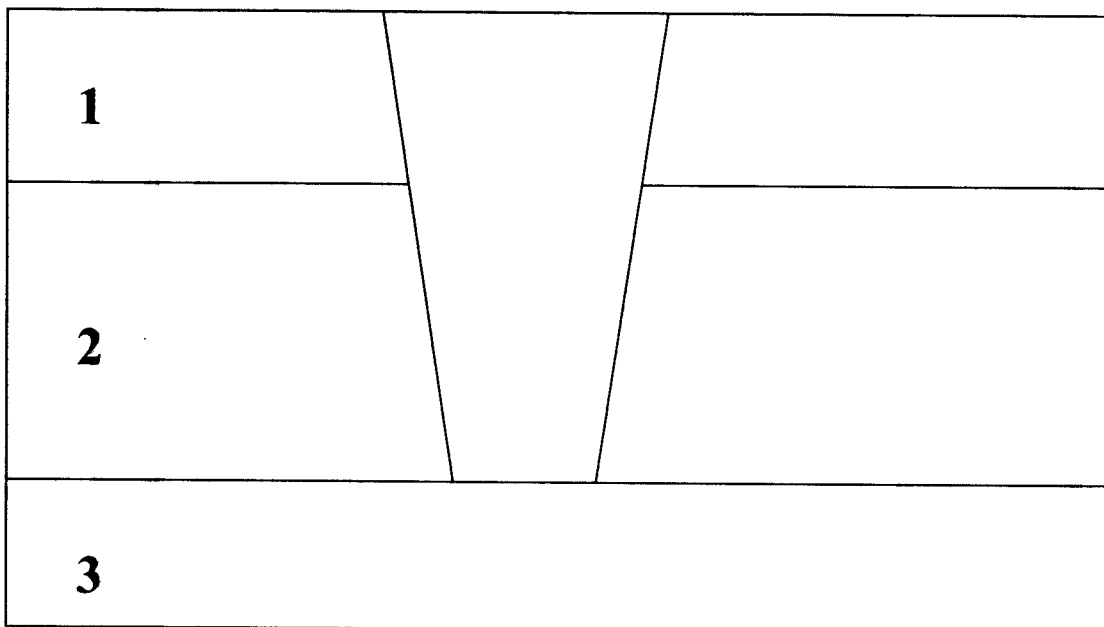


图 2

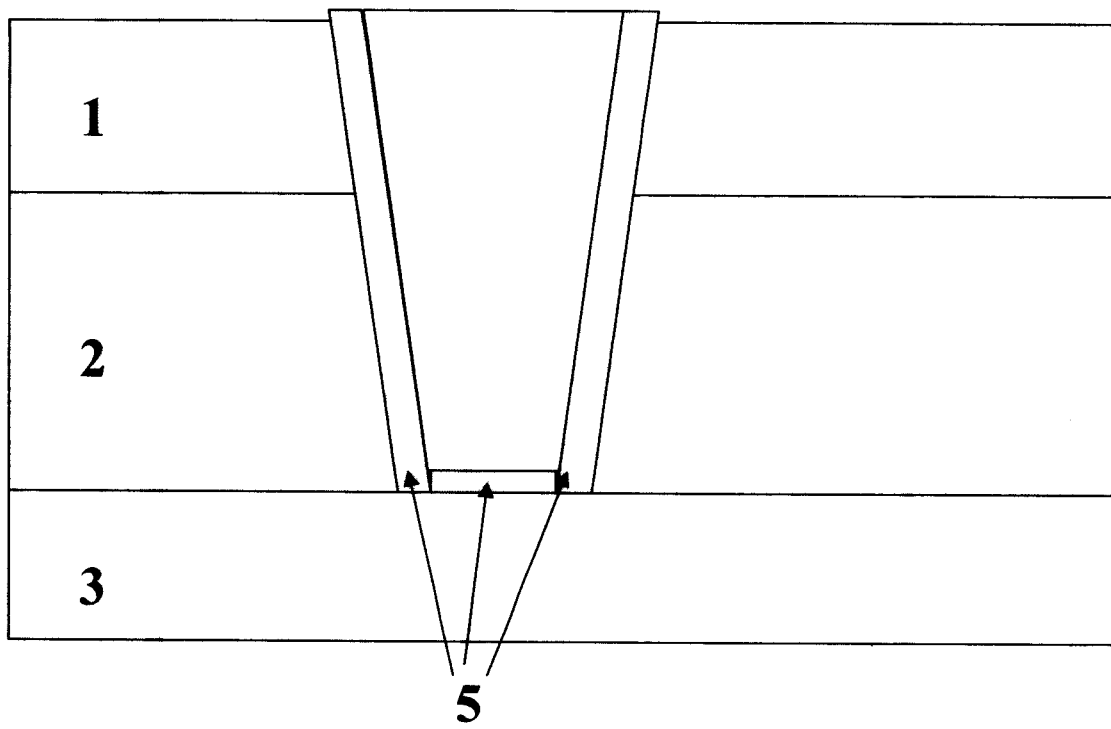


图 3

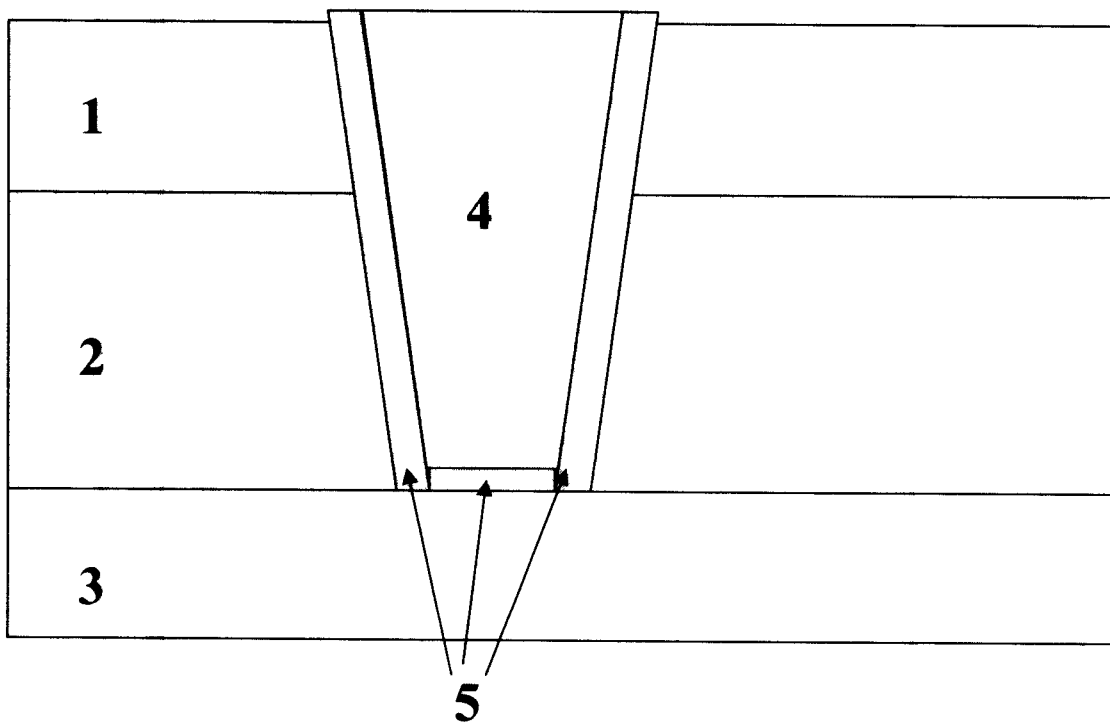


图 4