

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4779304号
(P4779304)

(45) 発行日 平成23年9月28日(2011.9.28)

(24) 登録日 平成23年7月15日(2011.7.15)

(51) Int.Cl.		F I		
HO 1 L 27/146	(2006.01)	HO 1 L 27/14		A
HO 1 L 27/14	(2006.01)	HO 1 L 27/14		D
HO 4 N 5/369	(2011.01)	HO 4 N 5/335	6 9 0	
HO 4 N 5/374	(2011.01)	HO 4 N 5/335	7 4 0	

請求項の数 12 (全 13 頁)

(21) 出願番号	特願2004-81234 (P2004-81234)	(73) 特許権者	000002185
(22) 出願日	平成16年3月19日(2004.3.19)		ソニー株式会社
(65) 公開番号	特開2005-268643 (P2005-268643A)		東京都港区港南1丁目7番1号
(43) 公開日	平成17年9月29日(2005.9.29)	(74) 代理人	110000925
審査請求日	平成18年9月8日(2006.9.8)		特許業務法人信友国際特許事務所
前置審査		(72) 発明者	丸山 康
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		審査官	粟野 正明

最終頁に続く

(54) 【発明の名称】 固体撮像素子、カメラモジュール及び電子機器モジュール

(57) 【特許請求の範囲】

【請求項1】

光電変換部と複数のトランジスタからなる画素を複数有し、
前記複数のトランジスタは、半導体基板の表面側に形成され、
前記光電変換部は、前記半導体基板の表面側から裏面側に延在して形成され、
前記半導体基板の光照射面となる裏面に、前記半導体基板と屈折率を異にし、且つ光照射面から屈折率の小さい膜の順に堆積された2層膜による反射防止膜が形成され、
前記反射防止膜上に、該反射防止膜に接触してカラーフィルタまたはオンチップレンズが形成され、
裏面照射型に構成されている
ことを特徴とする固体撮像素子。

10

【請求項2】

前記反射防止膜が、前記光照射面からシリコン酸化膜、シリコン酸化窒化膜を順に堆積させた2層膜で形成されている
ことを特徴とする請求項1記載の固体撮像素子。

【請求項3】

前記反射防止膜が、前記光照射面からシリコン酸化窒化膜、シリコン窒化膜を順に堆積させた2層膜で形成されている
ことを特徴とする請求項1記載の固体撮像素子。

【請求項4】

20

前記反射防止膜が、前記光照射面からシリコン酸化膜、シリコン窒化膜を順に堆積させた2層膜で形成され、

前記シリコン酸化膜の膜厚を25nm以下(0を含まず)とし、前記シリコン窒化膜の膜厚を40nm~60nmとした

ことを特徴とする請求項1記載の固体撮像素子。

【請求項5】

固体撮像素子と光学レンズ系を備え、

前記固体撮像素子は、

光電変換部と複数のトランジスタからなる画素を複数有し、

前記複数のトランジスタは、半導体基板の表面側に形成され、

前記光電変換部は、前記半導体基板の表面側から裏面側に延在して形成され、

前記半導体基板の光照射面となる裏面に、前記半導体基板と屈折率を異にし、且つ光照射面から屈折率の小さい膜の順に堆積された2層膜による反射防止膜が形成され、

前記反射防止膜上に、該反射防止膜に接触してカラーフィルタまたはオンチップレンズが形成され、

裏面照射型に構成されている

ことを特徴とするカメラモジュール。

【請求項6】

前記反射防止膜が、前記光照射面からシリコン酸化膜、シリコン酸化窒化膜を順に堆積させた2層膜で形成されている

ことを特徴とする請求項5記載のカメラモジュール。

【請求項7】

前記反射防止膜が、前記光照射面からシリコン酸化窒化膜、シリコン窒化膜を順に堆積させた2層膜で形成されている

ことを特徴とする請求項5記載のカメラモジュール。

【請求項8】

前記反射防止膜が、前記光照射面からシリコン酸化膜、シリコン窒化膜を順に堆積させた2層膜で形成され、

前記シリコン酸化膜の膜厚を25nm以下(0を含まず)とし、前記シリコン窒化膜の膜厚を40nm~60nmとした

ことを特徴とする請求項5記載のカメラモジュール。

【請求項9】

固体撮像素子と光学レンズ系と信号処理手段を備え、

前記固体撮像素子は、

光電変換部と複数のトランジスタからなる画素を複数有し、

前記複数のトランジスタは、半導体基板の表面側に形成され、

前記光電変換部は、前記半導体基板の表面側から裏面側に延在して形成され、

前記半導体基板の光照射面となる裏面に、前記半導体基板と屈折率を異にし、且つ光照射面から屈折率の小さい膜の順に堆積された2層膜による反射防止膜が形成され、

前記反射防止膜上に、該反射防止膜に接触してカラーフィルタまたはオンチップレンズが形成され、

裏面照射型に構成されている

ことを特徴とする電子機器モジュール。

【請求項10】

前記反射防止膜が、前記光照射面からシリコン酸化膜、シリコン酸化窒化膜を順に堆積させた2層膜で形成されている

ことを特徴とする請求項9記載の電子機器モジュール。

【請求項11】

前記反射防止膜が、前記光照射面からシリコン酸化窒化膜、シリコン窒化膜を順に堆積させた2層膜で形成されている

10

20

30

40

50

ことを特徴とする請求項 9 記載の電子機器モジュール。

【請求項 12】

前記反射防止膜が、前記光照射面からシリコン酸化膜、シリコン窒化膜を順に堆積させた 2 層膜で形成され、

前記シリコン酸化膜の膜厚を 25 nm 以下 (0 を含まず) とし、前記シリコン窒化膜の膜厚を 40 nm ~ 60 nm とした

ことを特徴とする請求項 9 記載の電子機器モジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換素子で光電変換された信号電荷を電気信号に変換して出力する単位画素が複数配列されて成る固体撮像素子、この固体撮像素子を備えたカメラモジュール及び電子機器モジュールに関する。

【背景技術】

【0002】

固体撮像素子には、CMOS イメージセンサに代表される CMOS 固体撮像素子と、CCD イメージセンサに代表される CCD 固体撮像素子が知られている。CMOS 固体撮像素子を例に採って、その断面構造の一例を図 9 に示す。

【0003】

図 9 は、従来の表面照射型の CMOS 固体撮像素子の例である。この CMOS 固体撮像素子 1 は、第 1 導電型、例えば n 型のシリコン半導体基板 2 に、第 2 導電型である p 型の半導体ウェル領域 3 を形成し、この p 型半導体ウェル領域 3 の画素分離領域 10 で区画された単位画素領域に光電変換部となるフォトダイオード 5 及び複数の MOS トランジスタからなる MOS トランジスタ群 6 を形成して成る。フォトダイオード 5 は、画素分離領域 3 及び p 型半導体ウェル領域 3 で囲まれた n 型半導体領域で形成される。すなわち、表面から深い位置にある低不純物濃度の n 型半導体領域 (n - 半導体領域) 11 と表面側の高不純物濃度の n 型半導体領域 (n + 半導体領域) 12 により形成される。さらに n + 半導体領域 12 の表面側の界面に暗電流発生を抑制するための高不純物濃度の p 型半導体領域からなる p + アキュムレーション層 13 が形成される。このフォトダイオード 5 は、いわゆる HAD (Hole Accumulation Diode) センサとして構成されている。

【0004】

MOS トランジスタ群 6 は、フォトダイオードに接続された読出しトランジスタ 7 と、その他の MOS トランジスタ 8 で構成される。読出しトランジスタ 7 は、P 型半導体ウェル領域 3 に形成された n + ソース・ドレイン領域 14 と、フォトダイオード 5 の n + 半導体領域 12 と、n + ソース・ドレイン領域 14 及びフォトダイオード 5 間の基板表面にゲート絶縁膜を介して形成したゲート電極 18 とにより形成される。他の MOS トランジスタ 8 は、P 型半導体ウェル領域 3 に形成された n + ソース・ドレイン領域 15 及び 16 と、両 n + ソース・ドレイン領域 15 及び 16 間の基板表面にゲート絶縁膜を介して形成したゲート電極 19 とにより形成される。例えば 4 つの MOS トランジスタで構成される場合には、読出しトランジスタ、リセットトランジスタ、アンプトランジスタ及び垂直選択トランジスタで構成される。さらに、基板表面上には、層間絶縁膜 23 を介して多層の配線層 25 が形成される。また、図示せざるもカラーフィルタ、オンチップレンズ等も形成される。

【0005】

フォトダイオード 5 に入射する光は、信号電荷蓄積、読出し動作を行う MOS トランジスタが形成されている基板表面側から照射される。このような表面照射型の CMOS 固体撮像素子 1 においては、基板表面側フォトダイオード 5 への集光効率を上げるために反射防止膜 26 が形成される。表面照射型の CMOS 固体撮像素子 1 では、フォトダイオード、MOS トランジスタ群及び配線層などの経時劣化を防止するための保護膜と、その下の

10

20

30

40

50

層間絶縁膜などにより、通常4層以上のシリコン酸化(SiO)膜、シリコン窒化(SiN)膜がフォトダイオード5上に存在する。

【0006】

光照射面側に4層以上の絶縁膜を形成するのは、多層の配線層25を有するために真ん中に厚い層間絶縁膜(シリコン酸化膜23)が必要になることも要因である。図示の例では、光照射面側にシリコン酸化(SiO)膜21、シリコン窒化(SiN)膜22、シリコン酸化(SiO)膜23及びシリコン窒化(SiN)膜24の4層膜が形成されている。

【0007】

一方、表面照射型のCMOS固体撮像素子では、遮光する材料で形成される配線層が存在するため、画素内の集光の最適化をして感度向上を果たすべく、オンチップレンズとが別に層内レンズを形成する場合がある。層内レンズを有する場合には、5層、6層の屈折率の異なる絶縁膜がシリコン基板上に存在する。

【0008】

CCD固体撮像素子においても、層内レンズを有する場合もあり、光照射面側に同様の4層以上のシリコン酸化(SiO)膜、シリコン窒化(SiN)膜が形成される。

【0009】

特許文献1には、表面側の光照射面上に4層以上の絶縁膜を形成した表面照射型のCMOS固体撮像素子の例が提案されている。

【特許文献1】特開2003-224249号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

ところで、4層以上のシリコン酸化膜、シリコン窒化膜で反射防止膜を構成する場合、屈折率の膜での干渉により、短い周期で上下する所謂リップルのある分光特性となり、撮像素子の感度を損失している。図5は、光照射面上の反射防止膜の膜構成の違いによる、光電変換率の波長依存性を示すグラフである。図5の横軸は照射光の波長をある。縦軸は、光の透過率とシリコン中での光の吸収率の積(透過率×Si吸収率)、つまり光電変換効率に比例し、感度に相当する。

図5の曲線Cは、膜厚500nmのプラズマシリコン窒化(PSiN)膜と、膜厚5000nmのシリコン酸化(SiO)膜と、膜厚50nmのシリコン窒化(SiN)膜と、膜厚15nmのシリコン酸化(SiO)膜を順次下から堆積した4層膜構造の反射防止膜の分光特性を示す。曲線Cから分かるように、4層膜による反射防止膜の分光特性は、短い周期で上下するリップルのある分光特性となり、その積分値(光電変換効率の積分値)が感度になることから、感度をみると下方にシフトする。

図5の曲線Bは、膜厚500nmのプラズマシリコン窒化(PSiN)膜と、膜厚50nmのシリコン窒化(SiN)膜と、膜厚15nmのシリコン酸化(SiO)膜を下から順次堆積した3層膜構造の反射防止膜の分光特性である。これは、4層膜による反射防止膜より粗い周期で上下する分光特性となっている。

【0011】

また、表面照射型の固体撮像素子において、感度を向上するために層内レンズを形成した固体撮像素子の場合、5層または6層の屈折率の異なる膜がシリコン基板上に存在するため、上述の感度損失はより顕著になる。但し、層内レンズを形成した場合には、多層膜による反射防止膜の効果より、層内レンズによる集光効率の方が大きく作用していた。反射防止膜の構成としては、膜の層数が多いほど撮像素子の感度を低下させる。

【0012】

本発明は、上述の点に鑑み、反射防止効率を向上してより感度向上を可能にした固体撮像素子及びこの固体撮像素子を備えたカメラモジュール、電子機器モジュールを提供するものである。

本発明は、併せて、シェーディング、隣接画素への光学的な混色を低減した固体撮像素

10

20

30

40

50

子、小型のセンサとレンズモジュールの実現を可能にした固体撮像素子、カメラモジュール及び電子機器モジュールを提供するものである。

【課題を解決するための手段】

【0013】

本発明に係る固体撮像素子は、光電変換部と複数のトランジスタからなる画素を複数有する。複数のトランジスタは、半導体基板の表面側に形成される。光電変換部は、半導体基板の表面側から裏面側に延在して形成される。半導体基板の光照射面となる裏面に、半導体基板と屈折率を異にし、且つ光照射面から屈折率の小さい膜の順に堆積された2層膜による反射防止膜が形成され、反射防止膜上に、該反射防止膜に接触してカラーフィルタまたはオンチップレンズが形成される。固体撮像素子は、裏面照射型に構成されている。

10

【0014】

本発明に係るカメラモジュールは、固体撮像素子と光学レンズ系を備える。固体撮像素子は、光電変換部と複数のトランジスタからなる画素を複数有する。複数のトランジスタは、半導体基板の表面側に形成される。光電変換部は、半導体基板の表面側から裏面側に延在して形成される。半導体基板の光照射面となる裏面に、半導体基板と屈折率を異にし、且つ光照射面から屈折率の小さい膜の順に堆積された2層膜による反射防止膜が形成され、反射防止膜上に、該反射防止膜に接触してカラーフィルタまたはオンチップレンズが形成される。固体撮像素子は、裏面照射型に構成されている。

【0015】

本発明に係る電子機器モジュールは、固体撮像素子と光学レンズ系と信号処理手段を備える。固体撮像素子は、光電変換部と複数のトランジスタからなる画素を複数有する。複数のトランジスタは、半導体基板の表面側に形成される。光電変換部は、半導体基板の表面側から裏面側に延在して形成される。半導体基板の光照射面となる裏面に、半導体基板と屈折率を異にし、且つ光照射面から屈折率の小さい膜の順に堆積された2層膜による反射防止膜が形成され、反射防止膜上に、該反射防止膜に接触してカラーフィルタまたはオンチップレンズが形成される。固体撮像素子は、裏面照射型に構成されている。

20

【0016】

上述の本発明における固体撮像素子では、裏面照射型に構成され、半導体基板の光照射面となる裏面に、半導体基板と屈折率を異にし、且つ光照射面から屈折率の小さい膜の順に堆積された2層膜による反射防止膜を形成し、反射防止膜上に、該反射防止膜に接触してカラーフィルタまたはオンチップレンズを形成することにより、反射防止効率が向上し光電変換効率が向上する。また、オンチップレンズと光電変換する半導体基板面が近づくので、画面内の入射角の違いに起因するシェーディングと、隣接画素への光学的な混色が低減される。

30

【発明の効果】

【0017】

本発明の固体撮像素子によれば、裏面照射型固体撮像素子の裏面の光照射面に、半導体基板と屈折率を異にし、且つ光照射面から屈折率の小さい膜の順に堆積された2層膜の反射防止膜を形成し、この反射防止膜上に、該反射防止膜に接触してカラーフィルタまたはオンチップレンズを形成することにより、光電変換効率が向上し、裏面照射型固体撮像素子の感度をより向上することができる。

40

【0018】

また、オンチップレンズと光電変換する半導体基板面が近づくので、画面内の入射角の違いに起因するシェーディングと、隣接画素への光学的な混色を低減することができる。また、シェーディングと、光学的な混色を従来の表面照射型固体撮像素子と同等まで許容すれば、撮像領域周辺での入射角を大きくとることができ、すなわち射出瞳距離を短くすることができ、固体撮像素子とレンズを一体化して1つのデバイスとして構成した小型モジュール(例えばカメラモジュール、電子モジュール等)の実現を可能にする。さらに、反射防止膜を2層膜とするときは、工程数の削減が可能になり、コスト低減を図ることができる。

50

【 0 0 1 9 】

本発明に係るカメラモジュールによれば、上記固体撮像素子を備えることにより、感度向上し、シェーディング、隣接画素への光学的な混色を低減し、さらに小型のカメラモジュールを実現することができる。

本発明に係る電子機器モジュールによれば、上記固体撮像素子を備えることにより、感度向上し、シェーディング、隣接画素への光学的な混色を低減し、さらに小型の電子機器モジュールを実現することができる。

【 発明を実施するための最良の形態 】

【 0 0 2 0 】

以下、図面を参照して本発明の実施の形態を説明する。

10

【 0 0 2 1 】

図1は、本発明に係る固体撮像素子を、裏面照射型のCMOS固体撮像素子に適用した一実施の形態を示す画素部分の概略構成図である。図2は、その1画素の詳細断面図である。

本実施の形態に係る裏面照射型のCMOS固体撮像素子31は、図1に示すように、第1導電型のシリコン半導体基板32に第2導電型の半導体領域からなる画素分離領域33を形成し、この画素分離領域33で区画された各画素領域内に第2導電型半導体領域で囲われるように、光電変換部となるフォトダイオード34と、このフォトダイオード34に蓄積された信号電荷を読み出すための所要数のMOSトランジスタ35を形成して構成される。画素分離領域33は、基板32の表面から裏面に至ように深さ方向に形成される。MOSトランジスタ35は基板32の表面側に形成され、フォトダイオード34は一部MOSトランジスタ35の下方に延びるように基板32の裏面側に延在して形成される。

20

【 0 0 2 2 】

基板32の表面上には、MOSトランジスタ35のゲート電極37が形成されると共に、その上に層間絶縁膜38を介して多層の配線層39が形成され、さらに層間絶縁膜38上に支持基板40が形成される。支持基板40としては、例えばシリコン基板を用いることができる。一方、半導体基板32の裏面上に後述する本発明に係る反射防止膜41を介してオンチップカラーフィルタ42が形成され、このカラーフィルタ42上に各画素に対応するようにオンチップレンズ43が形成される。このCMOS固体撮像素子31においては、基板裏面よりオンチップレンズ43を通してフォトダイオード34に対して光Lが照射されるようになされる。

30

【 0 0 2 3 】

この固体撮像素子31の単位画素の具体的構成の一例を図2に示す。この例では、第1導電型であるn型のシリコン半導体基板32に各画素領域101を区画するように第2導電型であるp型の半導体領域からなる画素分離領域33が形成される。この画素分離領域33は比較的低濃度のp型半導体領域で形成される。画素領域101のn型半導体基板32には、その表面にp型画素分離領域33に接続して一部画素領域101内に延在するようにp型半導体ウェル領域51が形成される。光電変換部となるフォトダイオード34は、p型画素分離領域33及びp型半導体ウェル領域51により囲まれたn型半導体基板32で形成される。すなわち、フォトダイオード34は、n半導体領域32Aとその表面側の高不純物濃度のn+半導体領域32Bとにより形成される。n+半導体領域32Bの表面側の界面には、暗電流発生を抑制するための高不純物濃度のp型半導体領域からなるp+アキュムレーション層53が形成される。さらに、各画素領域に共通に、n型半導体基板32の裏面、すなわちn半導体領域32Aの裏面側の界面に暗電流発生を抑制するための高不純物濃度のp型半導体領域からなるp+アキュムレーション層54が形成される。

40

【 0 0 2 4 】

このフォトダイオード34は、n+半導体領域32Bの表面及びn半導体領域32Aの裏面にp+アキュムレーション層53及び54を有するので、いわゆるHADセンサとして構成される。また、フォトダイオード34は、n半導体領域32Aがp型半導体ウェ

50

ル領域 5 1 の下方に延在するので、画素領域の全体にわたるように大面積で形成される。

【 0 0 2 5 】

一方、MOSトランジスタ 3 5 は、p型半導体ウェル領域 5 1 に形成される。すなわち、例えば 1 画素を 1 フォトダイオードと 4 つの MOS トランジスタで構成するときは、MOS トランジスタ 3 5 は、読出しトランジスタ、リセットトランジスタ、アンプトランジスタ及び垂直選択トランジスタを有する。図 2 では、p型半導体ウェル領域 5 1 内にフォトダイオード 3 4 に近接して一方 n + ソース・ドレイン領域 6 1 が形成され、この一方の n + ソース・ドレイン領域 6 1 と他方のソース・ドレイン領域を兼ねるフォトダイオード 3 4 の n + 半導体領域 5 2 間の p 型半導体ウェル領域 5 1 上にゲート絶縁膜を介してゲート電極 3 7 が形成されて読出しトランジスタ Tr 1 が形成される。

10

【 0 0 2 6 】

そして、p型半導体ウェル領域 5 1 の他部に、各対応した n + ソース・ドレイン領域 6 2、6 3 が形成され、両 n + ソース・ドレイン領域 6 2 及び 6 3 間の p 型半導体ウェル領域 5 1 上にゲート絶縁膜を介してゲート電極 3 7 が形成されて、他の MOS トランジスタ、すなわちリセットトランジスタ Tr 2、アンプトランジスタ Tr 3、垂直選択トランジスタ Tr 4 が形成される。

半導体基板の表面上には、例えばシリコン酸化膜等による層間絶縁膜 3 8 を介して多層の配線層 3 9 が形成され、層間絶縁膜 3 8 上に例えばシリコン基板による支持基板 4 0 が接合される。半導体基板の裏面の光照射面 5 6 には、本発明の反射防止膜 4 1 が形成され、の反射防止膜 4 1 上にオンチップカラーフィルタ 4 2 を介してオンチップレンズ 4 3 が

20

【 0 0 2 7 】

そして、本実施の形態においては、特に図 3 に示すように、基板裏面側の光照射面 5 6 上の反射防止膜 4 1 が、シリコン基板 3 2 と屈折率の異なる 2 層の膜 6 6、6 7 による反射防止膜 4 1 1 によって形成される。なお、図 3 では反射防止膜 4 1 1 の構成を明瞭にするため、反射防止膜 4 1 1 以外の部分は図 1 及び図 2 と同様であるので、フォトダイオード、MOS トランジスタ及び配線層等を省略した。この 2 層膜の反射防止膜 4 1 1 は、シリコン酸化 (Si O) 膜、シリコン窒化 (Si N) 膜、シリコン酸化窒化 (Si O N) 膜、多結晶シリコンから選ばれた 2 層の膜 6 6、6 7 で形成することができる。図 4 は反射防止膜 4 1 1 の構成例を示している。

30

【 0 0 2 8 】

図 4 A では、シリコン基板裏面の光照射面 5 6 上にシリコン酸化 (Si O) 膜 6 6、シリコン窒化 (Si N) 膜 6 7 を順次堆積させて 2 層膜の反射防止膜 4 1 1 を構成する。

図 4 B では、シリコン基板裏面の光照射面 5 6 上にシリコン酸化 (Si O) 膜 6 6、シリコン酸化窒化 (Si O N) 膜 6 7 を順次堆積させて 2 層膜の反射防止膜 4 1 1 を構成する。

図 4 C では、シリコン基板裏面の光照射面 5 6 上にシリコン酸化窒化 (Si O N) 膜 6 6、シリコン窒化 (Si N) 膜 6 7 を順次堆積させて 2 層膜の反射防止膜 4 1 1 を構成する。

シリコン酸化窒化膜は、窒素 N の組成比で屈折率が変わり、窒素 N の組成比が多くなるにつれて屈折率が大きくなる。膜 6 6、6 7 は、光照射面 5 6 から屈折率の小さい膜の順に堆積される。

40

シリコン酸化窒化膜は、窒素 N の組成比で屈折率が変わり、窒素 N の組成比が多くなるにつれて屈折率が大きくなる。膜 6 6、6 7 は、光照射面 5 6 から屈折率の小さい膜の順に堆積される。

【 0 0 2 9 】

反射防止膜 4 1 1 としては、シリコン酸化 (Si O) 膜 6 6 とシリコン窒化 (Si N) 膜 6 7 の組み合わせが好ましい。このとき、シリコン酸化 (Si O) 膜 6 6 の膜厚としては、25 nm 以下 (0 を含まず) とすることが好ましい。シリコン酸化膜の膜厚は、1 nm 程度でも可能であり、限りなく薄くても可能である。また、シリコン窒化膜 6 7 の膜厚は、40 nm ~ 60 nm の範囲とすることが好ましい。シリコン酸化膜 6 6 の膜厚が 25 nm 以下であれば、後述する図 5 の曲線 A で示す本発明に係る分光特性が、4 層膜 (曲線 C 参照) の平均的な分光特性よりも高くなり、光電変換効率の向上が図れる。シリコン窒化

50

膜 6 7 の膜厚が 4 0 n m ~ 6 0 n m の範囲であれば、上記と同様の理由により光電変換効率の向上が図れる。

【 0 0 3 0 】

図 5 において、曲線 A は本実施の形態に係るシリコン酸化膜 6 6 とシリコン窒化膜 6 7 の 2 層膜による反射防止膜 4 1 1 の光電変換効率の波長依存性を示す分光特性である。この曲線 A は、シリコン酸化膜 6 6 の膜厚 1 5 n m 程度、シリコン窒化膜 6 7 の膜厚を 5 0 n m 程度としたときの特性である。4 層膜（曲線 C 参照）、3 層膜（曲線 B ）に比べて光電変換効率が向上し、撮像素子の感度が向上している。

【 0 0 3 1 】

本実施の形態に係る裏面照射型の C M O S 固体撮像素子 3 1 によれば、基板裏面の照射面に 2 層膜による反射防止膜 4 1 1、好ましくはシリコン酸化膜とシリコン窒化膜の 2 層膜の反射防止膜を形成することにより、入射光の反射防止効率が向上し、撮像素子の感度を向上することができる。

2 層膜による反射防止膜 4 1 1 の形成は、特に裏面照射型の C M O S 固体撮像素子であるために、多層の配線層の制約を受けずに形成可能となる。

本実施の形態の固体撮像素子 3 1 では、基板裏面に臨むフォトダイオード 3 4 が画素領域全体に形成されるので、フォトダイオード 3 4 の開口が 1 0 0 % になり、光電変換効率の更なる向上が得られ、高感度の固体撮像素子が得られる。

【 0 0 3 2 】

また、2 層膜の反射防止膜 4 1 1 を有するので、照射面の最上層であるオンチップレンズ 4 3 と光電変換するシリコン面が近づくことにより、撮像面内の入射角の違いに起因するシェーディングと、隣接画素への光学的な混色を低減することができる。

また、シェーディングと光学的混色を従来の表面照射型の C M O S 固体撮像素子と同等まで許容すれば、撮像領域周辺での入射角を大きくとることができ、いわゆる出射瞳距離を短くすることができ、固体撮像素子とレンズを一体化して 1 つのデバイスとして構成した小型モジュール（例えばカメラモジュール、電子モジュール等）の実現を可能にする。

さらに 2 層膜による反射防止膜 4 1 1 を有することで、製造工程の削減、及び工程削減によるコストダウンを図ることができる。

【 0 0 3 3 】

図 1 で示す本発明に係る反射防止膜 4 1 として、図 4 では、2 層膜の反射防止膜 4 1 1 を構成したが、その他、図 6 に示すように、1 層膜による反射防止膜 4 2 2 を構成することができる。この場合の 1 層膜の反射防止膜 4 1 2 は、膜厚方向で屈折率がステップ的に異なるように形成する。例えばシリコン酸化窒化（SiON）膜を用い、その窒素組成比を膜厚方向で変えて 1 層膜の反射防止膜を形成することができる。

【 0 0 3 4 】

本発明に係る反射防止膜 4 1 [4 1 1 ~ 4 1 3]、4 2 2 は、裏面照射型の C C D 固体撮像素子に適用することができる。本例の裏面照射型の C C D 固体撮像素子は、図示せざるも、半導体基板の表面側に光電変換部（フォトダイオード）における高不純物濃度の電荷蓄積領域と、この光電変換部からの信号電荷を読み出すための垂直転送レジスタが形成され、半導体基板の裏面側に臨む光電変換部の界面に暗電流発生を抑制するための高不純物濃度のアキュミュレーション層が形成される。この裏面側のアキュミュレーション層上にカラーフィルタを介してオンチップレンズが形成される。また、表面側では補強用の支持基板が貼り合わされる。

そして、本例においては、裏面側のアキュミュレーション層の面、すなわち裏面側の照射面 8 7 に前述した本発明に係る例えば 2 層膜の反射防止膜 4 1 1、あるいは 1 層膜の反射防止膜 4 2 2 が形成される。

【 0 0 3 5 】

本例に係る裏面照射型の C C D 固体撮像素子においても、前述の裏面照射型の C M O S 固体撮像素子と同様に、入射光の反射防止効率が向上し、撮像素子の感度を向上することができる。また、基板裏面に臨む光電変換部（フォトダイオード）が画素領域全体に形成

10

20

30

40

50

可能であるので、フォトダイオード74の開口が100%になり、光電変換効率の更なる向上が得られ、高感度の固体撮像素子が得られる。

光照射面の最上層であるオンチップレンズと光電変換するシリコン面が近づくことにより、撮像面内の入射角の違いに起因するシェーディングと、隣接画素への光学的な混色を低減することができる。

また、シェーディングと光学的混色を従来 of 表面照射型のCMOS固体撮像素子と同等まで許容すれば、撮像領域周辺での入射角を大きくとることができ、いわゆる出射瞳距離を短くすることができ、固体撮像素子とレンズを一体化して1つのデバイスとして構成した小型モジュール(例えばカメラモジュール、電子モジュール等)の実現を可能にする。

【0036】

なお、上例では、本発明に係る反射防止膜41を裏面照射型の固体撮像素子に適用したが、その他、表面照射型のCMOS固体撮像素子あるいはCCD固体撮像素子に適用することができる。表面照射型のCMOS固体撮像素子、CCD固体撮像素子に適用する場合には、例えば、シリコン直上の配線層間絶縁膜を除去し、ここに本発明の反射防止膜のみを形成することができる。若しくは反射防止膜及びオンチップカラーフィルタ、オンチップレンズの構成とすることもできる。

【0037】

本発明は、上述した実施の形態固体撮像素子を組み込んで撮像カメラ、各種モジュールを構成することができる。図7は、裏面の光照射面に2層膜または1層膜の反射防止膜41を形成した、上述の裏面照射型のCMOS固体撮像素子31と光学レンズ系85の部分の実施の形態を示す。カラーフィルタは、反射防止膜41とオンチップレンズ43(または89)との間に配置することもでき、または撮像カメラ、モジュールの機種に応じて図7に示すように、光学レンズ系85側において、その固体撮像素子に対抗する側またはその反対側に配置することもできる。

【0038】

図8は、本発明に係る電子機器モジュール、カメラモジュールの実施の形態を示す概略構成を示す。図8のモジュール構成は、電子機器モジュール、カメラモジュールの双方に適用可能である。本実施の形態のモジュール110は、上述した実施の形態のいずれかの裏面照射型固体撮像素子31、光学レンズ系111、入出力部112信号処理装置(Digital Signal Processors)113、光学レンズ系制御用の中央演算装置(CPU)114を1つに組み込んでモジュールを形成する。また、電子機器モジュール、あるいはカメラモジュール115としては、例えば裏面照射型固体撮像素子31あるいは71、光学レンズ系111及び入出力部112のみでモジュールを形成することもできる。また、例えば裏面照射型固体撮像素子31あるいは71、光学レンズ系111、入出力部112及び信号処理装置(Digital Signal Processor)113を備えたモジュール116を構成することもできる。

【0039】

本実施の形態に係るカメラモジュール、電子機器モジュールによれば、固体撮像素子への入射光の反射防止効率が向上し、モジュールにおける固体撮像素子の感度を向上することができる。また、撮像面内の入射角の違いに起因するシェーディングと、隣接画素への光学的な混色が低減する。シェーディングと光学的混色を従来 of 表面照射型の固体撮像素子と同等まで許容すれば、出射瞳距離を短くすることができ、より小型のモジュールを実現することができる。

【0040】

なお、本発明の固体撮像素子、特に裏面照射型の固体撮像素子を撮像カメラに適用した場合にも、固体撮像素子への入射光の反射防止効率が向上し、撮像カメラの感度を向上することができる。また、撮像面内の入射角の違いに起因するシェーディングと、隣接画素への光学的な混色が低減する。シェーディングと光学的混色を従来 of 表面照射型の固体撮像素子と同等まで許容すれば、出射瞳距離を短くすることができ、より小型の撮像カメラを実現することができる。

10

20

30

40

50

【図面の簡単な説明】

【0041】

【図1】本発明に係る裏面照射型のCMOS固体撮像素子の実施の形態を示す概略構成図である。

【図2】図1に示す実施の形態のCMOS固体撮像素子における1画素の断面構造の一例を示す断面図である。

【図3】図1に示す実施の形態のCMOS固体撮像素子における反射防止膜の実施の形態を示す模式図である。

【図4】A～C 本発明に係る2層膜の反射防止膜の例を示す断面図である。

【図5】光照射面上の膜構造の違いによる光電変換率の波長依存性を示すグラフである。

【図6】本発明に係る反射防止膜の他の実施の形態を示す構成図である。

【図7】本発明を固体撮像素子と光学レンズ系を備えたモジュール、あるいは撮像カメラに適用した場合の、カラーフィルタの配置の他の例を示す概略構成図である。

【図8】本発明に係るモジュールの実施の形態を示す概略構成図である。

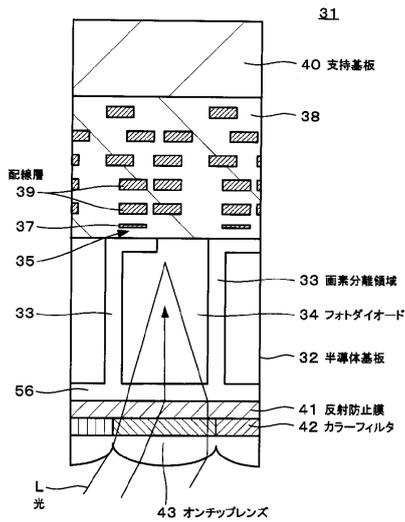
【図9】従来の表面照射型のCMOS固体撮像素子の構成図である。

【符号の説明】

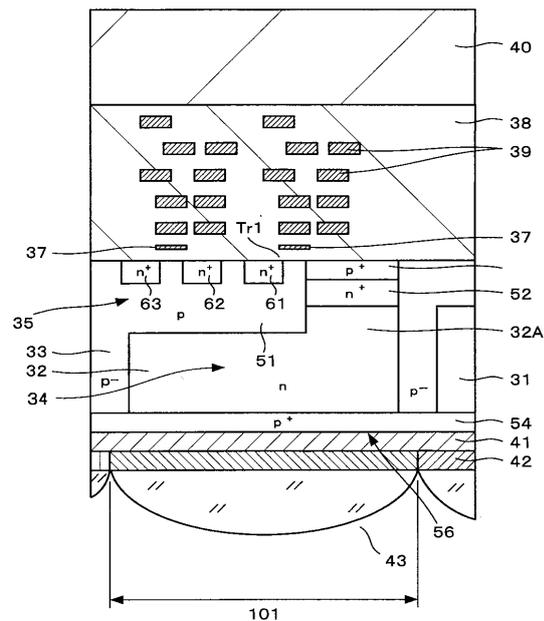
【0042】

31・・・裏面照射型のCMOS固体撮像素子、32・・・半導体基板、32A・・・n半導体領域、33・・・画素分離領域、34・・・フォトダイオード、35・・・MOSトランジスタ、Tr1・・・読み出しトランジスタ、37・・・ゲート電極、38・・・層間絶縁膜、39・・・多層の配線層、40・・・支持基板、41〔411～413〕、422・・・反射防止膜、42・・・カラーフィルタ、43・・・オンチップレンズ、51・・・p型半導体ウェル領域、52・・・n+半導体領域、53、54・・・p+アキュミュレーション層、56・・・光照射面、66、67・・・絶縁膜

【図1】



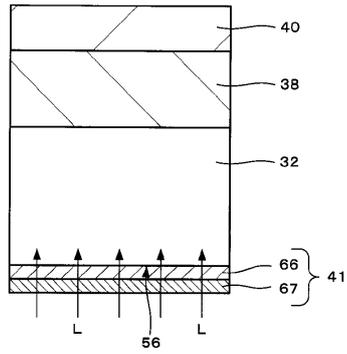
【図2】



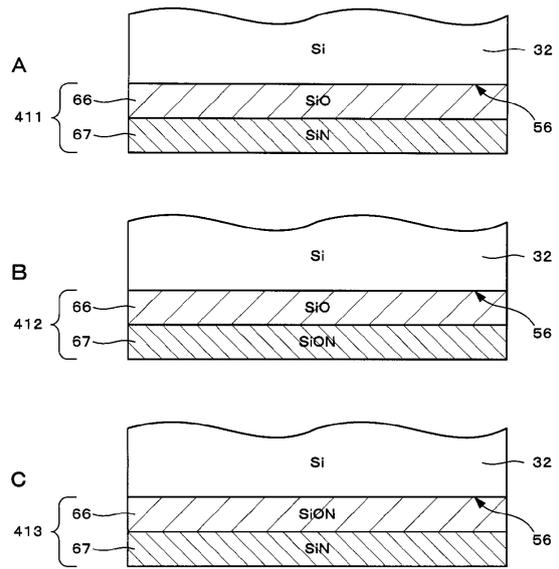
10

20

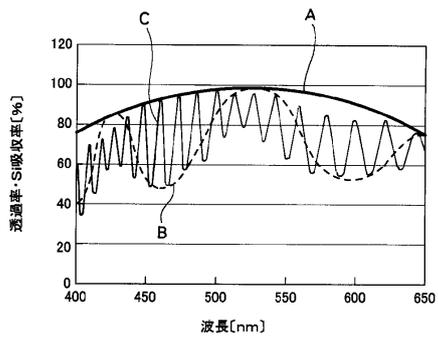
【図3】



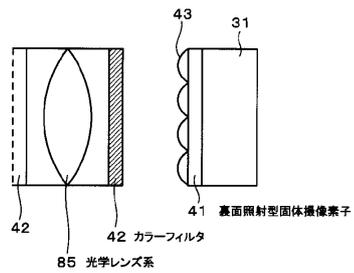
【図4】



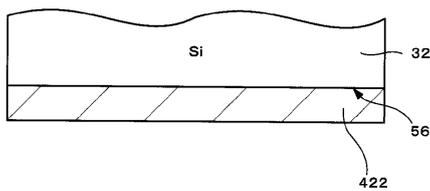
【図5】



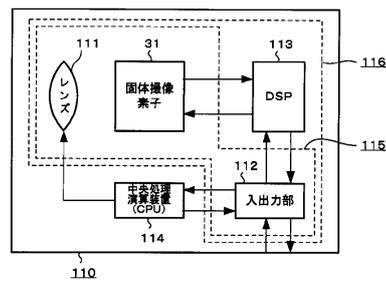
【図7】



【図6】



【図8】



フロントページの続き

- (56)参考文献 特開平04 - 223371 (JP, A)
特開2003 - 115581 (JP, A)
特開2003 - 197949 (JP, A)
特開2002 - 151729 (JP, A)
特開昭63 - 071801 (JP, A)
特開平07 - 235684 (JP, A)
特開昭63 - 014466 (JP, A)
特開2003 - 031785 (JP, A)
特開2003 - 273343 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/14
H01L 27/146
H01L 27/148
H04N 5/369
H04N 5/374