

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 96132386

※ 申請日期： 96.8.31

※IPC 分類： H04B 7/216 (2006.01)

H04B 1/107 (2006.01)

一、發明名稱：(中文/英文)

一種採用循環位移正交鍵之多載波展頻映射裝置、發射機、接收機，及其通訊系統/A Multicarrier Spread Spectrum Device Using Cyclic-Shift Orthogonal Keying, transmitter, receiver, and communication system thereof

二、申請人：(共1人)

姓名或名稱：(中文/英文)

元智大學/Yuan-Ze University

代表人：(中文/英文) 張進福/Jin-Fu Chang

住居所或營業所地址：(中文/英文)

320 桃園縣中壢市遠東路 135 號/135 Yuan-Tung Road, Chung-Li, Taiwan  
32003, R.O.C.

國籍：(中文/英文) 中華民國 R.O.C.

三、發明人：(共2人)

姓名：(中文/英文)

1. 黃正光/Hwang,Jeng-Kuang

2. 邱育倫/Chiu,Yu-Lun

國籍：(中文/英文)

1. 中華民國 R.O.C.

2. 中華民國 R.O.C.

#### 四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

## 五、中文發明摘要：

本發明揭露一種採用循環位移正交鍵之多載波展頻映射裝置(Multi-carrier spread spectrum device using cyclic shift orthogonal keying)，包含有一調變單元(modulation unit)，用以接收一第一部份資料位元，經由一調變(modulation)方式以將該第一部份資料位元轉換成一調變符碼  $d_i$ ；一循環位移單元(Cyclic Shift Orthogonal Keying, CSOK unit)，用以接收一基底碼  $c_{(0)}$ 及一第二部份資料位元，並將該基底碼  $c_{(0)}$ 根據該第二部份資料位元進行循環位移以產生一 CSOK 符碼  $c_{(m_i)}$ ；以及一乘法器(multiplier)，用以將該調變符碼  $d_i$ 與該 CSOK 符碼  $c_{(m_i)}$ 相乘，以產生一展頻訊號  $c_i$ 。

## 六、英文發明摘要：

This invention discloses a spreading device with a CSOK (cyclic-shift orthogonal keying) unit comprises a modulation unit for receiving a first part of data bits by means of a modulation technique for transforming the first part of data bits into a modulation symbol  $d_i$ ; a CSOK unit for receiving a base code  $c_{(0)}$  and a second part of data bits and transforming the base code  $c_{(0)}$  into a CSOK symbol  $c_{(m_i)}$  based on the cyclic shifting operation of the second part of data bits; and a multiplier for multiplying the modulation symbol  $d_i$  by the CSOK symbols  $c_{(m_i)}$  to generate a spreading signal  $c_i$ .

## 七、指定代表圖：

(一)本案指定代表圖為：第(一D)圖。

(二)本代表圖之元件符號簡單說明：

串並列轉換器 11、13

採用循環位移正交鍵之多載波展頻映射裝置 12

調變單元 121

循環位移單元 122

乘法器 123

反傅立葉轉換單元 14

循環字首加入單元 15

接收機 20

循環字首移除單元 21

第一傅立葉轉換單元 22

頻域等化單元 23

CSOK 解展頻單元 24

CSOK 決策單元 25

調變反映射單元 26

CSOK 反映射單元 27

並串列轉換器 28

通訊系統 30

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

## 九、發明說明：

### 【發明所屬之技術領域】

本發明係一種關於展頻映射裝置、發射機、接收機，與通訊系統，特別係指用於多載波-分碼多工多重存取（Multi-Carrier Code Division Multiple Access, 簡稱 MC-CDMA）傳輸技術且結合循環位移以及正交鍵移調變之多載波展頻映射裝置、發射機、接收機，與通訊系統。

### 【先前技術】

MC-CDMA 是一種多載波傳輸架構(multi-carrier transmission technique)，比起傳統的正交分頻多工(Orthogonal Frequency Division Multiplexing, 簡稱 OFDM)或分碼多工多重存取(Code Division Multiple Access, 簡稱 CDMA)之通訊技術，其結合了 OFDM 及 CDMA 兩者的優點。換言之，此技術的最大優點為可達到頻率分集、較高的頻寬效益等。如同 OFDM 系統，MC-CDMA 將可用的頻段分配成許多低速率且互相正交的子載波成分，並且使用循環字首(Cyclic Prefix, 簡稱 CP)當做保護區間(guard interval)來減緩多路徑通道(multi-path)所引起的符碼間干擾(inter-symbol interference, 簡稱 ISI)。不同於直接序列分碼多工多重存取系統(Direct Sequence Code Division Multiple Access, 簡稱 DS-SS-CDMA)，需要複雜度高的犁耙接收機(Rake receiver)，以及需要使用消除干擾技術，以達到較佳的頻率分集效果。MC-CDMA 在使用一般的頻域等化技術下，可在多個使用者同時存在的情況下，還保有良好的位元錯誤率(BER)性能。換句話說，MC-CDMA 可以視為一種在頻域使用展頻技巧的 OFDM 系統，當展頻因子(spreading factor, SF)等於 1 的時候，MC-CDMA 即變回為 OFDM 系統，並且沒有處理增益及抗通道衰減的能力。傳統上，MC-CDMA 在完全同步以及沒有 ISI 的傳輸環境下，使用 Walsh-Hadamard 為展頻碼(WH code)來抑制多用戶的干擾。然而 MC-CDMA 的訊號有較高的功率峰值與均值比(PAPR)，且性能隨著 ISI 影響而大幅降低。因此，傳統 MC-CDMA 操作於實際通道環境時，在頻寬效益以及功率效益上都有

著變差的傾向。

### 【發明內容】

為了解決上述 MC-CDMA 在頻寬效益以及功率效益所造成的問題，本發明係提出一種 MC-CDMA 架構，有別於傳統 MC-CDMA 系統只使用一組展頻碼在頻率域將資訊位元進行展頻的動作，本發明所提出以循環位移及正交鍵移調變 (cyclic-shift orthogonal keying, 簡稱 CSOK) 為主之 MC-CDMA 系統，本質上是利用多組展頻碼來增加頻寬效益的一種方式。首先根據 CSOK 的技術特徵提出一種基本模式，此基本模式包括：採用循環位移正交鍵之多載波展頻映射裝置、發射機、接收機，與通訊系統。接著提出可進一步增加位元傳輸率的延伸模式，此延伸模式可彈性改善頻寬效益、位元錯誤率(BER)性能以及功率峰值與均值比(PAPR)。

因此本發明根據上述基本模式提出一種採用循環位移正交鍵之多載波展頻映射裝置，包含有：一調變單元(modulation unit)，用以接收 P 個資料位元，經由一調變(modulation)方式以將這 P 個資料位元轉換成一調變符碼  $d_i$ ；一循環位移單元(Cyclic Shift Orthogonal Keying unit, 簡稱 CSOK 單元)，用以接收一基底碼  $c_{(0)}$  及 R 個資料位元，並將此基底碼  $c_{(0)}$  根據此 R 個資料位元進行循環位移以產生一 CSOK 符碼  $c_{(m_i)}$ ；以及一乘法器(multiplier)，用以將此調變符碼  $d_i$  與此 CSOK 符碼  $c_{(m_i)}$  相乘，以產生一展頻訊號  $c_i$ 。

此外，本發明根據上述基本模式提出一種發射機，用於一多載波分碼多重存取(MC-CDMA)之通訊系統，包含有：一串並列轉換器(S/P converter)，以序列方式(in serial)接收一組資料位元(a set of data bits)，並將此組資料位元以並列方式(in parallel)輸出成一第一部份資料位元與一第二部份資料位元；一採用循環位移正交鍵之多載波展頻映射裝置，包含有：一調變單元，用以接收自此串並列轉換器(S/P converter)所輸出的此第一部份資料位元，經由一調變方式(modulation)以將此第一部份資料位元轉換成一調變符碼  $d_i$ ；一循環位移單元(Cyclic Shift Orthogonal Keying, CSOK unit)，用以接收一基底碼  $c_{(0)}$  及此第二部份資料位元，

並將此基底碼  $c_{(0)}$  根據此第二部份資料位元進行循環位移以產生一 CSOK 符碼  $c_{(m_i)}$ ；以及一乘法器(multiplier)，用以將此調變符碼  $d_i$  與此 CSOK 符碼  $c_{(m_i)}$  相乘以產生一展頻信號  $c_i$ ；一串並列轉換器(S/P converter)，用以串列接收此展頻信號  $c_i$ ，並將此展頻信號  $c_i$  轉換成並列輸出；一反傅立葉轉換單元(N-point IFFT)，具有 N 點長度，用以接收來自此串並列輸出之展頻信號  $c_i$ ，並將其進行反傅立葉轉換以產生一時域信號；以及一循環字首加入單元(CP insertion unit)，用以將一具有區間  $T_{CP}$  的循環字首 CP (cyclic prefix) 加入此時域信號。

此外，本發明根據上述基本模式另提出一種接收機，用於一多載波分碼多重存取(MC-CDMA)之通訊系統，包含有：一循環字首移除單元(CP removal unit)，用以移除所接收一時域信號(time-domain signal)之循環字首 CP(cyclic prefix)；一第一傅立葉轉換單元，將已除去循環字首之此時域訊號，經過傅立葉轉換(Fourier Transform)以產生一頻域訊號  $r_i$ ；一頻域等化單元(frequency domain equalizer, FDE)，將此頻域訊號  $r_i$  經過頻域等化(frequency-domain equalizing)處理以產生一等化訊號  $y_i$ ；一 CSOK 解展頻單元(CSOK despreading unit)，用以接收此等化訊號  $y_i$  及一基底碼  $c_{(0)}$  以解展頻成一解展頻訊號  $z_i$ ；一 CSOK 決策單元(CSOK decision unit)，用以接收此解展頻訊號  $z_i$ ，並根據一決策機制將此解展頻訊號  $z_i$  轉換成一調變符碼估測值  $\hat{d}_i$  及一 CSOK 符碼的估測值  $\hat{m}_i$ ；一調變反映射單元，用以接收此估測值  $\hat{d}_i$ ，並經調變反映射以產生一第一部分資料位元；一 CSOK 反映射單元，用以接收此 CSOK 符碼估測值  $\hat{m}_i$ ，並經 CSOK 反映射以產生一第二部分資料位元；以及一並串列轉換器(P/S converter)，經並串列轉換以產生串列之第一部分與第二部分加總之資料位元。

此外，本發明根據上述基本模式另提出一種通訊系統，使用多載子分碼多重存取(MC-CDMA)技術，包含有：一發射機(transmitter)，包含：一串並列轉換器(S/P converter)，以序列方式(in serial)接收一組資料位元(a set of data bits)，並將此組資料位元以並列方式(in parallel)轉換成第一部份資料位元與第二部份資料位元；一採用循環位移正交鍵之多載波展頻映射裝置，包含有：一調變單元，以

接收自此串並列轉換器(S/P converter)所輸出的此第一部份資料位元，經由一調變方式(modulation)以將此第一部份轉換成一調變符碼  $d_i$ ；一循環位移單元(Cyclic Shift Orthogonal Keying, CSOK unit)，用以接收一基底碼  $c_{(0)}$ 及此第二部份資料位元，並將此基底碼  $c_{(0)}$ 根據此第二部份資料位元進行循環位移以產生一 CSOK 符碼  $c_{(m_i)}$ ；以及一乘法器(multiplier)，用以將此調變符碼  $d_i$ 與此 CSOK 符碼  $c_{(m_i)}$ 相乘以產生一展頻信號  $c_i$ ；一串並列轉換器(S/P converter)，用以串列接收此展頻信號  $c_i$ ，並將此展頻信號  $c_i$ 轉換成並列輸出；一反傅立葉轉換單元(N-point IFFT)，用以接收來自此串並列輸出之展頻信號  $c_i$ ，並將其進行反傅立葉轉換以產生一時域信號；以及一循環字首加入單元(CP insertion unit)，用以將一具有區間  $T_{CP}$ 的循環字首 CP (cyclic prefix)加入此時域信號；一接收機(receiver)，包含：一循環字首移除單元(CP removal unit)，用以移除所接收一時域信號(time-domain signal)之循環字首 CP(cyclic prefix)；一第一傅立葉轉換單元(N-point FFT)，將已除去循環字首之此時域訊號，經過傅立葉轉換(Fourier Transform)以產生一頻域訊號  $r_i$ ；一頻域等化單元(frequency domain equalizer, FDE)，將此頻域訊號  $r_i$ 經過頻域等化以產生一等化訊號  $y_i$ ；一 CSOK 解展頻單元(CSOK despreading unit)，用以接收此等化訊號  $y_i$ 及一基底碼  $c_{(0)}$ ，而將其解展頻成一解展頻訊號  $z_i$ ；一 CSOK 決策單元，用以接收此解展頻訊號  $z_i$ ，並根據一決策機制將此解展頻訊號  $z_i$ 轉換成一調變符碼估測值  $\hat{d}_i$ 及一 CSOK 符碼估測值  $\hat{m}_i$ ；一調變反映射單元，用以接收此調變符碼估測值  $\hat{d}_i$ ，並經調變反映射以還原產生此第一部份資料位元；一 CSOK 反映射單元，用以接收此 CSOK 符碼估測值  $\hat{m}_i$ ，並經 CSOK 反映射以還原產生此第二部份資料位元；以及一並串列轉換器(P/S converter)，經並串列轉換以產生此第一部份資料位元及此第二部加總之串列資料位元。

接著提出可進一步增加位元傳輸率的延伸模式，此延伸模式所提出的發射機、接收機及通訊系統係根據上述基本模式所對應延伸出的發射機、接收機及通訊系統，因此可更加彈性的改善頻寬效益、位元錯誤率(Bit Error Rate, BER)性能以及功率峰值與均值比(Power Average Peak Rate, PAPR)。



因此，上述兩種通訊模式包含了以下特性：

- (1)由單展頻碼延伸至多碼的展頻系統可明顯增加頻寬效益。
- (2)正交碼的組數越多時，位元錯誤率(BER)性能將會有隨之增加的顯著改善。
- (3)採用朱氏序列(Chu Sequence)做為 CSOK 的展頻碼，可輕易得到具有彼此正交性特性的展頻碼組。
- (4)根據傅立葉轉換循環性的特性，設計一高效率的頻率域 CS-MBOK 解展頻器及符碼解映射器。
- (5)較低的 PAPR 影響，使得傳送端的功率效益可以大大的增加。
- (6)就如同 CDMA 系統一樣，新系統依然可以抵抗多路徑衰減通道和同頻干擾(co-channel interference CCI)。

### 【實施方式】

由於本發明係揭露一種用於無線通訊的收發系統，其中所利用之 OFDM 及 CDMA 基本原理，已為相關技術領域具有通常知識者所能明瞭，故以下文中之說明，不再作完整描述。同時，以下文中所對照之圖式，係表達與本發明特徵有關之結構示意，並未亦不需要依據實際尺寸完整繪製，盍先敘明。

請參考第一 A 圖，係根據本發明所揭露之第一較佳實施例，為一種採用循環位移正交鍵之多載波展頻映射裝置(Multi-carrier Spread Spectrum device Using Cyclic-Shift Orthogonal Keying)12，包含有：一調變單元(modulation unit)121、一循環位移單元(簡稱 CSOK 單元)122 以及一乘法器(multiplier)123，其中調變單元 121 用以接收 P 個資料位元，經由一調變(modulation)方式以將此 P 個資料位元轉換成一調變符碼  $d_i$ ，換言之，P 即為每個調變符碼  $d_i$  可對應之位元數；循環位移單元 122 用以接收一基底碼  $c_{(0)}$  及 R 個資料位元，並將此基底碼  $c_{(0)}$  根據此 R 個資料位元進行循環位移以產生一 CSOK 符碼  $c_{(m)}$ ；乘法器 123 用以將上述調變符碼  $d_i$  與 CSOK 符碼  $c_{(m)}$  相乘，以產生一展頻信號  $c_i$ ，其特徵在於此基底碼  $c_{(0)}$  係為具有一預設長度 N 的序列，而此預設長度 N 係為二的冪次方且為一正整數(positive integer)，因此此循環位移單元 122 據此可產生 N 組展頻碼，而此展頻

碼即為本實施例所述之 CSOK 符碼  $\mathbf{c}_{(m_i)}$ 。利用正交鍵移調變方式，每組展頻碼(即 CSOK 符碼  $\mathbf{c}_{(m_i)}$ )可對應至  $R=\log_2 N$  個位元，換言之，將某一組展頻碼，即基底碼  $\mathbf{c}_{(0)}=[c_{(0)} \dots c_{(N-1)}]^T$  經循環位移不同數目的位元後，則可產生  $N$  組展頻碼  $\{\mathbf{c}_{(k)}, k=0,1,\dots,N-1\}$ ，其中  $\mathbf{c}_{(k)}=[c_{0,k} \dots c_{0,N-1} \quad c_{0,0} \dots c_{0,k-1}]^T$  為  $\mathbf{c}_{(0)}$  經循環位移  $k$  位元之後的第  $k$  組展頻碼。此外，從循環位移的概念中可得知，彼此為循環位移的兩組展頻碼間，若想具有正交的特性(其內積將等於零)，則所選定的基底碼  $\mathbf{c}_{(0)}$  需為具有理想自相關(perfect correlated sequence)之序列。

在上述實施例中，調變方式可為二階相移鍵控調變(Binary Phase Shift Keying, 簡稱 BPSK)、四階相移鍵控調變(Quadrature Phase Shift Keying, 簡稱 QPSK)、 $M$  階相移鍵控調變( $M$ -ray Phase Shift Keying, 簡稱 MPSK)、 $M$  階正交振幅調變 ( $M$ -ray Quadrature Amplitude Modulation, 簡稱 MQAM)及  $M$  階差分相移鍵控調變 ( $M$ -ray Difference Phase Shift Keying, 簡稱 MDPSK)的其中一種。由於本發明係採用一種具有  $N$  點長度且多相位之朱氏序列(Chu Sequence)為展頻碼，若  $N$  為偶數，則朱氏序列(Chu Sequence)可從以下方程式得到：

$$c_n = e^{j\pi n^2 q / N} \quad 0 \leq n \leq N-1 \quad (1)$$

其中  $q$  與  $N$  為正整數，且  $\gcd(q,N)=1$ 。由於朱氏序列(Chu Sequence)有理想的自相關特性(perfect correlation)，且朱氏序列(Chu Sequence)具有常數包封(constant envelope)的特性，將可大幅的降低功率峰值與均值比 PAPR，因此在多載波系統中，可使放大器非線性的問題得以改善。由於一共有  $N$  組可能的展頻碼  $\mathbf{c}_{(m_i)}$  可供對應，因此每組展頻碼可代表  $R$  個資料位元，每組展頻碼  $\mathbf{c}_{(m_i)}$  可乘上一個由其他調變方式所產生的調變符碼  $d_i$ ，來增加傳送的位元數，因此多載波展頻映射裝置 12 所輸出的展頻訊號  $\mathbf{c}_i$  可以下式來表示：

$$\mathbf{c}_i = d_i \mathbf{c}_{(m_i)} \quad (2)$$

其中  $i$  為時間的指標、 $d_i$  為調變符碼， $m_i$  為展頻符碼的循環位移且  $m_i = [s_{i,0} \dots s_{i,R-1}]_{2 \rightarrow 10}$ ， $[\ ]_{2 \rightarrow 10}$  代表將二進位轉換成十進位的運算， $\mathbf{c}_{(m_i)}$  為  $\mathbf{c}_{(0)}$  循環位移  $m_i$  位元之第  $m_i$  組展頻碼。在此可注意到，若調變符碼  $d_i$  是由 BPSK 來組成，則

上式訊號可視為一般所謂的  $M$ -ray 雙正交鍵移( $M$ -ray Bi-Orthogonal Key, MBOK)，同理調變符碼也可利用上述 QPSK，16QAM，DQPSK 等常用類比調變，而使得 COSK 訊號增加不同數量的位元傳輸率。

請參考第一 B 圖，係根據本發明所揭露之第二較佳實施例，為一種發射機 10，用於一多載波分碼多重存取(MC-CDMA)之通訊系統，包含有：一串並列轉換器(S/P converter，如圖示之 S/P)11、一採用循環位移正交鍵之多載波展頻映射裝置 12、一串並列轉換器(如圖示之 S/P)13、一反傅立葉轉換單元(inverted fast Fourier transformer, IFFT)14 以及一循環字首加入單元(CP insertion unit)15。其中串並列轉換器 11 以序列方式(in serial)接收一組資料位元(a set of data bits)，並將此組資料位元以並列方式(in parallel)輸出成一第一部份資料位元(如圖示之 P 位元)與一第二部份資料位元(如圖示之 R 位元)；採用循環位移正交鍵之多載波展頻映射裝置 12 用以接收第一部份資料位元及第二部份資料位元而產生一展頻信號  $c_i$ ，此採用循環位移正交鍵之多載波展頻映射裝置 12 的結構、技術特徵及傳輸訊號相同於第一較佳實施例；串並列轉換器 13 用以串列接收此展頻信號  $c_i$ ，並將此展頻信號  $c_i$  轉換成並列輸出；反傅立葉轉換單元 14 具有  $N$  點長度，用以接收來自此串並列輸出之展頻信號  $c_i$ ，並將其進行反傅立葉轉換以產生一時域信號；以及循環字首加入單元(CP insertion unit)15，用以將一具有區間  $T_{CP}$  的循環字首 CP (cyclic prefix)加入此時域信號，其中區間  $T_{CP}$  必須大於多路徑通道的最大時間延遲。

因此，被對應的展頻碼(即 CSOK 符碼)經過反傅立葉轉換之後，再加上一段區間為  $T_{CP}$  的循環字首 CP 以產生一時域訊號，其中此  $T_{CP}$  必須大於多路徑通道的最大時間延遲。因此一組時域訊號區間可表示為  $T_{FFT} + T_{CP}$ ，其中  $T_{FFT}$  為傅立葉轉換區間。因此，此系統的通道頻寬仍然與傳統的 MC-CDMA 相同。本發明所提出的新系統承襲了 MC-CDMA 的優點，如低複雜度的接收機以及有處理增益可以抑制同頻干擾，此外由於利用了 CSOK 多碼系統的特性，在需要較大的處理增益而採用較大的  $N$  值時，可有效改善頻寬效益，同時由於一個符碼時間

內所能搭載的位元數增加，在相同位元能量下(bit energy)，位元錯誤率(BER)性能上將有所改善。

請參考第一 C 圖，係根據本發明所揭露之第三較佳實施例，為一種接收機 20，用於一多載波分碼多重存取(MC-CDMA)之通訊系統，包含有：一循環字首移除單元(CP removal unit)21、一傅立葉轉換單元(N-point FFT)22、一頻域等化單元(frequency domain equalizer, FDE)23、一 CSOK 解展頻單元(CSOK despreading unit)24、一 CSOK 決策單元(CSOK decision unit)25、一 CSOK 反映射單元 26、一調變反映射單元 27 以及一並串列轉換器(P/S converter)28。其中循環字首移除單元 21 用以移除所接收一時域信號(time-domain signal)之循環字首 CP(cyclic prefix)；傅立葉轉換單元 22 將已除去循環字首之此時域訊號，經過傅立葉轉換(Fourier Transform)以產生一頻域訊號  $r_i$ ；頻域等化單元 23，將此頻域訊號  $r_i$  經過頻域等化處理以產生一等化訊號  $y_i$ ；此 CSOK 解展頻單元 24 用以接收此等化訊號  $y_i$  及一基底碼  $c_{(0)}$ (未圖示)以解展頻成一解展頻訊號  $z_i$ ；CSOK 決策單元(CSOK decision unit)25 用以接收此解展頻訊號  $z_i$ ，並根據一決策機制將此解展頻訊號  $z_i$  轉換成一調變符碼估測值  $\hat{d}_i$  及一 CSOK 符碼估測值  $\hat{m}_i$ ；調變反映射單元 27 用以接收此估測值  $\hat{d}_i$ ，並經調變反映射以產生一第一部分資料位元；CSOK 反映射單元 26 用以接收此 CSOK 符碼估測值  $\hat{m}_i$ ，並經 CSOK 反映射以產生一第二部分資料位元；以及並串列轉換器經並串列轉換以產生串列之第一部分與第二部分加總之資料位元。

在上述實施例中，CSOK 解展頻單元 24 係以時域(time domain)或頻域(frequency domain)之解展頻技術將來自頻域等化單元 23 之等化訊號  $y_i$  進行解展頻，當進行時域解展頻時，則 CSOK 解展頻單元 24 另外包含一碼相關裝置(未圖示)以進行時域解展頻；當進行頻域解展頻時，則 CSOK 解展頻單元另外包含一頻域解展頻裝置(未圖示)，其包括另一傅立葉轉換單元、一乘法器、一串並列轉換器 S/P 及一反傅立葉轉換單元以進行頻域解展頻。此外 CSOK 決策單元 25

根據一最大似然法則(Maximum likelihood based, 簡稱 ML)之決策機制以將此解展頻訊號  $z_i$  轉換成一調變符碼估測值  $\hat{d}_i$  及一 CSOK 符碼估測值  $\hat{m}_i$ ，其中此解展頻訊號  $z_i$  係經由上述碼相關裝置 240 或者上述頻域解展頻裝置 241 處理而產生之。

在上述實施例中，係根據採用最大似然法則 ML 的演算法，以求得相對應於第二種較佳實施例中發射訊號的最佳等化器(即第一圖 C 之頻域等化單元 23)及決策器(即第一圖 C 之 CSOK 決策單元 25)，由第二種較佳實施例中，發射訊號的模型(2)中可見，每次僅傳送一組展頻碼的系統，不同的僅是調變符碼的不同，在本接收機中，接收訊號去除 CP 後，經過傅立葉轉換的輸出訊號可以下式表示：

$$\mathbf{r}_i = \mathbf{H}\mathbf{c}_i + \mathbf{F}\mathbf{w} = d_i \mathbf{H}\mathbf{c}_{(m_i)} + \mathbf{v} \quad (3)$$

其中  $\mathbf{H} = \begin{bmatrix} H_0 & & 0 \\ & \ddots & \\ 0 & & H_{N-1} \end{bmatrix}$ ， $[H_0 \ \dots \ H_{N-1}]$  為通道的頻率響應， $\mathbf{F}$  是一大小為  $N \times N$  的傅立葉矩陣， $\mathbf{w}$  為功率為  $\sigma_n^2$  的白色高斯雜訊。欲得到第  $i$  時刻訊號最佳等化及決策法則，吾人利用 ML 法則，求得在其似然函數(Likelihood Function)為最大時的決策法則，則由發射訊號(2)以及接收訊號(3)的訊號模型，可得到下式估測法則

$$(\hat{d}_i, \hat{m}_i) = \arg \min_{d_i, m_i} [\|\mathbf{r}_i - \mathbf{H}\mathbf{c}_i\|^2] \quad (4)$$

在此為方便計算而省去時間指標  $i$ ，經整理及運算後運算後可得下式，

$$(\hat{d}, \hat{m}) = \arg \max_{d, m} [\operatorname{Re}\{d^* \mathbf{c}_{(m)}^H \mathbf{H}^H \mathbf{r}\}] \quad (5)$$

上式的 ML 符碼決策法則，可得知最佳之等化器為係數  $[H_0 \ \dots \ H_{N-1}]^*$  之頻率域等化器，此結果即為一般所謂之最大比率合成(maximum ratio combining, MRC)方法，因此頻域等化單元 23 輸出的等化訊號  $\mathbf{y}_i$  可表示為

$$\mathbf{y}_i = \mathbf{H}_i^H \mathbf{r}_i \quad (6)$$

且 CSOK 解展頻單元 24 輸出之解展頻訊號  $z_i$  係由一實路解展頻訊號  $z_i^r$  (未圖示) 及一虛路解展頻訊號  $z_i^o$  (未圖示) 所組成，則第  $m$  組碼相關器輸出  $z_m$  (未圖示) 可表示為：

$$z_m = \mathbf{c}_{(m)}^H \mathbf{y} = z_m^I + jz_m^Q \quad (7)$$

因此基於 ML 法則而求得之最佳決策法則可表示為

$$(\hat{d}, \hat{m}) = \arg \max_{d,m} [\operatorname{Re}\{d^* z_m\}] \quad (8)$$

若第二種較佳實施例中發射機，其調變單元(modulation unit)121 選用 QPSK，則

其決策法則可簡化為下列形式

$$\hat{m} = \arg \max_m [|z_m^I| + |z_m^Q|] \quad (9)$$

$$\hat{d} = \operatorname{sgn}[z_m^I] + j \times \operatorname{sgn}[z_m^Q]$$

若為 BPSK，則為

$$\hat{m} = \arg \max_m [|z_m^I|] ; \hat{d} = \operatorname{sgn}[z_m^I] \quad (10)$$

若第二種較佳實施例中發射機，其調變單元(modulation unit)121 選用 QPSK，除了上述之 ML 法則所求得之決策法則，下列決策法則亦常出現在一般的習知技術中

$$\hat{m} = \arg \max_m [|z_m^I + z_m^Q|] \quad (11)$$

$$\hat{d} = \operatorname{sgn}[z_m^I] + j \times \operatorname{sgn}[z_m^Q]$$

請參考第一 D 圖，係根據本發明所揭露之第四較佳實施例，為一種使用多載子分碼多重存取(MC-CDMA)技術之通訊系統 30，此通訊系統 30 包含發射機 10 與接收機 20，而此發射機 10 用以接收一組資料位元(a set of data bits)，並將其經過適當的循環位移、信號調變及展頻映射之後以產生一時域信號輸出，接收機 20 用以接收此時域信號，再將其經過頻域等化、解展頻及反映射之後以還原上述資料位元，其中此發射機 10 的結構及技術特徵相同於第二較佳實施例，此接收機 20 的結構及技術特徵則相同於第三較佳實施例。

請參考第二 A 圖，係根據延伸模式所揭露之第五較佳實施例，為另一種採用循環位移正交鍵之多載波展頻映射裝置(A Multi-carrier Spread Spectrum device Using Cyclic-Shift Orthogonal Keying)42，其包含有一第一採用循環位移正交鍵之多載波展頻映射裝置 421、一第二採用循環位移正交鍵之多載波展頻映射裝置 422、一相位轉換單元(phase rotation unit)423 以及一加法器 424，其中第一採用循環位移正交鍵之多載波展頻映射裝置 421 接收一基底碼  $\mathbf{c}_{(0)}$  以及第一組資料位

元  $S_i^1$  以將其展頻映射而產生一第一展頻信號  $c_i^1$ ；第二採用循環位移正交鍵之多載波展頻映射裝置 422 接收一基底碼  $c_{(0)}$  以及第二組資料位元  $S_i^0$  以將其展頻映射而產生一第二展頻信號  $c_i^0$ ；相位轉換單元 423 用以將上述所輸入之第二展頻信號  $c_i^0$  經相位轉換使其與此輸入信號呈九十度相位差的輸出信號；加法器 424 將上述第一展頻信號  $c_i^1$  以及與具有相位差之輸出信號相加後而產生一加總展頻信號  $c_i$ 。因此輸入至 IFFT 的訊號可以下式來表示：

$$c_i = c_i^1 + jc_i^0 = d_i^1 c_{(m_i^1)} + jd_i^0 c_{(m_i^0)} \quad (12)$$

其中  $i$  為時間的指標、 $d_i$  為調變符碼， $m_i^1$  為第一展頻信號  $c_i^1$  相對應之展頻碼的循環位移， $m_i^0$  為第二展頻信號  $c_i^0$  相對應之展頻碼的循環位移。此外，上述第一採用循環位移正交鍵之多載波展頻映射裝置 421 及第二採用循環位移正交鍵之多載波展頻映射裝置 422 之結構與技術特徵分別如上述第一較佳實施例之說明，同時本實施例所採用之調變方式係為二階相移鍵控調變(Binary Phase Shift Keying, BPSK)。

請參考第二 B 圖，係根據本發明所揭露之第六較佳實施例，為另一種發射機 40，用於一多載波分碼多重存取(MC-CDMA)之通訊系統，包含有一串並列轉換器 41、一採用循環位移正交鍵之多載波展頻映射裝置 42、一串並列轉換器 43、一反傅立葉轉換單元 44 以及一循環字首加入單元 45。其中串並列轉換器 41 以序列方式(in serial)接收兩組資料位元(a set of data bits) $S_i$ ，並將此兩組資料位元  $S_i$  經由串並列轉換以並列方式(in parallel)輸出成一第一組資料位元(a first set of data bits)  $S_i^1$  及一第二組資料位元(a second set of data bits)  $S_i^0$ ；採用循環位移正交鍵之多載波展頻映射裝置 42 用以接收上述第一組資料位元  $S_i^1$  與第二組資料位元  $S_i^0$ ，並將其經展頻映射處理後以產生一展頻訊號  $c_i$  輸出，其中此採用循環位移正交鍵之多載波展頻映射裝置 42 的結構及技術特徵相同於第五較佳實施例之說明；串並列轉換器 43 用以串列接收上述展頻訊號  $c_i$ ，並將此展頻訊號  $c_i$  轉換成並列輸出；反傅立葉轉換單元 44 用以接收來自上述串並列轉換器 43 輸出之展頻訊號  $c_i$ ，並將其進行反傅立葉轉換以產生一時域信號；循環字首加入單元 45

用以將一具有區間  $T_{CP}$  的循環字首 CP (cyclic prefix) 加入上述時域信號，其中此區間  $T_{CP}$  必須大於多路徑通道的最大時間延遲。

請參考第二 C 圖，係根據本發明所揭露之第七較佳實施例，為一種接收機 50，用於一多載波分碼多重存取(MC-CDMA)之通訊系統，包含有：一循環字首移除單元 51、一第一傅立葉轉換單元 52、一頻域等化單元 53、一 CSOK 解展頻單元 54、一 CSOK 決策單元 55、一符碼反映射單元 56 以及一並串列轉換器 57。其中循環字首移除單元 51 用以移除所接收之時域信號之循環字首 CP(cyclic prefix)；第一傅立葉轉換單元 52 將已除去循環字首之時域訊號，經過傅立葉轉換(Fourier Transform)以產生一頻域訊號  $r_i$ ；頻域等化單元 53，將上述頻域訊號  $r_i$  經過頻域等化處理以產生一等化訊號  $y_i$ ；CSOK 解展頻單元 54 用以接收上述等化訊號  $y_i$  及一基底碼  $c_{(0)}$  (未圖示)以解展頻成一解展頻訊號  $z_i$ ；CSOK 決策單元 55 用以接收此解展頻訊號  $z_i$ ，並根據一決策機制將上述解展頻訊號  $z_i$  轉換成一第一調變符碼估測值  $\hat{d}_i'$ 、一第一 CSOK 符碼估測值  $\hat{m}_i'$ 、一第二調變符碼估測值  $\hat{d}_i^o$  及一第二 CSOK 符碼估測值  $\hat{m}_i^o$ ；符碼反映射單元 56 更進一步包含一第一 CSOK 反映射單元 561、一第一調變反映射單元 562、一第二 CSOK 反映射單元 563 及一第二調變反映射單元 564，其中第一 CSOK 反映射單元 561 用以接收上述第一 CSOK 符碼估測值  $\hat{m}_i'$  並對其進行 CSOK 反映射，第一調變反映射單元 562 用以接收上述第一調變符碼估測值  $\hat{d}_i'$  並對其進行調變反映射，第二 CSOK 反映射單元 563 用以接收上述第二 CSOK 符碼估測值  $\hat{m}_i^o$  並對其進行 CSOK 反映射；第二調變反映射單元 564 用以接收上述第二調變符碼估測值  $\hat{d}_i^o$  並對其進行調變反映射；並串列轉換器 57 將上述經調變反映射及 CSOK 反映射之符碼估測值進行並串列轉換以產生包括一估測之第一組資料位元及一估測之第二組資料位元所組成之資料位元。

在上述實施例中，解展頻訊號  $z_i$  係由一實路解展頻訊號  $z_i'$  (未圖示) 及一虛路解展頻訊號  $z_i^o$  (未圖示) 所組成。且係根據採用最大似然法則 ML 的演算法，以求得相對應於第五種較佳實施例中發射訊號的最佳等化器(即第二圖 C 之頻域等化



單元 53)及決策器(即第二圖 C 之 CSOK 決策單元 54)，由第五種較佳實施例中，發射訊號的模型(12)可得知，在本接收機中，接收訊號去除 CP 後，經過 FFT 的輸出訊號可以下式表示：

$$\mathbf{r}_i = \left[ d_i^l \mathbf{H} \mathbf{c}_{(m^l)} + j d_i^o \mathbf{H} \mathbf{c}_{(m^o)} \right] + \mathbf{v} \quad (13)$$

。欲得到第  $i$  時刻訊號最佳等化及決策法則，吾人利用 ML 法則，求得在其似然函數(Likelihood Function)為最大時的決策法則，則由發射訊號(12)以及接收訊號(13)的訊號模型，可得到下式估測法則

$$(\hat{\mathbf{d}}, \hat{\mathbf{m}}) = \arg \min_{\{\mathbf{d}, \mathbf{m}\}} \left[ \left\| \mathbf{r} - \left( d^l \mathbf{H} \mathbf{c}_{(m^l)} + j d^o \mathbf{H} \mathbf{c}_{(m^o)} \right) \right\|^2 \right] \quad (14)$$

其中  $\hat{\mathbf{d}} = [\hat{d}^l \quad \hat{d}^o]$ ， $\hat{\mathbf{m}} = [\hat{m}^l \quad \hat{m}^o]$ 。在此為方便計算而省去時間指標  $i$ ，經整理及運算後運算後可得下式，

$$(\hat{\mathbf{d}}, \hat{\mathbf{m}}) = \arg \max_{\{\mathbf{d}, \mathbf{m}\}} \left[ d^l \operatorname{Re} \left\{ \mathbf{c}_{(m^l)}^H \mathbf{H}^H \mathbf{r} \right\} + d^o \operatorname{Im} \left\{ \mathbf{c}_{(m^o)}^H \mathbf{H}^H \mathbf{r} \right\} + d^l d^o \operatorname{Im} \left\{ \mathbf{c}_{(m^l)}^H |\mathbf{H}|^2 \mathbf{c}_{(m^o)} \right\} \right] \quad (15)$$

其中函數  $\operatorname{Re}\{x\}$  為取一複數  $x$  的實數部份，函數  $\operatorname{Im}\{x\}$  為取一複數  $x$  的實數部份，上式的 ML 符碼決策法則，可得知最佳之等化器為係數  $[H_0 \quad \dots \quad H_{N-1}]^*$  之頻率域等化器，此結果即為一般所謂之最大比率合成(maximum ratio combining, MRC)方法，且 CSOK 解展頻單元 54 輸出之解展頻訊號  $\mathbf{z}_i$  係由一實路解展頻訊號  $z_i^l$  (未圖示)及一虛路解展頻訊號  $z_i^o$  (未圖示)所組成，其實通道的以及虛通道的第  $m$  組碼相關器輸出  $z_{m^l}^l, z_{m^o}^o$  可表示為：

$$z_{m^l}^l = \operatorname{Re} \left\{ \mathbf{c}_{(m^l)}^H \mathbf{y} \right\}; \quad z_{m^o}^o = \operatorname{Im} \left\{ \mathbf{c}_{(m^o)}^H \mathbf{y} \right\} \quad (16)$$

則其決策法則可寫成下式

$$(\hat{\mathbf{d}}, \hat{\mathbf{m}}) = \arg \max_{\{\mathbf{d}, \mathbf{m}\}} \left[ d^l z_{m^l}^l + d^o z_{m^o}^o + d^l d^o \operatorname{Im} \left\{ \mathbf{c}_{(m^l)}^H |\mathbf{H}|^2 \mathbf{c}_{(m^o)} \right\} \right] \quad (17)$$

倘若不考慮多路徑通道所造成的通道效應，其決策法則亦可簡化為下式

$$\hat{\mathbf{m}} = \left[ \arg \max_{m^l} \left[ |z_{m^l}^l| \right] \quad \arg \max_{m^o} \left[ |z_{m^o}^o| \right] \right] \quad (18)$$

$$\hat{\mathbf{d}} = \left[ \operatorname{sgn} \left[ z_{\hat{m}^l}^l \right] \quad \operatorname{sgn} \left[ z_{\hat{m}^o}^o \right] \right]$$

此外，上述之首移除單元 51、第一傅立葉轉換單元 52、頻域等化單元 53、CSOK 解展頻單元 54、CSOK 決策單元 55、符碼反映射單元 56 及並串列轉換器 57 的結構與技術特徵相同於上述第三較佳實施例之說明。

請參考第二 D 圖，係根據本發明所揭露之第八較佳實施例，為一種使用多載子分碼多重存取(MC-CDMA)技術之通訊系統 60，此通訊系統 60 包含一發射機 40 與一接收機 50，而此發射機 40 用以接收一第一組資料位元及一第二組資料位元等兩組資料位元  $S_i$ ，並將其經過適當的循環位移、信號調變及展頻映射之後以產生一時域信號輸出，接收機 50 用以接收上述時域信號，再將其經過頻域等化、解展頻及反映射之後以還原上述兩組資料位元  $\hat{S}_i$ ，其中此發射機 40 的結構及技術特徵相同於第六較佳實施例，此接收機 50 的結構及技術特徵則相同於第七較佳實施例。

以上所述僅為本發明之較佳實施例，並非用以限定本發明之權利範圍；同時以上的描述，對於熟知本技術領域之專門人士應可明瞭及實施，因此其他未脫離本發明所揭示之精神下所完成的等效改變或修飾，均應包含在下述之申請專利範圍中。

### 【圖式簡單說明】

第一 A 圖為一方塊圖，係根據本發明所提出之一種採用循環位移正交鍵之多載波展頻映射裝置。

第一 B 圖為一方塊圖，係根據本發明所提出之一種發射機。

第一 C 圖為一方塊圖，係根據本發明所提出之一種接收機。

第一 D 圖為一方塊圖，係根據本發明所提出之一種通訊系統。

第二 A 圖為一方塊圖，係根據本發明所提出之另一種採用循環位移正交鍵之多載波展頻映射裝置。

第二 B 圖為一方塊圖，係根據本發明所提出之另一種發射機。

第二 C 圖為一方塊圖，係根據本發明所提出之另一種接收機。

第二 D 圖為一方塊圖，係根據本發明所提出之另一種通訊系統。

**【主要元件符號說明】**

發射機 10、40  
串並列轉換器 11、13、41、43  
採用循環位移正交鍵之多載波展頻映射裝置 12、42  
    調變單元 121、421  
    循環位移單元 122、422  
    乘法器 123  
反傅立葉轉換單元 14、44  
循環字首加入單元 15、45  
接收機 20、50  
循環字首移除單元 21、51  
第一傅立葉轉換單元 22、52  
頻域等化單元 23、53  
CSOK 解展頻單元 24、54  
    碼相關裝置 240  
    頻域解展頻裝置 241  
CSOK 決策單元 25、55  
調變反映射單元 26、56  
CSOK 反映射單元 27  
並串列轉換器 28、57  
通訊系統 30、60  
第一採用循環位移正交鍵之多載波展頻映射裝置 421  
第二採用循環位移正交鍵之多載波展頻映射裝置 422  
相位轉換單元 423  
加法器 424  
第一 CSOK 反映射單元 561  
第一調變反映射單元 562

第二 CSOK 反映射單元 563

第二調變反映射單元 564

-  
.  
.

## 十、申請專利範圍：

1. 一種採用循環位移正交鍵之多載波展頻映射裝置(A Multi-carrier Spread Spectrum device Using Cyclic-Shift Orthogonal Keying)，包含有：  
一調變單元(modulation unit)，用以接收一第一部份資料位元，經由一調變(modulation)方式以將該第一部份資料位元轉換成一調變符碼  $d_i$ ；  
一循環位移單元(Cyclic Shift Orthogonal Keying, CSOK unit)，用以接收一基底碼  $c_{(0)}$ 及一第二部份資料位元，並將該基底碼  $c_{(0)}$ 根據該第二部份資料位元進行循環位移以產生一 CSOK 符碼  $c_{(m_i)}$ ；以及  
一乘法器(multiplier)，用以將該調變符碼  $d_i$ 與該 CSOK 符碼  $c_{(m_i)}$ 相乘，以產生一展頻信號  $c_i$ 。
2. 依據申請專利範圍第 1 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該調變方式係為二階相移鍵控調變(Binary Phase Shift Keying, BPSK)。
3. 依據申請專利範圍第 1 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該調變方式係為四階相移鍵控調變(Quadrature Phase Shift Keying, QPSK)。
4. 依據申請專利範圍第 1 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該調變方式係為 M 階相移鍵控調變(M-ray Phase Shift Keying, MPSK)。
5. 依據申請專利範圍第 1 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該調變方式係為 M 階正交振幅調變 (M-ray Quadrature Amplitude Modulation, MQAM)。
6. 依據申請專利範圍第 1 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該調變方式係為 M 階差分相移鍵控調變 (M-ray Difference Phase Shift Keying, MDPSK)。
7. 依據申請專利範圍第 1 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該基底碼  $c_{(0)}$ 係具有一預設長度 N 的序列。
8. 依據申請專利範圍第 1 或 7 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該第二部份資料位元之位元數 R 係由下列公式所得： $R=\log_2N$ 。

9. 依據申請專利範圍第 7 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該預設長度  $N$  係為二的冪次方且為一正整數(positive integer)。
10. 依據申請專利範圍第 7 項所述之採用循環位移正交鍵之多載波展頻映射裝置，其中該序列係為一具有多相位之朱式序列(Chu sequence)。
11. 一種發射機，用於一多載波分碼多重存取之通訊系統，包含有：
  - 一串並列轉換器(S/P converter)，以序列方式(in serial)接收一組資料位元(a set of data bits)，並將該組資料位元以並列方式(in parallel)輸出成一第一部份資料位元與一第二部份資料位元；
  - 一採用循環位移正交鍵之多載波展頻映射裝置，包含有：
    - 一調變單元，用以接收自該串並列轉換器(S/P converter)所輸出的該第一部份資料位元，經由一調變方式(modulation)以將該第一部份資料位元轉換成一調變符碼  $d_i$ ；
    - 一循環位移單元(CSOK unit)，用以接收一基底碼  $c_{(0)}$  及該第二部份資料位元，並將該基底碼  $c_{(0)}$  根據該第二部份資料位元進行循環位移以產生一 CSOK 符碼  $c_{(m_i)}$ ；以及
    - 一乘法器(multiplier)，用以將該調變符碼  $d_i$  與該 CSOK 符碼  $c_{(m_i)}$  相乘以產生一展頻信號  $c_i$ ；
    - 一串並列轉換器(S/P converter)，用以串列接收該展頻信號  $c_i$ ，並將該展頻信號  $c_i$  轉換成並列輸出；
    - 一反傅立葉轉換單元，用以接收來自該串並列輸出之展頻信號  $c_i$ ，並將其進行反傅立葉轉換以產生一時域信號；以及
    - 一循環字首加入單元(CP insertion unit)，用以將一具有區間 TCP 的循環字首 CP (cyclic prefix) 加入該時域信號。
12. 依據申請專利範圍第 11 項所述之發射機，其中該調變方式係為二階相移鍵控調變(Binary Phase Shift Keying, BPSK)。
13. 依據申請專利範圍第 11 項所述之發射機，其中該調變方式係為四階相移鍵

控調變(Quadrature Phase Shift Keying, QPSK)。

14. 依據申請專利範圍第 11 項所述之發射機，其中該調變方式係為 M 階相移鍵控調變(M-ray Phase Shift Keying, MPSK)及 M 階正交振幅調變 (M-ray Quadrature Amplitude Modulation, MQAM)的其中一種。

15. 依據申請專利範圍第 11 項所述之發射機，其中該調變方式係為 M 階差分相移鍵控調變(M-ray Difference Phase Shift Keying, MDPSK)。

16. 依據申請專利範圍第 11 項所述之發射機，其中該基底碼  $c_{(0)}$  係為一具有預設長度 N 的序列。

17. 依據申請專利範圍第 11 或 16 項所述之發射機，其中該第二部份資料位元之位元數 R 係由下列公式所得： $R=\log_2N$ 。

18. 依據申請專利範圍第 16 項所述之發射機，其中該預設長度 N 係為二的幕次方且為一正整數。

19. 依據申請專利範圍第 16 項所述之發射機，其中該序列係為一具有多相位之朱式序列(Chu sequence)。

20. 依據申請專利範圍第 11 項所述之發射機，其中該區間 TCP 必須大於多路徑通道的最大時間延遲。

21. 一種接收機，用於一多載波分碼多重存取(MC-CDMA)之通訊系統，包含有：  
一循環字首移除單元(CP removal unit)，用以移除所接收一時域信號(time-domain signal)之循環字首 CP(cyclic prefix)；

一第一傅立葉轉換單元，將已除去循環字首之該時域訊號，經過傅立葉轉換(Fourier Transform)以產生一頻域訊號  $r_i$ ；

一頻域等化單元(frequency domain equalizer, FDE)，將該頻域訊號  $r_i$  經過頻域等化(frequency-domain equalizing)處理以產生一等化訊號  $y_i$ ；

一 CSOK 解展頻單元(CSOK despreading unit)，用以接收該等化訊號  $y_i$  及一基底碼  $c_{(0)}$  以解展頻成一解展頻訊號  $z_i$ ；

一 CSOK 決策單元(CSOK decision unit)，用以接收該解展頻訊號  $z_i$ ，並根據一決

策機制將該解展頻訊號  $z_i$  轉換成一調變符碼的估測值  $\hat{d}_i$  及一 CSOK 符碼的估測值  $\hat{m}_i$ ；

一調變反映射單元，用以接收該估測值  $\hat{d}_i$ ，並經調變反映射以產生一第一部分資料位元；

一 CSOK 反映射單元，用以接收該 CSOK 符碼的估測值  $\hat{m}_i$ ，並經 CSOK 反映射以產生一第二部分資料位元；以及

一並串列轉換器(P/S converter)，經並串列轉換以產生串列之第一部分與第二部分加總之資料位元。

22. 依據申請專利範圍第 21 項所述之接收機，其中該 CSOK 解展頻單元係以時域為主進行解展頻。

23. 依據申請專利範圍第 22 項所述之接收機，其中該 CSOK 解展頻單元另外包含一碼相關裝置(code correlation bank)以進行時域解展頻。

24. 依據申請專利範圍第 21 項所述之接收機，其中該 CSOK 解展頻單元係以頻域為主進行解展頻。

25. 依據申請專利範圍第 21 項所述之接收機，其中該決策機制係根據一最大似然法則(Maximum likelihood based, ML-Based)而進行之。

26. 依據申請專利範圍第 21 或 23 項所述之接收機，其中該解展頻訊號  $z_i$  係經由該碼相關裝置(code correlation bank)處理而產生之。

27. 一種通訊系統，使用多載子分碼多重存取(MC-CDMA)技術，包含有：

一發射機(transmitter)，包含：

一串並列轉換器(S/P converter)，以序列方式(in serial)接收一組資料位元(a set of data bits)，並將該組資料位元以並列方式(in parallel)轉換成第

一部份資料位元與第二部份資料位元；

一採用循環位移正交鍵之多載波展頻映射裝置，包含有：

一調變單元，以接收自該串並列轉換器(S/P converter)所輸出的該第一部份資料位元，經由一調變方式(modulation)以將該第一部份轉換成一調變符碼  $d_i$ ；



一循環位移單元(CSOK unit)，用以接收一基底碼  $c_{(0)}$  及該第二部份資料位元，並將該基底碼  $c_{(0)}$  根據該第二部份資料位元進行循環位移以產生一 CSOK 符碼  $c_{(m_i)}$ ；以及

一乘法器，用以將該調變符碼  $d_i$  與該 CSOK 符碼  $c_{(m_i)}$  相乘以產生一展頻信號  $c_i$ ；

一串並列轉換器，用以串列接收該展頻信號  $c_i$ ，並將該展頻信號  $c_i$  轉換成並列輸出；

一反傅立葉轉換單元，用以接收來自該串並列輸出之展頻信號  $c_i$ ，並將其進行反傅立葉轉換以產生一時域信號；以及

一循環字首加入單元(CP insertion unit)，用以將一具有區間 TCP 的循環字首 CP 加入該時域信號；

一接收機(receiver)，包含：

一循環字首移除單元，用以移除所接收一時域信號(time-domain signal)之循環字首 CP；

一第一傅立葉轉換單元，將已除去循環字首之該時域訊號，經過傅立葉轉換(Fourier Transform)以產生一頻域訊號  $r_i$ ；

一頻域等化單元(frequency domain equalizer, FDE)，將該頻域訊號  $r_i$  經過頻域等化以產生一等化訊號  $y_i$ ；

一 CSOK 解展頻單元(CSOK despreading unit)，用以接收該等化訊號  $y_i$  及一基底碼  $c_{(0)}$ ，而將其解展頻成一解展頻訊號  $z_i$ ；

一 CSOK 決策單元，用以接收該解展頻訊號  $z_i$ ，並根據一決策機制將該解展頻訊號  $z_i$  轉換成一調變符碼的估測值  $\hat{d}_i$  及一 CSOK 符碼的估測值  $\hat{m}_i$ ；

一調變反映射單元，用以接收該估測值  $\hat{d}_i$ ，並經調變反映射以還原產生該第一部份資料位元；

一 CSOK 反映射單元，用以接收該 CSOK 符碼的估測值  $\hat{m}_i$ ，並經 CSOK 反映射以還原產生該第二部份資料位元；以及

- 一並串列轉換器(P/S converter)，經並串列轉換以產生該第一部份資料位元及該第二部加總之串列資料位元。
28. 依據申請專利範圍第 27 項所述之通訊系統，其中該調變方式係為二階相移鍵控調變(Binary Phase Shift Keying, BPSK)。
  29. 依據申請專利範圍第 27 項所述之通訊系統，其中該調變方式係為四階相移鍵控調變(Quadrature Phase Shift Keying, QPSK)。
  30. 依據申請專利範圍第 27 項所述之通訊系統，其中該調變方式係為 M 階相移鍵控調變(M-ray Phase Shift Keying, MPSK)。
  31. 依據申請專利範圍第 27 項所述之通訊系統，其中該調變方式係為 M 階正交振幅調變 (M-ray Quadrature Amplitude Modulation, MQAM)。
  32. 依據申請專利範圍第 27 項所述之通訊系統，其中該調變方式係為 M 階差分相移鍵控調變 (M-ray Difference Phase Shift Keying, MDPSK)。
  33. 依據申請專利範圍第 27 項所述之通訊系統，其中該基底碼  $c_{(0)}$  係為一具有預設長度 N 的序列。
  34. 依據申請專利範圍第 27 或 33 項所述之通訊系統，其中該第二部份資料位元之位元數 R 係由下列公式所得： $R = \log_2 N$ 。
  35. 依據申請專利範圍第 33 項所述之通訊系統，其中該預設長度 N 係為二的冪次方且為一正整數(positive integer)。
  36. 依據申請專利範圍第 33 項所述之通訊系統，其中該序列係為一具有多相位之朱式序列(Chu sequence)。
  37. 依據申請專利範圍第 27 項所述之通訊系統，其中該區間 TCP 必須大於多路徑通道的最大時間延遲。
  38. 依據申請專利範圍第 27 項所述之通訊系統，其中該 CSOK 解展頻單元係以時域為主進行解展頻。
  39. 依據申請專利範圍第 38 項所述之通訊系統，其中該 CSOK 解展頻單元另外包含一碼相關裝置(code correlation bank)以進行時域解展頻。

40. 依據申請專利範圍第 27 項所述之通訊系統，其中該 CSOK 解展頻單元係以頻域為主進行解展頻。
41. 依據申請專利範圍第 27 項所述之通訊系統，其中該決策機制係根據一最大似然法則而進行之。
42. 依據申請專利範圍第 27 或 39 項所述之通訊系統，其中該解展頻訊號  $z_i$  係經由該碼相關裝置(code correlation bank)處理而產生之。
43. 一種發射機，用於一多載波分碼多重存取(MC-CDMA)之通訊系統，包含有：  
一串並列轉換器(S/P converter)，用以接收一第一組資料位元(a first set of data bits)及一第二組資料位元(a second set of data bits)，經由串並列轉換而將該第一組資料位元及該第二組資料位元以並列輸出；  
一第一採用循環位移正交鍵之多載波展頻映射裝置，用以接收一基底碼  $c_{(0)}$  以及來自上述串並列轉換器所輸出之該第一組資料位元，將其展頻映射後產生一第一展頻信號  $c_i^1$ ；  
一第二採用循環位移正交鍵之多載波展頻映射裝置，用以接收一基底碼  $c_{(0)}$  以及來自上述串並列轉換器所輸出之該第二組資料位元，將其展頻映射後產生一第二展頻信號  $c_i^0$ ；  
一相位轉換單元(phase rotation unit)，用以將該第二展頻信號  $c_i^0$  經相位轉換後產生一具有相位差之第二展頻信號；以及  
一加法器，將該第一展頻信號  $c_i^1$  以及該具有相位差之第二展頻信號相加後而產生一加總展頻信號  $c_i$ ；  
一串並列轉換器(S/P converter)，用以接收該加總展頻信號  $c_i$ ，經由串並列轉換而將該加總展頻信號  $c_i$  以並列輸出；  
一反傅立葉轉換單元，用以接收來自該串並列輸出之加總展頻信號  $c_i$ ，並將其進行反傅立葉轉換以產生一時域信號；以及  
一循環字首加入單元(CP insertion unit)，用以將一具有區間  $T_{CP}$  的循環字首 CP 加入該時域信號。

44. 依據申請專利範圍第 43 項所述之發射機，其中該相位轉換單元係將一輸入信號轉換成與該輸入信號之九十度相位差的一輸出信號。
45. 依據申請專利範圍第 43 項所述之發射機，其中該基底碼  $c_{(0)}$  係為一具有預設長度  $N$  的序列。
46. 依據申請專利範圍第 45 項所述之發射機，其中該預設長度  $N$  係為二的冪次方且為一正整數(positive integer)。
47. 依據申請專利範圍第 45 項所述之發射機，其中該序列係為一具有多相位之朱式序列(Chu sequence)。
48. 一種接收機，用於一多載波分碼多重存取之通訊系統，包含有：
- 一循環字首移除單元，用以移除所接收一時域信號之循環字首 CP；
  - 一第一傅立葉轉換單元，將已除去循環字首之該時域訊號，經過傅立葉轉換以產生一頻域訊號  $r_i$ ；
  - 一頻域等化單元，將該頻域訊號  $r_i$  經頻域等化處理以產生一等化訊號  $y_i$ ；
  - 一 CSOK 解展頻單元，用以接收該等化訊號  $y_i$  及一基底碼  $c_{(0)}$ ，而將其解展頻成一解展頻訊號  $z_i$ ；
  - 一 CSOK 決策單元，用以接收該解展頻訊號  $z_i$ ，根據一決策機制將該解展頻訊號  $z_i$  轉換成一第一調變符碼估測值  $\hat{d}_i'$ 、一第一 CSOK 符碼估測值  $\hat{m}_i'$ 、一第二調變符碼估測值  $\hat{d}_i^o$ ，及一第二 CSOK 符碼估測值  $\hat{m}_i^o$ ；
  - 一第一調變反映射單元，用以接收該第一調變符碼估測值  $\hat{d}_i'$  並對其進行調變反映射；
  - 一第二調變反映射單元，用以接收該第二調變符碼估測值  $\hat{d}_i^o$  並對其進行調變反映射；
  - 一第一 CSOK 反映射單元，用以接收該第一 CSOK 符碼估測值  $\hat{m}_i'$  並對其進行 CSOK 反映射；
  - 一第二 CSOK 反映射單元，用以接收該第二 CSOK 符碼估測值  $\hat{m}_i^o$  並對其進行 CSOK 反映射；以及

一並串列轉換器，將上述經調變反映射及 CSOK 反映射之符碼估測值進行並串列轉換以產生一估測之第一組資料位元及一估測之第二組資料位元。

49. 依據申請專利範圍第 48 項所述之接收機，其中該 CSOK 解展頻單元係以時域為主進行解展頻。

50. 依據申請專利範圍第 49 項所述之接收機，其中該 CSOK 解展頻單元另外包含一碼相關裝置(code correlation bank)以進行時域解展頻。

51. 依據申請專利範圍第 48 項所述之接收機，其中該 CSOK 解展頻單元係以頻域為主進行解展頻。

52. 依據申請專利範圍第 48 項所述之接收機，其中該決策機制係根據一最大似然法則而進行之。

53. 依據申請專利範圍第 48 項所述之接收機，其中該解展頻訊號  $z_i$  係由一實路解展頻訊號  $z_i'$  及一虛路解展頻訊號  $z_i^o$  所組成。

54. 一種通訊系統，使用多載子分碼多重存取(MC-CDMA)技術，包含有：  
一發射機(transmitter)，包含：

一串並列轉換器(S/P converter)，用以接收一第一組資料位元(a first set of data bits)及一第二組資料位元(a second set of data bits)，經由串並列轉換而將該第一組資料位元以及該第二組資料位元分別輸出；

一第一採用循環位移正交鍵之多載波展頻映射裝置，用以接收一基底碼  $c_{(0)}$  以及來自上述串並列轉換器所輸出之該第一組資料位元，將其展頻映射後產生一第一展頻信號  $c_i'$ ；

一第二採用循環位移正交鍵之多載波展頻映射裝置，用以接收一基底碼  $c_{(0)}$  以及來自上述串並列轉換器所輸出之該第二組資料位元，將其展頻映射後產生一第二展頻信號  $c_i^o$ ；

一相位轉換單元(phase rotation unit)，用以將該第二展頻信號  $c_i^o$  經相位轉換後產生一具有相位差之第二展頻信號；以及

一加法器，將該第一展頻信號  $c_i'$  以及該具有相位差之第二展頻信號相加後

而產生一加總展頻信號  $c_i$ ；

一串並列轉換器(S/P converter)，用以接收該加總展頻信號  $c_i$ ，經由串並列轉換而將該加總展頻信號  $c_i$  輸出；

一反傅立葉轉換單元，用以接收來自該串並列輸出之加總展頻信號  $c_i$ ，並將其進行反傅立葉轉換以產生一時域信號；以及

一循環字首加入單元，用以將一具有區間  $T_{CP}$  的循環字首 CP (cyclic prefix) 加入該時域信號；

一接收機(receiver)，包含：

一循環字首移除單元(CP removal unit)，用以移除所接收一時域信號 (time-domain signal) 之循環字首 CP；

一第一傅立葉轉換單元，將已除去循環字首之該時域訊號，經過傅立葉轉換(Fourier Transform)以產生一頻域訊號  $r_i$ (frequency-domain signal)；

一頻域等化單元，將該頻域訊號  $r_i$  經過頻域等化(frequency-domain equalizing) 處理以產生一等化訊號  $y_i$ (equalized signal)；

一 CSOK 解展頻單元，用以接收該等化訊號  $y_i$  及一基底碼  $c_{(0)}$ ，而將其解展頻成一解展頻訊號  $z_i$ ；

一 CSOK 決策單元，用以接收該解展頻訊號  $z_i$ ，根據一決策機制將該解展頻訊號  $z_i$  轉換成一第一調變符碼估測值  $\hat{d}_i'$ 、一第一 CSOK 符碼估測值  $\hat{m}_i'$ 、一第二調變符碼估測值  $\hat{d}_i^o$  及一第二 CSOK 符碼估測值  $\hat{m}_i^o$ ；

一第一調變反映射單元，用以接收該第一調變符碼估測值  $\hat{d}_i'$  並對其進行調變反映射；

一第二調變反映射單元，用以接收該第二調變符碼估測值  $\hat{d}_i^o$  並對其進行調變反映射；

一第一 CSOK 反映射單元，用以接收該第一 CSOK 符碼估測值  $\hat{m}_i'$  並對其進行 CSOK 反映射；

一第二 CSOK 反映射單元，用以接收該第二 CSOK 符碼估測值  $\hat{m}_i^o$  並對其進

行 CSOK 反映射；以及

一並串列轉換器(P/S converter)，係將上述經調變反映射及 CSOK 反映射之符碼估測值進行並串列轉換以還原產生一估測之第一組資料位元及一估測之第二組資料位元。

55. 依據申請專利範圍第 54 項所述之通訊系統，其中該調變方式係為二階相移鍵控調變(Binary Phase Shift Keying, BPSK)。

56. 依據申請專利範圍第 54 項所述之通訊系統，其中該基底碼  $c_{(0)}$  係為一具有預設長度  $N$  的序列。

57. 依據申請專利範圍第 56 項所述之通訊系統，其中該預設長度  $N$  係為二的冪次方且為一正整數(positive integer)。

58. 依據申請專利範圍第 56 項所述之通訊系統，其中該序列係為一具有多相位之朱式序列(Chu sequence)。

59. 依據申請專利範圍第 54 項所述之通訊系統，其中該區間  $T_{CP}$  必須大於多路徑通道的最大時間延遲。

60. 依據申請專利範圍第 54 項所述之通訊系統，其中該 CSOK 解展頻單元係以時域為主進行解展頻。

61. 依據申請專利範圍第 60 項所述之通訊系統，其中該 CSOK 解展頻單元另外包含一碼相關裝置(code correlation bank)以進行時域解展頻。

62. 依據申請專利範圍第 54 項所述之通訊系統，其中該 CSOK 解展頻單元係以頻域為主進行解展頻。

63. 依據申請專利範圍第 54 項所述之通訊系統，其中該決策機制係根據一最大似然法則而進行之。

64. 依據申請專利範圍第 54 項所述之通訊系統，其中該解展頻訊號  $z_i$  係為一實數部份之解展頻訊號  $z_i^r$ ，及一虛數部份之解展頻訊號  $z_i^i$  所組成。

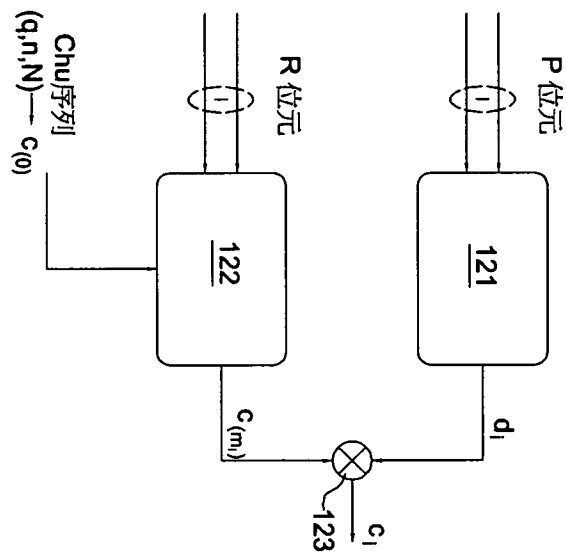
65. 依據申請專利範圍第 21 項或 48 項所述之接收機，其中該頻域等化單元係根據一最大比率合成(maximum ratio combining, MRC)方法以進行頻域等化處理。

66. 依據申請專利範圍第 27 項或 54 項所述之通訊系統，其中該頻域等化單元係根據一最大比率合成(maximum ratio combining, MRC)方法以進行頻域等化處理。



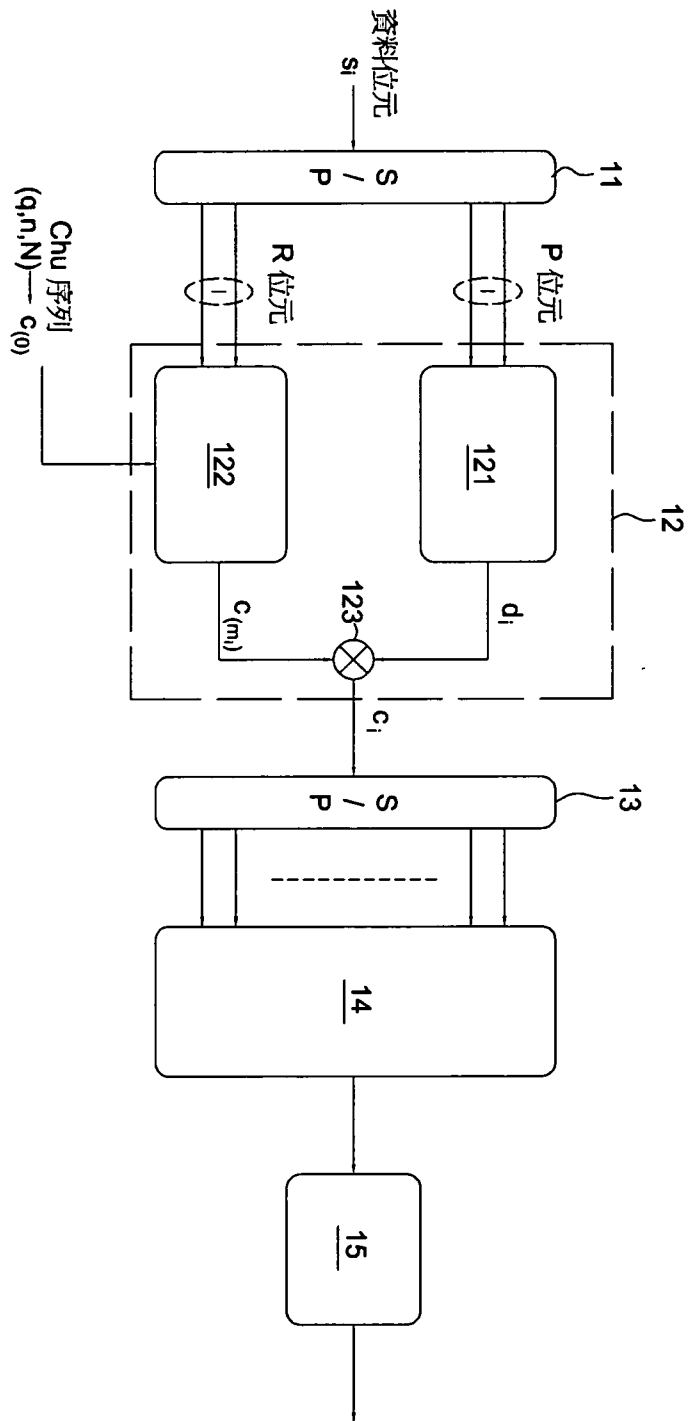
十一、圖式：

12



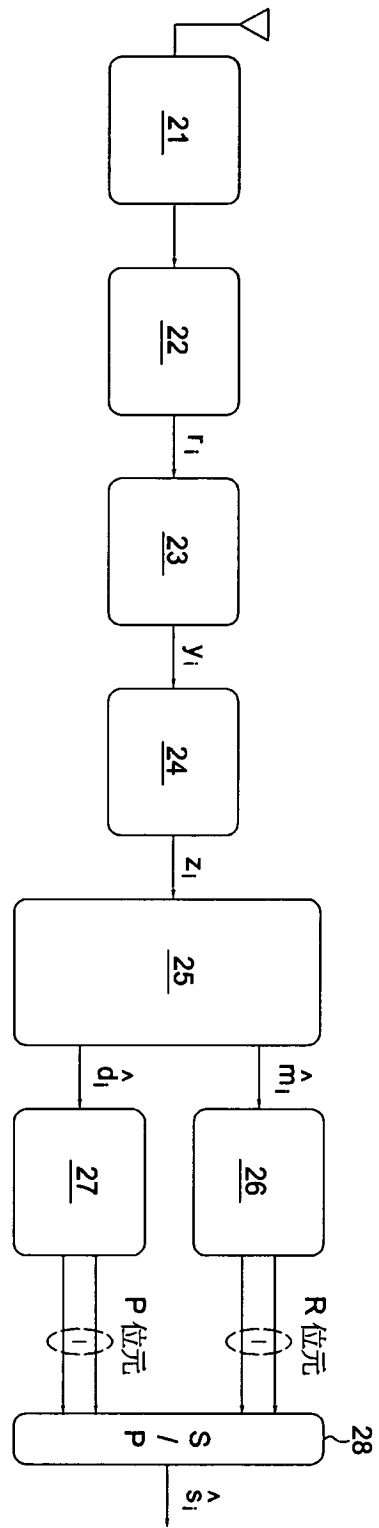
第一A圖

10

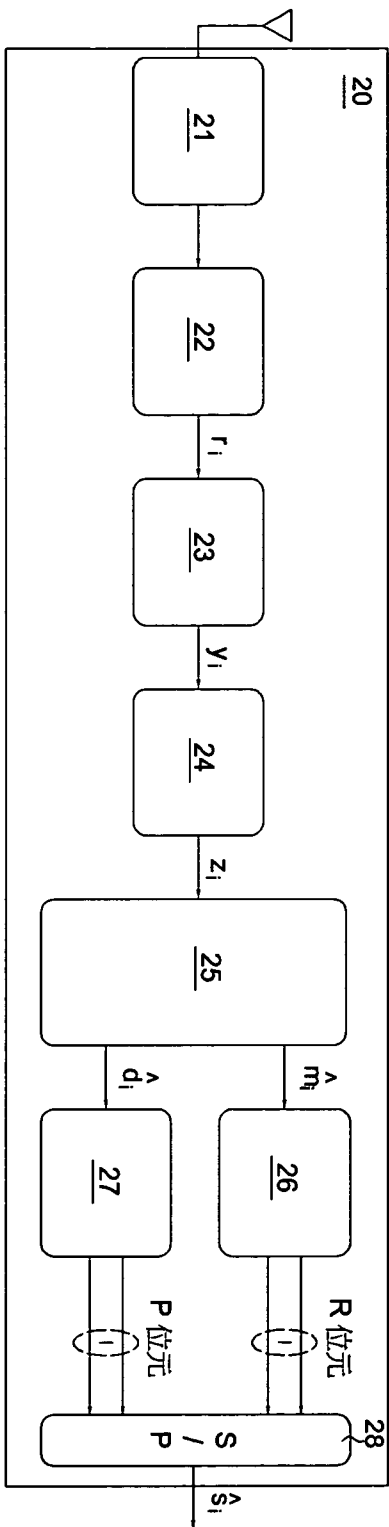
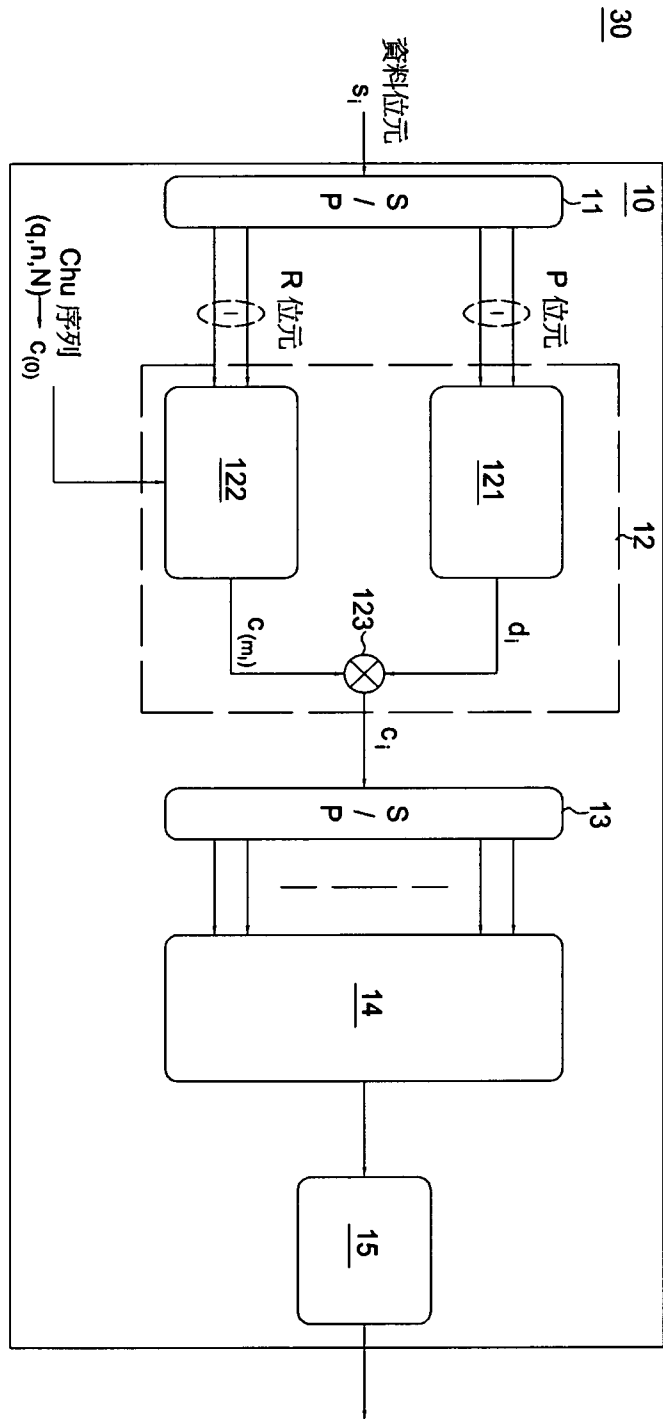


第一B圖

20

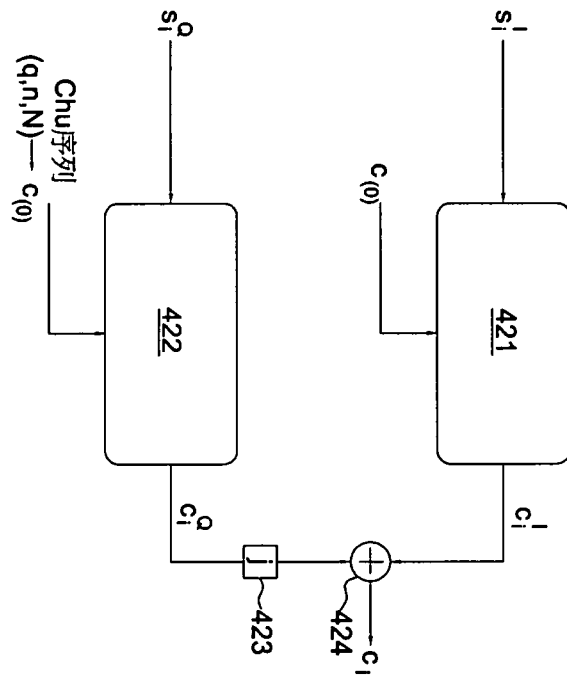


第一C圖



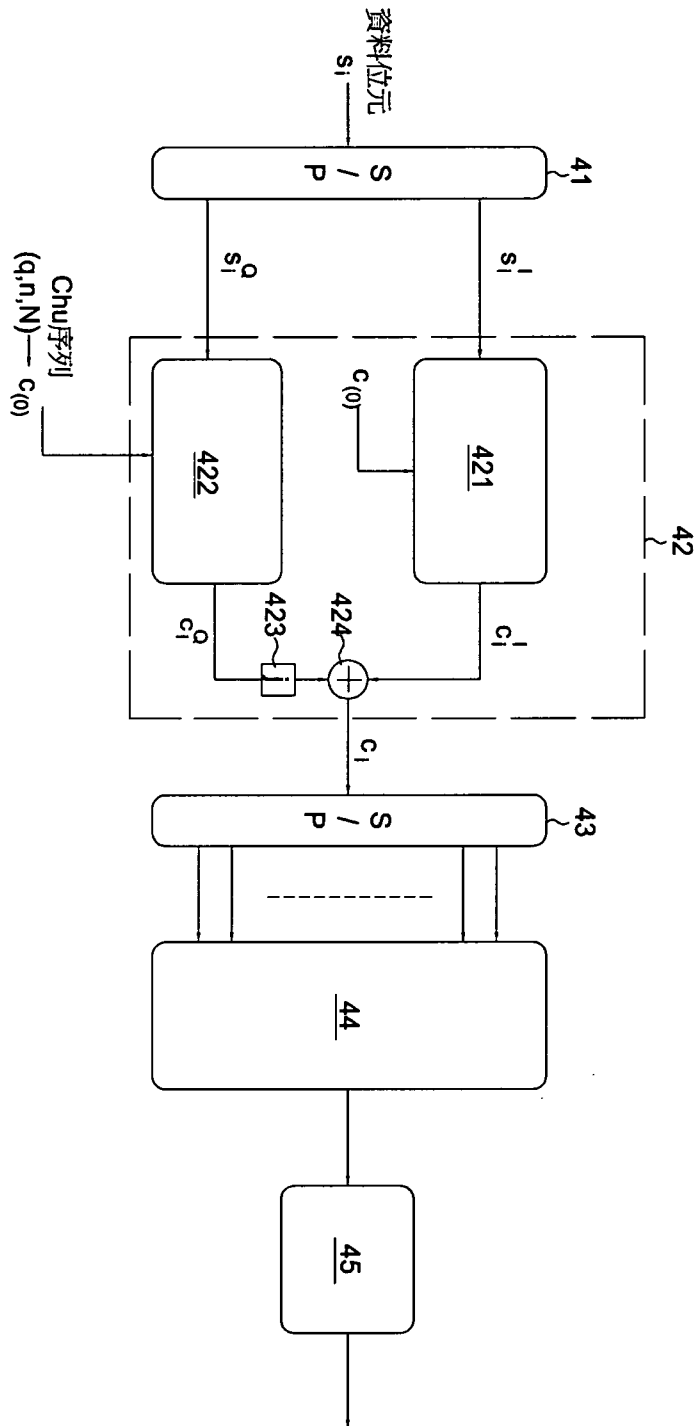
第一D圖

42



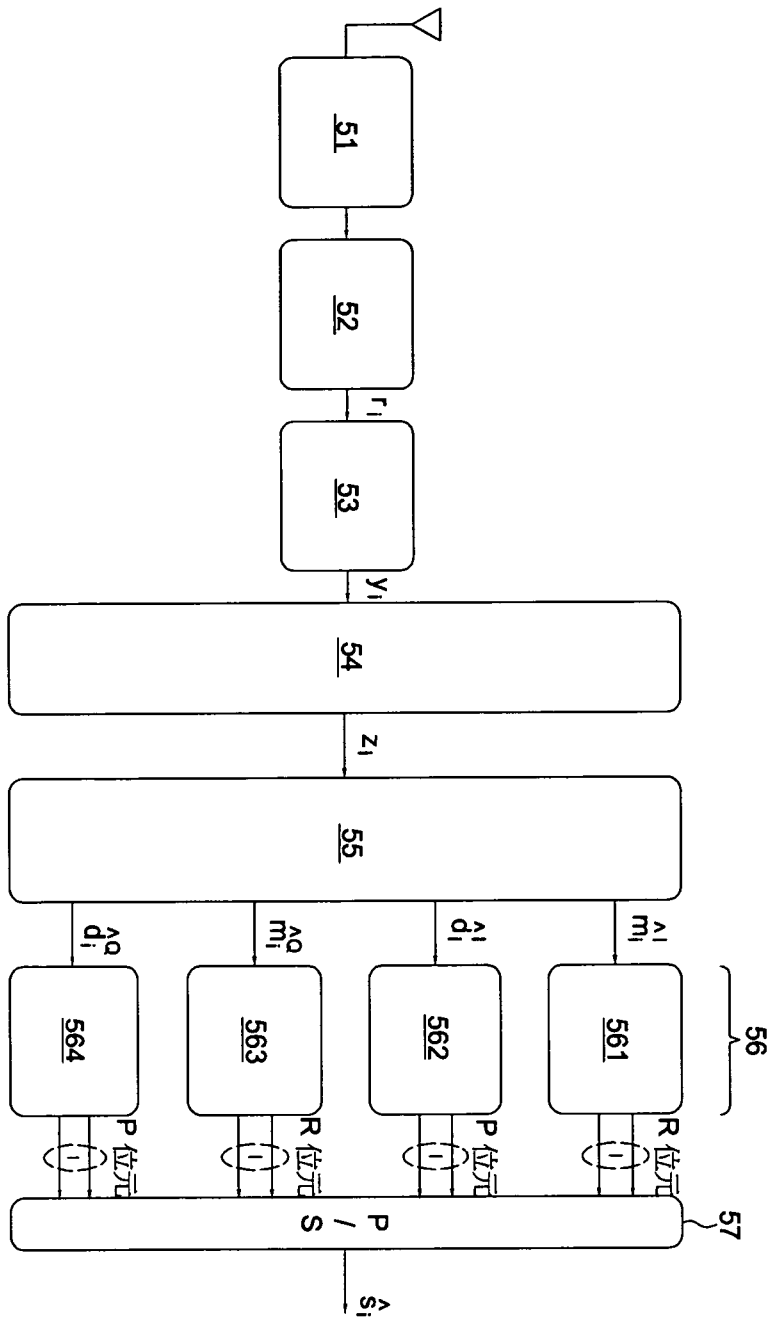
第二A圖

40

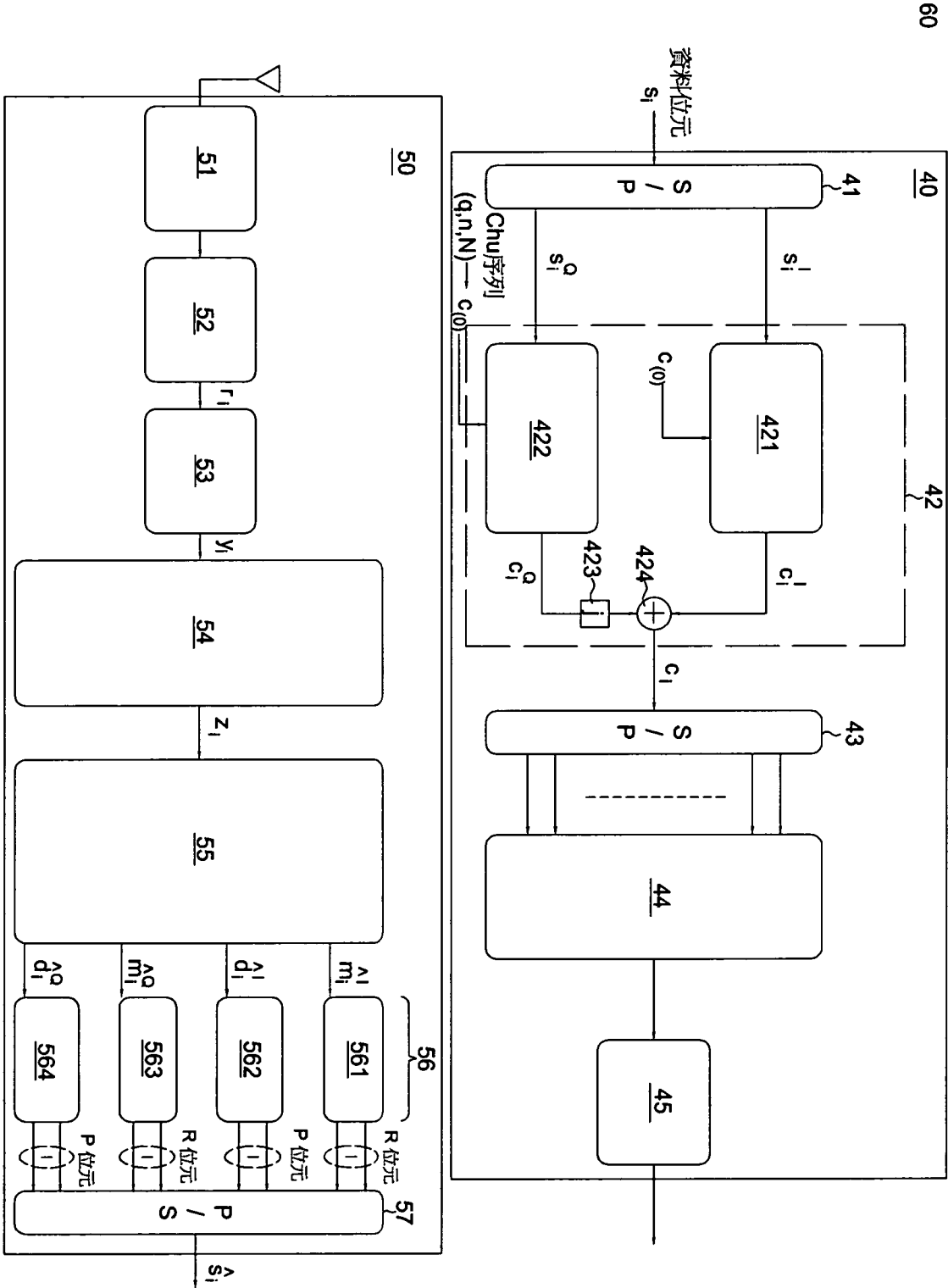


第三B圖

50



第二C圖



第二D圖