



# [12] 发明专利申请公开说明书

[21] 申请号 200410039700.8

[43] 公开日 2005年3月9日

[11] 公开号 CN 1592285A

[22] 申请日 2004.3.15

[21] 申请号 200410039700.8

[30] 优先权

[32] 2003.6.9 [33] US [31] 10/250,155

[71] 申请人 扬智科技股份有限公司

地址 台湾省台北县

[72] 发明人 萧永昇

[74] 专利代理机构 北京市柳沈律师事务所

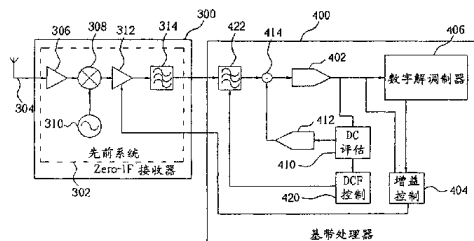
代理人 王志森 黄小临

权利要求书5页 说明书14页 附图5页

[54] 发明名称 具有直流偏移降低的无线局域网基带处理装置和电子装置

## [57] 摘要

一种以基带处理器处理接收自一先前系统的中间模拟信号的装置。该处理器具有一用来调整接收自该先前系统的中间模拟信号的强度的普通反馈回路。该处理器还具有第一直流偏移降低回路与第二直流偏移降低回路。一可编程滤波器组以及对应的控制元件使得该第二直流偏移降低回路能够弹性地降低直流偏移。在本发明不但能有效地降低直流偏移，并且能缩短有关于该先前系统与该基带处理器的增益训练时期。



1. 一种基带处理器, 用来处理接收自一先前系统的中间模拟信号, 该基带处理器包含有:
- 5 一可编程滤波器组, 具有多个频率传递特征, 并且耦合到该先前系统, 用来根据接收自一滤波器状态输入端的滤波器状态信号过滤该中间模拟信号, 并且于一输出端产生一滤波信号;
- 一模拟数字转换器, 耦合到该可编程滤波器组的输出端, 用来将该滤波信号转换为一数字信号, 并且于一输出端产生该数字信号;
- 10 一增益控制器, 耦合到该模拟数字转换器的输出端, 用来评估该数字信号的直流偏移, 并且于一第一输出端产生一增益控制信号, 并且于一第二输出端产生一增益状态信号, 其中该增益控制信号指示该先前系统以调整该中间模拟信号的强度;
- 一直流评估器, 耦合到该模拟数字转换器的输出端, 用来评估该数字信号的直流偏移, 并且对应于该直流偏移于一第一输出端产生一第一直流偏移信号且于一第二输出端产生一第二直流偏移信号;
- 一数字模拟转换器, 耦合到该直流评估器的第一输出端, 用来接收该第一直流偏移信号作为一输入, 并且对应于该第一直流偏移信号于一输出端产生一反馈信号;
- 20 一计算模块, 耦合到该数字模拟转换器的输出端以及该可编程滤波器组的输出端, 其中该计算模块将该反馈信号自该滤波信号减去, 用来抵销该可编程滤波器组及该模拟数字转换器的直流偏移; 以及
- 一直流滤波器控制器, 耦合到该直流评估器的第二输出端以及该增益控制器的第二输出端, 用来接收该第二直流偏移信号以指示该具有多个频率传递特征的可编程滤波器组减少该先前系统的直流偏移, 其中该直流滤波器控制器接收该增益状态信号, 并且于一输出端产生该滤波器状态信号, 而该可编程滤波器组的滤波器状态输入端耦合到该直流滤波器控制器的输出端。
- 25 2. 如权利要求 1 所述的基带处理器, 其中该可编程滤波器组的多个频率传递特征中的一频率传递特征为一陷波滤波器特征。
- 30 3. 如权利要求 1 所述的基带处理器, 其中该可编程滤波器组的多个频率传递特征中的一频率传递特征为一高通滤波器特征。

4. 如权利要求1所述的基带处理器,其中该可编程滤波器组包含有多个滤波器。

5. 如权利要求4所述的基带处理器,其中该多个滤波器耦合到该先前系统,该可编程滤波器组另包含有一多工器,用来接收该多个滤波器的输出信号,并且于该可编程滤波器组的输出端产生该滤波信号。

6. 如权利要求1所述的基带处理器,其中该直流评估器另包含有:

一累加器,耦合到该模拟数字转换器的输出端,用来平均接收自该模拟数字转换器的数字信号,并且根据接收自一累加控制输入端的累加控制信号于一输出端产生一平均信号;

10 一移位器,耦合到该累加器的输出端,用来根据接收自一移位控制输入端的移位控制信号将该平均信号移位至该数字模拟转换器,并且于该直流评估器的第一输出端产生该第一直流偏移信号;以及

一控制单元,用于于一第一输出端产生该累加控制信号以及于一第二输出端产生该移位控制信号,其中该累加器的累加控制输入端耦合到该控制单元的第一输出端,并且该移位器的移位控制输入端耦合到该控制单元的第二输出端。

7. 如权利要求1所述的基带处理器,该基带处理器另包含有一解调制器,耦合到该模拟数字转换器的输出端,用来解调制该数字信号。

8. 如权利要求7所述的基带处理器,其中该增益控制器另包含有一接收器状态输入端,耦合到该解调制器的输出端,用来接收一接收器状态信号。

9. 如权利要求8所述的基带处理器,其中该增益控制器另包含有:

一增益评估器,耦合到该模拟数字转换器的输出端,用来评估接收自该模拟数字转换器的数字信号的强度,并且于一输出端产生一强度信息信号;

25 一增益控制状态器,耦合到该增益评估器的输出端以及通过该接收器状态输入端耦合到该解调制器的输出端,用于于一接收器增益输出端产生一RXG信号,并且用来根据接收自该增益评估器的强度信息信号以及根据接收自该解调制器的接收器状态信号,于该增益控制器的第二输出端产生该增益状态信号;以及

30 一接收器增益数字模拟转换器,耦合到该增益控制状态器的RXG输出端,用来将接收自该增益控制状态器的RXG信号转换为一模拟形式,并且于该增益控制器的第一输出端产生该增益控制信号。

10. 一种基带处理器，用来处理接收自一先前系统的中间模拟信号，该基带处理器包含有：

一可编程滤波器组，具有多个频率传递特征，并且耦合到该先前系统，用来根据接收自一滤波器状态输入端的滤波器状态信号过滤该中间模拟信号，并且于一输出端产生一滤波信号；

一模拟数字转换器，耦合到该可编程滤波器组的输出端，用来将该滤波信号转换为一数字信号，并且于一输出端产生该数字信号；

一直流评估器，耦合到该模拟数字转换器的输出端，用来评估该数字信号的直流偏移，并且对应于该直流偏移于一第一输出端产生一第一直流偏移信号；以及

一直流滤波器控制器，其包含有一第一输入端，耦合到该直流评估器的第一输出端，用来接收该第一直流偏移信号，并且该直流滤波器控制器系于其耦合到该滤波器状态输入端的一输出端产生该滤波器状态信号，用来指示该具有多个频率传递特征的可编程滤波器组减少该先前系统的直流偏移。

11. 如权利要求 10 所述的基带处理器，其中该可编程滤波器组包含有多个滤波器，耦合到该先前系统，该可编程滤波器组另包含有一多工器，用来接收该多个滤波器的输出信号，并且于该可编程滤波器组的输出端产生该滤波信号。

12. 如权利要求 11 所述的基带处理器，该基带处理器另包含有：

一数字模拟转换器，耦合到该直流评估器的第二输出端，用来接收一第二直流偏移信号作为一输入，并且对应于该第二直流偏移信号于一输出端产生一反馈信号；以及

一计算模块，耦合于该可编程滤波器组的输出端以及该模拟数字转换器的输入端之间，并且具有一耦合到该数字模拟转换器的输出端的输入端，用来接收该反馈信号，其中该计算模块将该反馈信号自该滤波信号减去，用来抵销该可编程滤波器组及该模拟数字转换器的直流偏移。

13. 如权利要求 11 所述的基带处理器，其中该直流评估器另包含有：

一累加器，耦合到该模拟数字转换器的输出端，用来平均接收自该模拟数字转换器的数字信号，并且根据接收自一累加控制输入端的累加控制信号于一输出端产生一平均信号；

一移位器，耦合到该累加器的输出端，用来根据接收自一移位控制输入

端的移位控制信号将该平均信号移位至该直流滤波器控制器，并且产生该第一直流偏移信号与一第二直流偏移信号；以及

一控制单元，用来于一第一输出端产生该累加控制信号以及于一第二输出端产生该移位控制信号，其中该累加器的累加控制输入端耦合到该控制单元的第一输出端，并且该移位器的移位控制输入端耦合到该控制单元的第二输出端。

14. 如权利要求 10 所述的基带处理器，该基带处理器另包含有一增益控制器，耦合到该模拟数字转换器的输出端，用来评估该数字信号的直流偏移，并且于一输出端产生一增益控制信号，其中该增益控制信号指示该先前系统以调整该中间模拟信号的强度。

15. 如权利要求 10 所述的基带处理器，该基带处理器另包含有一解调制器，耦合到该模拟数字转换器的输出端，用来解调制该数字信号。

16. 如权利要求 15 所述的基带处理器，该基带处理器另包含有一增益控制器，耦合到该模拟数字转换器的输出端，用来评估该数字信号的直流偏移，并且于一输出端产生一增益控制信号，其中该增益控制信号指示该先前系统以调整该中间模拟信号的强度，而该增益控制器另包含有一接收器状态输入端，耦合到该解调制器的输出端，用来接收一接收器状态信号。

17. 一种电子装置，用来处理接收自一先前系统的模拟信号，该电子装置包含有：

一信号转换回路，用来接收该模拟信号，并且将该模拟信号转换为一数字信号；

一数字解调制器，用来接收及解调制该数字信号；以及

一直流偏移降低电路，耦合于该信号转换回路与该数字解调制器之间，该直流偏移降低电路包含有一第一直流降低部分 (section)，用来降低该数字信号的直流偏移，以及一第二直流降低部分，用来降低起源 (stemming) 自该先前系统的直流偏移。

18. 如权利要求 17 所述的电子装置，其中该信号转换回路包含有：

一可编程滤波器组，具有多个频率传递特征，并且耦合到该先前系统，用来根据接收自一滤波器状态输入端的滤波器状态信号过滤该模拟信号，并且于一输出端产生一滤波信号；以及

一模拟数字转换器，耦合到该可编程滤波器组的输出端，用来将该滤波

信号转换为一数字信号。

19. 如权利要求 18 所述的电子装置, 其中该第一直流降低部分包含有:  
一直流评估器, 耦合到该模拟数字转换器的输出端, 用来评估该数字信号的直流偏移, 并且对应于该直流偏移于一第一输出端产生一第一直流偏移信号且于一第二输出端产生一第二直流偏移信号;

一数字模拟转换器, 耦合到该直流评估器的第一输出端, 用来接收该第一直流偏移信号作为一输入, 并且对应于该第一直流偏移信号于一输出端产生一反馈信号;  
以及

一计算模块, 耦合于该可编程滤波器组的输出端以及该模拟数字转换器的输入端之间, 用来接收该反馈信号, 其中该计算模块将该反馈信号自该滤波信号减去, 用来抵销该数字信号的直流偏移。

20. 如权利要求 19 所述的电子装置, 其中该第二直流降低部分包含有:  
一直流滤波器控制器, 其包含有一第一输入端, 耦合到该直流评估器的第二输出端, 用来接收该第二直流偏移信号, 并且该直流滤波器控制器系于其耦合到该滤波器状态输入端的一输出端产生该滤波器状态信号, 用来指示该具有多个频率传递特征的可编程滤波器组减少该先前系统的直流偏移; 以及

一增益控制器, 耦合到该模拟数字转换器的输出端, 用来评估该数字信号的直流偏移, 并且于一输出端产生一增益控制信号, 其中该增益控制信号指示该先前系统以调整该模拟信号的强度, 而该增益控制器另包含有一接收器状态输入端, 耦合到该解调制器的输出端, 用来接收一接收器状态信号。

## 具有直流偏移降低的无线局域网基带处理装置和电子装置

## 5 技术领域

本发明提供一种基带处理 (baseband processing) 装置, 特别指一种具有直流偏移降低(DC offset reduction)的无线局域网(WLAN、Wireless Local Area Network)基带处理装置。

## 10 背景技术

在无线通信领域中, 一零中频接收器 (Zero-IF receiver、Zero intermediate frequency receiver、或 Zero-IF RF, 即所谓的直降转换射频接收器—— direct-down conversion radio frequency receiver) 为实现一通信系统的实际可行的选择。当一零中频接收器接收一天线信号 (于计算上为一代表被传输的数据的基带信号——baseband signal 再乘以一预定频率的载波所构成), 该零中频接收器由该被接收的信号与该载波的一个乘积求得该基带信号, 而非通过该被接收的信号与多个中频 (intermediate frequency) 载波的多个乘积求得该基带信号。因此使用较少数量之外部元件的经济型设计遂得以实现。尤须留意的是, 当一个位于该零中频接收器中用来进行相关处理的先前系统的放大器的增益 (gain) 被改变的时候, 该零中频接收器通常会产生不想要的直流偏移 (DC offset、Direct Current offset)。另外在一直降转换处理 (即前述有关该零中频接收器求取该基带信号的处理) 过程中, 还会产生一些近似直流偏移 (Quasi-DC offset, 低频噪声, 其频谱于频域上的位置靠近这些直流偏移的频谱)。故此大部分的零中频接收器都具有内置的直流降低功能。然而降低显著幅度的直流偏移却会耗费相当长的时间。

在某些无线应用当中, 例如 IEEE 802.11 无线局域网 (WLAN、Wireless Local Area Network), 该直流偏移降低期间会冲击该接收器的性能。由于其信息包传送结构的关系, 这类型的无线局域网接收器仅具有有限的时间来进行自动增益控制 (AGC、Auto-Gain Control, 即增益控制训练——gain control training, 或称为增益训练——gain training)。而上述的自动增益控制调

整该先前系统所产生的中间 (intermediate) 模拟信号的强度, 来达到该中间模拟信号较大的动态范围以供一基带处理器进一步基带处理之用。在上述的增益训练时期当中, 当该直流偏移的量越少, 该基带处理器所作出的增益设定就越精确。

5 图 1 为常规的零中频接收器及基带处理器于工作过程中的相关信号、波形、与时序的示意图。在图 1 当中, 由上至下以实线绘制的波形依序代表该直流偏移、该基带信号、该近似直流偏移、与该复合信号 (即该中间模拟信号), 其中该基带信号、该近似直流偏移、与该复合信号以这些信号波动的包络 (envelope) 来显示。位于这些包络内的图形则象征性地代表每个信号的  
10 成分。另外图 1 的横轴代表时间, 而纵轴则代表这些信号的幅度。在图 1 当中显示一信号信息包 (signal package) 沿着时间轴于时间  $t_0$  开始而于时间  $t_1$  结束, 并且在该信号信息包开始的时候 (即于时间  $t_0$ ) 有显著的直流偏移升起。在时间  $t_0$  与时间  $t_1$  之间的区间代表该增益训练时期。

请参考图 2, 图 2 为常规的零中频接收器 100 (于图 2 标示为 Zero-IF  
15 接收器 100) 及基带处理器 200 的组合的方块示意图。零中频接收器 100 与基带处理器 200 之间的信号连接可以是差动式 (differential) 或是一单端子式 (single-ended) 连接。为了使本发明与先前技术之间的比较更加简便, 并且为了突出本发明的新颖性, 以下就仅以单端子式连接进行相关说明。与基带处理器 200 相关的先前系统 102 显示于零中频接收器 100 当中。先前系  
20 统 102 耦合到一天线 104, 用来处理天线 104 所检测到的天线信号。先前系统 102 包含有: 一低噪声放大器 104 (LNA、Low Noise Amplifier), 耦合到天线 104, 用来放大天线 104 所检测到的天线信号, 并且于一输出端产生一放大信号; 一混合器 108 (mixer), 耦合到低噪声放大器 104 的输出端, 用来混合该放大信号与接收自一振荡器 110 (Osc、Oscillator) 的预定频率的  
25 振荡器信号, 并且于一输出端产生一混合信号; 一增益放大器 112 (GA、Gain Amplifier), 耦合到混合器 108 的输出端, 用来根据接收自基带处理器 200 的增益控制器 204 的增益控制信号调整该混合信号的强度, 并且于一输出端产生一调整信号; 以及一低通滤波器 114 (LPF、Low Pass Filter), 耦合到增益放大器 112, 用来过滤该调整信号, 并且产生该中间模拟信号作为先前  
30 系统 102 的输出与零中频接收器 100 的输出。基带处理器 200 包含有: 一模拟数字转换器 202 (ADC、Analogue-to-Digital Converter), 耦合到先前系



统 102 的输出端，用来将接收自先前系统 102 的中间模拟信号转换为一数字信号，并且于一输出端产生该数字信号；增益控制器 204，耦合到模拟数字转换器 202 的输出端，用来评估该数字信号的直流偏移，并且于一输出端产生该增益控制信号；以及一解调制器 206，耦合到模拟数字转换器 202 的输出端，用来解调制该数字信号。

由上述可知，自先前系统 102 引进基带处理器 200 的不想要的直流偏移会造成模拟数字转换器 202 饱和 (saturated)。大多数的基带处理器具有内置的射频增益控制器 (RF gain controller, 如同图 2 的增益控制器 204)，以便于当一模拟数字转换器 (如同模拟数字转换器 202) 饱和的时候能够降低一放大器 (如同图 2 的增益放大器 112) 的增益，但是此举实际上并非降低该直流偏移，反而确实地减少该中间模拟信号的动态范围。另外大多数的基带接收器具有内置的直流降低功能，但是降低显著幅度的直流偏移却会耗费相当长的时间，因而无法满足一仅具有有限的自动增益控制处理时间的系统的需求。

15

#### 发明内容

因此本发明的主要目的在于提供一种具有直流偏移降低 (DC offset reduction) 的无线局域网 (WLAN、Wireless Local Area Network) 基带处理 (baseband processing) 装置，以解决上述问题。

本发明的较佳实施例中提供一种电子装置，用来处理接收自一先前系统的中间 (intermediate) 模拟信号，而该电子装置通过一基带处理器 (Baseband Processor) 进行上述的处理。该基带处理器具有：一可编程滤波器组 (Programmable Filter Bank)，耦合到该先前系统，其中该可编程滤波器组具有多个频率传递特征 (frequency pass characteristic)；一模拟数字转换器，耦合到该可编程滤波器组的输出端；一增益控制器，耦合到该模拟数字转换器的输出端，其中该增益控制器具有一第一输出端，用来传送一增益控制信号至该先前系统；一直流 (DC、Direct Current) 评估器，耦合到该模拟数字转换器的输出端；一数字模拟转换器，耦合到该直流评估器的第一输出端；一计算 (arithmetic) 模块，耦合到该数字模拟转换器的输出端以及该可编程滤波器组的输出端；以及一直流滤波器 (DCF、DC-Filter) 控制器，耦合到该直流评估器的第二输出端以及该增益控制器的第二输出端，其

30

中该直流滤波器控制器具有一输出端，用来传送一滤波器状态信号至该可编程滤波器组。

根据本发明，一用来处理接收自一先前系统的中间模拟信号的基带处理器具有：一可编程滤波器组、一模拟数字转换器、一增益控制器、一直流评估器、一数字模拟转换器、一计算模块、以及一直流滤波器控制器。

该可编程滤波器组耦合到该先前系统，用来根据接收自一滤波器状态输入端的滤波器状态信号过滤该中间模拟信号，并且于一输出端产生一滤波信号。其中该可编程滤波器组具有多个频率传递特征。该模拟数字转换器耦合到该可编程滤波器组的输出端，用来将该滤波信号转换为一数字信号，并且于一输出端产生该数字信号作为该基带处理器的输出信号。该增益控制器耦合到该模拟数字转换器的输出端，用来评估该数字信号的直流偏移（DC offset），并且于一第一输出端产生一增益控制信号，并且于一第二输出端产生一增益状态信号，其中该增益控制信号指示该先前系统以调整该中间模拟信号的强度。该直流评估器耦合到该模拟数字转换器的输出端，用来评估该数字信号的直流偏移，并且对应于该直流偏移于一第一输出端产生一第一直流偏移信号且于一第二输出端产生一第二直流偏移信号。该数字模拟转换器耦合到该直流评估器的第一输出端，用来接收该第一直流偏移信号作为一输入，并且对应于该第一直流偏移信号于一输出端产生一反馈信号。该计算模块耦合到该数字模拟转换器的输出端以及该可编程滤波器组的输出端，其中该计算模块将该反馈信号自该滤波信号减去，用来抵销该可编程滤波器组及该模拟数字转换器的直流偏移。该直流滤波器控制器耦合到该直流评估器的第二输出端以及该增益控制器的第二输出端，用来指示该可编程滤波器组于其多个频率传递特征当中的某些（或某一个）频率传递特征应当能实现（enabled），来减少该先前系统、该可编程滤波器组、与该模拟数字转换器的直流偏移。其中该直流滤波器控制器接收该第二直流偏移信号与该增益状态信号作为输入，并且于一输出端产生该滤波器状态信号，而该可编程滤波器组的滤波器状态输入端耦合到该直流滤波器控制器的输出端。

根据本发明，该可编程滤波器组可以还具有多个滤波器，耦合到该先前系统。该可编程滤波器组可以还具有一多工器，用来接收该多个滤波器的输出信号，并且于该可编程滤波器组的输出端产生该滤波信号。

## 附图说明

图 1 为常规的零中频 (Zero-IF) 接收器及基带处理器的相关信号、波形、与时序的示意图。

图 2 为常规的零中频接收器及基带处理器的组合的方块示意图。

5 图 3 为本发明的零中频接收器及基带处理器的组合的方块示意图。

图 4 为图 3 的第一直流偏移降低回路的方块示意图。

图 5 为图 3 的第二直流偏移降低回路的方块示意图。

图 6 为图 3 的增益控制器的方块示意图。

图 7 为图 3 的增益控制器的处理的流程图。

10 图 8 为图 3 的可编程滤波器组的一实施例中的两个高通滤波器的频率响应示意图。

图 9 为图 3 的可编程滤波器组的较佳实施例的方块示意图。

图 10 为图 3 的可编程滤波器组的较佳实施例的状态转变示意图。

## 附图符号说明

100, 300 接收器
102, 302 先前系统
104, 304 天线
106, 112, 306, 312 放大器
108, 308 混频器
110, 310 振荡器
114, 314, 422, 422a, 422b, 422c, 422d 滤波器 / 滤波器组
200, 400 处理器
202, 402, 404c, 412 转换器
204, 404, 420 控制器
206, 406 解调制器
404e, 410 评估器
404m 增益控制状态器
410a 累加器
410c 控制单元
410s 移位器

414 计算模块
422x 多工器

### 具体实施方式

请参考图 3，图 3 为本发明的零中频接收器 300 (Zero-IF receiver，于图 3 标示为 Zero-IF 接收器 300) 及基带处理器 400 (Baseband Processor) 的组合的方块示意图。零中频接收器 300 与基带处理器 400 之间的信号连接可以是差动式 (differential) 或是一单端子式 (single-ended) 连接。为了使本发明与先前技术之间的比较更加简便，并且为了突出本发明的新颖性，以下就仅以单端子式连接进行相关说明。毋庸置疑的是，本发明亦适用于差动式连接的实施方式。图 3 的零中频接收器 300 与图 2 的零中频接收器 100 完全相同，其中相关元件的标号已被重新标示。而零中频接收器 300 的每一元件的功能与零中频接收器 100 的对应元件的功能相同。

该用来处理接收自一先前系统 302 的中间 (intermediate) 模拟信号的基带处理器 400 包含有：一可编程滤波器组 422 (Programmable Filter Bank)、一模拟数字转换器 402 (ADC、Analogue-to-Digital Converter)、一增益控制器 404、一直流 (DC、Direct Current) 评估器 410、一数字模拟转换器 412 (DAC、Digital-to-Analogue Converter)、一计算 (arithmetic) 模块 414、以及一直流滤波器 (DCF、DC-Filter) 控制器 420。

可编程滤波器组 422 耦合到先前系统 302，用来根据接收自一滤波器状态输入端的滤波器状态信号过滤该中间模拟信号，并且于一输出端产生一滤波信号。其中可编程滤波器组 422 具有多个频率传递特征 (frequency pass characteristic)。模拟数字转换器 402 耦合到可编程滤波器组 422 的输出端，用来将该滤波信号转换为一数字信号，并且于一输出端产生该数字信号作为基带处理器 400 的输出信号 (将于下一段进一步说明)。增益控制器 404 耦合到模拟数字转换器 402 的输出端，用来评估该数字信号的直流偏移 (DC offset)，并且于一第一输出端产生一增益控制信号，并且于一第二输出端产生一增益状态信号。其中该增益控制信号指示先前系统 302 以调整该中间模拟信号的强度。直流评估器 410 耦合到模拟数字转换器 402 的输出端，用来评估该数字信号的直流偏移，并且对应于该直流偏移于一第一输出端产生一第一直流偏移信号且于一第二输出端产生一第二直流偏移信号。数字模拟转

换器 412 耦合到直流评估器 410 的第一输出端，用来接收该第一直流偏移信号作为一输入，并且对应于该第一直流偏移信号于一输出端产生一反馈信号。计算模块 414 耦合到数字模拟转换器 412 的输出端以及可编程滤波器组 422 的输出端。其中计算模块 414 将该反馈信号自该滤波信号减去，用来抵销可  
5 编程滤波器组 422 及模拟数字转换器 402 的直流偏移。直流滤波器控制器 420 耦合到直流评估器 410 的第二输出端以及增益控制器 404 的第二输出端，用来接收该第二直流偏移信号以指示该具有多个频率传递特征的可编程滤波器组 422 减少先前系统 302 的直流偏移。其中直流滤波器控制器 420 接收该第二直流偏移信号，亦可接收该增益状态信号，并且于一输出端产生该滤波器  
10 状态信号，而可编程滤波器组 422 的滤波器状态输入端耦合到直流滤波器控制器 420 的输出端。

虽然在本发明的较佳实施例中，基带处理器 400 另包含有一解调制器 406，耦合到模拟数字转换器 402 的输出端，用来解调制该数字信号；并且增益控制器 404 另包含有一接收器状态输入端，耦合到解调制器 406 的输出端，  
15 用来接收一接收器状态信号；这些特征并非限定本发明的范围。于本发明的另一实施例中，解调制器 406 可以被设置于基带处理器 400 之内，也可以被设置于基带处理器 400 之外。另外于本发明的又一实施例中，该接收器状态信号也可以由增益控制器 404 根据其内部的检测信号而自行产生，其中该检测信号依据接收自模拟数字转换器 402 的输出端的数字信号而求得。

尤须留意的是，直流评估器 410、数字模拟转换器 412、与计算模块 414 形成一第一直流偏移降低回路 (DC offset reduction loop)。该第一直流偏移降低回路能够通过降低直流偏移而有效地增加该 ADC 动态范围 (即前述的中间模拟信号进入模拟数字转换器 402 时的动态范围)。另外直流滤波器控制器 420 分别耦合到直流评估器 410、增益控制器 404、与可编程滤波器组 422  
25 而形成一第二直流偏移降低回路。该第二直流偏移降低回路能决定可编程滤波器组 422 于何时降低多少直流偏移，并且能有效地缩短该直流偏移转变时期 (如图 1 所示的增益训练时期)。

请参考图 4，图 4 为图 3 的第一直流偏移降低回路的详细方块示意图。直流评估器 410 另包含有：一累加器 410a (accumulator)、一移位器 410s  
30 (shifter)、与一控制单元 410c。累加器 410a 耦合到模拟数字转换器 402 的输出端，用来平均 (averaging) 接收自模拟数字转换器 402 的数字信号，

并且根据接收自一累加控制输入端的累加控制信号于一输出端产生一平均 (average) 信号。移位器 410s 耦合到累加器 410a 的输出端, 用来根据接收自一移位控制输入端的移位控制信号将该平均信号移位 (shifting) 至数字模拟转换器 412, 并且于直流评估器 410 的第一输出端产生该第一直流偏移信号。控制单元 410c 用来于一第一输出端产生该累加控制信号以及于一第二输出端产生该移位控制信号。其中累加器 410a 的累加控制输入端耦合到控制单元 410c 的第一输出端, 并且移位器 410s 的移位控制输入端耦合到控制单元 410c 的第二输出端。

在图 4 当中, 控制单元 410c 决定累加器 410a 于时间轴上一预定区间当中累加一区块 (block) 的信号以及将该累加结果传送至移位器 410s 的切换时间, 以使得一反复循环的平均处理能够实现。然后数字模拟转换器 412 将移位器 410s 所产生的信号数字化, 并且计算模块 414 (其包含有一反向器——inverter 与一加法器, 未显示于图 4 中) 将该反馈信号 (接收自数字模拟转换器 412 的数字信号) 自该 (接收自可编程滤波器组 422 的) 滤波信号减去, 用来抵销可编程滤波器组 422 及模拟数字转换器 402 的直流偏移。请注意, 如果要选择一简化的实施方式, 数字模拟转换器 412 的解析度可以比模拟数字转换器 402 的解析度少。

请参考图 5, 图 5 为图 3 的第二直流偏移降低回路的方块示意图。在该较佳实施例中, 可编程滤波器组 422 包含有多个滤波器 (未显示于图 5 中, 后续将进一步说明), 耦合到先前系统 302。直流滤波器控制器 420 耦合到直流评估器 410 的第二输出端以及增益控制器 404 的第二输出端, 并且直流滤波器控制器 420 能够指示可编程滤波器组 422 于其多个滤波器当中的某些 (或某一个) 滤波器应当能实现 (enabled), 来减少先前系统 302、可编程滤波器组 422、与模拟数字转换器 402 的直流偏移。其中直流滤波器控制器 420 接收该第二直流偏移信号与该增益状态信号作为输入, 并且于一输出端产生该滤波器状态信号, 而可编程滤波器组 422 的滤波器状态输入端耦合到直流滤波器控制器 420 的输出端。

请参考图 6, 图 6 为图 3 的增益控制器 404 的详细方块示意图。增益控制器 404 另包含有: 一增益评估器 404e、一增益控制状态器 404m (GCSM、Gain Control State Machine)、与一接收器增益数字模拟转换器 404c (RXGDAC、Receiver Gain DAC)。增益评估器 404e 耦合到模拟数字转换器 402 的输出端,

用来评估接收自模拟数字转换器 402 的数字信号的强度, 并且于一输出端产生一强度信息信号。增益控制状态器 404m 耦合到增益评估器 404e 的输出端以及通过该接收器状态输入端耦合到解调制器 406 的输出端。另外增益控制状态器 404m 能够于一接收器增益 (RXG、Receiver Gain) 输出端产生一 RXG 信号, 并且增益控制状态器 404m 还能够根据接收自增益评估器 404e 的强度信息信号以及根据接收自解调制器 406 的接收器状态信号, 于增益控制器 404 的第二输出端产生该增益状态信号。接收器增益数字模拟转换器 404c 耦合到增益控制状态器 404m 的 RXG 输出端, 用来将接收自增益控制状态器 404m 的 RXG 信号转换为模拟形式, 并且于增益控制器 404 的第一输出端产生该增益控制信号。

在图 6 当中, 增益控制状态器 404m 根据接收自增益评估器 404e 的强度信息信号以及根据接收自解调制器 406 的接收器状态信号, 决定该增益状态信号。以下将详细说明。图 7 为图 3 的增益控制器 404 的处理的流程图, 亦即增益控制状态器 404m 的处理流程。该增益控制信号指示先前系统 302 以通过先前系统 302 的一对应的增益值调整该中间模拟信号的强度。当该增益值被增加时, 先前系统 302 增加该中间模拟信号的强度; 并且当该增益值被减少时, 先前系统 302 减少该中间模拟信号的强度。增益控制状态器 404m 具有一初始状态 (状态 0)、一待命 (ready) 状态 (状态 1)、一减少状态 (状态 2)、一调整状态 (状态 3)、一微调状态 (状态 4)、与一解调制状态 (状态 5)。该处理流程说明如下。

- 步骤 100: 当增益控制状态器 404m 开始工作, 进入初始状态 (0);
- 步骤 102: 于初始状态 (0) 初始化增益控制状态器 404m;
- 步骤 104: 于增益控制状态器 404m 被初始化后, 自初始状态 (0) 转变至待命状态 (1);
- 步骤 106: 于待命状态 (1) 设定该增益值 (亦通称为 RF——Radio Frequency 增益, 于图 7 标示为 RF 增益) 为最大值, 以便于监控该中间模拟信号的强度;
- 步骤 108: 若解调制器 406 未检测到数字信号, 维持于待命状态 (1); 并且若解调制器 406 检测到一数字信号, 自待命状态 (1) 转变至减少状态 (2);
- 步骤 110: 于减少状态 (2) 以一第一预定大小的跃变 (step) 减少该增益

- 值;
- 步骤 112: 若模拟数字转换器 402 (ADC) 非饱和, 自减少状态 (2) 转变至调整状态 (3), 其中当评估模拟数字转换器 402 的数字信号的强度时, 模拟数字转换器 402 的饱和状态就能够自该数字信号取得, 例如: 一高电平连续信号能显示模拟数字转换器 402 为饱和;
- 5 步骤 114: 于调整状态 (3) 以一第二预定大小的跃变减少该增益值, 其中该第二预定大小小于该第一预定大小;
- 步骤 116: 于调整状态 (3) 停留一任由该增益稳定化的预定时间间距后, 自调整状态 (3) 转变至微调状态 (4), 例如: 该预定时间间距可以约等于 10 微秒 (micro-second);
- 10 步骤 118: 于微调状态 (4) 微调该增益值, 以达到该中间模拟信号的更佳动态范围;
- 步骤 120: 若解调制器 406 识别到该数字信号为一预定模式 (pattern), 自微调状态 (4) 转变至解调制状态 (5);
- 15 步骤 122: 于解调制状态 (5) 将该数字信号解码为一位流;
- 步骤 124: 若该数字信号的信号信息包 (packet) 结束, 自解调制状态 (5) 转变至待命状态 (1); 以及
- 步骤 126: 若解调制器 406 未能识别该数字信号, 自微调状态 (4) 转变至待命状态 (1)。
- 20 如果解调制器 406 特意地被设计为设置于基带处理器 400 之外, 则该对应的实施例修正如下。增益控制器 404 具有一初始状态 (状态 0)、一待命状态 (状态 1)、一减少状态 (状态 2)、一调整状态 (状态 3)、一微调状态 (状态 4)、与一解调制状态 (状态 5)。该处理流程说明如下。
- 步骤 200: 当增益控制器 404 开始工作, 进入初始状态 (0);
- 25 步骤 202: 于初始状态 (0) 初始化增益控制器 404;
- 步骤 204: 于增益控制器 404 被初始化后, 自初始状态 (0) 转变至待命状态 (1);
- 步骤 206: 于待命状态 (1) 设定该增益值 (亦通称为 RF 增益, 于图 7 标示为 RF 增益) 为最大值, 以便于监控该中间模拟信号的强度;
- 30 步骤 208: 若增益控制器 404 检测到该数字信号, 自待命状态 (1) 转变至减少状态 (2);



- 步骤 210: 于减少状态 (2) 以一第一预定大小的跃变 (step) 减少该增益值;
- 步骤 212: 若模拟数字转换器 402 (ADC) 非饱和, 自减少状态 (2) 转变至调整状态 (3), 其中当评估模拟数字转换器 402 的数字信号的强度时, 模拟数字转换器 402 的饱和状态就能够自该数字信号被取得, 例如: 一高电平连续信号能显示模拟数字转换器 402 为饱和;
- 步骤 214: 于调整状态 (3) 以一第二预定大小的跃变减少该增益值, 其中该第二预定大小小于该第一预定大小;
- 步骤 216: 于调整状态 (3) 停留一任由该增益实质地稳定化的预定时间间距后, 自调整状态 (3) 转变至微调状态 (4), 例如: 该预定时间间距可以约等于 10 微秒;
- 步骤 218: 于微调状态 (4) 微调该增益值, 以达到该中间模拟信号的更佳动态范围;
- 步骤 220: 于微调状态 (4) 停留一预定时间间距后, 自微调状态 (4) 转变至解调制状态 (5), 其中该预定时间间距根据该信号信息包的结构而定义;
- 步骤 222: 于解调制状态 (5) 将该数字信号解码为一位流;
- 步骤 224: 若该数字信号的信号信息包结束, 自解调制状态 (5) 转变至待命状态 (1); 以及
- 步骤 226: 若增益控制器 404 不能够检测该数字信号, 自微调状态 (4) 转变至待命状态 (1)。

图 8 为图 3 的可编程滤波器组 422 的一实施例中的两个高通滤波器 (HPF、High Pass Filter) 的频率响应示意图。该左侧曲线描绘出一 1MHz 截止频率 (cutoff frequency) 的频率响应, 而该右侧曲线描绘出一 5MHz 截止频率的频率响应。显然地该右侧曲线所对应的高通滤波器将比该左侧曲线所对应的高通滤波器降低较多直流偏移 (甚至一些近似直流偏移——Quasi-DC offset), 但是也会移除某些有用的基带信息。毋庸置疑的是, 在该增益训练时期 (如图 1 所示的增益训练时期) 的开端, 一极端地封锁直流偏移的缺口 (notch) 滤波器为较佳选择。

图 9 为图 3 的可编程滤波器组 422 的较佳实施例的方块示意图。在图 9

当中，可编程滤波器组 422 可以另包含有四个高通滤波器 422a、422b、422c、与 422d，耦合到先前系统 302。可编程滤波器组 422 可以另包含有一多工器 422x，用来接收四个高通滤波器 422a、422b、422c、与 422d 的输出信号，并且于可编程滤波器组 422 的输出端产生该滤波信号。上述的四个高通滤波器 422a、422b、422c、与 422d 当中的每一高通滤波器分别具有一 10kHz、100kHz、1MHz、与 5MHz 截止频率的频率响应。这些截止频率为可编程 (programmable) 以保证最大弹性。在一 2.4GHz 无线局域网 (WLAN、Wireless Local Area Network) 的应用中，大部分的直流偏移在 5MHz 至 10kHz 的范围当中。

10 直流滤波器控制器 420 能够动态地选择截止频率，以致该直流缺口频宽 (DC notch bandwidth) 能够改变以滤除该不想要的直流偏移。于本实施例中，直流滤波器控制器 420 选择四个高通滤波器 422a、422b、422c、与 422d 当中的一高通滤波器以自该射频 (RF) 输入信号 (即前述的中间模拟信号) 滤除该直流偏移。直流评估器 410 提供这些目前直流偏移状态给直流滤波器  
15 控制器 420；其中该第一目前直流偏移状态为一强直流偏移，并且该第二目前直流偏移状态为一弱直流偏移。若该目前直流偏移状态为一数字的 “1” (代表该强直流偏移)，则直流滤波器控制器 420 会选择该 5MHz 截止频率的高通滤波器 422d 以滤除该直流偏移。虽然在本实施例中该目前直流偏移状态的数量为两个状态，此并非限定本发明的范围。例如依照设计需求，该目前  
20 直流偏移状态的数量可为更多个状态。

请参考图 10，图 10 为图 3 的可编程滤波器组 422 的较佳实施例的状态转变示意图。图 10 所示的 AGC (Auto-Gain Control——自动增益控制) 状态与图 7 所示的状态 (0)、(1)、(2)、(3)、(4)、与 (5) 相同，并且该 AGC 状态信号为接收自增益控制器 404 的增益状态信号。于接收一信号信息包的  
25 开端，直流评估器 410 检测该强直流偏移，以使得直流滤波器控制器 420 选择可编程滤波器组 422 的 5MHz 截止频率 (即图 9 的对应的滤波器 422d)。于大约 10 微秒之后，直流滤波器控制器 420 选择可编程滤波器组 422 的 1MHz 截止频率 (即图 9 的对应的滤波器 422c)，以使得大部分的直流偏移被移除。于大约另外的 5 微秒之后，直流滤波器控制器 420 选择可编程滤波器组 422  
30 的 100kHz 截止频率 (即图 9 的对应的滤波器 422b)。又于大约另外的 5 微秒之后，直流滤波器控制器 420 选择可编程滤波器组 422 的 10kHz 截止频率 (即

图 9 的对应的滤波器 422a), 并且解调制器 406 开始解码该数字信号。该转变时间 (transition time) 为可编程以配合与不同的 RF 芯片 (如这些零中频接收器的 RF 芯片) 的相容性。

尤须留意的是, 虽然图 10 当中的 HPF 状态对应于 AGC 状态, 此非限定本  
5 发明的范围。例如: 即使该位于增益控制器 404 与直流滤波器控制器 420 之间且用来传输该增益状态信号 (携带该 AGC 状态) 的电连接不存在 (请参阅图 5), 直流滤波器控制器 420 能够于停留在 5MHz HPF 状态、1MHz HPF 状态、与 100kHz HPF 状态当中的每一状态分别对应的预定时期 10 微秒、5 微秒、与 5 微秒之后, 改变该滤波器状态信号的 HPF 状态。当然, 上述的预定时期  
10 (10 微秒、5 微秒、与 5 微秒) 的长度决定在设计上的选择, 并且能够自此变化实施例的特定的量测或实验取得。

根据前述提供的基带处理器 400, 本发明对应地提供一种电子装置, 用来处理接收自一先前系统 302 的模拟信号。该电子装置包含有: 一信号转换回路 (请参阅图 3, 该信号转换回路具有模拟数字转换器 402、增益控制器  
15 404、与放大器 312, 后续将进一步说明), 用来接收该模拟信号, 并且将该模拟信号转换为一数字信号; 一数字解调制器 406, 用来接收及解调制该数字信号; 以及一直流偏移降低电路, 耦合于该信号转换回路与数字解调制器 406 之间, 并且该直流偏移降低电路包含有一第一直流降低部分 (section, 该第一直流降低部分近似于上述的第一直流偏移降低回路, 后续将进一步说明), 用来降低该数字信号的直流偏移, 以及一第二直流降低部分 (近似于上述的第二直流偏移降低回路, 后续将进一步说明), 用来降低起源 (stemming) 自先前系统 302 的直流偏移。  
20

该信号转换回路包含有: 一可编程滤波器组 422, 具有多个频率传递特征, 并且耦合到先前系统 302, 用来根据接收自一滤波器状态输入端的滤波器状态信号过滤该模拟信号, 并且于一输出端产生一滤波信号; 以及一模拟  
25 数字转换器 402, 耦合到可编程滤波器组 422 的输出端, 用来将该滤波信号转换为一数字信号。

该第一直流降低部分包含有: 一直流评估器 410, 耦合到模拟数字转换器 402 的输出端, 用来评估该数字信号的直流偏移, 并且对应于该直流偏移于一第一输出端产生一第一直流偏移信号且于一第二输出端产生一第二直流  
30 偏移信号; 一数字模拟转换器 412, 耦合到直流评估器 410 的第一输出端,

用来接收该第一直流偏移信号作为一输入，并且对应于该第一直流偏移信号于一输出端产生一反馈信号；以及一计算模块 414，耦合于可编程滤波器组 422 的输出端以及模拟数字转换器 402 的输入端之间，用来接收该反馈信号，其中计算模块 414 将该反馈信号自该滤波信号减去，用来抵销该数字信号的直流偏移。

该第二直流降低部分包含有：一直流滤波器控制器 420，其包含有一第一输入端，耦合到直流评估器 410 的第二输出端，用来接收该第二直流偏移信号，并且直流滤波器控制器 420 于其耦合到该滤波器状态输入端的一输出端产生该滤波器状态信号，用来指示该具有多个频率传递特征的可编程滤波器组 422 减少先前系统 302 的直流偏移；以及一增益控制器 404，耦合到模拟数字转换器 402 的输出端，用来评估该数字信号的直流偏移，并且于一输出端产生一增益控制信号，其中该增益控制信号指示先前系统 302 以调整该模拟信号的强度，而增益控制器 404 另包含有一接收器状态输入端，耦合到解调制器 406 的输出端，用来接收一接收器状态信号。

与常规技术相比较，本发明于该基带处理器提供直流偏移降低回路，并且对应地提供一具有一直流偏移降低电路的增强型电子装置，而该直流偏移降低电路包含有对应的直流降低部分。

本发明所产生的一显著的好处可以说明如下。该直流偏移能够于一有弹性的方式被降低，以使得该直流偏移能够被有效地降低并且前述的增益训练时期能被缩短。

以上所述仅为本发明的较佳实施例，凡依本发明权利要求所进行的等效变化与修改，皆应属本发明的涵盖范围。

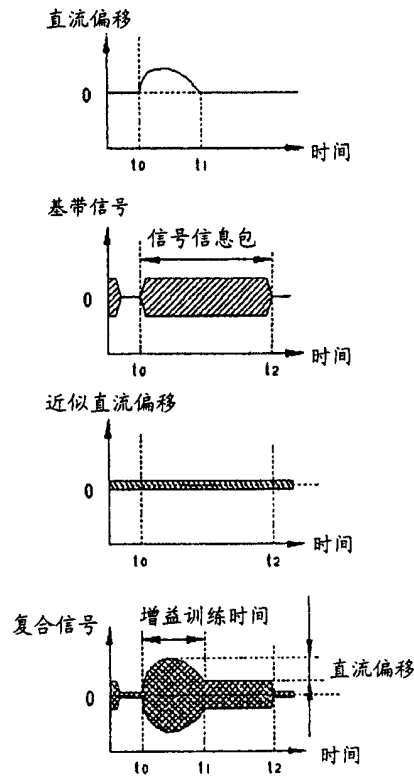


图 1

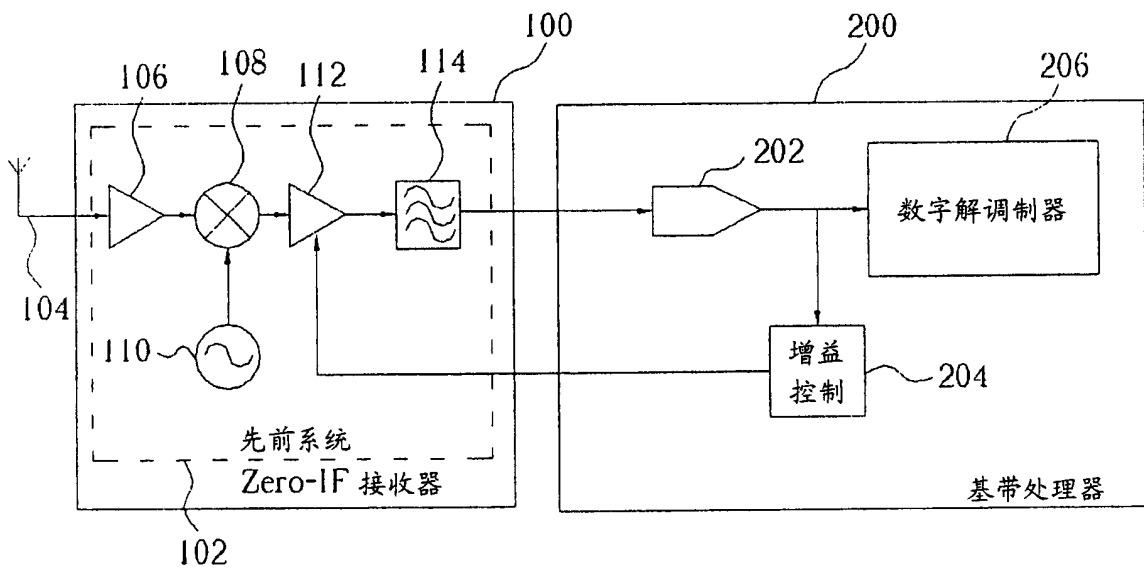


图 2

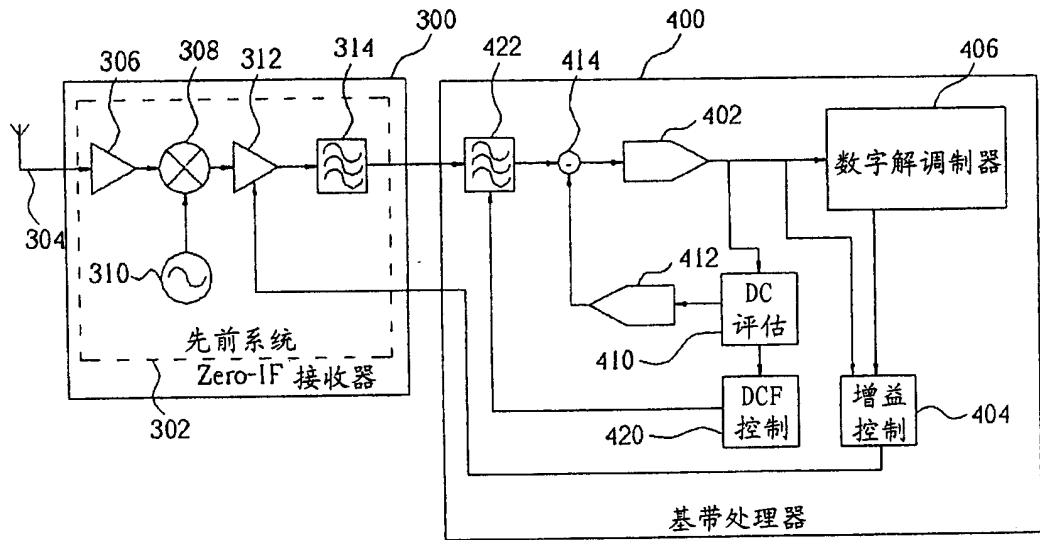


图 3

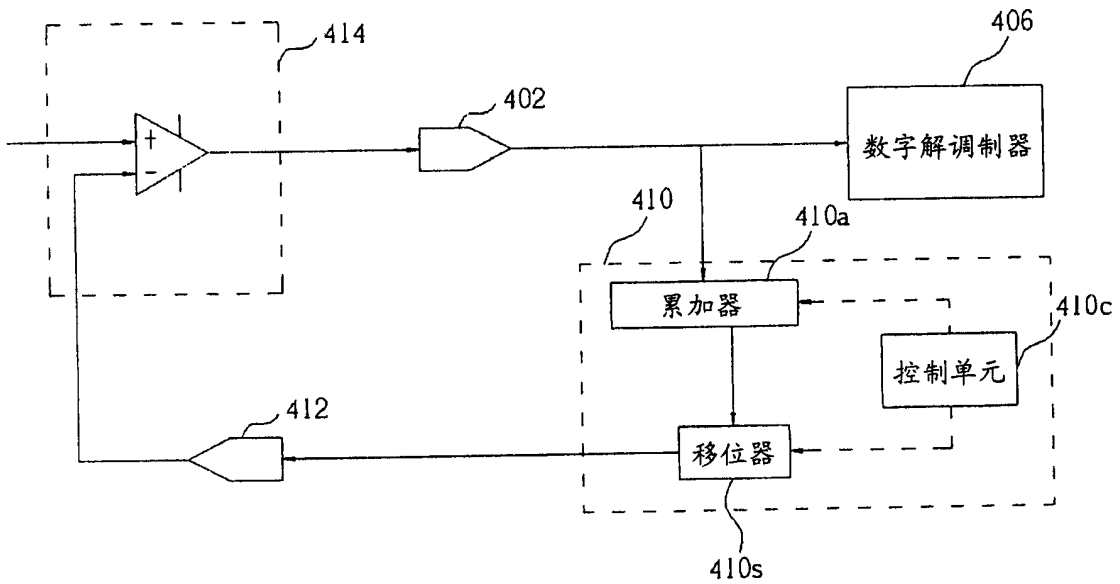


图 4

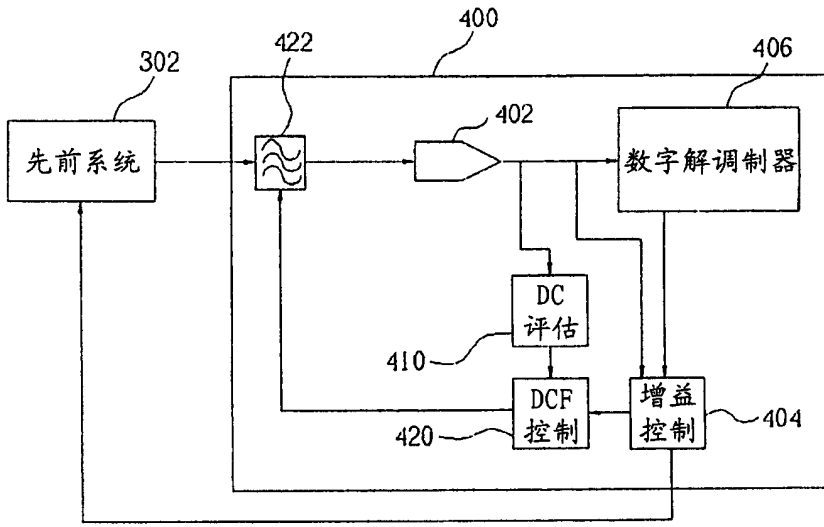


图 5

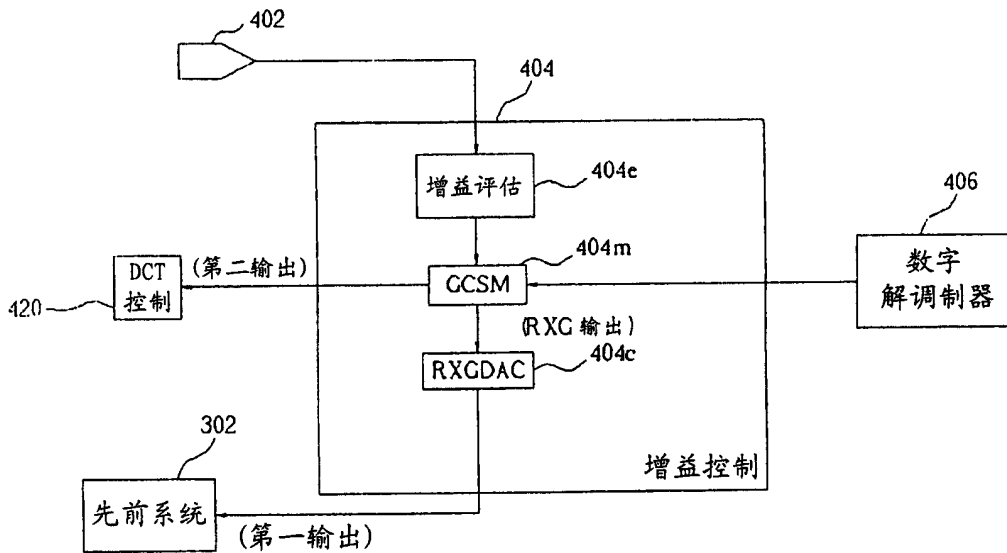


图 6

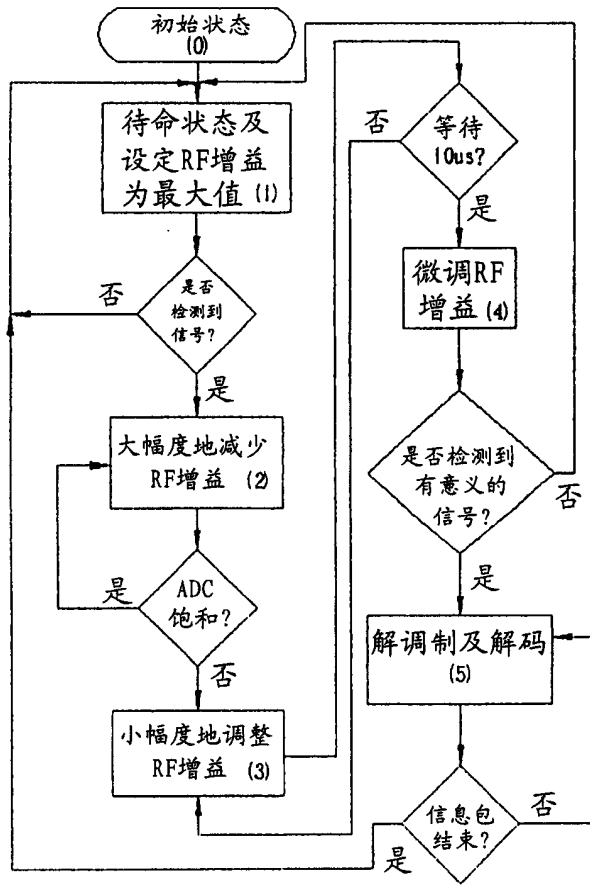


图 7

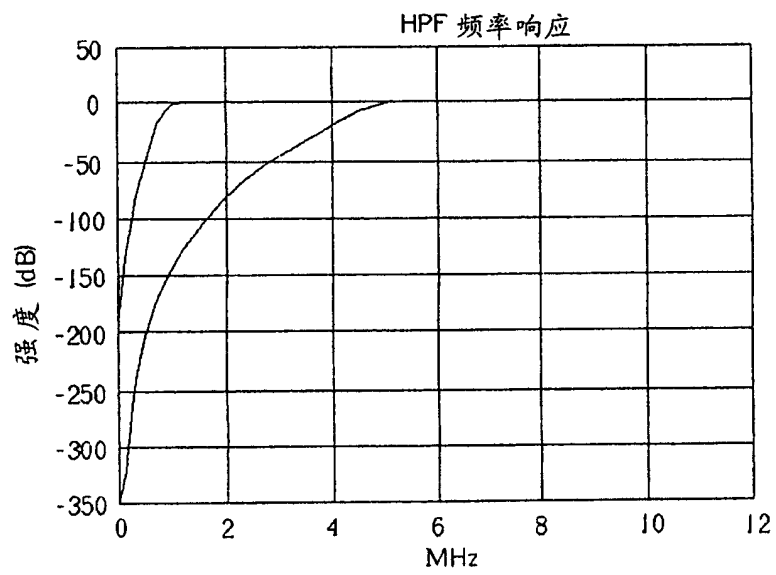


图 8



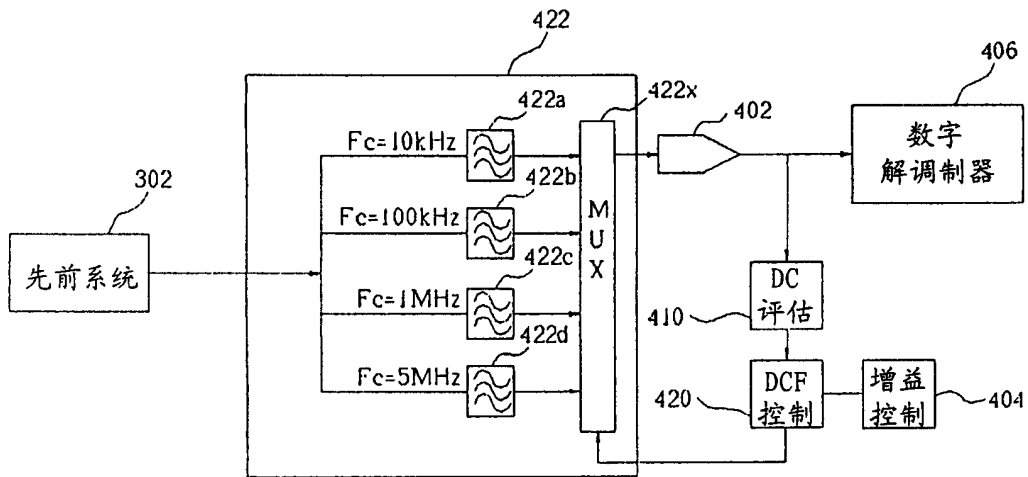


图 9

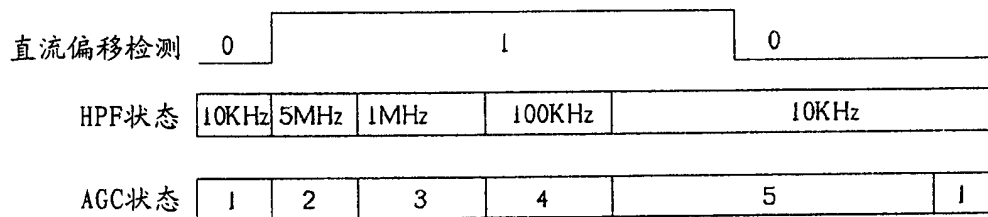


图 10