

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5182116号  
(P5182116)

(45) 発行日 平成25年4月10日(2013.4.10)

(24) 登録日 平成25年1月25日(2013.1.25)

(51) Int. Cl. F 1  
**G09F 9/30 (2006.01)** G09F 9/30 338  
**G02F 1/1343 (2006.01)** G02F 1/1343  
**G02F 1/1368 (2006.01)** G02F 1/1368  
 G09F 9/30 348A

請求項の数 4 (全 16 頁)

(21) 出願番号	特願2009-12684 (P2009-12684)	(73) 特許権者	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成21年1月23日(2009.1.23)	(74) 代理人	100095728 弁理士 上柳 雅誉
(65) 公開番号	特開2010-169913 (P2010-169913A)	(74) 代理人	100107261 弁理士 須澤 修
(43) 公開日	平成22年8月5日(2010.8.5)	(74) 代理人	100127661 弁理士 宮坂 一彦
審査請求日	平成23年11月25日(2011.11.25)	(72) 発明者	小野 洋平 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	佐藤 久則

最終頁に続く

(54) 【発明の名称】 電気光学装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

基板上に、

画素電極と、該画素電極の下層側に、前記画素電極に誘電体膜を介して対向するように設けられた容量電極とを有する蓄積容量と、

前記蓄積容量よりも下層側に形成された層間絶縁膜とを備え、

前記層間絶縁膜は、100～200 の範囲内の温度でプラズマCVD法により成膜されることにより、前記蓄積容量側の表面に凹凸形状部分が形成されており、前記蓄積容量は、前記凹凸形状部分に少なくとも部分的に重なる

ことを特徴とする電気光学装置。

【請求項2】

前記層間絶縁膜より下層側に形成されており、前記画素電極及び前記容量電極の少なくとも一方に電氣的に接続された配線及び電子素子を備え、

前記層間絶縁膜は、

前記配線及び電子素子の少なくとも一部に基づいて表面に生じる段差形状が緩和するように平坦化された第1絶縁膜と、

該第1絶縁膜より上層側に形成され前記凹凸形状部分を有する第2絶縁膜とを含むことを特徴とする請求項1に記載の電気光学装置。

【請求項3】

前記容量電極は、透明材料により形成されることを特徴とする請求項 1 又は 2 に記載の電気光学装置。

【請求項 4】

請求項 1 から 3 のいずれか一項に記載の電気光学装置を具備してなることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば液晶装置等の電気光学装置、及び該電気光学装置を備える電子機器の技術分野に関する。

【背景技術】

【0002】

この種の電気光学装置では、基板上の複数の画素に夫々、画素電極と、該画素電極の選択的な駆動を行うための走査線、データ線、及び画素スイッチング素子として例えば TFT (Thin Film Transistor) とを備えることにより、アクティブマトリクス駆動可能に構成されている。表示画像の高コントラスト化等を目的として、画素スイッチング用の TFT と画素電極との間に蓄積容量が設けられることがある。蓄積容量は、電荷蓄積電極として上下に積み重なった 2 種の容量電極間に容量絶縁膜を挟持してなる。

【0003】

特許文献 1 又は 2 によれば半導体メモリにおいて、電荷蓄積電極（容量電極）に所定の加工を施すことでその表面積を増大させ、蓄積容量の容量値を向上させる技術が開示されている。特許文献 1 では、ポリシリコンの電荷蓄積電極の形成後、光照射中にシリコンの光励起 CVD (chemical vapor deposition) を行うか、或いは細かい粒を含ませて端部に凹凸形状が生じたレジスト膜を介して、ドライエッチング処理を行う。これにより電荷蓄積電極の表面に微細なしわを加工する。特許文献 2 では、単結晶或いは多結晶シリコンの電荷蓄積電極上に、欠陥の存在する耐酸化性の乏しい絶縁膜を形成し、これを酸化することにより、電荷蓄積電極の表面に凹凸形状を作成する。

【0004】

また、特許文献 3 では電気光学装置として例えば液晶装置において、画素の蓄積容量を、下地となる層間絶縁膜において下層側のコンタクトホールが存在に起因して生じる凹部を覆うように形成する。これにより蓄積容量には、2 種の容量電極及び容量絶縁膜の表面形状に夫々下地の凹部の形状が反映された凹状部分が形成される。その結果、2 種の容量電極及び容量絶縁膜の各々の表面積が増大し、容量値も増大される。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開平 2 - 203557 号公報

【特許文献 2】特開平 6 - 37278 号公報

【特許文献 3】特開 2008 - 151901 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、特許文献 1 又は 2 による技術によれば、電荷蓄積電極の表面に対する加工の手間を要するため製造プロセスが煩雑となるおそれがある。これに対して特許文献 3 では、容量電極や容量絶縁膜に対して、特許文献 1 又は 2 のような特殊な加工を要しない。しかしながら、コンタクトホールの存在に基づく凹部を形成するため、例えば下地に対する平坦化処理が施せないか或いは不十分となってしまうと、2 種の容量電極のうち上側の一方が画素電極を兼ねるような場合、下地の表面に段差の大きい段差形状が生じることで、画素電極や蓄積容量を形成する際に様々な不具合が発生するおそれがある。

【0007】

10

20

30

40

50

本発明は、例えば上述した問題点に鑑みなされたものであり、例えばより簡易な製造プロセスにより、より容易に蓄積容量の容量値を向上させることができ、高品位な画像表示が可能な電気光学装置及びそのような電気光学装置を備える電子機器を提供することを課題とする。

【課題を解決するための手段】

【0008】

本発明の電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極の下層側に、前記画素電極に誘電体膜を介して対向するように設けられた容量電極とを有する蓄積容量と、前記蓄積容量よりも下層側に形成された層間絶縁膜とを備え、前記層間絶縁膜は、100～200の範囲内の温度でプラズマCVD法により成膜されることにより、前記蓄積容量側の表面に凹凸形状部分が形成されており、前記蓄積容量は、前記凹凸形状部分に少なくとも部分的に重なる。

10

【0009】

本発明の電気光学装置では、基板上に、例えば、走査線、データ線等の配線や画素スイッチング用のトランジスタ等の電子素子が、絶縁膜を介して相互に絶縁されつつ必要に応じて積層されることで画素電極を駆動するための回路が構成され、その上層側に画素電極が配置されている。電気光学装置の動作時には、例えば、走査線を通じて、画素電極に電氣的に接続された画素スイッチング用素子の一例であるTFTのスイッチング動作が制御されると共に、データ線を通じて画像信号が供給されることで、該TFTを介して画素電極に対し、画像信号に応じた電圧を印加する。これにより、複数の画素電極が配列された画素領域或いは画素アレイ領域（又は「画像表示領域」とも呼ぶ）における画像表示が可能となる。

20

【0010】

本発明の電気光学装置は、画素電極に印加される駆動電圧を一定期間保持するための蓄積容量を有する。蓄積容量は、画素電極を兼ねる上側電極と、それよりも下層側の下側電極である容量電極とが、容量絶縁膜を構成する誘電体膜を介して対向するように設けられてなる。蓄積容量は、その下地となる層間絶縁膜によって該層間絶縁膜よりも下層側に配置された例えば走査線やTFTから電氣的に絶縁される。

【0011】

層間絶縁膜における蓄積容量に面する側の表面部分には少なくとも部分的に凹凸形状部分が形成されている。凹凸形状部分は、凸状に突き出た凸部、及び凸部に対して凹状に窪んだ凹部が夫々複数の個所に所定パターンで配置されるか、或いは各凸部や各凹部が乱雑な形状で乱雑なパターンで配置されることで、その表面形状が凹凸形状となるように形成される。

30

【0012】

蓄積容量は、層間絶縁膜上に凹凸形状部分に少なくとも部分的に重なるように形成される。従って、蓄積容量における、下側電極である容量電極、誘電体膜の一部によって構成される容量絶縁膜、更には上側電極である画素電極について、下層側から上層側に順次に、各々が互いに対向する側の表面に、凹凸形状部分の表面形状が少なくとも部分的に反映された表面形状、即ち凹凸形状を形成することが可能となる。よって、容量電極及び画素電極において、互いに対向する各々の対向面における表面積を増大させて、容量絶縁膜の表面積を増大させることができる。その結果、蓄積容量の容量値を増大させる（或いは向上させる）ことが可能となる。

40

【0013】

本発明の電気光学装置では、その製造時、特許文献1又は2に開示されているような特殊な加工を画素電極又は容量電極に対して行わなくても、上述したように対向面に少なくとも部分的に凹凸形状を形成することができる。凹凸形状部分は、層間絶縁膜の成膜とは別個の新たな工程による加工を施さずに、例えば後述するように所定条件で層間絶縁膜を成膜することで、容易に形成することが可能である。

50

## 【 0 0 1 4 】

よって、凹凸形状部分が、層間絶縁膜の下層側の例えば特許文献3のようなコンタクトホールが存在とは無関係の表面形状を有するように形成することが可能である。従って、層間絶縁膜において蓄積容量に面する側の表面において、それより下層側で例えば他の層間絶縁膜の表面に対して平坦化処理を行うことで、下層側に配置されたTFT等の存在に基づいて段差の大きい段差形状が形成されるのを抑制することができる。即ち、本発明では、凹凸形状部分が下層側のコンタクトホール等の存在に起因する形状とは別の凹凸形状として形成されることで、上述したような平坦化処理が施せないか或いは不十分となる等のような制約や、このような制約に基づく煩雑さを回避し、より柔軟で自由度の高い製造プロセスを実現することが可能となる。

10

## 【 0 0 1 5 】

従って、以上説明したような本発明の電気光学装置によれば、より簡易な製造プロセスにより、より容易に蓄積容量の容量値を向上させることができ、その結果、高品位な画像表示を行うことが可能となる。

## 【 0 0 1 6 】

本発明の電気光学装置の一態様では、前記層間絶縁膜より下層側に形成されており、前記画素電極及び前記容量電極の少なくとも一方に電氣的に接続された配線及び電子素子を備え、前記層間絶縁膜は、前記配線及び電子素子の少なくとも一部に基づいて表面に生じる段差形状が緩和するように平坦化された第1絶縁膜と、該第1絶縁膜より上層側に形成され前記凹凸形状部分を有する第2絶縁膜とを含む。

20

## 【 0 0 1 7 】

この態様によれば、層間絶縁膜における第1絶縁膜は所定の平坦化処理が施されることで平坦化された表面を有する。また、層間絶縁膜における第2絶縁膜は蓄積容量の下地として第1絶縁膜より上層側に形成され、蓄積容量に面する側に凹凸形状部分を有する。この場合、第2絶縁膜における凹凸形状部分は、層間絶縁膜の下層側の例えば特許文献3のようなコンタクトホールの存在とは無関係の表面形状を有するように形成される。従って、第1絶縁膜に対して所定の平坦化処理を行うことで、下層側に配置されたTFT等の存在に基づいて生じる段差を緩和し、第2絶縁膜において蓄積容量に面する側の表面にTFT等の存在に基づく段差の大きい段差形状が形成されるのを抑制することができる。

## 【 0 0 1 8 】

本発明の電気光学装置の他の態様では、前記凹凸形状部分は、プラズマCVD法を100～200の範囲内の所定温度で行うことにより形成される。

30

## 【 0 0 1 9 】

この態様によれば、プラズマCVD法により層間絶縁膜を成膜する際に、100～200の範囲内の所定温度で行うことにより、蓄積容量に面する側の表面部分に凹凸形状部分を形成することができる。従って、層間絶縁膜の成膜とは別個の新たな工程は必要としないため、電気光学装置の製造プロセスを簡易化することが可能となる。

## 【 0 0 2 0 】

本発明の電気光学装置の他の態様では、前記容量電極は透明材料により形成される。

## 【 0 0 2 1 】

この態様によれば、各画素において蓄積容量を開口領域に配置させることが可能となる。本発明の電気光学装置の一例として、液晶装置は、一对の基板間に電気光学物質の一例としての液晶が挟持されてなる。各画素では、画素電極に上述のように画像信号に応じた電圧が印加されることにより液晶の配向状態が制御され、液晶において光が変調され表示に寄与する光として、各画素から出射される。各画素において、表示に寄与する光が実際に透過等する領域として開口領域が設けられると共に、非開口領域によって開口領域が規定される。画素電極は開口領域に配置され、一方、走査線やデータ線、画素スイッチング素子等は非開口領域に配置される。

40

## 【 0 0 2 2 】

例えば透過型の液晶装置では、光源から供給される光が開口領域において透過可能なよ

50

うに、画素電極は透明材料により形成され、加えて、誘電体膜をベタ状に開口領域から非開口領域に連続的に形成する場合、同様に誘電体膜も透明な膜として形成される。また、誘電体膜と同様に透明な膜として層間絶縁膜も形成される。従って、容量電極が透明材料により形成されることで、開口領域と重なるように配置させても蓄積容量において光を透過させることができる。即ち、開口領域を狭めることなく、ここに蓄積容量を形成することができる。

【0023】

従って、この態様では、画素内のより広い領域に蓄積容量を形成することができるため、その容量値を増大させつつ、高開口率を維持することが可能となる。

【0024】

本発明の電子機器は上記課題を解決するために、上述した本発明の電気光学装置（但し、その各種態様を含む）を備える。

【0025】

本発明の電子機器によれば、上述した本発明の電気光学装置を備えてなるので、高品質な画像表示を行うことが可能な、投射型表示装置、テレビ、携帯電話、電子手帳、ワードプロセッサ、ビューファインダ型又はモニタ直視型のビデオテーブルコーダ、ワークステーション、テレビ電話、POS端末、タッチパネルなどの各種電子機器を実現できる。また、本発明の電子機器として、例えば電子ペーパーなどの電気泳動装置、電子放出装置（Field Emission Display及びConduction Electron-Emitter Display）、これら電気泳動装置、電子放出装置を用いた表示装置を実現することも可能である。

【0026】

本発明の作用及び他の利得は次に説明する実施するための最良の形態から明らかにされる。

【図面の簡単な説明】

【0027】

【図1】本実施形態に係る液晶装置の全体構成を示す平面図である。

【図2】図1のH-H'断面図である。

【図3】本実施形態に係る液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図である。

【図4】画素の主要な構成要素の構成例を透過的に示した模式図である。

【図5】基板上での容量電極の構成の一例を、データ線や走査線と共に透過的に示した模式図である。

【図6】基板上での画素電極の構成の一例を、データ線や走査線と共に透過的に示した模式図である。

【図7】図4のA-A'断面図である。

【図8】第2実施形態の画素の積層構造において、図7に対応する断面部分の構成例を示す断面図である。

【図9】本実施形態の電気光学装置を適用した電子機器の一例であるプロジェクタの構成を示した平面図である。

【発明を実施するための形態】

【0028】

以下では、本発明の実施形態について図を参照しつつ説明する。以下の実施形態では、本発明の電気光学装置の一例である駆動回路内蔵型のTFTアクティブマトリクス駆動方式の液晶装置を例にとる。

【0029】

<第1実施形態>

先ず、第1実施形態の液晶装置について説明する。本実施形態に係る液晶装置の全体構成について、図1及び図2を参照して説明する。

【0030】

図1は、TFTアレイ基板10を、その上に形成された各構成要素と共に、対向基板2

10

20

30

40

50

0の側から見た液晶装置の構成を示す概略的な平面図であり、図2は、図1のH-H'断面図である。

【0031】

図1及び図2において、本実施形態に係る液晶装置は、対向配置されたTFTアレイ基板10と対向基板20とを備えている。TFTアレイ基板10は例えば石英基板、ガラス基板等の透明基板又はシリコン基板である。対向基板20は例えば石英基板、ガラス基板等の透明基板である。TFTアレイ基板10と対向基板20との間には、液晶層50が封入されており、TFTアレイ基板10と対向基板20とは、電気光学動作の行われる画像表示領域10aの周囲に位置するシール領域に設けられたシール材52により相互に接着されている。

10

【0032】

シール材52は、両基板を貼り合わせるための、例えば紫外線硬化樹脂、熱硬化樹脂等からなり、製造プロセスにおいてTFTアレイ基板10上に塗布された後、紫外線照射、加熱等により硬化させられたものである。また、例えばシール材52中には、TFTアレイ基板10と対向基板20との間隔(基板間ギャップ)を所定値とするためのグラスファイバ或いはガラスビーズ等のギャップ材56が散布されている。

【0033】

シール材52が配置されたシール領域の内側に並行して、画像表示領域10aの額縁領域を規定する遮光性の額縁遮光膜53が、対向基板20側に設けられている。但し、このような額縁遮光膜53の一部又は全部は、TFTアレイ基板10側に内蔵遮光膜として設けられてもよい。

20

【0034】

TFTアレイ基板10上における、画像表示領域10aの周辺に位置する周辺領域には、データ線駆動回路101、走査線駆動回路104及び外部回路接続端子102が夫々形成されている。

【0035】

TFTアレイ基板10上における周辺領域において、シール領域より外周側に、データ線駆動回路101及び複数の外部回路接続端子102が、TFTアレイ基板10の一辺に夫々沿って設けられている。

【0036】

また、走査線駆動回路104は、TFTアレイ基板10の一辺に隣接する2辺に沿い、且つ、額縁遮光膜53に覆われるようにして設けられている。更に、このように画像表示領域10aの両側に設けられた二つの走査線駆動回路104間を電氣的に接続するため、TFTアレイ基板10の残る一辺に沿い、且つ額縁遮光膜53に覆われるようにして複数の配線105が設けられている。

30

【0037】

また、TFTアレイ基板10上の周辺領域において、対向基板20の4つのコーナー部に対向する領域に、上下導通端子106が配置されると共に、このTFTアレイ基板10及び対向基板20間には上下導通材が上下導通端子106に対応して該端子106に電氣的に接続されて設けられている。

40

【0038】

図2において、TFTアレイ基板10上には、画素スイッチング用のTFTや走査線、データ線等の配線が作り込まれた積層構造が形成されている。画像表示領域10aには、画素スイッチング用TFTや走査線、データ線等の配線の上層に画素電極9がマトリクス状に設けられている。画素電極9は、ITO膜からなる透明電極として形成されている。画素電極9上には、配向膜16が形成されている。

【0039】

他方、対向基板20におけるTFTアレイ基板10との対向面上に、遮光膜23が形成されている。遮光膜23は、例えば遮光性金属膜等から形成されており、対向基板20上の画像表示領域10a内で、例えば格子状等にパターンニングされている。そして、遮光膜

50

23上(図2中遮光膜23より下側)に、ITO膜からなる対向電極21が複数の画素電極9と対向して例えばベタ状に形成され、更に対向電極21上(図2中对向電極21より下側)には配向膜22が形成されている。

【0040】

液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなり、これら一对の配向膜間で、所定の配向状態をとる。そして、液晶装置の駆動時、夫々に電圧が印加されることで、画素電極9と対向電極21との間には液晶保持容量が形成される。

【0041】

尚、ここでは図示しないが、TFTアレイ基板10上には、データ線駆動回路101、走査線駆動回路104の他に、データ線に画像信号をサンプリングして供給するサンプリング回路、複数のデータ線に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等が形成されていてもよい。

10

【0042】

次に、本実施形態に係る液晶装置の画像表示領域の電気的な構成について、図3を参照して説明する。ここに図3は、本実施形態に係る液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図である。

【0043】

図3において、画像表示領域10aを構成するマトリクス状に形成された複数の画素の各々には、画素電極9及び画素スイッチング用のTFT30が形成されている。TFT30は、画素電極9に電気的に接続されており、本実施形態に係る液晶装置の動作時に画素電極9をスイッチング制御する。画像信号が供給されるデータ線6は、TFT30のソース領域に電気的に接続されている。データ線6に書き込む画像信号S1、S2、...、Snは、この順に線順次に供給しても構わないし、互いに隣り合う複数のデータ線6同士に対して、グループ毎に供給するようにしてもよい。

20

【0044】

TFT30のゲートには走査線11が電気的に接続されており、本実施形態に係る液晶装置は、所定のタイミングで、走査線11にパルス的に走査信号G1、G2、...、Gmを、この順に線順次で印加するように構成されている。画素電極9は、TFT30のドレインに電気的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6から供給される画像信号S1、S2、...、Snが所定のタイミングで書き込まれる。画素電極9を介して液晶に書き込まれた所定レベルの画像信号S1、S2、...、Snは、対向基板20(図2参照)に形成された対向電極21(図2参照)との間で一定期間保持される。

30

【0045】

液晶層50(図2参照)を構成する液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能とする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として液晶装置からは画像信号に応じたコントラストをもつ光が出射される。

40

【0046】

ここで保持された画像信号がリークすることを防ぐために、画素電極9と対向電極21(図2参照)との間に形成される液晶容量に対して電気的に並列に、蓄積容量70が付加されている。蓄積容量70の一方の電極は、画素電極9と並列してTFT30のドレインに電気的に接続され、他方の電極は、所定電位となるように、電位固定の容量配線300に接続されている。

【0047】

次に、本実施形態に係る液晶装置において、画像表示領域10aの各画素における具体的な積層構造について、図4から図7を参照して詳しく説明する。

50

## 【 0 0 4 8 】

図 4 は、画素の主要な構成要素の構成例を透過的に示した模式図である。図 5 は、基板上での容量電極の構成の一例を、データ線や走査線と共に透過的に示した模式図であり、図 6 は、基板上での画素電極の構成の一例を、データ線や走査線と共に透過的に示した模式図である。図 7 は、図 4 の A - A ' 断面図である。尚、図 4 から図 7 では、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。この点については以下に説明する各図についても同様である。

## 【 0 0 4 9 】

以下では、図 4 から図 7 を参照して、T F T アレイ基板 1 0 上の画素の積層構造について特に詳細に説明することとし、各図においては説明に足りる主要な構成を示し、例えば図 2 に示す配向膜等の構成については図示を省略してある。

10

## 【 0 0 5 0 】

図 4 又は図 6 において、画素電極 9 は T F T アレイ基板 1 0 上にマトリクス状に複数設けられている。画素電極 9 の縦横の境界に夫々沿って、データ線 6 及び走査線 1 1 が設けられている。即ち、走査線 1 1 は X 方向に沿って延びており、データ線 6 は Y 方向に沿って延びている。走査線 1 1 及びデータ線 6 の交差に応じて、画素スイッチング素子の一例として T F T 3 0 が設けられている。

## 【 0 0 5 1 】

本実施形態の構成例によれば、走査線 1 1、データ線 6、T F T 3 0 等は非開口領域内に配置される。非開口領域は、T F T アレイ基板 1 0 上の積層構造における走査線 1 1 やデータ線 6 等を構成する導電膜等と共に、図 2 に示す対向基板 2 0 上の遮光膜 2 3 によっても規定される。隣接する画素で互いに非開口領域により開口領域が区画され、開口領域に画素電極 9 と共に蓄積容量 7 0 が配置される。

20

## 【 0 0 5 2 】

以下、画素の積層構造について第 1 層から順に説明する。

## 【 0 0 5 3 】

図 4 又は図 7 において、第 1 層には、走査線 1 1 が、遮光性の導電材料、例えば、W ( タングステン )、T i ( チタン )、T i N ( 窒化チタン ) 等から形成されており、T F T 3 0 の半導体層 3 0 a を平面的に見て含むように、半導体層 3 0 a より幅広のパターン形状で形成されている。走査線 1 1 は半導体層 3 0 a より下層側に配置されているので、このように走査線 1 1 を T F T 3 0 の半導体層 3 0 a よりも幅広に形成することによって、T F T アレイ基板 1 0 における裏面反射や、複板式のプロジェクタ等で他の液晶装置から発せられ合成光学系を突き抜けてくる光などの、戻り光に対して T F T 3 0 のチャネル領域 3 0 a 2 を殆ど或いは完全に遮光できる。その結果、液晶装置の動作時に、T F T 3 0 における光リーク電流は低減され、コントラスト比を向上させることができ、高品位の画像表示が可能となる。

30

## 【 0 0 5 4 】

図 7 において、走査線 1 1 は下地絶縁膜 1 2 によって覆われている。尚、下地絶縁膜 1 2 は、T F T アレイ基板 1 0 の表面研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用の T F T 3 0 の特性変化を防止する機能も有している。

40

## 【 0 0 5 5 】

図 7 において、下地絶縁膜 1 2 より上層側の第 2 層には、T F T 3 0 が形成される。図 4 又は図 7 において、T F T 3 0 は、半導体層 3 0 a と、ゲート電極 3 0 b とを有して構成されている。半導体層 3 0 a は、ソース領域 3 0 a 1、チャネル領域 3 0 a 2、ドレイン領域 3 0 a 3 含んで形成されている。半導体層 3 0 a の構成はこれに限定されず、例えば、チャネル領域 3 0 a 2 とソース領域 3 0 a 1、又は、チャネル領域 3 0 a 2 とドレイン領域 3 0 a 3 との界面には L D D ( Lightly Doped Drain ) 領域が形成されていてもよい。

## 【 0 0 5 6 】

ゲート電極 3 0 b は例えば導電性ポリシリコン等の導電性材料により、T F T アレイ基

50

板 10 上で平面的に見て、半導体層 30 a のチャンネル領域 30 a 2 と重なる領域にゲート絶縁膜 13 を介して形成されている。ゲート電極 30 b は、下層側に配置された走査線 11 に、図 4 に示すコンタクトホール 34 を介して電氣的に接続されており、走査信号が印加されることによって T F T 30 をオン/オフ制御している。

【 0057 】

図 4 又は図 7 において、T F T 30 のソース領域 30 a 1 は、コンタクトホール 31 を介して上層側に形成されたデータ線 6 に電氣的に接続されている。一方、T F T 30 のドレイン領域 30 a 3 は、コンタクトホール 32 及び 33 を介して、中継層 7 により画素電極 9 に電氣的に接続されている。

【 0058 】

図 4 又は図 7 において、第 2 層より上層側の第 1 層間絶縁膜 14 にはコンタクトホール 31 及び 32 が夫々開孔されている。図 7 において、第 1 層間絶縁膜 14 上の第 3 層において、上述のように半導体層 30 a の各領域に夫々電氣的に接続されたデータ線 6 及び中継層 7 が設けられている。中継層 7 は、第 2 層間絶縁膜 15 に開孔されたコンタクトホール 33 を介して画素電極 9 に電氣的に接続されている。データ線 6 或いは中継層 7 が、好ましくは走査線 11 と共に遮光性の導電材料により、図 4 に示すように半導体層 30 a に重なるパターンとして形成されることで、走査線 11 の側とは反対側から半導体層 30 a に対して進行してくる光を遮光することができる。

【 0059 】

第 3 層より上層側に第 2 層間絶縁膜 15 を介して第 4 層には、容量電極 71、及び容量電極 71 に対して誘電体膜 72 を介して対向する画素電極 9 を含む蓄積容量 70 が形成される。

【 0060 】

図 4 又は図 6 において、画素電極 9 は画素毎に島状に形成されている。図 4 では説明の便宜上、画素電極 9 全体の輪郭を点線ライン 9' のみを図示している。画素電極 9 は、図 7 に示すように容量電極 71 と誘電体膜 72 のみを介して対向する部分において、蓄積容量 70 の上側電極として機能する。また、図 5 において、蓄積容量 70 の下側電極である容量電極 71 は例えば各画素に跨って共通のベタ状のパターンで形成されており、画素毎に下層からの T F T 30 に対する電氣的な中継接続に対応して開口部 5 a が設けられ、開口部 5 a 内にコンタクトホール 33 が配置される。

【 0061 】

誘電体膜 72 は、その平面的なレイアウトについては図示を省略してあるが、好ましくは容量電極 71 と同様に、各画素に共通のベタ状のパターンとして形成される。図 7 において、誘電体膜 72 は容量絶縁膜として蓄積容量 70 の形成位置においては直に容量電極 71 及び画素電極 9 の一部に挟持され、蓄積容量 70 と異なる位置では、好ましくは第 3 層間絶縁膜 18 と共に、容量電極 71 と、画素電極 9 とを電氣的に絶縁するように延在される。

【 0062 】

蓄積容量 70 において、上側電極は画素電極 9 の一部であるため画素電位側電極として機能し、容量電極 71 は図 5 に示すようにベタ状のパターンとして、図 3 に示す容量配線 300 と一体的に形成され、電位固定の固定電位側電極として機能する。従って、本実施形態では、例えば仮に一对の容量電極を有する蓄積容量 70 と画素電極 9 とを別個に設ける場合に比べて、T F T アレイ基板 10 上の画素の積層構造を簡易にすることができる。尚、蓄積容量 70 を設けることによって、画素電極 9 の電圧を、実際に画像信号が印加されている時間よりも、例えば 3 桁も長い時間だけ保持することが可能となり、液晶容量の保持特性が改善されるため、高コントラスト比を有する液晶装置を実現することができる。

【 0063 】

本実施形態では、画素電極 9 と共に、ベタ状のパターンで形成された誘電体膜 72 及び容量電極 71 は夫々、透明材料により形成されるのが好ましい。この場合、開口領域にお

10

20

30

40

50

いて画素電極 9、誘電体膜 7 2 及び容量電極 7 1 において光を透過させることが可能となる。容量電極 7 1 は、例えば画素電極 9 と同一の透明導電材料、好ましくは I T O (Indium Tin Oxide) から形成される。従って、開口領域と重なるように配置させても蓄積容量 7 0 において光を透過させることができる。即ち、開口領域を狭めることなく、ここに蓄積容量 7 0 を形成することができる。よって、画素内のより広い領域に蓄積容量 7 0 を形成することができるため、その容量値を増大させつつ、高開口率を維持することが可能となる。

#### 【 0 0 6 4 】

ここに、第 2 層間絶縁膜 1 5 は、本発明に係る「層間絶縁膜」の一例であり、蓄積容量 7 0 の下地として形成されている。第 2 層間絶縁膜 1 5 の蓄積容量 7 0 に面する側の表面部分に少なくとも部分的に凹凸形状部分 1 5 3 が形成されている。蓄積容量 7 0 は、第 2 層間絶縁膜 1 5 上に凹凸形状部分 1 5 3 に少なくとも部分的に重なるように形成されている。図 7 に示す構成例では、第 2 層間絶縁膜 1 5 の蓄積容量 7 0 に面する側において、T F T アレイ基板 1 0 の基板面のほぼ全体を概ね覆う表面部分の全体に、凹凸形状部分 1 5 3 が形成されるものとする。また図 7 では、蓄積容量 7 0 が、第 2 層間絶縁膜 1 5 上に凹凸形状部分 1 5 3 と概ね全体的に重なるように形成される構成を示してある。

#### 【 0 0 6 5 】

第 2 層間絶縁膜 1 5 は、好ましくは第 1 絶縁膜 1 5 a 及び第 2 絶縁膜 1 5 b を含む。第 1 絶縁膜 1 5 a 及び第 2 絶縁膜 1 5 b は夫々例えばシリコン酸化膜 ( S i O 2 ) 又はシリコン窒化膜 ( S i N ) により形成される。第 1 絶縁膜 1 5 a は、下層側に形成された本発明に係る「配線」の一例である走査線 1 1 やデータ線 6、及び本発明に係る「電子素子」の一例である T F T 3 0 等の存在に基づいて生じる段差が緩和されるように、所定の平坦化処理が施され平坦化された表面を有する。また、第 2 絶縁膜 1 5 b は蓄積容量 7 0 の下地として第 1 絶縁膜 1 5 a より上層側に形成され、蓄積容量 7 0 に面する側に凹凸形状部分 1 5 3 を有する。従って、第 1 絶縁膜 1 5 a に対して所定の平坦化処理を行うことで、下層側に配置された T F T 3 0 等の存在に基づいて生じる段差を緩和し、第 2 絶縁膜 1 5 b において蓄積容量 7 0 に面する側の表面に T F T 3 0 等の存在に基づく段差の大きい段差形状が形成されるのを抑制することができる。

#### 【 0 0 6 6 】

本実施形態では、液晶装置の製造時には例えば第 2 絶縁膜 1 5 b はプラズマ C V D 法を 1 0 0 ~ 2 0 0 の範囲内の所定温度で行って成膜され、この際、第 2 絶縁膜 1 5 b の蓄積容量 7 0 に面する側の表面部分に凹凸形状部分 1 5 3 が形成される。凹凸形状部分 1 5 3 は、図 7 に示すように凸状に突き出た凸部、及び凸部に対して凹状に窪んだ凹部が夫々複数の個所に所定パターンで配置されるか、或いは各凸部や各凹部が乱雑な形状で乱雑なパターンで配置されることで、その表面形状が凹凸形状となるように形成される。尚、プラズマ C V D 法により第 2 絶縁膜 1 5 b を成膜後、装置内のクリーニングの際にクリーニングガス (例えば N F 3 (三フッ化窒素) ガス等のフッ素系ガス) を第 2 絶縁膜 1 5 b において蓄積容量 7 0 に面する側の表面に対して反応させることにより凹凸形状部分 1 5 3 を形成するようにしてもよい。

#### 【 0 0 6 7 】

蓄積容量 7 0 は、第 2 層間絶縁膜 1 5 (より具体的には、第 2 絶縁膜 1 5 b) における凹凸形状部分 1 5 3 に、T F T アレイ基板 1 0 上で平面的に見て重なるように形成される。よって、図 7 に示すように、蓄積容量 7 0 において容量電極 7 1、容量絶縁膜である誘電体膜 7 2、更には画素電極 9 について、下層側から上層側に順次に、各々が互いに対向する側の表面に、凹凸形状部分 1 5 3 の表面形状が少なくとも部分的に反映された表面形状、即ち凹凸形状を形成することが可能となる。従って、容量電極 7 1 及び画素電極 9 において、互いに対向する各々の対向面における表面積を増大させて、誘電体膜 7 2 の表面積を増大させることができる。その結果、蓄積容量 7 0 の容量値を増大させることが可能となる。

#### 【 0 0 6 8 】

本実施形態では液晶装置の製造時、特許文献 1 又は 2 に開示されているような特殊な加工を画素電極 9 又は容量電極 7 1 に対して行わなくても、上述したように対向面に少なくとも部分的に凹凸形状を形成することができる。凹凸形状部分 1 5 3 は、第 2 層間絶縁膜 1 5 の成膜とは別個の新たな工程による加工を施さずに、例えば上述したように第 2 絶縁膜 1 5 b を成膜することで、容易に形成することが可能である。

【 0 0 6 9 】

図 7 を参照して説明した以上のような構成例では、第 1 絶縁膜 1 5 a には平坦化処理が施され、第 2 絶縁膜 1 5 b において蓄積容量 7 0 に面する側の表面部分の形状に、第 2 層間絶縁膜 1 5 より下層側の T F T 3 0 等の存在に基づく段差形状が生じるのが低減或いは抑制される。第 2 絶縁膜 1 5 b における凹凸形状部分 1 5 3 は、下層側の例えば特許文献 3 のようなコンタクトホール 3 1 の存在とは無関係の表面形状を有するように形成される。即ち、凹凸形状部分 1 5 3 は特許文献 3 とは異なり下層側のコンタクトホール等の存在に起因する形状とは別の凹凸形状として形成され、第 1 絶縁膜 1 5 a に対する平坦化処理が施せないか或いは不十分となる等のような制約や、このような制約に基づく煩雑さを回避し、より柔軟で自由度の高い製造プロセスを実現することが可能となる。

10

【 0 0 7 0 】

従って、以上説明したような本実施形態によれば、より簡易な製造プロセスにより、より容易に蓄積容量 7 0 の容量値を向上させることができ、その結果、液晶装置において高品位な画像表示を行うことが可能となる。

【 0 0 7 1 】

20

< 第 2 実施形態 >

次に、第 2 実施形態について説明する。第 2 実施形態は、画素の積層構造が一部、第 1 実施形態とは異なっている。以下では第 1 実施形態と異なる構成についてのみ着目して詳細に説明し、同様の構成については特に図 4 から図 7 と同一の符号を付して示すと共に、説明を省略することもある。

【 0 0 7 2 】

図 8 は、第 2 実施形態の画素の積層構造において、図 7 に対応する断面部分の構成例を示す断面図である。図 8 を参照して、T F T アレイ基板 1 0 上の画素の積層構造について特に詳細に説明することとし、図においては説明に足りる主要な構成を示し、例えば配向膜等の構成については図示を省略してある。

30

【 0 0 7 3 】

図 8 に示す積層構造では、第 1 層に走査線 1 1 が形成され、第 1 層と下地絶縁膜 1 2 によって絶縁されて、第 2 層に T F T 3 0 が形成され、第 2 層より上層側の層間絶縁膜 1 4 にコンタクトホール 3 1 及び 3 2 が夫々開孔される。

【 0 0 7 4 】

層間絶縁膜 1 5 上の図 8 中の最上層側には、容量電極 7 1、誘電体膜 7 2 及び画素電極 9 が形成され、蓄積容量 7 0 が設けられる。

【 0 0 7 5 】

蓄積容量 7 0 の下地として形成された層間絶縁膜 1 5 は、図 7 に示す第 2 絶縁膜 1 5 と同様に好ましくは第 1 及び第 2 絶縁膜 1 5 a 及び 1 5 b を含む。即ち、第 1 絶縁膜 1 5 a は平坦化されており、第 2 絶縁膜 1 5 b は蓄積容量 7 0 に面する側に凹凸形状部分 1 5 3 を有する。蓄積容量 7 0 は凹凸形状部分 1 5 3 に重なるように形成される。従って、容量電極 7 1 及び画素電極 9 において、互いに対向する各々の対向面に凹凸形状部分 1 5 3 に応じた凹凸形状が形成されるため、その表面積を増大させて、誘電体膜 7 2 の表面積を増大させることができる。その結果、蓄積容量 7 0 の容量値を増大させることが可能となる。よって、第 2 実施形態によれば、第 1 実施形態と同様の利益を得ることができる。

40

【 0 0 7 6 】

第 2 実施形態では、積層構造の第 3 層に、コンタクトホール 3 1 を介して T F T 3 0 のソース領域 3 0 a 1 に電氣的に接続された中継電極（或いは配線）8 3 1、並びにコンタクトホール 3 2 を介して T F T 3 0 のドレイン領域 3 0 a 3 に電氣的に接続された中継電

50

極（或いは配線）7 a が設けられる。層間絶縁膜 1 7 を介して第 3 層より上層側の第 4 層には、データ線 6、及び層間絶縁膜 1 5 に開孔されたコンタクトホール 3 3 a を介して画素電極 9 に電氣的に接続された中継電極（或いは配線）8 3 3 が設けられる。

【0077】

層間絶縁膜 1 7 にはコンタクトホール 3 3 c 及び 3 4 が開孔される。T F T 3 0 のソース領域 3 0 a 1 は、コンタクトホール 3 1 及び 3 4 を介して中継電極 8 3 1 によりデータ線 6 に電氣的に接続され、T F T 3 0 のドレイン領域 3 0 a 3 は、コンタクトホール 3 2、3 3 c 及び 3 3 a を介して、中継電極 7 a 及び 8 3 3 により画素電極 9 に電氣的に接続される。

【0078】

データ線 6 に加えて、中継電極 7 a、8 3 1 及び 8 3 3 が夫々、好ましくは遮光性の導電材料により、半導体層 3 0 a に重なるパターンとして形成されることで、データ線 6 の配置された側から半導体層 3 0 a に対して進行してくる光を遮光することができる。従って、データ線 6 に加えて、このデータ線 6 が配置された第 4 層及びそれよりも下層側の第 3 層の両方で、中継電極 7 a、8 3 1 及び 8 3 3 によっても半導体層 3 0 a に対して入射する光を低減できる。これにより、より確実に T F T 3 0 の光リーク電流を低減することが可能となる。

【0079】

< 電子機器 >

次に、図 9 を参照しながら、上述した液晶装置を、電子機器の一例であるプロジェクタにライトバルブとして適用した例を説明する。図 9 は、プロジェクタの構成例を示す平面図である。

【0080】

図 9 において、プロジェクタ 1 1 0 0 内部には、ハロゲンランプ等の白色光源からなるランプユニット 1 1 0 2 が設けられている。このランプユニット 1 1 0 2 から射出された投射光は、ライトガイド 1 1 0 4 内に配置された 4 枚のミラー 1 1 0 6 及び 2 枚のダイクロイックミラー 1 1 0 8 によって R G B の 3 原色に分離され、各原色に対応するライトバルブとしての液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G に入射される。

【0081】

液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G の構成は、上述した液晶装置と同等であり、画像信号処理回路から供給される R、G、B の原色信号でそれぞれ駆動されるものである。そして、これらの液晶パネルによって変調された光は、ダイクロイックプリズム 1 1 1 2 に 3 方向から入射される。このダイクロイックプリズム 1 1 1 2 においては、R 及び B の光が 9 0 度に屈折する一方、G の光が直進する。従って、各色の画像が合成される結果、投射レンズ 1 1 1 4 を介して、スクリーン等にカラー画像が投写されることとなる。

【0082】

ここで、各液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G による表示像について着目すると、液晶パネル 1 1 1 0 G による表示像は、液晶パネル 1 1 1 0 R、1 1 1 0 B による表示像に対して左右反転することが必要となる。

【0083】

尚、液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G には、ダイクロイックミラー 1 1 0 8 によって、R、G、B の各原色に対応する光が入射するので、カラーフィルタを設ける必要はない。

【0084】

尚、図 9 を参照して説明した電子機器の他にも、モバイル型のパーソナルコンピュータや、携帯電話、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた装置等が挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

10

20

30

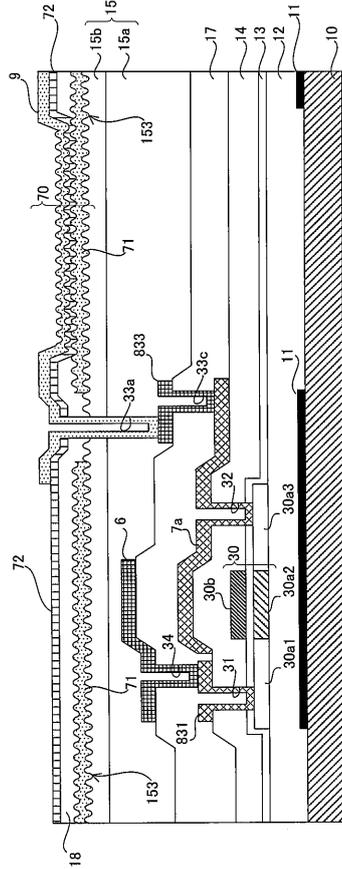
40

50

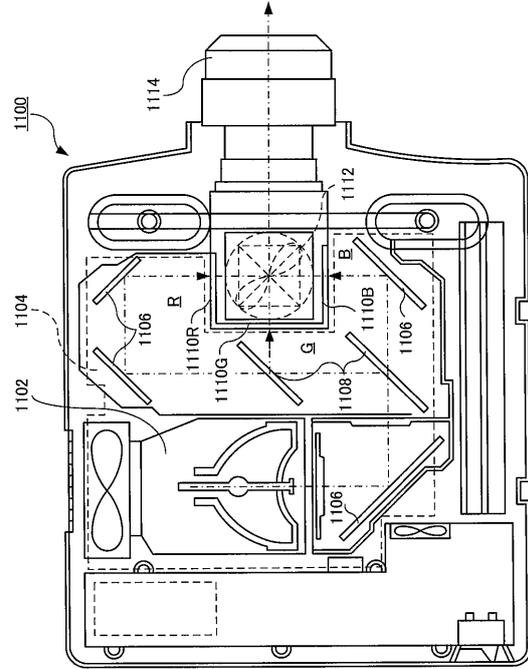




【 図 8 】



【 図 9 】



---

フロントページの続き

(56)参考文献 特開2006-208541(JP,A)  
特開2001-056485(JP,A)  
特開2006-135231(JP,A)  
特開2001-111005(JP,A)  
特開2004-335276(JP,A)  
特開2004-247434(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/13、1/1343-1/1345、  
1/135-1/141、  
G09F 9/00-9/30、9/307-9/46、  
H01L 21/8229、21/8242-21/8247、  
27/10-27/115、27/28、27/32、  
51/05