

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4337744号
(P4337744)

(45) 発行日 平成21年9月30日(2009.9.30)

(24) 登録日 平成21年7月10日(2009.7.10)

(51) Int.Cl.	F I	
B05D 1/26 (2006.01)	B05D 1/26	Z
B05D 7/00 (2006.01)	B05D 7/00	H
G02F 1/1343 (2006.01)	G02F 1/1343	
G02F 1/1368 (2006.01)	G02F 1/1368	
G09F 9/00 (2006.01)	G09F 9/00	338
請求項の数 3 (全 21 頁) 最終頁に続く		

(21) 出願番号	特願2005-28584 (P2005-28584)	(73) 特許権者	000002369
(22) 出願日	平成17年2月4日(2005.2.4)		セイコーエプソン株式会社
(65) 公開番号	特開2006-212555 (P2006-212555A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成18年8月17日(2006.8.17)	(74) 代理人	100107836
審査請求日	平成17年12月6日(2005.12.6)		弁理士 西 和哉
		(74) 代理人	100064908
			弁理士 志賀 正武
		(74) 代理人	100140774
			弁理士 大浪 一徳
		(74) 代理人	100095728
			弁理士 上柳 雅普
		(74) 代理人	100107261
			弁理士 須澤 修
最終頁に続く			

(54) 【発明の名称】 膜パターンの形成方法、アクティブマトリクス基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

機能液を基板上に配置することにより膜パターンを形成する方法であって、
前記基板上にバンクを形成する工程と、
前記バンクによって区画された領域に前記機能液を配置する工程と、
前記基板上に配置された前記機能液を乾燥させる工程とを有し、
前記バンクの形成工程は、
骨格にケイ素を含む高分子無機材料又は感光性無機材料、シリカガラス、アルキルシロキサンポリマー、アルキルシルセスキオキサンポリマー、水素化アルキルシルセスキオキサンポリマーのうちいずれかを含むスピニングガラス膜からなる層を複数層形成する工程と、

10

前記複数の層のうちの最表面の層に対してフッ素化処理を行う工程と、
前記フッ素化処理によって表面がフッ素化された前記最表面の層上に有機マスクを形成し、前記有機マスクを用いて前記複数の層をパターンニングする工程と、
前記有機マスクを除去する工程とを有することを特徴とする、膜パターンの形成方法。

【請求項2】

機能液を基板上に配置することにより膜パターンを形成する方法であって、
前記基板上にバンクを形成する工程と、
前記バンクによって区画された領域に前記機能液を配置する工程と、
前記基板上に配置された前記機能液を乾燥させる工程とを有し、

20

前記バンクの形成工程は、

骨格にケイ素を含む高分子無機材料又は感光性無機材料、シリカガラス、アルキルシロキサンポリマー、アルキルシルセスキオキサンポリマー、水素化アルキルシルセスキオキサンポリマーのうちいずれかを含むスピニングガラス膜からなる層を複数層形成する工程と、

前記複数の層のうちの最表面の層上に有機マスクを形成し、前記有機マスクを用いて前記複数の層をパターンニングする工程と、

前記有機マスクを除去する工程とを有し、

前記最表面の層は、フッ素を含有し、前記機能液に対して撥液性を有する材料によって形成され、前記最表面の層以外の層よりも前記機能液に対する撥液性が高いことを特徴とする、膜パターンの形成方法。

10

【請求項3】

ゲート電極と、前記ゲート電極上に設けられた絶縁層と、前記絶縁層を挟んで前記ゲート電極と対向配置された半導体層と、前記半導体層に接続されたソース電極及びドレイン電極と、を有するアクティブマトリクス基板の製造方法であって、

基板上にバンクを形成する工程と、

前記バンクによって区画された領域に導電性微粒子を含む第1機能液を配置し、前記第1機能液を乾燥して前記領域に前記ゲート電極を形成する工程と、

前記バンク及び前記ゲート電極上に前記絶縁層及び前記半導体層を形成する工程と、

前記半導体層上において前記ゲート電極と対向する部分に保護膜を形成する工程と、

前記保護膜の周囲の前記バンク上に導電性微粒子を含む第2機能液を配置し、前記第2機能液を乾燥して前記ソース電極及び前記ドレイン電極を形成する工程と、を有し、

20

前記保護膜を形成する工程は、

骨格にケイ素を含む高分子無機材料又は感光性無機材料、シリカガラス、アルキルシロキサンポリマー、アルキルシルセスキオキサンポリマー、水素化アルキルシルセスキオキサンポリマーのうちいずれかを含むスピニングガラス膜からなる層を複数層形成する工程と、

前記複数の層のうちの最表面の層上に有機マスクを形成し、前記有機マスクを用いて前記複数の層をパターンニングする工程と、

前記有機マスクを除去する工程と、を有し、

30

前記最表面の層は、フッ素を含有し、前記第2機能液に対して撥液性を有する材料によって形成され、前記最表面の層以外の層よりも前記第2機能液に対する撥液性が高いことを特徴とする、アクティブマトリクス基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、膜パターンの形成方法、デバイス及びその製造方法、電気光学装置、並びに電子機器に関するものである。

【背景技術】

【0002】

40

電子回路や集積回路等の配線を有するデバイスの製造には例えばフォトリソグラフィ法が用いられている。このフォトリソグラフィ法は、予め導電膜を塗布した基板上にレジストと呼ばれる感光性材料を塗布し、回路パターンを照射して現像し、レジストパターンに応じて導電膜をエッチングすることで薄膜の配線パターンを形成するものである。このフォトリソグラフィ法は真空装置などの大掛かりな設備や複雑な工程を必要とし、また材料使用効率も数%程度でそのほとんどを廃棄せざるを得ず、製造コストが高い。

これに対して、液滴吐出ヘッドから液体材料を液滴状に吐出する液滴吐出法、所謂インクジェット法を用いて基板上に配線パターンを形成する方法が提案されている(例えば、特許文献1参照)。この方法では、金属微粒子等の導電性微粒子を分散した機能液である配線パターン形成用インクを基板に直接パターン塗布し、その後熱処理やレーザー照射を行

50

って薄膜の導電膜パターンに変換する。この方法によれば、フォトリソグラフィが不要となり、プロセスが大幅に簡単なものになるとともに、原材料の使用量も少なくすむというメリットがある。

【特許文献1】特開平11-271753号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

インクジェット法を用いて基板上に膜パターンを形成する場合には、通常、インクの広がりを防止するために、バンクと呼ばれる土手構造を形成する。このバンクの材料としては、従来、有機系の材料（アクリル樹脂、ポリイミド樹脂、オレフィン樹脂、メラミン樹脂等の高分子材料）が用いられてきた。しかし、配線等を形成する場合には、インクジェットプロセス後に高温の焼成工程が必要となるため、有機系材料からなるバンクにおいては変色や膜厚変化等の問題を生じることがあった。特に、TFT基板の製造工程においては、有機材料の耐熱温度を超える焼成温度が必要となるため、このような問題が顕著である。

10

本発明はこのような事情に鑑みてなされたものであり、微細且つ高性能な膜パターンを安定して形成することのできる膜パターンの形成方法、デバイス及びその製造方法、電気光学装置、並びに電子機器を提供することを目的とする。

【課題を解決するための手段】

【0004】

上記の目的を達成するために、本発明は、以下の構成を採用している。

20

本発明の膜パターンの形成方法は、機能液を基板上に配置することにより膜パターンを形成する方法であって、前記基板上にバンクを形成する工程と、前記バンクによって区画された領域に前記機能液を配置する工程と、前記基板上に配置された前記機能液を乾燥させる工程とを有し、前記バンクの形成工程は、無機質の材料からなる層を複数層形成する工程と、前記複数の層を有機マスクを用いてパターニングする工程と、前記有機マスクを除去する工程とを有することを特徴とする。

本発明の膜パターンの形成方法では、バンクによって区画された領域に機能液が配置され、この機能液が乾燥することにより、基板上に膜パターンが形成される。この場合、バンクによって膜パターンの形状が規定されることから、例えば隣接するバンク間の幅を狭くするなど、バンクを適切に形成することにより、膜パターンの微細化や細線化を図ることができる。また、本方法においては、バンクの形成材料が無機質の材料を含むことから、バンクの耐熱性が高く、しかもバンクと基板との間の熱膨張率の差が小さい。そのため、機能液の乾燥時の熱などによるバンクの劣化が抑制され、膜パターンが良好な形状で形成される。

30

ここで、無機質の層はレジスト等の有機材料からなる有機マスクを用いてパターニングされるが、このような有機マスクは、通常はそのまま基板上に残され、無機質の層と共にバンクとして利用されることが多い。これは、無機膜のみでは厚みを稼げないこと等の理由による。しかし、このように有機膜をバンクとして残すと、耐熱性の面で問題があり、高温処理が必要となるプロセスには適用できない。有機マスクの代わりに無機マスクを用いることも考えられるが、この場合は無機膜との間でエッチングの選択比が稼げなくなるという問題がある。

40

そこで、本発明では、有機マスクを除去し、その代わりに無機質の層を複数層形成することでバンクの厚みを稼いでいる。この方法によれば、十分なバンク厚みを稼ぐことができ、しかもエッチングの選択比等の問題が生じない。このため、微細化や細線化が図られた膜パターンを、精度よく安定して形成することができる。

【0005】

本発明においては、前記複数の層のうち最表面の層は撥液性の材料からなるものとしてすることができる。

この方法によれば、バンクの上面のみを撥液化し、バンクの側面を撥液化しない状態と

50

することができる。したがって、微細なパターンを形成する場合でも、バンク内に機能液がスムーズに入り込めるようになり、膜の均一性も向上する。また、バンクの上面を撥液化したので、バンク間の領域にのみ正確に機能液を配置することができる。

【0006】

本発明においては、前記複数の層をパターンニングする前に、最表面の層を撥液処理する工程を含むことができる。

この方法によれば、バンクをパターンニングする前に撥液処理を行なうため、バンクの上面（最表面の層）のみを撥液化し、バンクの側面を撥液化しない状態とすることができる。したがって、微細なパターンを形成する場合でも、バンク内に機能液がスムーズに入り込めるようになり、膜の均一性も向上する。

10

【0007】

本発明においては、前記機能液を液滴吐出法を用いて前記領域に配置するものとすることができる。

この方法によれば、液滴吐出法を用いることにより、スピコート法などの他の塗布技術に比べて、液体材料の消費に無駄が少なく、基板上に配置する機能液の量や位置の制御を行ないやすい。

【0008】

本発明のデバイスの製造方法は、基板に膜パターンが形成されてなるデバイスの製造方法であって、上記の膜パターンの形成方法により、前記基板に前記膜パターンを形成することを特徴とする。

20

本発明のデバイス製造方法では、デバイスに形成される膜パターンの微細化や細線化が安定して図られる。そのため、高精度なデバイスを安定して製造することができる。

特に、前記膜パターンが前記基板上に設けられたTFT（膜トランジスタ）等のスイッチング素子の一部を構成する場合には、高集積化されたスイッチング素子を安定的に得ることができる。

【0009】

本発明のデバイスは、上記のデバイス製造方法を用いて製造されることを特徴とする。また、本発明の電気光学装置は、上記のデバイスを備えることを特徴とする。さらに、本発明の電子機器は、上記の電気光学装置を備えることを特徴とする。

これにより、高性能なデバイス、電気光学装置、電子機器を提供することができる。

30

なお、電気光学装置としては、例えば、液晶表示装置、有機エレクトロルミネッセンス表示装置、プラズマ型表示装置などを例示できる。

【発明を実施するための最良の形態】

【0010】

以下、本発明について図面を参照して説明する。

図1は、本発明の膜パターンの形成方法を概念的に示す図である。

本発明の膜パターン形成方法は、基板P上にバンクBを形成するバンク形成工程、バンクBによって区画された領域に機能液Lを配置する材料配置工程、及び基板P上に配置された機能液Lを乾燥させる乾燥（焼成）工程を有している。

【0011】

40

本発明の膜パターン形成方法では、バンクBによって区画された領域に機能液Lが配置され、この機能液Lが乾燥することにより、基板P上に膜パターンFが形成される。この場合、バンクBによって膜パターンFの形状が規定されることから、例えば隣接するバンクB、B間の幅を狭くするなど、バンクBを適切に形成することにより、膜パターンFの微細化や細線化が図られる。なお、膜パターンFが形成された後、基板PからバンクBを除去してもよく、そのまま基板P上に残してもよい。

【0012】

バンクの形成方法としては、リソグラフィ法や印刷法等、任意の方法を用いることができる。例えば、リソグラフィ法を使用する場合は、スピコート、スプレーコート、ロールコート、ダイコート、ディップコート等所定の方法で、基板P上にバンクの形成材料が

50

らなる層を形成した後、エッチングやアッシング等によりパターンングすることにより、所定のパターン形状のバンクが得られる。なお、基板 P とは別の物体上でバンクを形成し、それを基板 P 上に配置してもよい。

【 0 0 1 3 】

また、本発明の膜パターン形成方法では、バンク B の形成材料として、無機質の材料が用いられる。無機質の材料によってバンク B を形成する方法としては、例えば、各種コート法や C V D 法（化学的気相成長法）等を用いて基板 P 上に無機質の材料からなる層を形成した後、エッチング等によりパターンングして所定の形状のバンク B を得ることができる。ここで、無機質の材料からなる層（B 1 , B 2）は複数層形成するものとする。バンク B の厚みを稼ぐためである。そして、これら複数の層 B 1 , B 2 を有機膜であるレジストマスク（有機マスク）R を用いてパターンングし、パターンング後は、レジストマスク R を除去する。こうすることで、無機質のバンク B を厚く形成することができる。

10

なお、基板 P とは別の物体上でバンク B を形成し、それを基板 P 上に配置してもよい。

【 0 0 1 4 】

無機質のバンク材料としては、例えば、ポリシラザン、ポリシロキサン、シロキサン系レジスト、ポリシラン系レジスト等の骨格にケイ素を含む高分子無機材料や感光性無機材料、シリカガラス、アルキルシロキサンポリマー、アルキルシルセスキオキサンポリマー、水素化アルキルシルセスキオキサンポリマー、ポリアリールエーテルのうちいずれかを含むスピンオンガラス膜、ダイヤモンド膜、及びフッ素化アモルファス炭素膜、などが挙げられる。さらに、無機質のバンク材料として、例えば、エアロゲル、多孔質シリカ、などや、C V D 法によるフッ素添加 S i O₂ を用いてもよい。

20

【 0 0 1 5 】

バンク B の表面は撥液性を有することが望ましい。これにより、バンク上面への機能液の付着が防止され、膜パターンを所望の形状に正確に形成できるようになる。バンクに撥液性を付与する方法としては、バンクの表面をフッ素含有ガス等によってプラズマ処理（撥液処理）する方法や、バンク自体を撥液性の材料（フッ素基等の撥液成分を充填した材料）によって形成する方法等がある。ただし、撥液処理を行なう場合には、バンク材料 B 1 , B 2 をパターンングした後に撥液処理することとすると、バンク B の側面まで撥液化されてしまうため、バンク間に機能液 L を吐出・配置しようとしたときに、バンク B が機能液 L をはじいてしまい、均一な膜が形成できなくなる。このため、撥液処理を行なう場合には、複数の層 B 1 , B 2 をパターンングする前に、最表面の層 B 1 を撥液処理することが望ましい。これにより、バンクの上面（層 B 1）のみが撥液化され、バンクの側面は撥液化されない状態となり、膜の均一性を高めることができる。同様に、バンク自体を撥液性の材料で形成する場合には、最表面の層 B 2 のみを撥液性の材料によって形成し、それ以外の層 B 1 は撥液性を有しない材料（例えば親液性を有する材料）によって形成することが望ましい。

30

【 0 0 1 6 】

本発明における機能液（インク）L としては、種々のものを用いることができる。機能液とは、液中に含まれる膜成分を膜化することによって所定の機能を有する膜（機能膜）を形成し得るものをいう。係る機能としては、電気・電子的機能（導電性、絶縁性、圧電性、焦電性、誘電性等）、光学的機能（光選択吸収、反射性、偏光性、光選択透過性、非線形光学性、蛍光あるいはリン光等のルミネッセンス、フォトクロミック性等）、磁氣的機能（硬磁性、軟磁性、非磁性、透磁性等）、化学的機能（吸着性、脱着性、触媒性、吸水性、イオン伝導性、酸化還元性、電気化学特性、エレクトロクロミック性等）、機械的機能（耐摩耗性等）、熱的機能（伝熱性、断熱性、赤外線放射性等）、生体的機能（生体適合性、抗血栓性等）等の種々の機能がある。例えば上記機能液 L として、熱処理又は光処理により導電性を発現するインクを用いることにより、導電性を有する膜パターンを形成することができる。この導電性の膜パターンは、配線として各種デバイスに適用することができる。

40

【 0 0 1 7 】

50

機能液を、バンクによって区画された領域に配置する方法としては、液滴吐出法、いわゆるインクジェット法を用いるのが好ましい。液滴吐出法を用いることにより、スピンコート法などの他の塗布技術に比べて、液体材料の消費に無駄が少なく、基板上に配置する機能液の量や位置の制御を行ないやすいという利点がある。

【 0 0 1 8 】

次に、本発明のデバイスの製造方法の一実施形態として、本発明の膜パターンの形成方法をアクティブマトリクス基板の製造方法に適用した例について説明する。

【 0 0 1 9 】

<アクティブマトリクス基板>

図 2 は、本実施形態に係るアクティブマトリクス基板の一部を拡大した図である。 10

アクティブマトリクス基板 2 0 上は、格子状に配線されたゲート配線 4 0 とソース配線 4 2 とを備える。すなわち、複数のゲート配線 4 0 が X 方向（第 1 方向）に延びるように形成され、ソース配線 4 2 が Y 方向（第 2 方向）に延びるように形成されている。

また、ゲート配線 4 0 には、ゲート電極 4 1 が接続され、ゲート電極 4 1 上に絶縁層を介して T F T 3 0 が配置される。一方、ソース配線 4 2 には、ソース電極 4 3 が接続され、ソース電極 4 3 の一端は、T F T（スイッチング素子）3 0 に接続する。

そして、ゲート配線 4 0 とソース配線 4 2 に囲まれた領域には、画素電極 4 5 が配置され、ドレイン電極 4 4 を介して T F T 3 0 に接続する。

また、アクティブマトリクス基板 2 0 上には、ゲート配線 4 0 と略平行するように、容量線 4 6 が配線される。容量線 4 6 は、画素電極 4 5 及びソース配線 4 2 の下層に絶縁層を介して配置される。 20

なお、ゲート配線 4 0、ゲート電極 4 1、ソース配線 4 2、容量線 4 6 は、同一の面上に形成される。

【 0 0 2 0 】

図 3 は、アクティブマトリクス基板 2 0 の等価回路図であって、液晶表示装置に用いた場合である。

アクティブマトリクス基板 2 0 を液晶表示装置に用いた場合には、画像表示領域には複数の画素 1 0 0 a がマトリクス状に構成される。これらの画素 1 0 0 a の各々には、画素スイッチング用の T F T 3 0 が形成されており、画素信号 S 1、S 2、...、S n を供給するソース配線 4 2 がソース電極 4 3 を介して T F T 3 0 のソースに電氣的に接続されている。ソース配線 4 2 に供給する画素信号 S 1、S 2、...、S n は、この順に線順次で供給してもよく、相隣接する複数のソース配線 4 2 同士に対して、グループ毎に供給するようにしてもよい。 30

また、T F T 3 0 のゲートには、ゲート配線 4 0 がゲート電極 4 1 を介して電氣的に接続されている。そして、所定のタイミングで、ゲート配線 4 0 にパルスの走査信号 G 1、G 2、...、G m をこの順に線順次で印加するように構成されている。

【 0 0 2 1 】

画素電極 4 5 は、T F T 3 0 のドレインにドレイン電極 4 4 を介して電氣的に接続されている。そして、スイッチング素子である T F T 3 0 を一定期間だけオン状態とすることにより、ソース配線 4 2 から供給される画素信号 S 1、S 2、...、S n を各画素に所定のタイミングで書き込む。このようにして画素電極 4 5 を介して液晶に書き込まれた所定レベルの画素信号 S 1、S 2、...、S n は、図 1 8 に示す対向基板 1 2 0 の対向電極 1 2 1 との間で一定期間保持される。 40

なお、保持された画素信号 S 1、S 2、...、S n がリークするのを防ぐために、容量線 4 6 によって、画素電極 4 5 と対向電極 1 2 1 との間に形成される液晶容量と並列に蓄積容量 4 8 が付加されている。例えば、画素電極 4 5 の電圧は、ソース電圧が印加された時間よりも 3 桁も長い時間だけ蓄積容量 4 8 により保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い液晶表示装置 1 0 0 を実現することができる。

【 0 0 2 2 】

<アクティブマトリクス基板の製造方法>

次に、アクティブマトリックス基板 20 の製造方法について説明する。

アクティブマトリックス基板 20 は、基板 P 上に格子パターンの配線を形成する第 1 工程と、積層部 35 を形成する第 2 工程と、画素電極 45 等を形成する第 3 工程により製造される。本実施形態においては、ソース電極 43、ドレイン電極 44、画素電極 45 の形成工程に本発明の膜パターンの形成方法が適用される。

以下、各工程毎に詳細に説明する。

【0023】

(第 1 工程：配線形成)

図 4、図 5 は、第 1 工程である配線形成工程を説明する図である。なお、図 4 (b)、図 5 (b) は、それぞれ図 4 (a)、図 5 (a) における A - A' 線に沿う断面図である

10

。ゲート配線 40 やソース配線 42 等の格子パターンの配線が形成される基板 P としては、ガラス、石英ガラス、SiO₂、プラスチックフィルム、金属板など各種の材料を用いることができる。また、これら各種の素材基板の表面に半導体膜、金属膜、誘電体膜、有機膜などが下地層として形成されたものも含む。

そして、まず、図 4 に示すように、基板 P 上に、絶縁性の材料からなるバンク 51 が形成される。バンクは、後述する配線用インクを基板 P の所定位置に配置するためのものである。

具体的には、図 4 (a) に示すように、洗浄した基板 P の上面に、格子パターンの配線の形成位置に対応した複数の開口部 52、53、54、55 を有するバンク 51 をフォトリソグラフィ法に基づいて形成する。

20

バンク 51 の材料としては、例えば、アクリル樹脂、ポリイミド樹脂、オレフィン樹脂、メラミン樹脂などの高分子材料が用いられる。また、耐熱性等を考慮して、無機質の材料を含むものとすることもできる。無機質のバンク材料としては、例えば、ポリシラザン、ポリシロキサン、シロキサン系レジスト、ポリシラン系レジスト等の骨格にケイ素を含む高分子無機材料や感光性無機材料、シリカガラス、アルキルシロキサンポリマー、アルキルシルセスキオキサンポリマー、水素化アルキルシルセスキオキサンポリマー、ポリアリールエーテルのうちいずれかを含むスピンオンガラス膜、ダイヤモンド膜、及びフッ素化アモルファス炭素膜、などが挙げられる。さらに、無機質のバンク材料として、例えば、エアロゲル、多孔質シリカ、などを用いてもよい。ポリシラザンと光酸発生剤とを含む感光性ポリシラザン組成物のように感光性を有する材料とした場合には、レジストマスクが不要になるため、好適である。なお、バンク 51 には、開口部 52、53、54、55 内に配線パターン用インクを良好に配置させるために、撥液処理が施される。撥液処理として、CF₄ プラズマ処理等（フッ素成分を有するガスを用いたプラズマ処理）を施す。なお、CF₄ プラズマ処理等に代えて、バンク 51 の素材自体に予め撥液成分（フッ素基等）を充填しておいても良い。

30

【0024】

バンク 51 により形成される開口部 52、53、54、55 は、ゲート配線 40 やソース配線 42 等の格子パターンの配線に対応している。すなわち、バンク 51 の開口部 52、53、54、55 に配線用インクを配置することにより、ゲート配線 40 やソース配線 42 等の格子パターンの配線が形成される。

40

具体的には、X 方向に延びるように形成された開口部 52、53 は、ゲート配線 40、容量線 46 の形成位置に対応する。そして、ゲート配線 40 の形成位置に対応する開口部 52 には、ゲート電極 41 の形成位置に対応する開口部 54 が接続している。また、Y 方向に延びるように形成された開口部 55 は、ソース配線 42 の形成位置に対応する。なお、Y 方向に延びる開口部 55 は、X 方向に延びる開口部 52、53 と交差しなないように、交差部 56 において分断されるように形成される。

【0025】

次いで、後述する液滴吐出装置 IJ によって、導電性微粒子を含む配線用インクを開口部 52、53、54、55 内に吐出・配置して、基板上にゲート配線 40 やソース配線 4

50

2等からなる格子パターン of 配線を形成する。

配線用インクは、導電性微粒子を分散媒に分散させた分散液や有機銀化合物や酸化銀ナノ粒子を溶媒（分散媒）に分散した溶液からなるものである。導電性微粒子としては、例えば、金、銀、銅、錫、鉛等の金属微粒子の他、これらの酸化物、並びに導電性ポリマーや超電導体の微粒子などが用いられる。これらの導電性微粒子は、分散性を向上させるために表面に有機物などをコーティングして使うこともできる。

【0026】

導電性微粒子の粒径は1nm以上0.1μm以下であることが好ましい。0.1μmより大きいと、後述する液滴吐出ヘッドのノズルに目詰まりが生じるおそれがある。また、1nmより小さいと、導電性微粒子に対するコーティング剤の体積比が大きくなり、得られる膜中の有機物の割合が過多となる。

10

【0027】

分散媒としては、上記の導電性微粒子を分散できるもので、凝集を起こさないものであれば特に限定されない。例えば、水の他に、メタノール、エタノール、プロパノール、ブタノールなどのアルコール類、n-ヘプタン、n-オクタン、デカン、ドデカン、テトラデカン、トルエン、キシレン、シメン、デュレン、インデン、ジペンテン、テトラヒドロナフタレン、デカヒドロナフタレン、シクロヘキシルベンゼンなどの炭化水素系化合物、またエチレングリコールジメチルエーテル、エチレングリコールジエチルエーテル、エチレングリコールメチルエチルエーテル、ジエチレングリコールジメチルエーテル、ジエチレングリコールジエチルエーテル、ジエチレングリコールメチルエチルエーテル、1,2-ジメトキシエタン、ビス(2-メトキシエチル)エーテル、p-ジオキサンなどのエーテル系化合物、さらにプロピレンカーボネート、γ-ブチロラクトン、N-メチル-2-ピロリドン、ジメチルホルムアミド、ジメチルスルホキシド、シクロヘキサノンなどの極性化合物を例示できる。これらのうち、微粒子の分散性と分散液の安定性、また液滴吐出法（インクジェット法）への適用の容易さの点で、水、アルコール類、炭化水素系化合物、エーテル系化合物が好ましく、より好ましい分散媒としては、水、炭化水素系化合物を挙げることができる。

20

【0028】

導電性微粒子の分散液の表面張力は、例えば0.02N/m以上0.07N/m以下の範囲内であることが好ましい。インクジェット法にて液体を吐出する際、表面張力が0.02N/m未満であると、インク組成物のノズル面に対する濡れ性が増大するため飛行曲りが生じやすくなり、0.07N/mを超えるとノズル先端でのメニスカスの形状が安定しないため吐出量や、吐出タイミングの制御が困難になる。表面張力を調整するため、上記分散液には、基板との接触角を大きく低下させない範囲で、フッ素系、シリコン系、ノニオン系などの表面張力調節剤を微量添加するとよい。ノニオン系表面張力調節剤は、液体の基板への濡れ性を向上させ、膜のレベリング性を改良し、膜の微細な凹凸の発生などの防止に役立つものである。上記表面張力調節剤は、必要に応じて、アルコール、エーテル、エステル、ケトン等の有機化合物を含んでもよい。

30

【0029】

分散液の粘度は、例えば1mPa・s以上50mPa・s以下であることが好ましい。インクジェット法を用いて液体材料を液滴として吐出する際、粘度が1mPa・sより小さい場合にはノズル周辺部がインクの流出により汚染されやすく、また粘度が50mPa・sより大きい場合は、ノズル孔での目詰まり頻度が高くなり円滑な液滴の吐出が困難となる。

40

【0030】

基板Pに配線用インクを吐出した後は、分散媒の除去のため、必要に応じて乾燥処理、焼成処理を行う。

乾燥処理は、例えば基板Pを加熱する通常のホットプレート、電気炉などによる加熱処理によって行うことができる。例えば180℃加熱を60分間程度行う。

焼成処理の処理温度は、分散媒の沸点（蒸気圧）、微粒子の分散性や酸化性等の熱的挙

50

動、コーティング剤の有無や量、基材の耐熱温度などを考慮して適宜決定される。例えば、有機物からなるコーティング剤を除去するために、約250℃で焼成することが必要である。

このような乾燥・焼成処理により、導電性微粒子間の電氣的接触が確保され、導電性膜に変換される。

【0031】

なお、ゲート配線40やソース配線42等の配線上には、金属保護膜47を成膜させてもよい。金属保護膜47は、銀や銅等からなる導電性膜の(エレクトロ)マイグレーション現象等を抑制するための薄膜である。金属保護膜47を形成する材料としては、ニッケルが好ましい。なお、ニッケルからなる金属保護膜47も液滴吐出法によって基板P上に配置されて形成される。

10

【0032】

以上の工程により、基板P上には、図5に示すように、バンク51及び格子パターンの配線からなる層が形成される。

【0033】

ところで、液滴吐出法の吐出技術としては、帯電制御方式、加圧振動方式、電気機械変換式、電気熱変換方式、静電吸引方式などが挙げられる。帯電制御方式は、材料に帯電電極で電荷を付与し、偏向電極で材料の飛翔方向を制御してノズルから吐出させるものである。また、加圧振動方式は、材料に例えば30kg/cm²程度の超高压を印加してノズル先端側に材料を吐出させるものであり、制御電圧をかけない場合には材料が直進してノズルから吐出され、制御電圧をかけると材料間に静電的な反発が起こり、材料が飛散してノズルから吐出されない。また、電気機械変換方式は、 piezo素子(圧電素子)がパルス的な電気信号を受けて変形する性質を利用したもので、piezo素子の変形することによって材料を貯留した空間に可撓物質を介して圧力を与え、この空間から材料を押し出してノズルから吐出させるものである。

20

【0034】

また、電気熱変換方式は、材料を貯留した空間内に設けたヒータにより、材料を急激に気化させてバブル(泡)を発生させ、バブルの圧力によって空間内の材料を吐出させるものである。静電吸引方式は、材料を貯留した空間内に微小圧力を加え、ノズルに材料のメニスカスを形成し、この状態で静電引力を加えてから材料を引き出すものである。また、この他に、電場による流体の粘性変化を利用する方式や、放電火花で飛ばす方式などの技術も適用可能である。液滴吐出法は、材料の使用に無駄が少なく、しかも所望の位置に所望の量の材料を的確に配置できるという利点を有する。なお、液滴吐出法により吐出される液状材料(流動体)の一滴の量は、例えば1~300ナノグラムである。

30

【0035】

格子パターンの配線を形成する際に用いられる液滴吐出装置I Jとしては、例えば、図6に示す液滴吐出装置I Jが用いられる。

液滴吐出装置(インクジェット装置)I Jは、液滴吐出ヘッドから基板Pに対して液滴を吐出(滴下)するものであって、液滴吐出ヘッド301と、X方向駆動軸304と、Y方向ガイド軸305と、制御装置CONTと、ステージ307と、クリーニング機構308と、基台309と、ヒータ315とを備えている。ステージ307は、この液滴吐出装置I Jによりインク(液体材料)を設けられる基板Pを支持するものであって、基板Pを基準位置に固定する不図示の固定機構を備えている。

40

【0036】

液滴吐出ヘッド301は、複数の吐出ノズルを備えたマルチノズルタイプの液滴吐出ヘッドであり、長手方向とY軸方向とを一致させている。複数の吐出ノズルは、液滴吐出ヘッド301の下面にY軸方向に並んで一定間隔で設けられている。液滴吐出ヘッド301の吐出ノズルからは、ステージ307に支持されている基板Pに対して、上述した導電性微粒子を含むインクが吐出される。

【0037】

50

X方向駆動軸304には、X方向駆動モータ302が接続されている。X方向駆動モータ302はステッピングモータ等であり、制御装置CONTからX方向の駆動信号が供給されると、X方向駆動軸304を回転させる。X方向駆動軸304が回転すると、液滴吐出ヘッド301はX軸方向に移動する。

Y方向ガイド軸305は、基台309に対して動かないように固定されている。ステージ307は、Y方向駆動モータ303を備えている。Y方向駆動モータ303はステッピングモータ等であり、制御装置CONTからY方向の駆動信号が供給されると、ステージ307をY方向に移動する。

【0038】

制御装置CONTは、液滴吐出ヘッド301に液滴の吐出制御用の電圧を供給する。また、X方向駆動モータ302に液滴吐出ヘッド301のX方向の移動を制御する駆動パルス信号を、Y方向駆動モータ303にステージ307のY方向の移動を制御する駆動パルス信号を供給する。

10

クリーニング機構308は、液滴吐出ヘッド301をクリーニングするものである。クリーニング機構308には、図示しないY方向の駆動モータが備えられている。このY方向の駆動モータの駆動により、クリーニング機構は、Y方向ガイド軸305に沿って移動する。クリーニング機構308の移動も制御装置CONTにより制御される。

ヒータ315は、ここではランプアニールにより基板Pを熱処理する手段であり、基板P上に塗布された液体材料に含まれる溶媒の蒸発及び乾燥を行う。このヒータ315の電源の投入及び遮断も制御装置CONTにより制御される。

20

【0039】

液滴吐出装置IJは、液滴吐出ヘッド301と基板Pを支持するステージ307とを相対的に走査しつつ基板Pに対して液滴を吐出する。ここで、以下の説明において、X方向を走査方向、X方向と直交するY方向を非走査方向とする。

したがって、液滴吐出ヘッド301の吐出ノズルは、非走査方向であるY方向に一定間隔で並んで設けられている。なお、図6では、液滴吐出ヘッド301は、基板Pの進行方向に対し直角に配置されているが、液滴吐出ヘッド301の角度を調整し、基板Pの進行方向に対して交差させるようにしてもよい。このようにすれば、液滴吐出ヘッド301の角度を調整することで、ノズル間のピッチを調節することが出来る。また、基板Pとノズル面との距離を任意に調節することが出来るようにしてもよい。

30

【0040】

図7は、液滴吐出ヘッド301の断面図である。

液滴吐出ヘッド301には、液体材料(配線用インク等)を収容する液体室321に隣接してピエゾ素子322が設置されている。液体室321には、液体材料を収容する材料タンクを含む液体材料供給系323を介して液体材料が供給される。

ピエゾ素子322は駆動回路324に接続されており、この駆動回路324を介してピエゾ素子322に電圧を印加し、ピエゾ素子322を変形させることにより、液体室321が変形し、ノズル325から液体材料が吐出される。

この場合、印加電圧の値を変化させることにより、ピエゾ素子322の歪み量が制御される。また、印加電圧の周波数を変化させることにより、ピエゾ素子322の歪み速度が制御される。ピエゾ方式による液滴吐出は材料に熱を加えないため、材料の組成に影響を与えにくいという利点を有する。

40

【0041】

(第2工程：積層部形成)

図8～図11は、第2工程である積層部形成工程を説明する図である。なお、図8(b)～図11(b)は、それぞれ図8(a)～図11(a)におけるA-A'線に沿う断面図であり、図9(c)～図11(c)は、それぞれ図9(a)～図11(a)におけるB-B'線に沿う断面図である。

第2工程では、バンク51及び格子パターンの配線からなる層上の所定位置に絶縁膜31と半導体膜(コンタクト層33, 活性層32)からなる積層部35を形成する。

50

【 0 0 4 2 】

本工程では、第1工程で形成された配線層（ゲート配線40等）の上に新たに配線層を形成することになるが、第1工程では配線形成用のバンク51の表面を撥液化しているため、係るバンク51の表面に直接ソース電極等を形成しようとすると、電極形成用のインクがバンク51によってはじかれてしまい、良好な膜パターンを形成することができない。そこで、本工程では、ソース電極等を形成する前に予め下地となるバンク51の表面に親液処理を施しておく。親液処理としては、紫外線照射処理や大気雰囲気中で酸素を処理ガスとする O_2 プラズマ処理等を選択することができる。また、これらを組み合わせた処理としてもよい。 O_2 プラズマ処理は、例えば、基板Pに対しプラズマ放電電極からプラズマ状態の酸素を照射することにより行なう。 O_2 プラズマ処理の条件としては、例えば

10

【 0 0 4 3 】

バンク51の表面を親液化したら、プラズマCVD法により、基板P上の全面に対して、絶縁膜31、活性層32、コンタクト層33の連続成膜を行う。具体的には、図8に示すように、絶縁膜31として窒化シリコン膜、活性層32としてアモルファスシリコン膜、コンタクト層33として n^+ 型シリコン膜を原料ガスやプラズマ条件を変化させることにより連続して形成する。

【 0 0 4 4 】

次いで、図9に示すように、フォトリソグラフィ法を用いて、所定位置にレジスト58（58a～58c）を配置する。所定位置とは、図9（a）に示すように、ゲート配線40とソース配線42の交差部56上、ゲート電極41上、及び容量線46上である。

20

なお、交差部56上に配置するレジスト58aと容量線46上に配置するレジスト58bとは、接触しなように形成される。また、ゲート電極41上に配置するレジスト58cには、ハーフ露光を行うことにより、図9（b）に示すように、溝59を形成する。

【 0 0 4 5 】

次いで、基板Pの全面に対してエッチング処理を施して、コンタクト層33及び活性層32を除去する。更に、エッチング処理を施して、絶縁膜31を除去する。

これにより、図10に示すように、レジスト58（58a～58c）を配置した所定位置以外の領域から、コンタクト層33、活性層32、絶縁膜31が取り除かれる。一方、レジスト58が配置された所定位置には、絶縁膜31と半導体膜（コンタクト層33、活性層32）からなる積層部35が形成される。

30

なお、ゲート電極41上に形成される積層部35では、レジスト58cにハーフ露光を行って溝59を形成しておいたので、エッチング前に再度現像することにより溝が貫通する。図10（b）に示すように、溝59に対応するコンタクト層33が除去され、2つに分断された状態に形成される。これにより、ゲート電極41上に活性層32及びコンタクト層33からなるスイッチング素子としてTFET30が形成される。

【 0 0 4 6 】

そして、図11に示すように、コンタクト層33を保護する保護膜60として、窒化シリコン膜60a、フッ素添加酸化シリコン膜（FSG：Fluorinated Silica Glass）60bを基板Pの全面に連続成膜する。これらの保護膜60a、60bは、後述の第3工程において画素電極45等を形成する際のバンクとして機能することになる。保護膜60bをフッ素添加材料としたのは、保護膜60bに撥液性を付与するためである。保護膜60bに撥液性を付与する方法としては、この他にも例えば、保護膜60bに CF_4 プラズマ処理等の撥液処理を施す方法もある。この場合には、保護膜60a、60bを連続成膜した後、最表面の層である保護膜60bの表面を撥液処理し、その後パターンニングを行なうようにすることが望ましい。これにより、保護膜60の側面が撥液化されなくなるため、インクとの濡れ性が阻害されることはない。また、親液化した下地のバンク51を再度撥液化してしまう虞もなくなる。

40

50

このようにして、積層部 35 の形成が完了する。

【0047】

(第3工程)

図12～図15は、第3工程である画素電極45等の形成工程を説明する図である。なお、図12(b)～図15(b)は、それぞれ図12(a)～図15(a)におけるA-A'線に沿う断面図であり、図12(c)～図15(c)は、それぞれ図12(a)～図15(a)におけるB-B'線に沿う断面図である。

第3工程では、ソース電極43、ドレイン電極44、導電層49及び画素電極45を形成する。

ソース電極43、ドレイン電極44、導電層49は、ゲート配線40やソース配線42を形成したのと同じ材料によって形成することができる。画素電極45は、透明性が必要であることから、ITO(Indium Tin Oxide:インジウムスズ酸化物)等の透光性材料によって形成することが望ましい。これらの形成には、第1工程と同様に、液滴吐出法が用いられる。

まず、ゲート配線40及びソース配線42等を覆うようにレジストマスク61をフォトリソグラフィ法に基づいて形成する。すなわち、図12に示すように、略格子状のレジストマスク61が形成される。なお、ソース配線42とゲート配線40、及びソース配線42容量線46との交差部56には開口部62が形成され、TFT30のドレイン領域に対応する位置には開口部63が形成される。

また、開口部62,63は、図12(b)に示すように、ゲート電極41上に形成した積層部35(TFT30)の一部が露出するように形成される。すなわち、レジストマスク61が積層部35(TFT30)をX方向に2分割するように形成される。

レジストマスク61の材料としては、例えば、アクリル樹脂、ポリイミド樹脂、オレフィン樹脂、メラミン樹脂などの高分子材料が用いられる。この材料は、保護膜60とのエッチング選択比等に基づいて最適なものが選択される。

【0048】

レジストマスク61により形成される開口部62は、分断されたソース配線42を連結する導電層49又はソース電極43の形成位置に対応しており、レジストマスク61に形成される開口部63は、ドレイン電極44の形成位置に対応している。また、それ以外の部分でレジストマスク61により取り囲まれた領域は、画素電極45の形成位置に対応している。すなわち、レジストマスク61を用いて保護膜60を開口し、その開口部62,63に対応する開口部内及びレジストマスク61により取り囲まれた領域に対応する開口部に導電性材料を配置することにより、分断されたソース配線42を連結する導電層49、ソース電極43、ドレイン電極44、画素電極45が形成される。

【0049】

次いで、基板Pの全面に成膜した保護膜60をエッチング処理により除去する。これにより、図13に示すように、レジストマスク61が配置されていない領域上に成膜した保護層60は、取り除かれる。なお、格子パターンの配線上に形成した金属保護膜47も取り除かれる。

続いて、有機膜であるレジストマスク61を除去する。これにより、無機膜である保護膜60のみがバンクとして現われる。

【0050】

次いで、前述した液滴吐出装置IJによって、ソース電極43やドレイン電極44等の電極材料を含む電極用インクを保護膜60の開口部62,63内に吐出・配置する。電極用インクは、ゲート配線40等を形成するために用いた配線用インクと同様のものを用いることができる。基板Pに電極用インクを吐出した後は、分散媒の除去のため、必要に応じて乾燥処理、焼成処理を行う。乾燥・焼成処理により、導電性微粒子間の電氣的接触が確保され、導電性膜に変換される。

このようにして、基板P上には、図14に示すように、分断されたソース配線42を連結する導電層49、ソース電極43、ドレイン電極44が形成される。

【 0 0 5 1 】

次いで、保護膜 6 0 において画素電極 4 5 とドレイン電極 4 4 との境界に位置する部分をレーザ等により除去し、画素電極 4 5 の電極材料を含む画素電極用インクを保護膜 6 0 により取り囲まれた領域内に吐出・配置する。画素電極用インクは、ITO等の導電性微粒子を分散媒に分散させた分散液である。基板 P に画素電極用インクを吐出した後は、分散媒の除去のため、必要に応じて乾燥処理、焼成処理を行う。乾燥・焼成処理により、導電性微粒子間の電氣的接触が確保され、導電性膜に変換される。

このようにして、基板 P 上には、図 1 5 に示すように、ドレイン電極 4 4 と導通する画素電極 4 5 が形成される。

【 0 0 5 2 】

以上の工程を経ることにより、アクティブマトリクス基板 2 0 が製造される。

このように、本実施形態では、無機膜である保護膜 6 0 をバンクとして用いたので、バンクの耐熱性が高く、しかもバンクと基板との間の熱膨張率の差が小さい。そのため、機能液の乾燥時の熱などによるバンクの劣化が抑制され、膜パターンが良好な形状で形成される。また、保護膜 6 0 を複数の層 6 0 a , 6 0 b によって形成したので、十分なバンク厚みを稼ぐことができ、又、保護膜 6 0 に撥液性を付与したので、インクをバンクに区画された領域にのみ正確に配置することができる。特に、本実施形態では、保護膜 6 0 のうち最表面の層である保護膜 6 0 b のみに撥液性を付与したので、バンクの上面（最表面の層）のみを撥液化し、バンクの側面を撥液化しない状態とすることができる。したがって、微細なパターンを形成する場合でも、バンク内に機能液がスムーズに入り込めるようになり、膜の均一性も向上する。

【 0 0 5 3 】

また、本実施形態では、アクティブマトリクス基板 2 0 を、基板 P 上に格子パターンの配線を形成する第 1 工程と、積層部 3 5 を形成する第 2 工程と、画素電極 4 5 等を形成する第 3 工程とによって製造したので、ドライプロセスとフォトリソエッチングを組み合わせた処理を減らすことができる。すなわち、ゲート配線 4 0 及びソース配線 4 2 を同時に形成するようにしたので、ドライプロセスとフォトリソエッチングを組み合わせた処理を 1 回減らすことができる。

【 0 0 5 4 】

また、容量線 4 6 上に形成される積層部 3 5（絶縁膜 3 1 , 活性層 3 2 , コンタクト層 3 3）が交差部 5 6 上に形成される積層部 3 5 と接触しないように分断されて形成されることから、ソース配線 4 2 を流れる電流が容量線 4 6 上の積層部 3 5 に流れ込んでしまう不都合を回避することができる。

すなわち、積層部 3 5 を形成する層のうち、コンタクト層 3 3 は導電性膜であり、そして、交差部 5 6 上の積層部 3 5（コンタクト層 3 3）上には、ソース配線 4 2 を連結する導電部 4 9 が形成される。このため、ソース配線 4 2 を流れる電流は、コンタクト層 3 3 にも流れる。したがって、容量線 4 6 上の積層部 3 5 と交差部 5 6 上の積層部 3 5 と接触していると、上述したように、ソース配線 4 2 を流れる電流が容量線 4 6 上の積層部 3 5 に流れ込んでしまうという現象が発生してしまう。

したがって、本発明のアクティブマトリクス基板 2 0 によれば、このような不都合が回避されるので、所望の性能を発揮することが可能となる。

【 0 0 5 5 】

なお、本実施形態においては、ソース配線 4 2 を交差部 5 6 において分割する構成について説明したが、ゲート配線 4 0 や容量線 4 6 を交差部 5 6 において分割する構成とすることも勿論可能である。ただし、容量線 4 6 はソース配線 4 2 に比べて表示への影響が大きいので、高い表示品質が求められる場合には、ソース配線 4 2 を分割する構造を採ることが望ましい。

また、本実施形態では、アクティブマトリクス基板の好適な一形態例について説明したが、その構成部材の形状や組み合わせは係る形態に限定されるものではない。例えば、図 1 0 に代えて、積層部 3 5 の形状・配置を図 1 6 のようなものにもできる。こ

10

20

30

40

50

の場合、ソース領域とソース配線43とが近接して配置されるため、ソース電極43の形成面積を小さくし、より性能の高いアクティブマトリクス基板を製造することができる。

さらに、本実施形態では、画素電極45等を形成する工程に対して本発明の膜パターンの形成方法を適用したが、ゲート配線等の他のパターンを形成する工程に対して本発明を適用することも勿論可能である。

【0056】

<電気光学装置>

次に、アクティブマトリクス基板20を用いた電気光学装置の一例である液晶表示装置100について説明する。

図17は、液晶表示装置100を対向基板側から見た平面図であり、図18は、図17のH-H'線に沿う断面図である。

なお、以下の説明に用いた各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせてある。

【0057】

図17及び図18において、液晶表示装置(電気光学装置)100は、アクティブマトリクス基板20を含むTFTアレイ基板110と対向基板120とが光硬化性の封止材であるシール材152によって貼り合わされ、このシール材152によって区画された領域内に液晶150が封入、保持されている。シール材152は、基板面内の領域において閉ざされた枠状に形成されてなり、液晶注入口を備えず、封止材にて封止された痕跡がない構成となっている。

【0058】

シール材152の形成領域の内側の領域には、遮光性材料からなる周辺見切り153が形成されている。シール材152の外側の領域には、データ線駆動回路201及び実装端子202がTFTアレイ基板110の一辺に沿って形成されており、この一辺に隣接する2辺に沿って走査線駆動回路204が形成されている。TFTアレイ基板110の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路204の間を接続するための複数の配線205が設けられている。また、対向基板120のコーナー部の少なくとも1箇所においては、TFTアレイ基板110と対向基板120との間で電氣的導通をとるための基板間導通材206が配設されている。

なお、データ線駆動回路201及び走査線駆動回路204をTFTアレイ基板110の上形成する代わりに、例えば、駆動用LSIが実装されたTAB(Tape Automated Bonding)基板とTFTアレイ基板110の周辺部に形成された端子群とを異方性導電膜を介して電氣的及び機械的に接続するようにしてもよい。

なお、液晶表示装置100においては、使用する液晶150の種類、すなわち、TN(Twisted Nematic)モード、C-TN法、VA方式、IPS方式モード等の動作モードや、ノーマリホワイトモード/ノーマリブラックモードの別に応じて、位相差板、偏光板等が所定の向きに配置されるが、ここでは図示を省略する。

また、液晶表示装置100をカラー表示用として構成する場合には、対向基板120において、TFTアレイ基板110の後述する各画素電極に対向する領域に、例えば、赤(R)、緑(G)、青(B)のカラーフィルタをその保護膜とともに形成する。

【0059】

この液晶表示装置100においては、アクティブマトリクス基板20が前述の方法により製造されているので、高品質な表示が可能な表示装置となる。

【0060】

なお、本実施形態では、液晶表示装置の配線構造を形成する方法として本発明の膜パターンの形成方法を適用したが、本発明は必ずしもこれに限定されず、例えばアクティブマトリクス基板又は対向基板にカラーフィルタを形成する場合に本発明を適用することもできる。

また、前記のアクティブマトリクス基板は、液晶表示装置以外の他の電気光学装置、例えば有機EL(エレクトロルミネッセンス)表示装置等にも応用が可能である。有機EL

10

20

30

40

50

表示装置は、蛍光性の無機および有機化合物を含む薄膜を、陰極と陽極とで挟んだ構成を有し、前記薄膜に電子および正孔（ホール）を注入して励起させることにより励起子（エキシトン）を生成させ、このエキシトンが再結合する際の光の放出（蛍光・燐光）を利用して発光させる素子である。そして、上記の TFT30 を有する基板上に、有機 EL 表示素子に用いられる蛍光性材料のうち、赤、緑および青色の各発光色を呈する材料すなわち発光層形成材料及び正孔注入／電子輸送層を形成する材料をインクとし、各々をパターンニングすることで、自発光フルカラー EL デバイスを製造することができる。本発明における電気光学装置の範囲には、このような有機 EL デバイスも含まれるものとする。なお、有機 EL 表示装置においては、正孔注入／輸送層形成材料や発光層形成材料を形成する方法として本発明の膜パターンの形成方法を適用することも可能である。

10

更に、アクティブマトリクス基板 20 は、PDP（プラズマディスプレイパネル）や、基板上に形成された小面積の薄膜に膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用する表面伝導型電子放出素子等にも適用可能である。

【0061】

< 電子機器 >

次に、本発明の電子機器の具体例について説明する。

図 19 (a) は、携帯電話の一例を示した斜視図である。図 19 (a) において、600 は携帯電話本体を示し、601 は上記実施形態の液晶表示装置 100 を備えた表示部を示している。

図 19 (b) は、ワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図 19 (b) において、700 は情報処理装置、701 はキーボードなどの入力部、703 は情報処理本体、702 は上記実施形態の液晶表示装置 100 を備えた表示部を示している。

20

図 19 (c) は、腕時計型電子機器の一例を示した斜視図である。図 19 (c) において、800 は時計本体を示し、801 は上記実施形態の液晶表示装置 100 を備えた表示部を示している。

このように、図 19 (a) ~ (c) に示す電子機器は、上記実施形態の液晶表示装置 100 を備えたものであるため、高い品質や性能が得られる。

また、テレビやモニター等の大型液晶パネルにおいても本実施形態を用いることができる。

30

【0062】

なお、本実施形態の電子機器は液晶表示装置 100 を備えるものとしたが、有機エレクトロルミネッセンス表示装置、プラズマ型表示装置等、他の電気光学装置を備えた電子機器とすることもできる。

【0063】

以上、添付図面を参照しながら本発明についての好適な実施の形態例について説明したが、本発明は係る例に限定されないことは言うまでもない。上述した例において示した各構成部材の諸形状や組み合わせ等は一例であって、本発明の主旨から逸脱しない範囲において設計要求等に基づき種々変更可能である。

【図面の簡単な説明】

40

【0064】

【図 1】本発明の膜パターン形成方法を概念的に示す模式図である。

【図 2】アクティブマトリクス基板の一部拡大図である。

【図 3】アクティブマトリクス基板の等価回路図である。

【図 4】アクティブマトリクス基板を製造する手順を示す図である。

【図 5】図 4 に続く手順を示す図である。

【図 6】液滴吐出装置の概略斜視図である。

【図 7】液滴吐出ヘッドの断面図である。

【図 8】図 5 に続く手順を示す図である。

【図 9】図 8 に続く手順を示す図である。

50

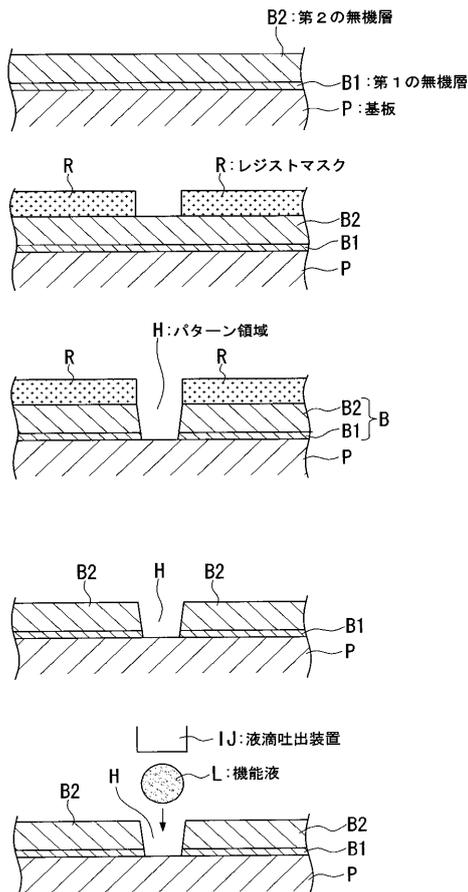
- 【図10】図9に続く手順を示す図である。
- 【図11】図10に続く手順を示す図である。
- 【図12】図11に続く手順を示す図である。
- 【図13】図12に続く手順を示す図である。
- 【図14】図13に続く手順を示す図である。
- 【図15】図14に続く手順を示す図である。
- 【図16】アクティブマトリクス基板の他の形態例を示す模式図である。
- 【図17】液晶表示装置を対向基板の側から見た平面図である。
- 【図18】液晶表示装置の断面図である。
- 【図19】電子機器の具体例を示す図である。

【符号の説明】

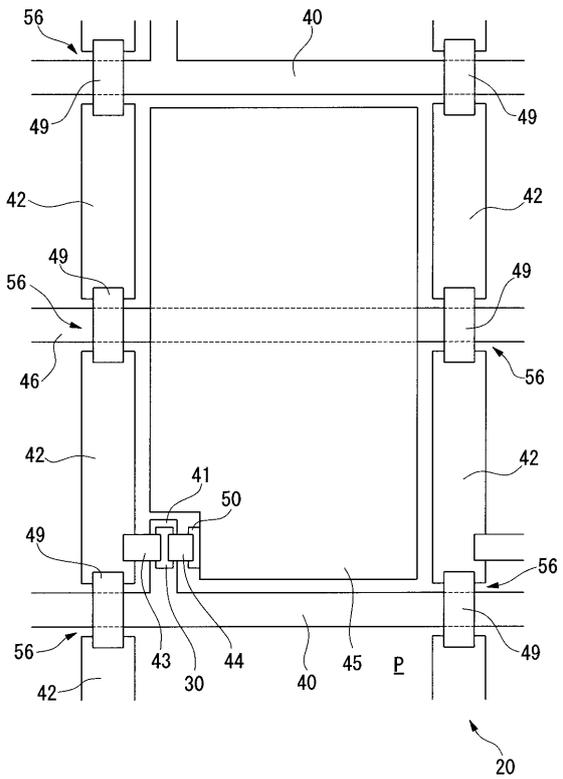
【0065】

B1...第1の層、B2...第2の層、F...膜パターン、L...機能液、P...基板、R...レジストマスク(有機マスク)、51...バンク、60...保護膜(バンク)、60a...第1の層、60b...第2の層、61...レジストマスク(有機マスク)、100...液晶表示装置(電気光学装置)、600,700,800...電子機器

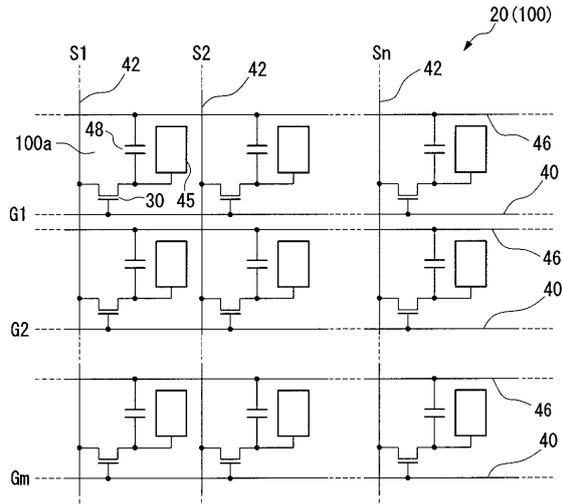
【図1】



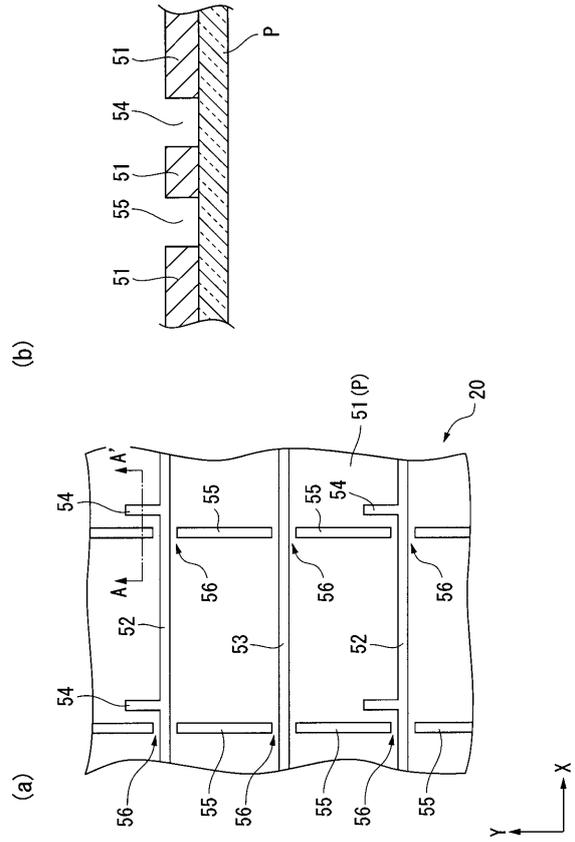
【図2】



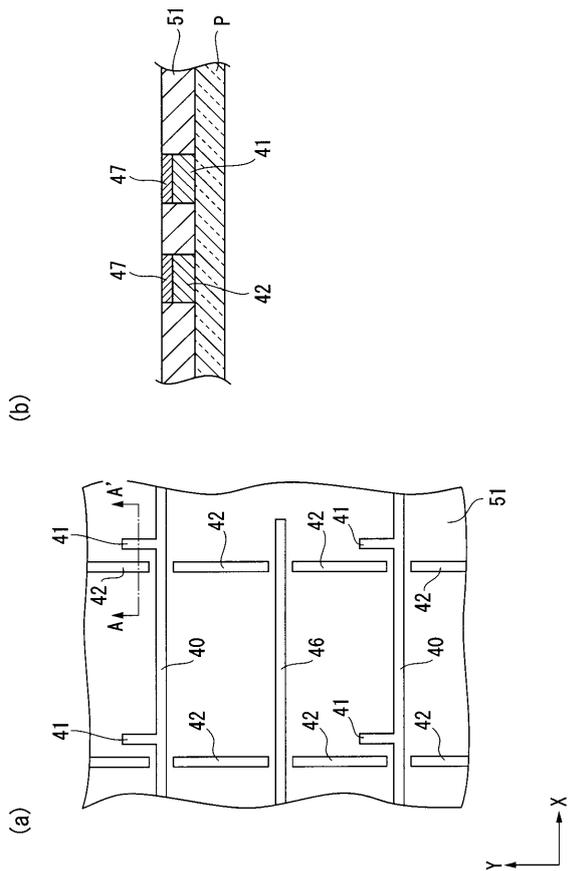
【 図 3 】



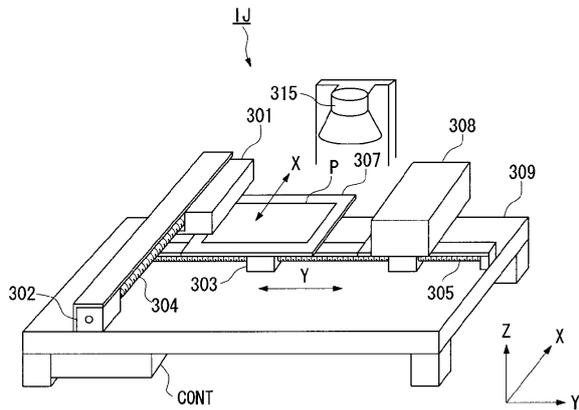
【 図 4 】



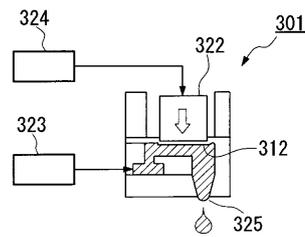
【 図 5 】



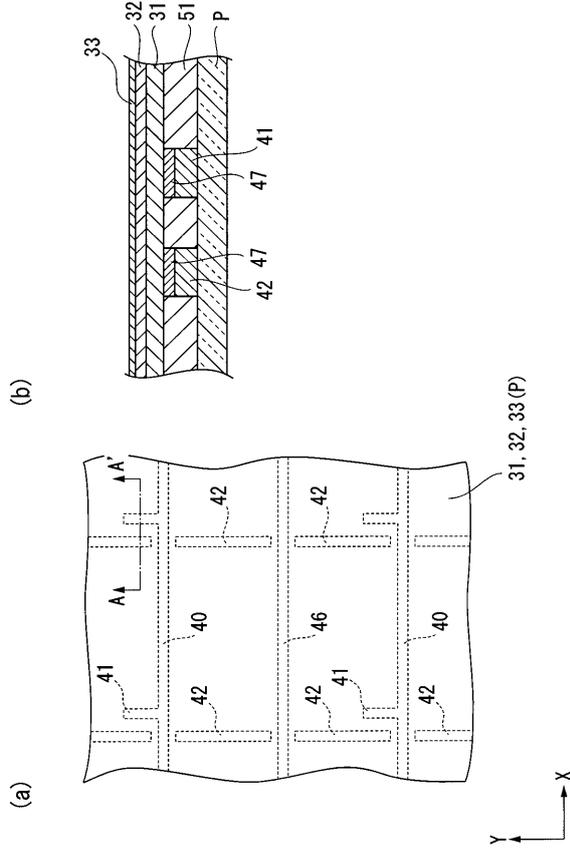
【 図 6 】



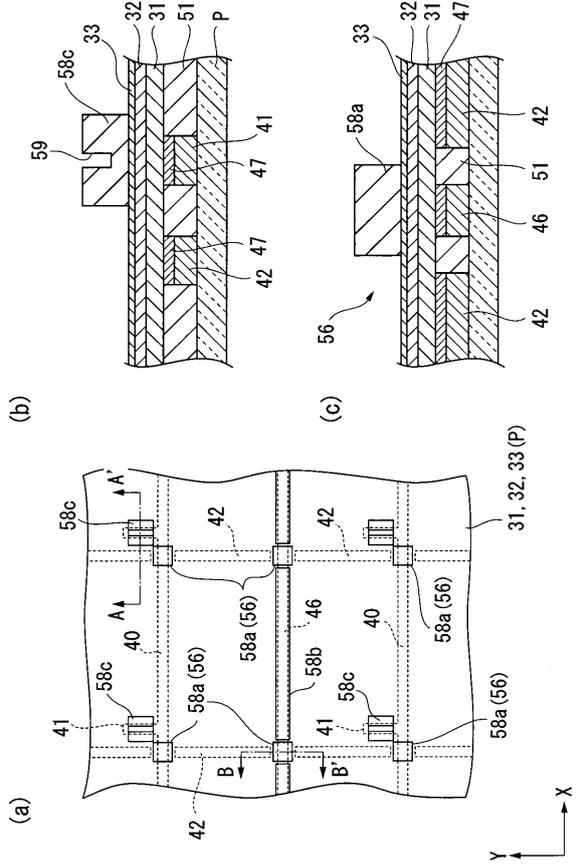
【 図 7 】



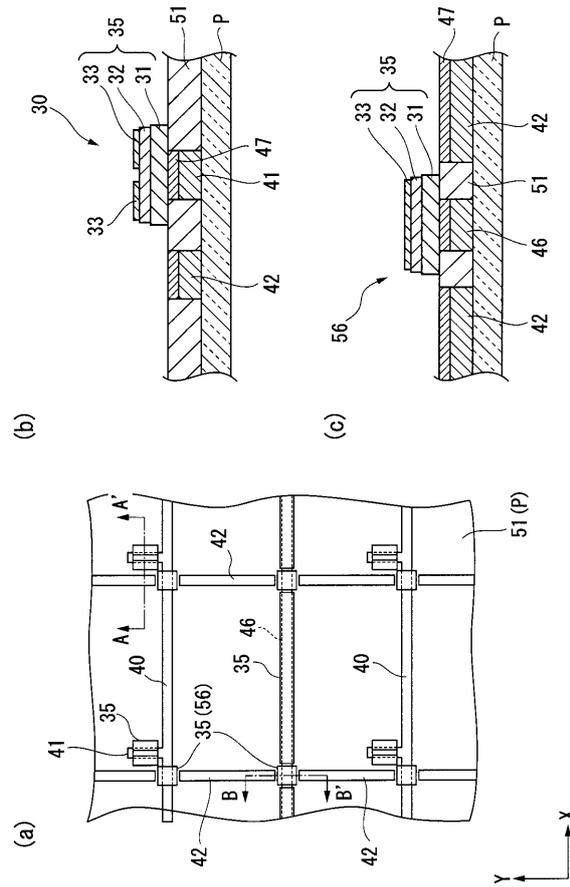
【 図 8 】



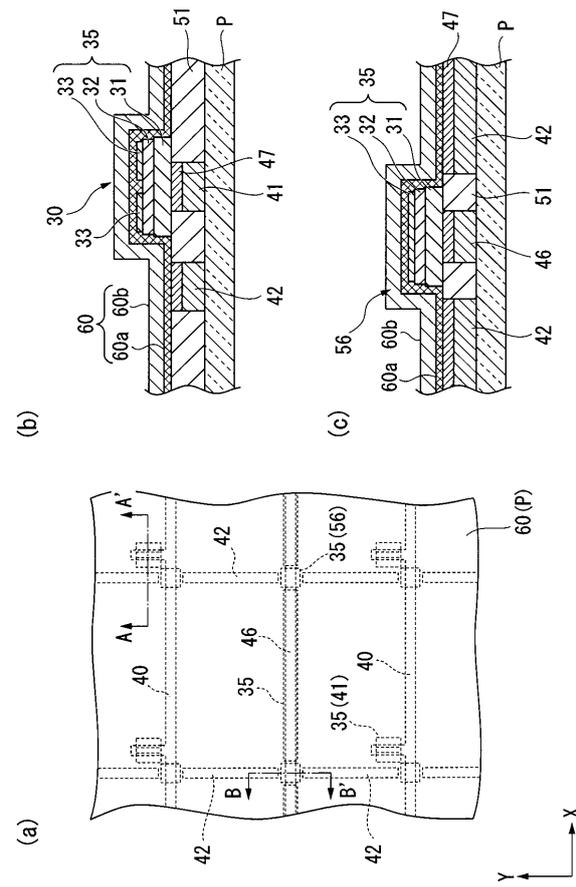
【 図 9 】



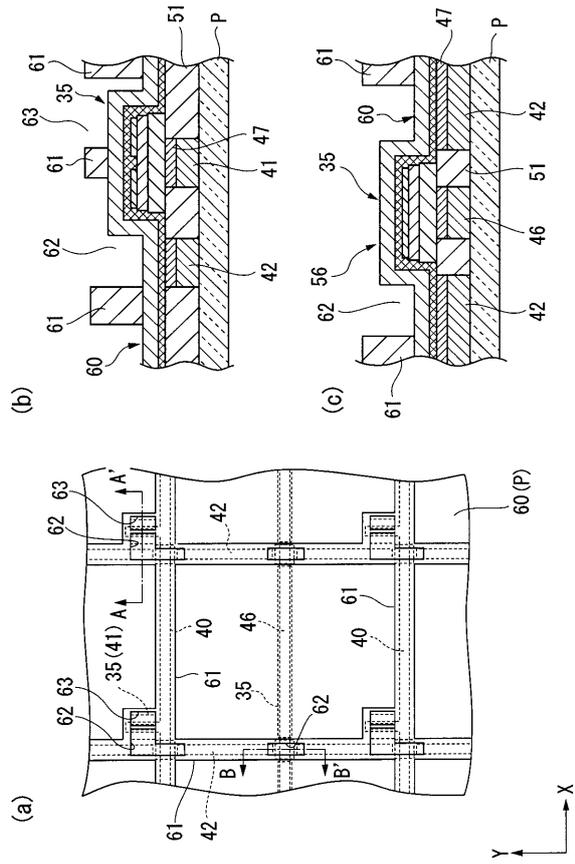
【 図 10 】



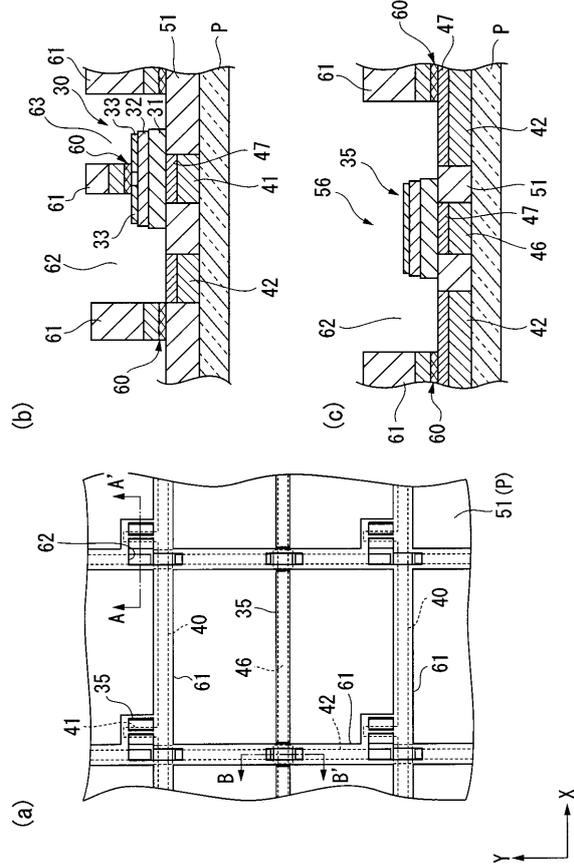
【 図 11 】



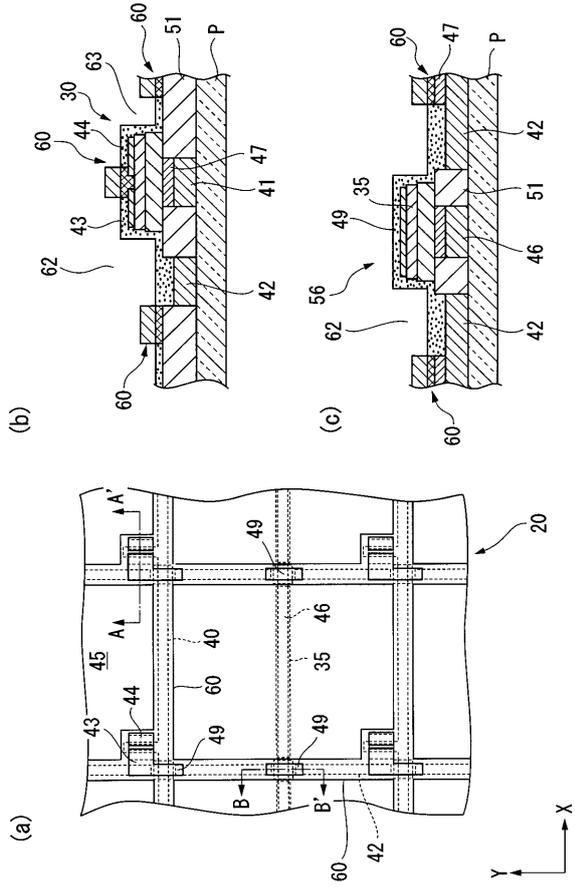
【 図 1 2 】



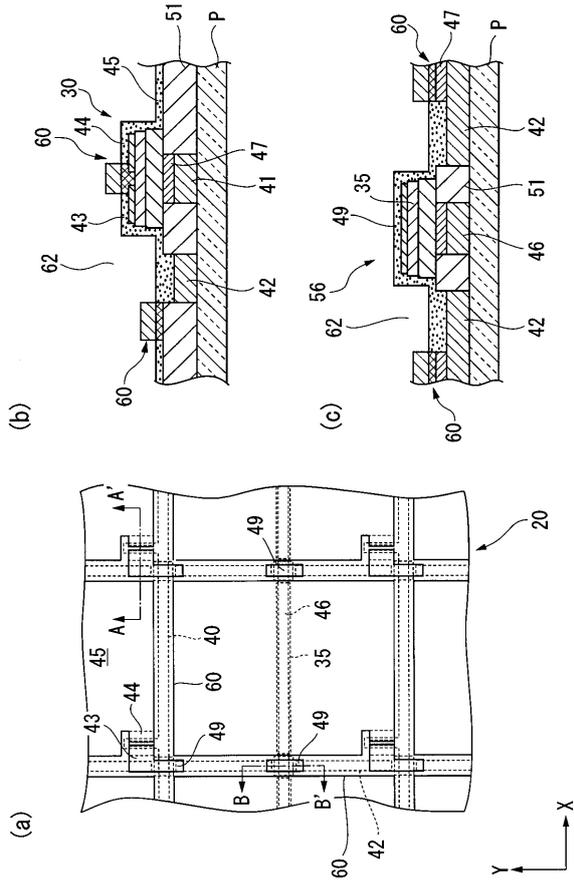
【 図 1 3 】



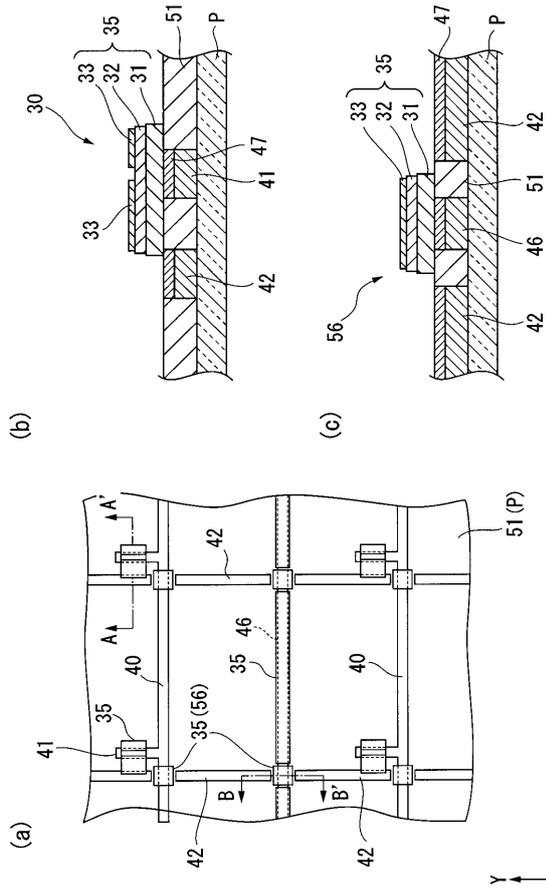
【 図 1 4 】



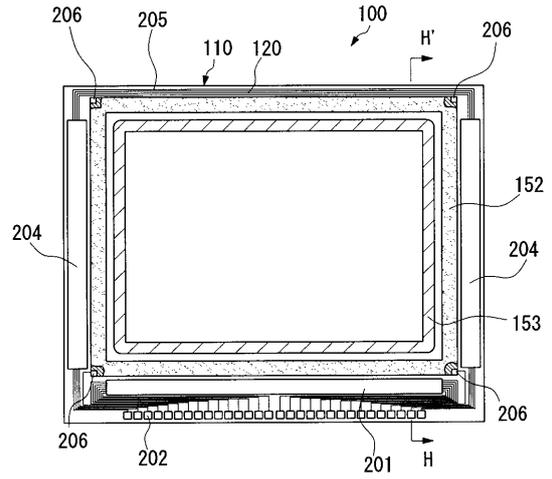
【 図 1 5 】



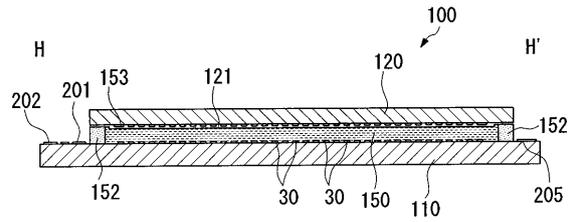
【 図 16 】



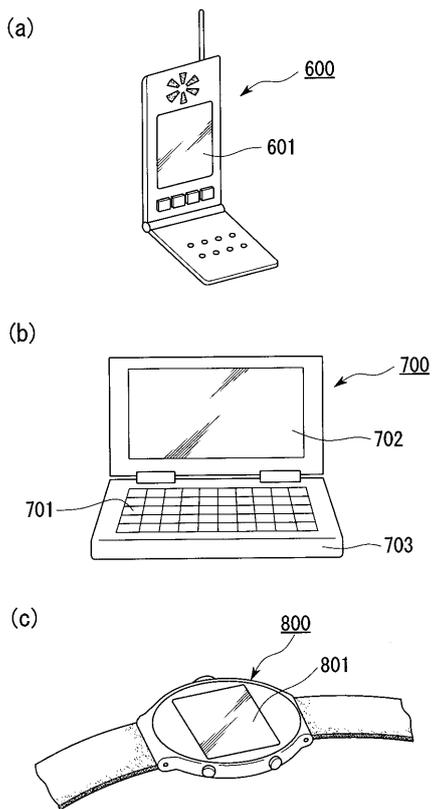
【 図 17 】



【 図 18 】



【 図 19 】



フロントページの続き

(51)Int.Cl.			F I		
<i>G 0 9 F</i>	<i>9/30</i>	<i>(2006.01)</i>	<i>G 0 9 F</i>	<i>9/30</i>	<i>3 3 8</i>
<i>H 0 1 L</i>	<i>21/288</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>21/288</i>	<i>Z</i>
<i>H 0 1 L</i>	<i>29/786</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>29/78</i>	<i>6 1 7 J</i>
<i>H 0 1 L</i>	<i>21/3205</i>	<i>(2006.01)</i>	<i>H 0 1 L</i>	<i>21/88</i>	<i>B</i>
<i>H 0 5 K</i>	<i>3/10</i>	<i>(2006.01)</i>	<i>H 0 5 K</i>	<i>3/10</i>	<i>D</i>

(72)発明者 平井 利充
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 横島 隆裕

(56)参考文献 特開2004-337779(JP,A)
特開2002-237383(JP,A)
特開2002-164635(JP,A)

(58)調査した分野(Int.Cl., DB名)
B 0 5 D 1 / 0 0 - 7 / 2 6
G 0 9 F 9 / 3 0 - 9 / 4 6