



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 103 51 201 B3 2005.07.14**

(12)

Patentschrift

(21) Aktenzeichen: **103 51 201.2**
 (22) Anmeldetag: **03.11.2003**
 (43) Offenlegungstag: –
 (45) Veröffentlichungstag
 der Patenterteilung: **14.07.2005**

(51) Int Cl.7: **B81C 1/00**
B81B 7/02, H01L 27/092, H01L 27/12,
G01N 27/12, G01N 33/483, C12Q 1/02

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden.

(71) Patentinhaber:
Infineon Technologies AG, 81669 München, DE

(74) Vertreter:
**Müller-Boré & Partner, Patentanwälte, European
 Patent Attorneys, 81671 München**

(72) Erfinder:
**Hofmann, Franz, 80995 München, DE; Schulz,
 Thomas, Austin, Texas, US; Eversmann, Björn,
 80336 München, DE**

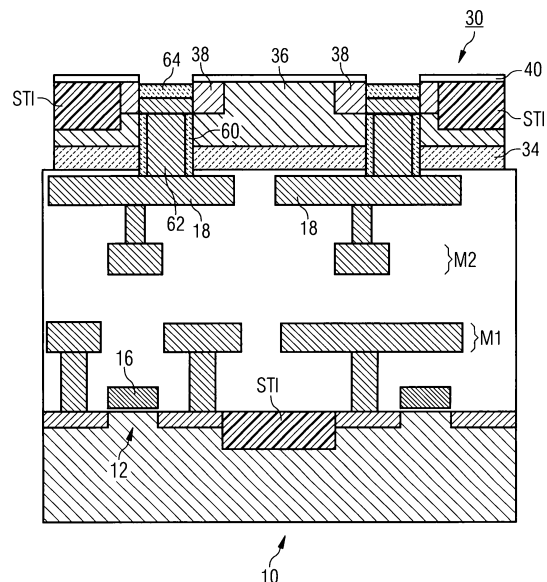
(56) Für die Beurteilung der Patentfähigkeit in Betracht
 gezogene Druckschriften:
DE 43 14 913 C1
DE 102 09 075 A1
EP 10 85 320 A1
WO 03/0 70 316 A2
**Hofmann et al.: "Technology aspects of a CMOS
 Neuro-Sensor: Back End Process and Packaging" in
 Con-
 ference Proceedings: European Solid-State
 Device
 Research, ESSDERC 03, 16.-18. Sept. 2003,
 S. 167-170;**
**Fromherz et al.: Chemphyschem 2002, Vol. 3,
 S. 276-284;**

(54) Bezeichnung: **Sensorvorrichtung mit Waferbondverbindungsaufbau und Herstellungsverfahren derselben**

(57) Zusammenfassung: Die Erfindung betrifft ein Verfahren zum Herstellen einer Sensorvorrichtung, insbesondere einer Neuro-Sensorvorrichtung, umfassend folgende Schritte:

- Ausbilden einer mikrostrukturierten Halbleitergrundstruktur (10) mit einer Vielzahl von Transistoren (12), wobei die Halbleitergrundstruktur (10) scheibenförmig mit einer im wesentlichen planen Grundstrukturscheibenfläche (20) ausgebildet ist;
- Ausbilden einer mikrostrukturierten Sensorstruktur (30; 30') mit einer Vielzahl von Halbleitersensorelementen, welche jeweils ein an einen Halbleiterkanal angrenzendes Sensordielektrikum (40) mit einer Sensorelementoberfläche aufweisen, wobei die Sensorstruktur (30; 30') scheibenförmig mit einer im wesentlichen planen Sensorstrukturscheibenfläche (44) ist, welche der Sensorelementoberfläche gegenüberliegt;
- Festlegen der Sensorstruktur (30; 30') an der Halbleitergrundstruktur (10) über eine Waferbondverbindung der Sensorstrukturscheibenfläche (44) mit der Grundstrukturscheibenfläche (20) und
- Ausbilden von elektrischen Verbindungen (62) zwischen zumindest einem Teil der Sensorelemente der Sensorstruktur und zumindest einem Teil der Transistoren (12) der Halbleitergrundstruktur (10).

Ferner betrifft die Erfindung eine entsprechende Sensorvorrichtung.



Beschreibung

[0001] Die Erfindung betrifft ein Verfahren zum Herstellen einer Sensorvorrichtung, insbesondere einer Neuro-Sensorvorrichtung, sowie eine entsprechende Sensorvorrichtung.

Stand der Technik

[0002] Sensorvorrichtungen zur Detektion der elektrischen Aktivität von biologischen Zellen, insbesondere neuronaler Zellen, sind bekannt. Derartige Neuro-Sensorvorrichtungen gestatten die Untersuchung der elektrischen Aktivität von lebenden neuronalen Zellen oder neuronalem Gewebe und stellen ein Schlüsselwerkzeug der modernen Neurowissenschaft dar, da sie insbesondere einen neuartigen Ansatzpunkt für ein schnelles und statistisch erhebliches Zellen-orientiertes Pharmascreeing eröffnen.

[0003] Neuro-Sensorvorrichtungen gestatten die Detektion der elementaren elektrischen Signale einer neuronalen Zelle, welche als sogenannte Aktionspotentiale bezeichnet werden. Hierunter werden zeitliche Änderungen der Transmembranspannung verstanden, welche mit K^+ und Na^+ -Strömen durch Ionenkanäle der Zellenmembran assoziiert sind. Wenn neuronale Zellen innerhalb eines geerdeten Elektrolyten in engem Kontakt mit einer dielektrisch beschichteten extrazellulären Elektrode gebracht werden, ergibt sich typischerweise ein Spalt von etwa 50 nm zwischen der Zellenmembran und der dielektrischen Schicht. Membranströme, welche durch den Spalt fließen, führen zu einem Potentialabfall aufgrund des Widerstands des Elektrolyten innerhalb des Spalts. Ein derartiges Spannungssignal kann unmittelbar verwendet werden, um die Ladungsträgerdichte innerhalb eines Transistorkanals der Sensorvorrichtung zu steuern.

[0004] Auf Labormaßstab wurden beispielsweise von P. Fromherz et al., "Electrical Interfacing of Nerve Cells and Semiconductor Chips", CHEMPHYSICHEM 2002, 3, Seite 276, Neuro-Sensorvorrichtungen vorgeschlagen, bei welchen extrazelluläre Messungen über eine kapazitive Kopplung des Aktionspotentials an ein "Gate" ausgewertet wurden. Hierbei wird die neuronale Zelle direkt auf ein Sensordielektrikum, welches einem Gatedielektrikum eines Feldeffekttransistors ähnelt, gesetzt. Beim Auftreten des Aktionspotentials wird die Leitfähigkeit des Spaltes zwischen der neuronalen Zelle und dem Sensordielektrikum geändert, wodurch sich aufgrund des Feldefekts die Ladungsträgerdichte in dem Transistorkanal in der darunter liegenden Halbleiterstruktur ändert. Eine derartige Änderung der Ladungsträgerdichte in dem Transistorkanal kann beispielsweise über die damit verbundene Leitfähigkeitsänderung nachgewiesen werden.

[0005] Die Druckschrift DE 43 14 913 C1 offenbart ein Verfahren zur Herstellung von Halbleiterbauelementen mit einer Kontaktstrukturierung für vertikale Kontaktierung mit weiteren Halbleiterbauelementen. Dabei weist ein planares Substrat Metallstifte zur Kontaktierung auf, die mit mikrostrukturierten Funktionselementen auf der Oberseite des Substrates elektrisch leitend verbunden sind und das Substrat vollständig durchdringen. Die Metallstifte überragen die gegenüberliegende Unterseite des Substrates so weit, daß nach Verbinden dieser Unterseite mit der planaren mikrostrukturierten Oberseite eines weiteren Substrates mittels Waferbonding eine elektrisch leitende Verbindung zu den auf dem zweiten Substrat vorgesehenen Funktionselementen möglich ist.

[0006] EP 1 085 320 A1 offenbart einen halbleiterbasierten Sensor, dessen aktiver Bereich als Feldeffekttransistor ausgestaltet ist. Dabei wird die Kanalleitfähigkeit über eine oberflächliche Dielektrikumschicht von dem zu detektierenden Analyten beeinflusst. Um die Bioverträglichkeit des vorgeschlagenen Sensors zu verbessern, enthält der Feldeffekttransistor organische Halbleitermaterialien. Die sehr dünne dielektrische Schicht besitzt eine hohe dielektrische Konstante und besteht beispielsweise aus TiO_2 .

[0007] DE 102 09 075 A1 offenbart einen Biochip zur kapazitiven Stimulation und/oder Detektion biologischer Gewebe, sowie ein Verfahren zur Herstellung eines solchen Biochips. Eine dielektrische Schicht aus TiO_2 ermöglicht eine kapazitive Kopplung zwischen dem biologischen Gewebe und einer Stimulations- und/oder Sensoreinrichtung, die beispielsweise als CMOS-Feldeffekttransistor ausgebildet sein kann. Die Verwendung von TiO_2 als Dielektrikum verbessert bei hoher Stabilität, Biokompatibilität und Homogenität die spezifische Kapazität im Vergleich zu herkömmlichen SiO_2 -Schichten als Dielektrikum um ein Vielfaches. Damit wird die Sensitivität deutlich erhöht.

[0008] Die Druckschrift WO 03/070316 A2 stellt eine Anordnung zur Aufnahme von elektrischen Signalen von lebenden Zellen sowie zur Übertragung von elektrischen Reizen auf lebende Zellen vor. In der vorgeschlagenen Anordnung werden lebende Zellen, insbesondere Nervenzellen, beispielsweise durch einen galvanischen Kontakt mit einem passiven elektronischen Element verbunden, das in der Lage ist, direkt oder indirekt elektrisch wirksame Zellsignale relativ zu einem Bezugspotential aufzunehmen und/oder über einen elektrischen Schalter steuerbare Reizsignale mittels des galvanischen Kontakts an die Zelle abzugeben.

[0009] Hofmann et al. beschreiben in "Technology Aspects of a CMOS Neuro-Sensor: Back End Process and Packaging" in Conference Proceedings: European Solid-State Device Research, ESSDERC

03, 16.–18. September 2003, S. 167–170 ein CMOS-kompatibles Verfahren zur Herstellung von Sensorfeldern mit einer hohen Packungsdichte für nichtinvasive außerzelluläre Langzeitmessungen von Nervenaktivität. Zur Kopplung der zelleninduzierten biologischen Signale an einen CMOS-basierten elektronischen Schaltkreis wird ein biokompatibles Dielektrikum verwendet, das eine hohe Dielektrizitätskonstante aufweist und aus einer Mehrschichtstruktur aus TiO_2 und ZrO_2 besteht. In dieser Veröffentlichung werden neben dem Prozessablauf außerdem Details über den Aufbau des elektrischen Schaltkreises und der dielektrischen Schicht vorgestellt.

[0010] Ferner sind Neuro-Sensorvorrichtungen bekannt, welche in Form eines CMOS-Arrays aufgebaut sind. Hierbei sind eine Vielzahl von Sensordielektrika an der Oberfläche einer CMOS-artigen Halbleiterstruktur mittels eines entsprechenden "Back-End"-Prozesses ausgebildet. Die zugrundeliegende CMOS-Halbleiterstruktur gestattet problemlos die Ausbildung eines dichten Sensorelementarrays, wobei das zu detektierende extrazelluläre Signal über metallische Verbindungsbahnen und "VIAs" zur Verstärkung und Auswertung an die im "Front-End"-Prozeß ausgebildeten MOSFETs weitergeleitet wird.

[0011] Zwar gestattet eine derartige Neuro-Sensorvorrichtung in Form eines CMOS-Arrays eine ortsauflösende Detektion neuronaler Zellen, jedoch ist die Detektionsempfindlichkeit nicht immer zufriedenstellend.

Aufgabenstellung

[0012] Aufgabe der Erfindung ist es, ein Herstellungsverfahren für eine Sensorvorrichtung, insbesondere eine Neuro-Sensorvorrichtung, sowie eine entsprechende Sensorvorrichtung anzugeben, welches die Ausbildung einer Sensorvorrichtung mit einer Vielzahl von Sensorelementen bei ausgezeichneter Detektionsempfindlichkeit der einzelnen Sensorelemente gestattet.

[0013] Diese Aufgabe wird durch ein Verfahren mit den in Anspruch 1 angegebenen Merkmalen sowie durch eine Sensorvorrichtung mit den in Anspruch 11 angegebenen Merkmalen gelöst. Bevorzugte Ausführungsformen sind Gegenstand der abhängigen Ansprüche.

[0014] Gemäß der Erfindung umfaßt ein Verfahren zum Herstellen einer Sensorvorrichtung, insbesondere einer Neuro-Sensorvorrichtung, folgende Schritte:

- Ausbilden einer mikrostrukturierten Halbleitergrundstruktur mit einer Vielzahl von Transistoren, wobei die Halbleitergrundstruktur scheibenförmig mit einer im wesentlichen planen Grundstruktur-

scheibenfläche ausgebildet ist;

- Ausbilden einer mikrostrukturierten Sensorstruktur mit einer Vielzahl von Halbleitersensorelementen, welche jeweils ein an einen Halbleiterkanal (n- oder p-Kanal) angrenzendes Sensordielektrikum mit einer Sensorelementoberfläche aufweisen, wobei die Sensorstruktur scheibenförmig mit einer im wesentlichen planen Sensorstrukturscheibenfläche ist, welche der Sensorelementoberfläche gegenüberliegt, der Schritt des Ausbildens der Sensorstruktur einen Abscheide- und nachfolgenden Ausheilschritt zumindest eines Dielektrikums für die Sensordielektrika umfaßt und die Temperatur des Ausheilschritts zumindest zeitweise über 400°C , vorzugsweise über 600°C und am meisten bevorzugt über 700°C liegt;
- Festlegen der Sensorstruktur an der Halbleitergrundstruktur über eine Waferbondverbindung der Sensorstrukturscheibenfläche mit der Grundstrukturscheibenfläche; und
- Ausbilden von elektrischen Verbindungen zwischen zumindest einem Teil der Sensorelemente der Sensorstruktur und zumindest einem Teil der Transistoren der Halbleitergrundstruktur.

[0015] Das erfindungsgemäße Herstellungsverfahren für eine Sensorvorrichtung beruht auf einer zweigeteilten Prozeßführung. So werden eine Halbleitergrundstruktur und eine Sensorstruktur, welche zusammen die Sensorvorrichtung bilden, in getrennten Prozessen weitgehend fertiggestellt und erst in einem späten Prozeßstadium durch eine Waferbondverbindung miteinander verbunden. Die mikrostrukturierte Halbleitergrundstruktur kann insbesondere eine Vielzahl von Auswahl- und Verstärkungstransistoren umfassen und ist vorzugsweise CMOS-kompatibel ausgeführt. Die mikrostrukturierte Sensorstruktur, welche die eigentlichen Sensorelemente mit den Sensortransistoren umfaßt, wird in einem getrennten Prozeß weitgehend fertiggestellt. Die Halbleitergrundstruktur ist mit der Sensorstruktur über eine Waferbondverbindung verbunden. Derartige Waferbondverfahren, bei welchen zwei plane Oberflächen bei Annäherung aufgrund von Van-der-Waals-Kräften dauerhaft verbunden werden, sind aus der Halbleitertechnologie bekannt und bedürfen keiner genaueren Erläuterung. Bei dem erfindungsgemäßen Herstellungsverfahren wird die Halbleitergrundstruktur mit der Sensorstruktur durch eine Van-der-Waals-Kopplung zwischen der planen Grundstrukturscheibenfläche und der planen Sensorstrukturscheibenfläche verbunden.

[0016] Mit der getrennten Prozeßführung zwischen der Halbleitergrundstruktur und der Sensorstruktur sind erhebliche Vorteile verbunden, die sich die Erfindung zunutze macht. So hängt eine hohe Detektionsempfindlichkeit der Sensorelemente einer Sensorvorrichtung in hohem Maße von der Kopplungsstärke der extrazellulären Signale an den Halbleiterkanal

(Sensortransistorkanal) der Sensorelemente ab. Die Kopplungsstärke wird maßgeblich durch Material und Dicke des verwendeten Sensordielektrikums bestimmt. Besonders vorteilhaft ist der Einsatz von Dielektrika mit hohen Dielektrizitätskonstanten ("High-k-Dielektrika"), welche eine hohe Kopplung gestatten. Gleichzeitig ist es für eine hohe Detektionsempfindlichkeit von Vorteil, das Sensordielektrikum möglichst dünn auszubilden, ohne daß jedoch ohmsche Leckströme fließen können.

[0017] Qualitativ hochwertige, dünne und dichte Sensordielektrika aus vorzugsweise biokompatiblen Dielektrika mit hohen Dielektrizitätskonstanten herzustellen, erfordert jedoch Prozessschritte, welche in einem "Back-End"-Stadium eines CMOS-Prozesses nicht zulässig sind. Typischerweise werden derartige "high-k"-Dielektrika bei Temperaturen von etwa 200°C abgeschieden und nachfolgend zur Qualitätsverbesserung einem Hochtemperaturschritt und Temperschritt bei Temperaturen von typischerweise 900°C unterworfen. Bereits bei Temperaturen welche 400°C überschreiten, werden jedoch die im CMOS-Prozeß zuvor ausgebildeten metallischen Leiterbahnen sowie sonstige Schichtstrukturen stark in Mitleidenschaft gezogen, sodaß das "Temperatur-Budget" in einem CMOS-Back-End-Prozeß stark eingeschränkt ist.

[0018] Durch das erfindungsgemäße Konzept, die Prozeßführung zur Herstellung der Halbleitergrundstruktur von derjenigen der Sensorstruktur zu trennen und die Strukturen erst zu einem späteren Herstellungsstadium zusammenzuführen, werden die oben genannten Nachteile vollständig vermieden. So ist es bei dem erfindungsgemäßen Herstellungsverfahren möglich, das für die Detektionsempfindlichkeit ausschlaggebende Sensordielektrikum unter optimalen Prozeßbedingungen auszubilden. Insbesondere können Hochtemperaturschritt- und Temperschritte zur Qualitätsverbesserung des "high-k"-Dielektrikums zum Einsatz kommen. Gleichermaßen kann die Prozessierung der Halbleitergrundstruktur, welche ein hochdichtes Array von Sensorelementen erst ermöglicht, in Form eines standardisierten CMOS-Prozesses ausgeführt werden. Vorzugsweise wird der CMOS-Prozeß hierbei derartig gewählt, daß die im "Front-End"-Stadium ausgebildeten MOSFETs gute Anlogeigenschaften aufweisen.

[0019] Um die Halbleitergrundstruktur und die Sensorstruktur mittels des Waferbondprozesses zusammenführen zu können, weisen beide Strukturen jeweils eine im wesentlichen plane Scheibenfläche auf, welche beim Waferbondprozeß in Flächenanlage miteinander treten. Hierzu weist die Halbleitergrundstruktur eine Grundstrukturscheibenfläche auf, welche beispielsweise die durch einen CMP-Schritt (Chemical-Mechanical-Polishing) planarisierte Oberfläche eines Isolators nach Abschluß des

CMOS-Herstellungsprozesses der Halbleitergrundstruktur ist. Die Sensorstruktur weist dem gegenüber auf ihrer der Sensorelementoberfläche abgewandten Seite eine ebenfalls plane Sensorstrukturscheibenfläche auf, welche beispielsweise ebenfalls durch einen CMP-Prozeß oder durch ein Ablösen des Bulk-Siliziumsubstrats eines SOI-Wafers gewonnen werden kann.

[0020] Vorzugsweise ist die Grundstruktur eine CMOS-Halbleiterstruktur. Die Sensorstruktur wird vorzugsweise als mikrostrukturierte SOI-Struktur (Silicon-On-Insulator) ausgeführt. Insbesondere kann der Schritt des Ausbildens der Sensorstruktur ein Bereitstellen eines SOI-Wafers mit einer Top-Siliziumschicht, ein Abscheiden zumindest eines Dielektrikums auf die Top-Siliziumschicht für die Sensordielektrika und ein Ausheilen des abgeschiedenen Dielektrikums umfassen. Eine derartige Ausbildung der Sensorstruktur als die abgelöste Top-Silizium- und Oxidschicht eines SOI-Wafers ist besonders vorteilhaft.

[0021] Erfindungsgemäß umfaßt der Schritt des Ausbildens der Sensorstruktur einen Abscheide- und nachfolgenden Ausheilschritt zumindest eines Dielektrikums für die Sensordielektrika und die Temperatur des Ausheilschritts liegt zumindest zeitweise über 400°C, vorzugsweise über 600°C und am meisten bevorzugt über 700°C. Durch die getrennte Prozeßführung zwischen Halbleitergrundstruktur und Sensorstruktur ist es möglich, ein nicht durch vorangegangene "Front-End"-Prozessierung beschränktes Temperaturbudget nutzen zu können. Stattdessen können Hochtemperaturschritt- und Temperschritte Verwendung finden, welche zu qualitativ hochwertigen Sensordielektrika führen.

[0022] Vorzugsweise umfaßt das Sensordielektrikum zumindest ein Dielektrikum mit hoher Dielektrizitätskonstante, insbesondere Al_2O_3 , Hf_2O_3 , ZrO_2 und/oder TiO_2 . Gleichermaßen sind jedoch alle anderen "high-k"-Dielektrika einsetzbar, solange diese im Hinblick auf die zu untersuchenden neuronalen Zellen oder das neuronale Gewebe biokompatibel sind.

[0023] Vorzugsweise weist das Sensordielektrikum eine Dicke von weniger als 20 nm vorzugsweise weniger als 10 nm auf. Durch den Einsatz eines Hochtemperaturschritt- und Temperschritts und der abgeschiedenen "high-k"-Dielektrika ist es möglich, "dichte" Sensordielektrika mit Schichtdicken von weniger als 20 nm zu erzeugen. Derartige dünne Sensordielektrika gestatten demgemäß eine hohe Kopplungseffizienz extrazellulärer Potentiale an die Sensorelemente.

[0024] Vorzugsweise weist die Sensorstruktur eine Vielzahl von matrixartig angeordneten Sensorelementen auf. Durch die vorzugsweise CMOS-struktu-

rierte Halbleitergrundstruktur ist es möglich, ein Sensorelementarray mit einer Vielzahl von insbesondere matrixartig angeordneten Sensorelementen aufzubauen, ohne hierbei auf eine hohe Kopplungseffizienz verzichten zu müssen.

[0025] Vorzugsweise weist die Halbleitergrundstruktur eine Vielzahl von Verbindungskontakten mit der Kontaktfläche von zumindest $1 \mu\text{m}^2$, vorzugsweise zumindest $2 \mu\text{m}^2$ auf, welche zumindest teilweise mit Transistoranschlüssen von zumindest einem der Transistoren der Halbleitergrundstruktur elektrisch verbunden sind, und der Schritt des Ausbildens der elektrischen Verbindungen zwischen den Sensorelementen der Sensorstruktur und den Transistoren der Halbleitergrundstruktur umfaßt ein Ausbilden von elektrischen Verbindungen zwischen zumindest einem Teil der Verbindungskontakte. Gemäß dieser bevorzugten Ausführungsform des erfindungsgemäßen Herstellungsverfahrens werden in der Halbleitergrundstruktur Verbindungskontakte bereitgestellt, welche eine vergleichsweise große Kontaktfläche von zumindest $1 \mu\text{m}^2$, typischerweise $4 \mu\text{m}^2$ aufweisen. Diese Verbindungskontakte, welche auch als sogenannte "Landing pads" bezeichnet werden erleichtern die herzustellenden elektrischen Verbindungen zwischen den Sensorelementen der Sensorstruktur und den Transistoren der Halbleitergrundstruktur. Zwar ist es mit modernen Waferjustiertechniken, welche bei Waferbondprozessen üblich sind, möglich, eine ausgezeichnete relative Positioniergenauigkeit der Sensorstruktur relativ zu der Halbleitergrundstruktur herzustellen. Die Verbindungskontakte mit den vergleichsweise großen Kontaktflächen tolerieren jedoch einen gewissen unerwünschten lateralen Versatz zwischen der Sensor- und der Halbleitergrundstruktur, ohne daß dies zu Bauelementausfällen führen würde.

[0026] Nach dem Waferbondprozeß werden mittels planarlithographischer Techniken elektrische Verbindungen zwischen den entsprechenden Anschlüssen der Sensorelemente (Sensortransistoranschlüsse) zu den Verbindungskontakten ausgebildet, so daß die typischerweise in Normalenrichtungen der Scheibenflächen verlaufenden Verbindungen ("VIAs") auf den "Landing-Pads" enden.

[0027] Gemäß der Erfindung umfaßt eine Sensorvorrichtung, vorzugsweise eine Sensorvorrichtung hergestellt nach einem der vorangegangenen erfindungsgemäßen Herstellungsverfahren:

- zumindest eine mikrostrukturierte Halbleitergrundstruktur mit einer Vielzahl von Transistoren, wobei die Halbleitergrundstruktur scheibenförmig mit einer im wesentlichen planen Grundstrukturscheibenfläche ausgebildet ist;
- zumindest eine mikrostrukturierte Sensorstruktur mit einer Vielzahl von Halbleitersensorelementen, welche jeweils ein an einen Halbleiterkanal

angrenzendes, bei einer Temperatur von zumindest zeitweise über 400°C , vorzugsweise über 600°C und am meisten bevorzugt über 700°C ausgeheiltes Sensordielektrikum mit einer Sensorelementoberfläche aufweisen, wobei die Sensorstruktur scheibenförmig mit einer im wesentlichen planen Sensorstrukturscheibenfläche ist, welche der Sensorelementoberfläche gegenüberliegt;

- eine Vielzahl von elektrischen Verbindungen zwischen zumindest einem Teil der Sensorelemente der Sensorstruktur und zumindest einem Teil der Transistoren der Halbleitergrundstruktur;

wobei die Sensorstruktur und die Halbleitergrundstruktur über eine Waferbondverbindung der Sensorstrukturscheibenfläche mit der Grundstrukturscheibenfläche verbunden sind.

[0028] Hinsichtlich der Beschreibung der Merkmale und Vorzüge einer erfindungsgemäßen Sensorvorrichtung wird auf die vorangegangene Beschreibung der erfindungsgemäßen Herstellungsverfahren Bezug genommen.

[0029] Vorzugsweise ist die Grundstruktur eine CMOS-Halbleiterstruktur. Vorzugsweise ist die Sensorstruktur eine mikrostrukturierte SOI-Struktur.

[0030] Gemäß einer weiteren bevorzugten Ausführungsform umfaßt das Sensordielektrikum zumindest ein Dielektrikum mit hoher Dielektrizitätskonstante, insbesondere Al_2O_3 , Hf_2O_3 , ZrO_2 und/oder TiO_2 . Vorzugsweise weist das Sensordielektrikum eine Dicke von weniger als 20 nm , vorzugsweise weniger als 10 nm auf. Vorzugsweise weist die Sensorstruktur eine Vielzahl von matrixartig angeordneten Sensorelementen auf.

[0031] Gemäß einer weiteren bevorzugten Ausführungsform weist die Halbleitergrundstruktur eine Vielzahl von Verbindungskontakten mit einer Kontaktfläche von zumindest $1 \mu\text{m}^2$, vorzugsweise zumindest $2 \mu\text{m}^2$ auf, welche zumindest teilweise mit Transistoranschlüssen von zumindest einem der Transistoren der Halbleitergrundstruktur elektrisch verbunden sind, und die Sensorvorrichtung umfaßt elektrische Verbindungen zwischen zumindest einem Teil der Sensorelemente und zumindest einem Teil der Verbindungskontakte.

[0032] Die Erfindung wird nachfolgend mit Bezug auf begleitende Zeichnungen bevorzugter Ausführungsformen beispielhaft beschrieben.

[0033] Es zeigt:

[0034] **Fig. 1** eine schematische Schnittansicht einer Halbleitergrundstruktur einer bevorzugten Ausführungsform einer erfindungsgemäßen Sensorvorrichtung;

[0035] [Fig. 2](#) eine schematische Schnittansicht eines Herstellungsstadiums einer Sensorstruktur der bevorzugten Ausführungsform der erfindungsgemäßen Sensorvorrichtung;

[0036] [Fig. 3](#) eine schematische Schnittansicht eines späteren Herstellungsstadiums der Sensorstruktur von [Fig. 2](#);

[0037] [Fig. 4](#) eine schematische Schnittansicht eines weiteren späteren Herstellungsstadiums der Sensorstruktur von [Fig. 2](#);

[0038] [Fig. 5](#) eine schematische Schnittansicht eines weiteren Herstellungsstadiums der Sensorstruktur von [Fig. 2](#) mit aufgeklebtem Handlewafer;

[0039] [Fig. 6](#) eine schematische Schnittansicht der bevorzugten Ausführungsform der erfindungsgemäßen Sensorvorrichtung nach dem Waferbondprozeß der Halbleitergrundstruktur von [Fig. 1](#) und der Sensorstruktur von [Fig. 2](#) bis [Fig. 5](#);

[0040] [Fig. 7](#) eine schematische Schnittansicht eines weiteren Herstellungsstadiums der bevorzugten Ausführungsform der erfindungsgemäßen Sensorvorrichtung von [Fig. 6](#);

[0041] [Fig. 8](#) eine schematische Schnittansicht eines weiteren Herstellungsstadiums der bevorzugten Ausführungsform der erfindungsgemäßen Sensorvorrichtung von [Fig. 6](#);

[0042] [Fig. 9](#) eine schematische Schnittansicht der fertiggestellten bevorzugten Ausführungsform der erfindungsgemäßen Sensorvorrichtung gemäß [Fig. 6](#) bis [Fig. 8](#);

[0043] [Fig. 10](#) eine schematische Schnittansicht der bevorzugten Ausführungsform der erfindungsgemäßen Sensorvorrichtung gemäß [Fig. 9](#), wobei der Substratkontakt an dem Sensortransistor dargestellt ist; und

[0044] [Fig. 11](#) eine schematische Schnittansicht einer weiteren bevorzugten Ausführungsform einer erfindungsgemäßen Sensorvorrichtung mit einem "fully-depleted"-SOI-Sensortransistor.

[0045] Anhand der schematischen Schnittzeichnungen gemäß [Fig. 1](#) bis [Fig. 10](#) wird nachfolgend eine besonders bevorzugte Ausführungsform einer erfindungsgemäßen Sensorvorrichtung beschrieben. Die Schnittebene der Schnittzeichnungen der [Fig. 1](#) bis [Fig. 11](#) verläuft hierbei senkrecht zu einer Scheibenebene der Sensorvorrichtung, d. h. parallel zur Normalenrichtung der verwendeten Halbleiter-substrate.

[0046] In [Fig. 1](#) ist eine mikrostrukturierte Halblei-

tergrundstruktur **10** in schematischer Schnittansicht am Ende des verwendeten CMOS-Prozesses dargestellt. Bei dem verwendeten CMOS-Prozeß kann es sich um einen herkömmlichen, aus der Halbleitertechnologie bekannten Prozeß handeln. Vorzugsweise wird ein CMOS-Prozeß eingesetzt, welcher zu Transistoren (MOSFETs) mit guten Analogeeigenschaften führt. In [Fig. 1](#) sind schematisch zwei Auswahl- bzw. Verstärkungstransistoren **12** dargestellt, welchem im "Front-End"-Stadium des CMOS-Prozesses hergestellt wurden. In üblicher Weise weisen die Transistoren **12** hochdotierte Kontaktregionen **14** auf, zwischen welchen sich jeweils der Transistorkanal erstreckt, dessen elektrische Leitfähigkeit durch jeweils eine Gateelektrode **16** steuerbar ist. Die hochdotierten Kontaktregionen **14** der Transistoren **12** sind mit einer ersten Metallebene M1 in üblicher Weise elektrisch verbunden.

[0047] Im oberen Bereich der Schnittansicht von [Fig. 1](#) ist eine zweite Metallebene M2 dargestellt, welche teilweise über "VIAs" mit Verbindungskontakten **18** elektrisch verbunden ist. Die Verbindungskontakte **18** sind dazu ausgelegt, elektrische Verbindungen mit Sensorelementen der später anzubringenden Sensorstruktur einzugehen.

[0048] In [Fig. 2](#) ist in schematischer Schnittansicht ein SOI-Wafer (Silicon-On-Insulator-Wafer) dargestellt, welcher das Ausgangsmaterial für die zu prozessierende Sensorstruktur **30** ist. Der SOI-Wafer umfaßt ein (Bulk-)Halbleitersubstrat **32**, vorzugsweise ein Siliziumsubstrat. Auf dem Siliziumsubstrat **32** ist eine Oxidschicht **34** angeordnet, welche auch als "buried oxide layer (BOX)" bezeichnet wird. Auf der Oxidschicht **34** ist eine Top-Siliziumschicht **36** angebracht, deren Dicke vorzugsweise zwischen 10 und 300 Nanometer, typischerweise 100 Nanometer, liegt. Die Dicke der Top-Siliziumschicht **36** sollte vorzugsweise derartig bemessen sein, daß der auszubildende Sensortransistor der späteren Sensorelemente gute Analogeeigenschaften aufweist. Wie im späteren gezeigt wird, ist jedoch eine dünne Top-Siliziumschicht **36** ebenfalls denkbar, wobei die Sensortransistoren in diesem Fall entsprechende Bereiche der Top-Siliziumschicht **36** vollständig verarmen und als "fully-depleted"-Transistoren ausgebildet sind.

[0049] Die Strukturierung des SOI-Wafers, insbesondere der Top-Siliziumschicht **36**, erfolgt mit herkömmlichen Strukturierungsverfahren der Halbleitertechnologie. Insbesondere werden in gewohnter Weise Isolationsbereiche STI definiert, um die einzelnen Sensortransistoren elektrisch voneinander zu trennen (vgl. [Fig. 3](#)). Mittels eines Belackungs- und Lithographieschritts und eines nachfolgenden Implantationsschritts von Donatoren werden n⁺-dotierte Halbleiterbereiche **38** in der Top-Siliziumschicht **36** definiert. Nachfolgend wird der Fotolack entfernt und die Struktur ausgeheilt.

[0050] Anschließend wird, wie in [Fig. 4](#) dargestellt, ein Dielektrikum abgeschieden, welches das Sensordielektrikum **40** bildet. Das Dielektrikum wird vorzugsweise aus einer Materialgruppe der sogenannten "high-k-Dielektrika" ausgewählt, welche besonders hohe Dielektrizitätskonstanten aufweisen. Hiermit ist eine gute kapazitive Kopplung der später zu untersuchenden neuronalen Zellen an die Sensorelemente gewährleistet. Nach dem Abscheideschritt des Dielektrikums **40**, welcher typischerweise bei Temperaturen von 200°C erfolgt, wird ein Hochtemperaturausheil- und Tempereschritt angeschlossen, bei welchem die Temperaturen zeitweise über 400°C, insbesondere über 600°C liegen. Da in diesem Prozeßstadium der Strukturierung der Sensorstruktur das "Temperaturbudget" nicht durch vorangegangene CMOS-Front-End-Prozesse beschränkt ist, können die optimalen Ausheil- und Temperparameter zur Ausbildung eines qualitativ hochwertigen Dielektrikums gewählt werden. Insbesondere braucht – im Gegensatz zum Stand der Technik – nicht auf tieferliegende Verdrahtungsebenen eines vorangegangenen CMOS-Prozesses Rücksicht genommen zu werden. Die Schichtdicke des Sensordielektrikums **40** kann im Vergleich zu Sensordielektrika, welche nicht einem Hochtemperaturausheilschritt unterworfen werden konnten, erheblich dünner gewählt werden, ohne daß schädliche Leckströme durch das Dielektrikum auftreten würden.

[0051] Anschließend wird eine Nitridschicht **42** auf die Sensordielektrikumsschicht **40** aufgebracht.

[0052] Wie in [Fig. 5](#) dargestellt ist, wird nachfolgend ein sogenannten Handlewafer **50** mit Hilfe einer geeigneten Klebeschicht **52** flächig auf die Nitridschicht **42** aufgeklebt. Der Handlewafer **50** hat die Aufgabe, die Sensorstruktur **30** zu stabilisieren, sobald das Bulk-Halbleitersubstrat **32** des SOI-Wafers entfernt wurde. Die untere Oberfläche der Oxidschicht **34**, welche nach Entfernen des Halbleitersubstrats **32** offen liegt, stellt eine plane Oberfläche dar, welche als Sensorstrukturscheibenfläche **44** bezeichnet wird.

[0053] Nachfolgend wird, wie in [Fig. 6](#) dargestellt ist, die Sensorstruktur **30** mittels eines Waferbondverfahrens mit der Halbleitergrundstruktur **10** verbunden. Hierbei tritt die Sensorstrukturscheibenfläche **44** mit einer Grundstrukturscheibenfläche **20** der Halbleitergrundstruktur **10** in Flächenanlage, wobei Van-der-Waals-Kräfte zu einer dauerhaften Verbindung zwischen der Halbleitergrundstruktur **10** und der Sensorstruktur **30** führen.

[0054] Nach dem erfolgten Waferbondprozeß der Sensorstruktur **30** auf die Halbleitergrundstruktur **10** wird der Handlewafer **50** abgelöst. Mittels eines Lithographieschritts wird in einer geeigneten Maskenschicht ein Fenster zur Erstellung von elektrischen Verbindungen zwischen der Sensorstruktur **30** und

der Halbleitergrundstruktur **10** geöffnet. Nach einem erfolgten Ätzschritt der Nitridschicht **42**, des Sensordielektrikums **40**, der Top-Siliziumschicht **36**, der Oxidschicht **34** sowie des planarisierten Oxid- bzw. Nitridmaterials der Halbleitergrundstruktur **10** endet die Ätzfront auf den Verbindungskontakten **18** (vgl. [Fig. 7](#)).

[0055] Nachfolgend wird eine elektrische Verbindung **62** zwischen einem der Verbindungskontakte **18** und dem hochdotierten Halbleitergebiet **38** (Source- bzw. Drain-Anschluß des Sensortransistors) ausgebildet. Zu berücksichtigen ist hierbei, daß eine Verbindung mit dem Top-Siliziumsubstrat **36**, d. h. eine sogenannter "Bulk-Kontakt" vermieden werden muß. Daher erfolgt die Prozeßführung unter Ausbildung einer Oxidisolierung **60** in den ausgebildeten Kontaktlöchern. Hierzu erfolgt zunächst die Abscheidung einer Oxidschicht, welche nachfolgend mittels eines Spacerätzschritts zurückgeätzt wird. Die Spacerätzung wird hierbei derartig stark überzogen, daß die Spacerhöhe nur knapp überhalb der Unterkante der hochdotierten Halbleiterbereiche **38** endet. Auf diese Weise isoliert die Oxidisolierung **60** die spätere elektrische Verbindung **62** von der Top-Siliziumschicht **36**, so daß kein parasitärer Bulk-Kontakt ausgebildet wird.

[0056] Nachfolgend wird, wie in [Fig. 8](#) dargestellt ist, eine metallische Verbindung **62**, beispielsweise aus Wolfram, abgeschieden und zurückgeätzt, welche den hochdotierten Sensortransistoranschluß **38** mit dem Verbindungskontakt **18** elektrisch verbindet. Auf die rückgeätzte Oberfläche der elektrischen Verbindung **62** wird eine Oxidschicht **64** abgeschieden und rückgeätzt, welche einen Kontakt der elektrischen Verbindung **62** mit dem Elektrolyten verhindern soll. Auf diese Weise werden die Sensortransistoranschlüsse **38** elektrisch mit der Metallebene M2 der Halbleitergrundstruktur **10** verbunden. An geeigneten Stellen werden die elektrischen Signale der Sensorelemente, welche derartige Sensortransistoren umfassen, von der Metallebene M2 an die tieferliegende Metallebene M1 zu den Auswerte- und Auswahltransistoren **12** weitergegeben, wobei auf bekannte Schaltungstechniken der CMOS-Fertigung zurückgegriffen wird.

[0057] Nach einem Ätzschritt der Nitridschicht **42** wird das Sensordielektrikum **40** freigelegt, dessen Oberfläche die Sensorfläche darstellt. Eine in die Nähe des Sensordielektrikums **40** positionierte (nicht dargestellte) neuronale Zelle kann somit an den Sensortransistor- bzw. Halbleiterkanal, welcher zwei benachbarte hochdotierte Halbleiterbereiche **18** miteinander verbindet, kapazitiv koppeln und über den Feldeffekt die Ladungsträgerdichte bzw. die elektrische Leitfähigkeit beeinflussen. Die neuronale Zelle wirkt somit gewissermaßen als Gateelektrode der Sensortransistoren. [Fig. 9](#) zeigt das Abschlußstadi-

um der bevorzugten Ausführungsform der erfindungsgemäßen Sensorvorrichtung.

[0058] **Fig. 10** zeigt eine weitere schematische Schnittansicht eines anderen Bereichs der bevorzugten Sensorvorrichtung gemäß **Fig. 1** bis **Fig. 9**. In dieser Schnittansicht ist die Ausbildung eines Substrat- bzw. Bulkkontakts **70** dargestellt, mit welchem das elektrische Potential in der Top-Siliziumschicht **36** elektrisch gesteuert werden kann.

[0059] In **Fig. 11** ist eine weitere bevorzugte Ausführungsform einer erfindungsgemäßen Sensorvorrichtung mit modifizierter Sensorstruktur **30'** in schematischer Schnittansicht dargestellt. Die Ausführungsform gemäß **Fig. 11** entspricht in wesentlichen Teilen derjenigen der **Fig. 1** bis **Fig. 10**, so daß identische Bezugszeichen für gleiche oder ähnliche Elemente verwendet wurden. Jedoch ist bei der Ausführungsform gemäß **Fig. 11** die Dicke der Top-Siliziumschicht **36** derartig gewählt, daß die Sensortransistoren zwischen den hochdotierten Transistorbereichen **38** eine Raumladungszone ausbilden, welche die Top-Siliziumschicht **36** vollständig verarmt. Somit werden die Sensortransistoren in einem "Fully-depleted"-Modus betrieben. Hierdurch vereinfacht sich der Prozeßablauf, da auf die Ausbildung der Oxidisolierung **60** verzichtet werden kann.

[0060] Jedoch weisen derartige "Fully-depleted"-Sensortransistoren unter Umständen schlechtere Analogeteigenschaften auf, so daß die Prozeßvereinfachung gegebenenfalls auf Kosten der Detektionsempfindlichkeit erzielt wird.

Bezugszeichenliste

10	Halbleitergrundstruktur
12	Auswahl- und Verstärkungstransistoren
14	Hochdotierte Kontaktregionen der Transistoren 12
16	Gateelektrode
18	Verbindungskontakte
30	Sensorstruktur (1. Ausführungsform)
30'	Sensorstruktur (2. Ausführungsform)
32	Bulk-Halbleiterwafer
34	Oxidschicht (BOX)
36	Top-Siliziumschicht
38	hochdotierte Halbleiterbereiche (Source- bzw. Drainbereiche des Sensortransistors)
40	Sensordielektrikum
42	Nitridschicht
44	Sensorstrukturscheibenfläche
50	Handlewafer
52	Klebeschicht

60	Oxidisolierung
62	elektrische Verbindung (Wolfram)
64	Oxidbarriere
70	Bulkkontakt
M1	erste Metallebene der CMOS-Struktur
M2	zweite Metallebene der CMOS-Struktur
STI	Shallow Trench Isolation

Patentansprüche

1. Verfahren zum Herstellen einer Sensorvorrichtung, insbesondere einer Neuro-Sensorvorrichtung, umfassend folgende Schritte:

- Ausbilden einer mikrostrukturierten Halbleitergrundstruktur (**10**) mit einer Vielzahl von Transistoren (**12**), wobei die Halbleitergrundstruktur (**10**) scheibenförmig mit einer im wesentlichen planen Grundstrukturscheibenfläche (**20**) ausgebildet ist;
- Ausbilden einer mikrostrukturierten Sensorstruktur (**30; 30'**) mit einer Vielzahl von Halbleitersensorelementen, welche jeweils ein an einen Halbleiterkanal angrenzendes Sensordielektrikum (**40**) mit einer Sensorelementoberfläche aufweisen, wobei die Sensorstruktur (**30; 30'**) scheibenförmig mit einer im wesentlichen planen Sensorstrukturscheibenfläche (**44**) ist, welche der Sensorelementoberfläche gegenüberliegt, der Schritt des Ausbildens der Sensorstruktur (**30; 30'**) einen Abscheide- und nachfolgenden Ausheilsschritt zumindest eines Dielektrikums für die Sensordielektrika (**40**) umfaßt und die Temperatur des Ausheilsschritts zumindest zeitweise über 400°C liegt;
- Festlegen der Sensorstruktur (**30; 30'**) an der Halbleitergrundstruktur (**10**) über eine Waferbondverbindung der Sensorstrukturscheibenfläche (**44**) mit der Grundstrukturscheibenfläche (**20**); und
- Ausbilden von elektrischen Verbindungen (**62**) zwischen zumindest einem Teil der Sensorelemente der Sensorstruktur und zumindest einem Teil der Transistoren (**12**) der Halbleitergrundstruktur (**10**).

2. Verfahren nach Anspruch 1, wobei die Halbleitergrundstruktur (**10**) eine CMOS-Halbleiterstruktur ist.

3. Verfahren nach Anspruch 1 oder 2, wobei die Sensorstruktur (**30; 30'**) eine mikrostrukturierte SOI-Struktur ist.

4. Verfahren nach Anspruch 3, wobei der Schritt des Ausbildens der Sensorstruktur (**30; 30'**) ein Bereitstellen eines SOI-Wafers mit einer Top-Siliziumschicht (**36**), ein Abscheiden zumindest eines Dielektrikums auf die Top-Siliziumschicht (**36**) für die Sensordielektrika (**40**) und ein Ausheilen des abgeschiedenen Dielektrikums umfaßt.

5. Verfahren nach Anspruch 1, wobei die Temperatur des Ausheilsschritts zumindest zeitweise über 600°C liegt.

6. Verfahren nach Anspruch 1, wobei die Temperatur des Ausheilschritts zumindest zeitweise über 700°C liegt.

7. Verfahren nach einem der vorangegangenen Ansprüche, wobei das Sensordielektrikum (40) zumindest ein Dielektrikum mit hoher Dielektrizitätskonstante, insbesondere Al_2O_3 , Hf_2O_3 , ZrO_2 und/oder TiO_2 , umfaßt.

8. Verfahren nach einem der vorangegangenen Ansprüche, wobei das Sensordielektrikum (40) eine Dicke von weniger als 20 nm, vorzugsweise weniger als 10 nm aufweist.

9. Verfahren nach einem der vorangegangenen Ansprüche, wobei die Sensorstruktur (30; 30') eine Vielzahl von matrixartig angeordneten Sensorelementen aufweist.

10. Verfahren nach einem der vorangegangenen Ansprüche, wobei die Halbleitergrundstruktur (10) eine Vielzahl von Verbindungskontakten (18) mit einer Kontaktfläche von zumindest $1 \mu\text{m}^2$, vorzugsweise zumindest $2 \mu\text{m}^2$ aufweist, welche zumindest teilweise mit Transistoranschlüssen (14, 16) von zumindest einem der Transistoren (12) der Halbleitergrundstruktur (10) elektrisch verbunden sind, und der Schritt des Ausbildens der elektrischen Verbindungen (62) zwischen den Sensorelementen der Sensorstruktur (30; 30') und den Transistoren (12) der Halbleitergrundstruktur (10) ein Ausbilden von elektrischen Verbindungen (62) zwischen zumindest einem Teil der Sensorelemente und zumindest einem Teil der Verbindungskontakte (18) umfaßt.

11. Sensorvorrichtung, insbesondere Neuro-Sensorvorrichtung, umfassend:

– zumindest eine mikrostrukturierte Halbleitergrundstruktur (10) mit einer Vielzahl von Transistoren (12), wobei die Halbleitergrundstruktur (10) scheibenförmig mit einer im wesentlichen planen Grundstrukturscheibenfläche (20) ausgebildet ist;

– zumindest eine mikrostrukturierte Sensorstruktur (30; 30') mit einer Vielzahl von Halbleitersensorelementen, welche jeweils ein an einen Halbleiterkanal angrenzendes, bei einer Temperatur von zumindest zeitweise über 400°C ausgeheiltes Sensordielektrikum (40) mit einer Sensorelementoberfläche aufweisen, wobei die Sensorstruktur (30; 30') scheibenförmig mit einer im wesentlichen planen Sensorstrukturscheibenfläche (44) ist, welche der Sensorelementoberfläche gegenüberliegt;

– eine Vielzahl von elektrischen Verbindungen (62) zwischen zumindest einem Teil der Sensorelemente der Sensorstruktur (30; 30') und zumindest einem Teil der Transistoren (12) der Halbleitergrundstruktur (10);

wobei die Sensorstruktur (30; 30') und die Halbleitergrundstruktur (10) über eine Waferbondverbindung

der Sensorstrukturscheibenfläche (44) mit der Grundstrukturscheibenfläche (20) verbunden sind.

12. Sensorvorrichtung nach Anspruch 11, wobei das Sensordielektrikum (40) ein bei einer Temperatur von zumindest zeitweise über 600°C ausgeheiltes Sensordielektrikum ist.

13. Sensorvorrichtung nach Anspruch 11, wobei das Sensordielektrikum (40) ein bei einer Temperatur von zumindest zeitweise über 700°C ausgeheiltes Sensordielektrikum ist.

14. Sensorvorrichtung nach einem der Ansprüche 11 bis 13, wobei die Halbleitergrundstruktur (10) eine CMOS-Halbleiterstruktur ist.

15. Sensorvorrichtung nach einem der Ansprüche 11 bis 14, wobei die Sensorstruktur (30; 30') eine mikrostrukturierte SOI-Struktur ist.

16. Sensorvorrichtung nach einem der Ansprüche 11 bis 15, wobei das Sensordielektrikum (40) zumindest ein Dielektrikum mit hoher Dielektrizitätskonstante, insbesondere Al_2O_3 , Hf_2O_3 , ZrO_2 und/oder TiO_2 , umfaßt.

17. Sensorvorrichtung nach einem der Ansprüche 11 bis 16, wobei das Sensordielektrikum (40) eine Dicke von weniger als 20 nm, vorzugsweise weniger als 10 nm aufweist.

18. Sensorvorrichtung nach einem der Ansprüche 11 bis 17, wobei die Sensorstruktur (30; 30') eine Vielzahl von matrixartig angeordneten Sensorelementen aufweist.

19. Sensorvorrichtung nach einem der Ansprüche 11 bis 18, wobei die Halbleitergrundstruktur (10) eine Vielzahl von Verbindungskontakten (18) mit einer Kontaktfläche von zumindest $1 \mu\text{m}^2$, vorzugsweise zumindest $2 \mu\text{m}^2$ aufweist, welche zumindest teilweise mit Transistoranschlüssen (14, 16) von zumindest einem der Transistoren (12) der Halbleitergrundstruktur (10) elektrisch verbunden sind, und die Sensorvorrichtung (30; 30') elektrische Verbindungen (62) zwischen zumindest einem Teil der Sensorelemente und zumindest einem Teil der Verbindungskontakte (18) umfaßt.

Es folgen 9 Blatt Zeichnungen

FIG 1

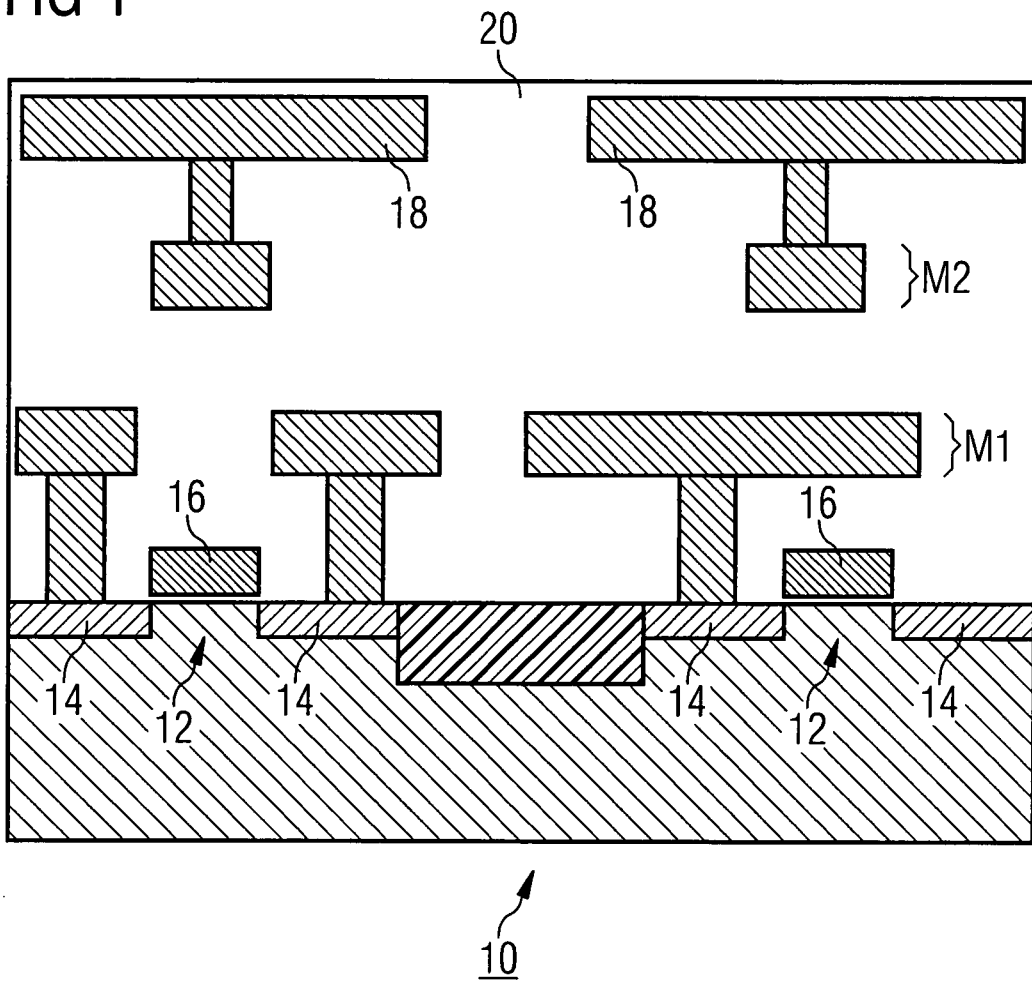


FIG 2

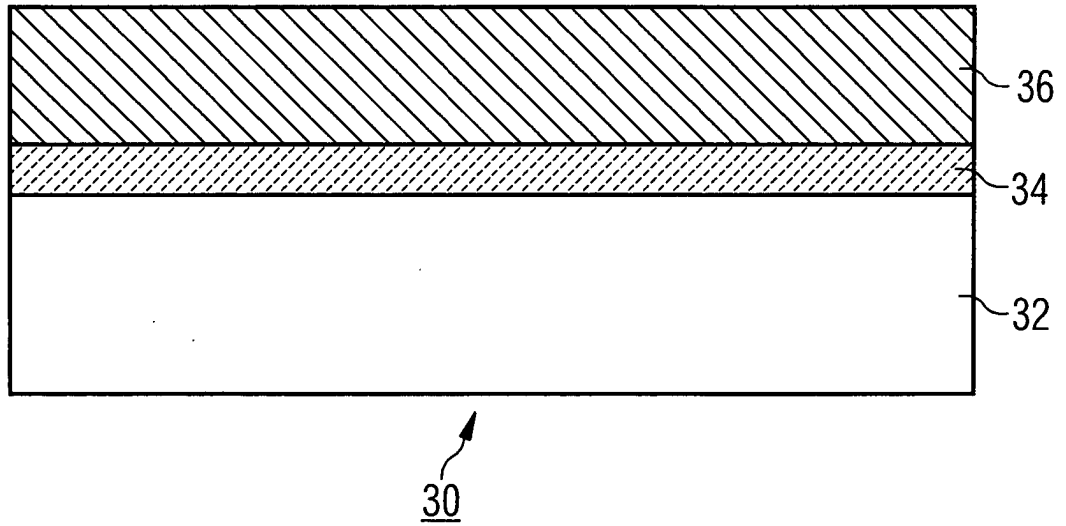


FIG 3

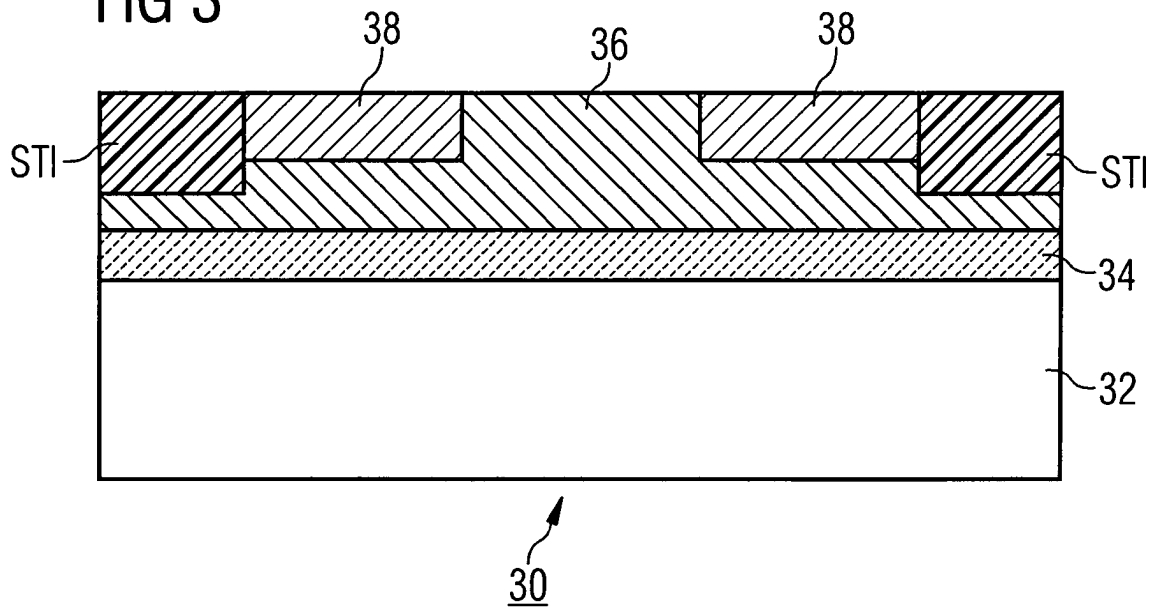


FIG 4

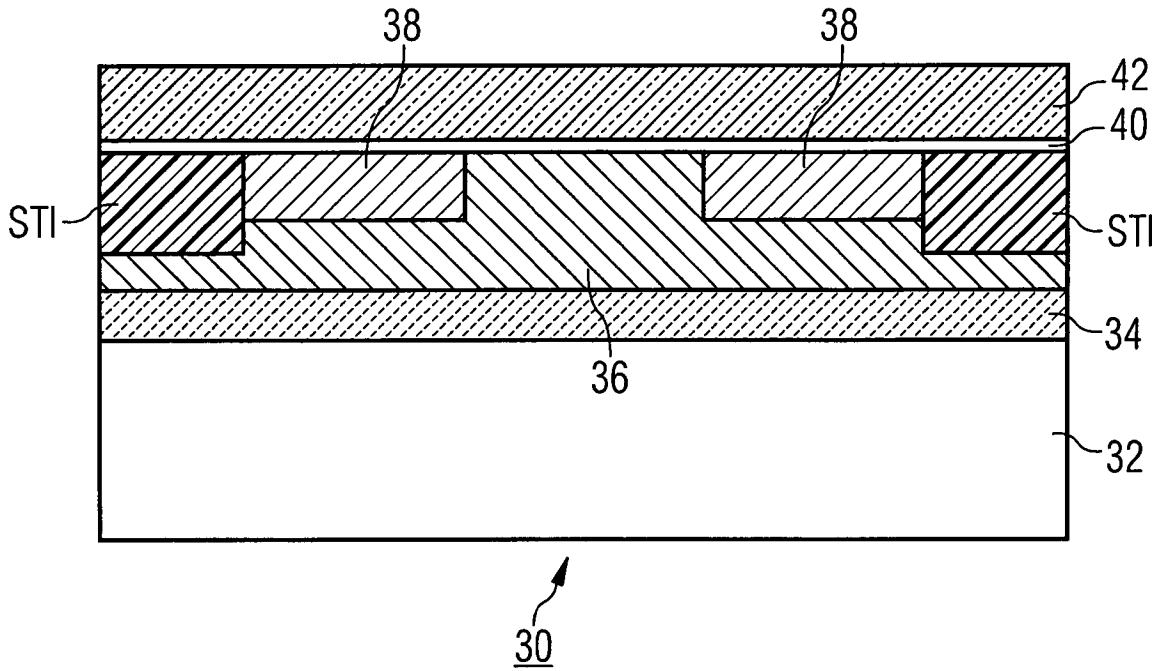


FIG 5

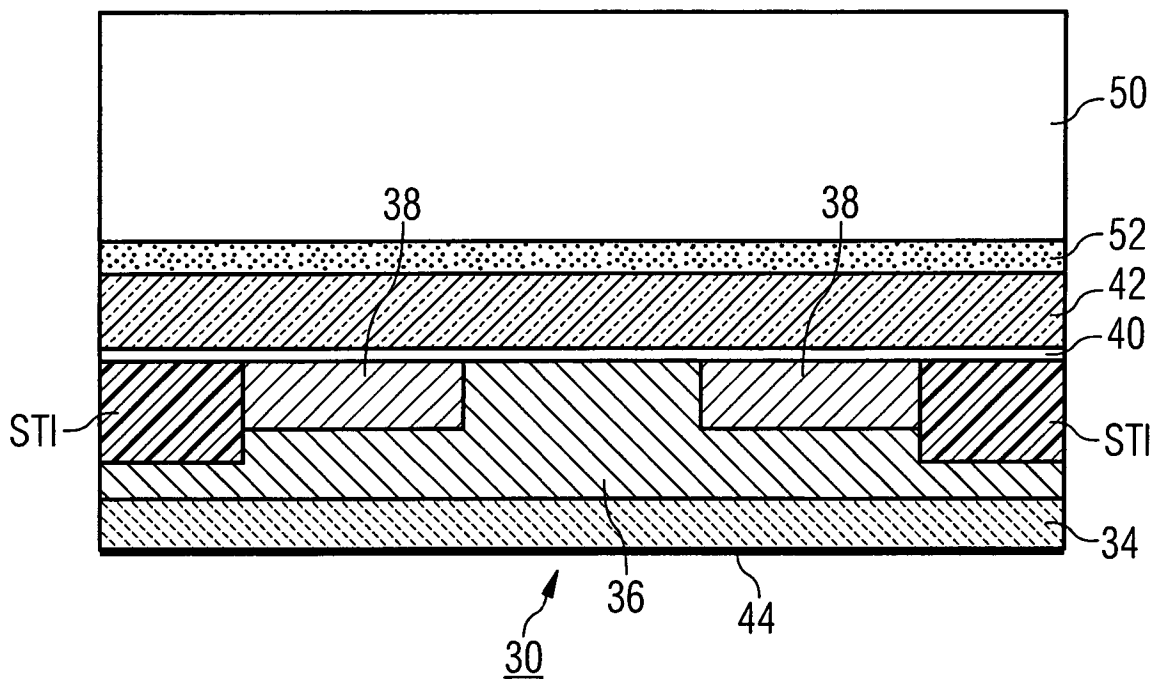


FIG 6

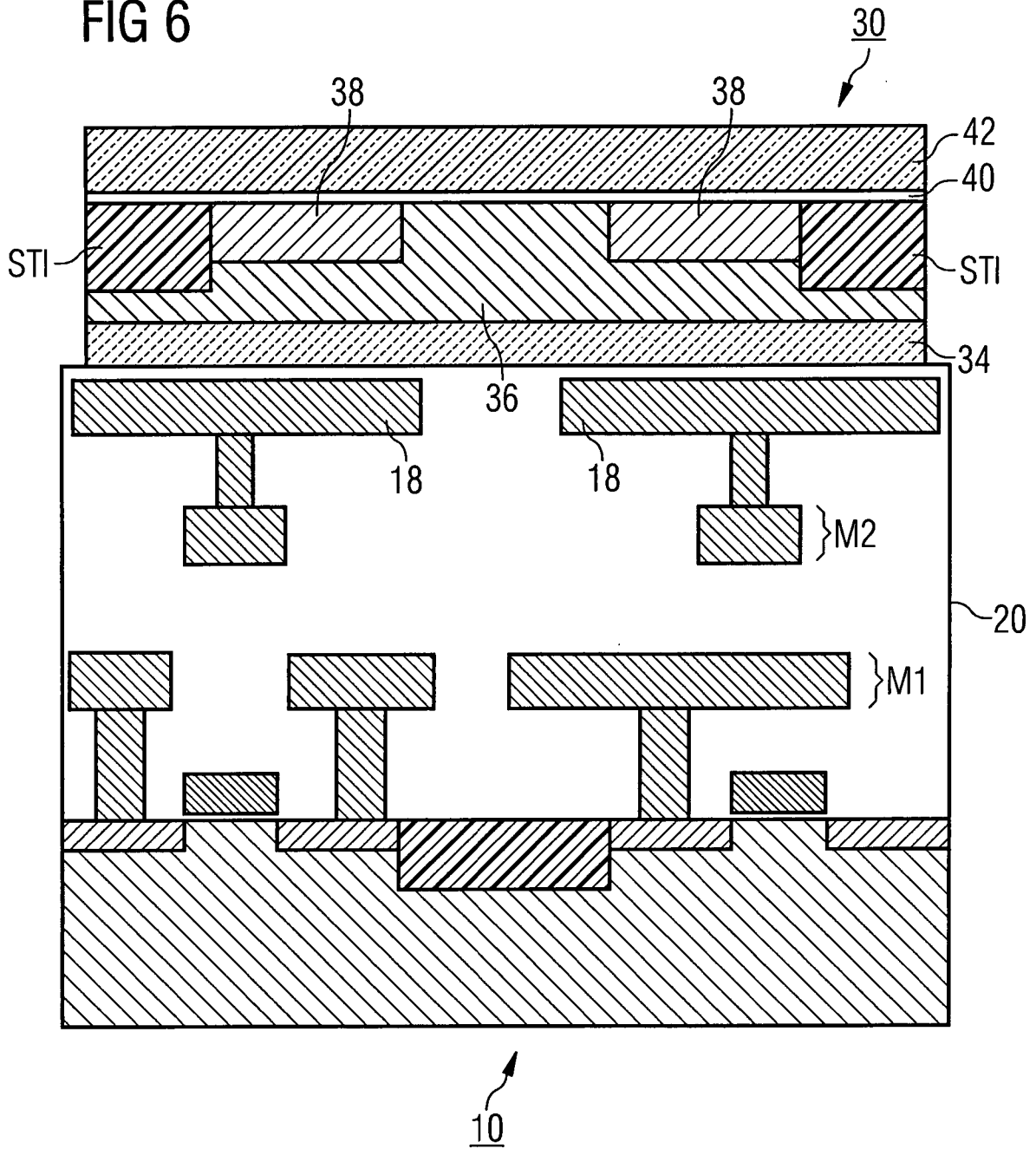


FIG 7

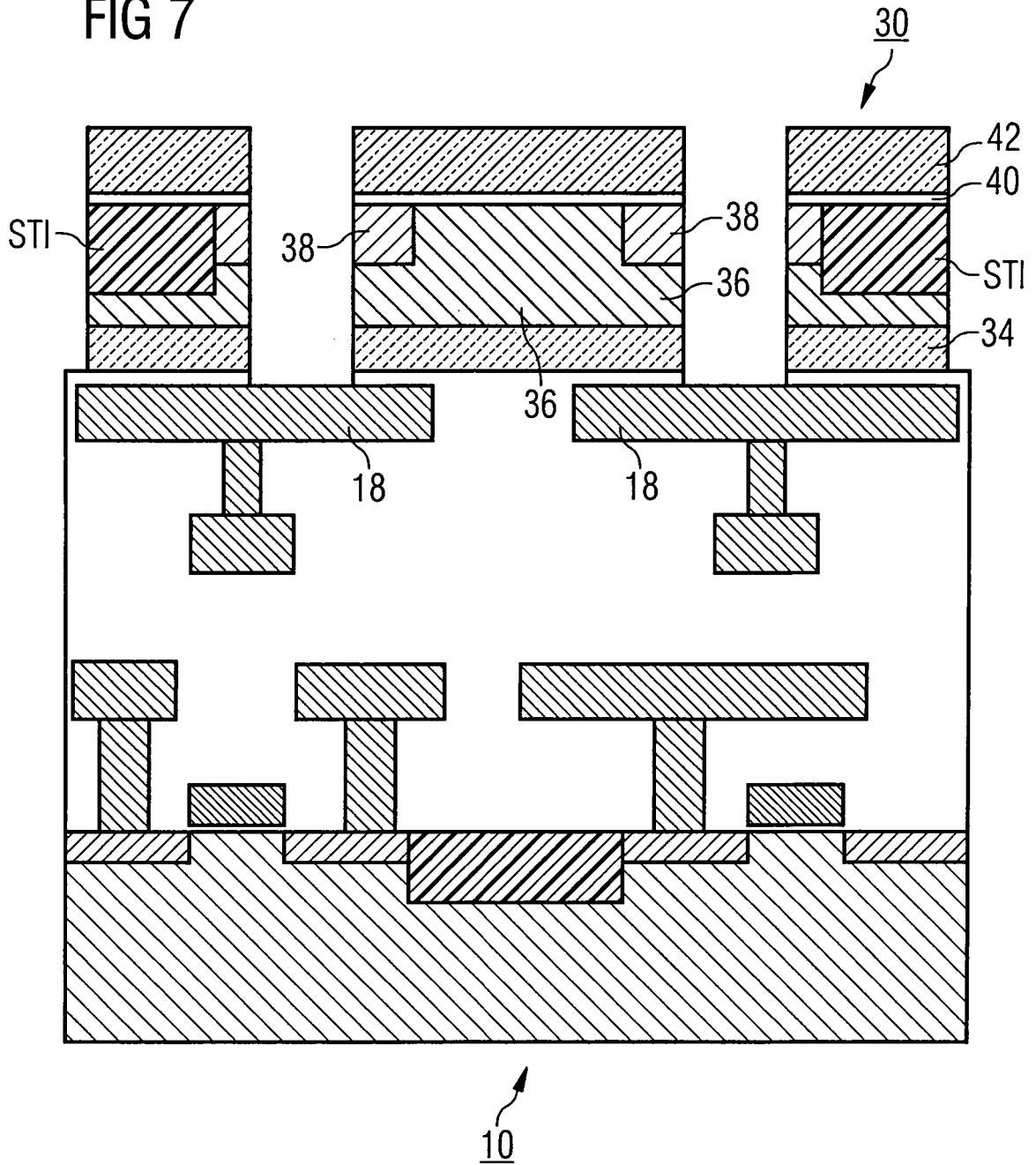
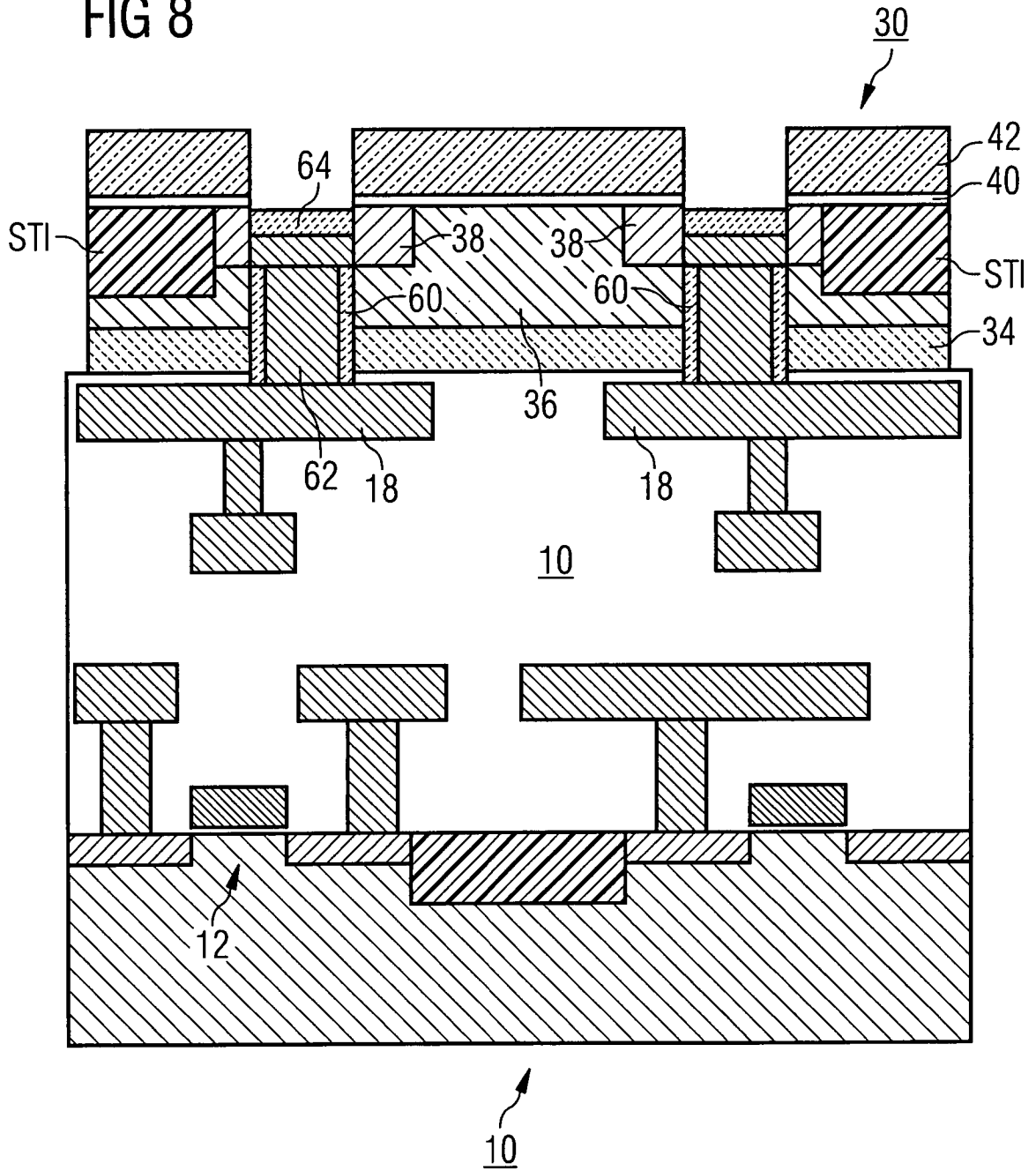
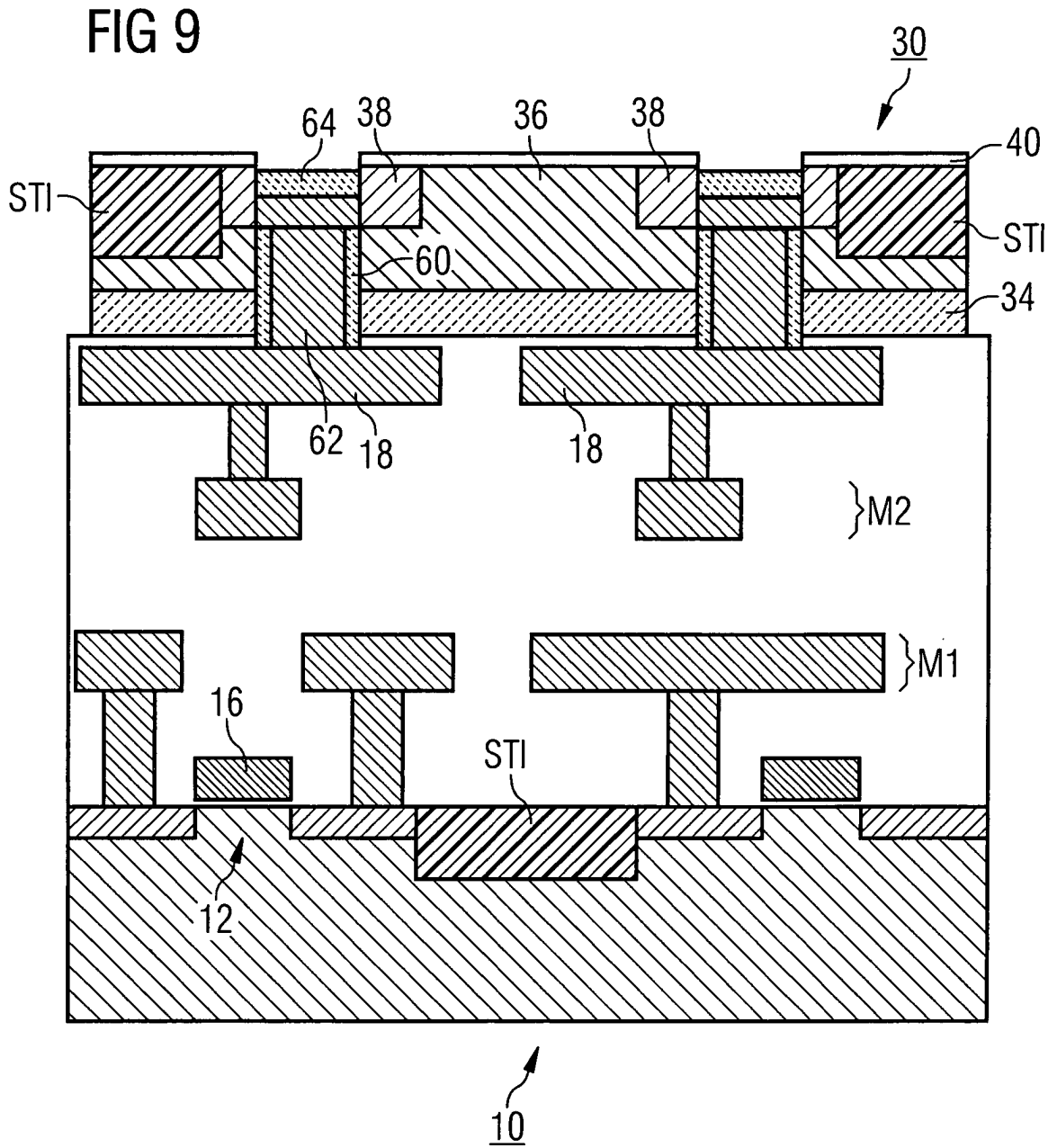


FIG 8





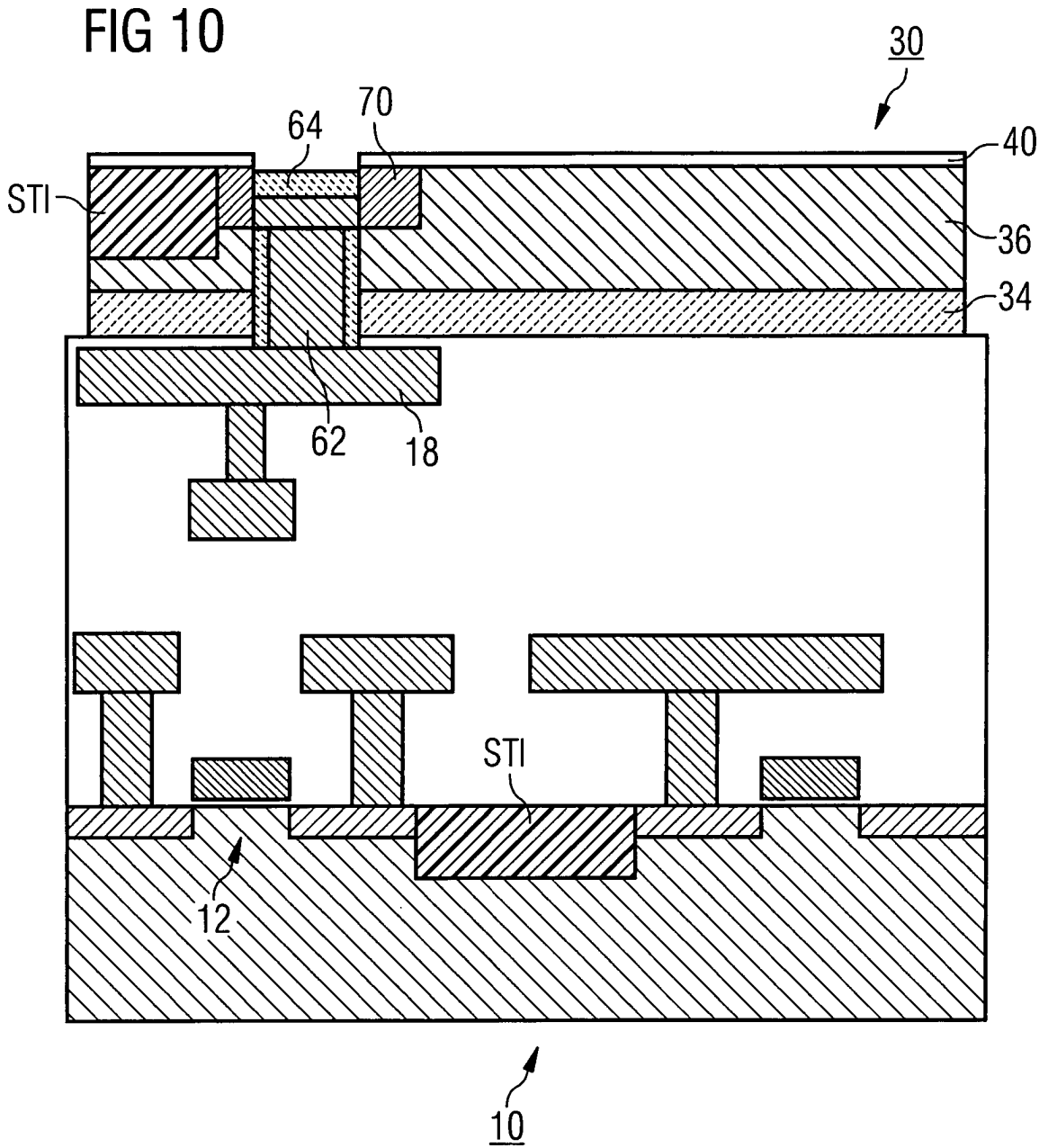


FIG 11

