(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.[5]
H04M 1/60

(45) 공고일자 1991년06월22일
(11) 공고번호 특1991-0004058

(21) 출원번호	특1988-0008340	(65) 공개번호	특1989-0003193
(22) 출원일자	1988년07월06일	(43) 공개일자	1989년04월13일
(30) 우선권주장	62-169272 1987년07월06일 일본(JP)		
(71) 출원인 니뽄 덴끼 가부시끼가이샤 세끼모또 다다히로
일본국 도오꾜도 미나또꾸 시바 5죠메 33반 1고

(72) 발명자 시마다 게이꼬
일본국 도오꾜도 미나또꾸 시바 5죠메 33반 1고 니뽄 덴끼 가부시끼가이샤 나이

(74) 대리인 이병호, 최달용

심사관 : 김성배 (책자공보 제2334호)

(54) 확성 전화기

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

확성 전화기

[도면의 간단한 설명]

제 1 도는 본 발명에 따른 확성 전화기의 제 1 실시예를 도시한 배선도.

제 2 도는 본 발명에 따른 확성 전화기의 제 2 실시예를 도시한 배선도.

제 3 도는 제 1 도에 도시된 상기 실시예의 게이트전압에 대한 이득 특성을 도시한 그래프.

* 도면의 주요부분에 대한 부호의 설명

3, 14 : 수신가변이득 증폭회로 4, 6, 15, 18 : 전계효과 트랜지스터

5, 17 : 송신가변이득 증폭회로 7, 8, 16, 19 : 연산증폭기

9, 20 : 수신레벨 검파기 10, 21 : 송신레벨 검파기

11, 22 : 비교기

[발명의 상세한 설명]

본 발명은 마이크로폰과 확성기를 이용하는 확성 전화기에 관한 것이고, 특히 수신 및 송신통로의 이득을 제어하기 위한 가변이득회로를 가진 확성 전화기에 관한 것이다.

종래 기술의 전화기에 있어서, 수신 및 송신통로의 이득은 수신 및 송신신호 신호레벨의 응답에 따라 전계효과 트랜지스터와 같은 가변저항소자에 의해 연결된다. 공명음과 하울링을 피하기 위해서, 전체 이득으로 불리우는 수신 및 송신통로의 이득의 산출이 항상 상수가 되는 것이 바람직하다.

그러나 종래 기술 확성 전화기에 있어서는, 수신 및 송신통로의 이득을 결정하는 전계효과 트랜지스터의 게이트전압에 대한 도전저항특성의 변화로 인하여 반드시 상수가 된다는 것은 아니다. 즉, 수신 및 송신통로의 이득이 "안정주기"동안에는 안정되며, 전체의 이득은 일정하다. 반면에, 수신 및 송신통로의 이득이 "전환주기"동안에는 스위치되고, 전체 이득은 상기 특성의 앞서 언급한 변화로 인해 증가될 것이다. 그 결과, 하울링 또는 공명의 문제점이 발생될 것이다.

종래 기술의 확성 전화기는 다음과 같은 논문에 의해 설명된다. (1) 1960년 3월에 출판된 "벨 시스템 기술저널"의 제 39권에 실린 저자 에이. 부사라의 "음성연결 전화기설계의 기본 중요성"의 265페이지 내지 294페이지와 (2) 1961년 5월에 출판된 "벨 시스템 기술저널"의 제40권에 실린 저자 더블유. 에프. 클리멘시 등의 "음성연결 전화기의 기본선계"의 649페이지 내지 668페이지 (3) 1986년 12

월 16일 펄등에 허여된 미합중국 특허 제4,629,829호.

본 발명의 목적은 공명음 또는 하울링을 방지하기 위하여 이득의 변환주기동안에 전체 이득의 증가를 억제하기 위한 확성 전화기를 제공하는 것이다.

본 발명에 따라서, 수신되는 음성신호를 제공하기 위해 제 1이득으로 수신신호를 증폭하기 위한 제 1증폭 수단을 포함하는 수신통로와, 송신신호를 제공하기 위해 제 2이득으로 송신음성신호를 증폭하기 위한 제 2증폭수단을 포함하는 송신통로와, 제 1이득 및 제 2이득을 제어하기 위한 제어신호를 제공하기 위해 송신통로상의 신호레벨과 함께 상기 수신통로상의 신호레벨을 구비하기 위한 제 1수단과, 다른 이득보다 큰 하나의 이득을 만들기 위한 제 1신호와 제 2신호사이를 스위칭하기 위해 제어신호에 응답하는 제 2수단과, 이득의 변환주기동안 제 1이득 및 제 2이득으로부터 얻어진 전체 이득이 변화주기가 배제된 안정주기동안 전체이득보다 더 작거나 같은 것을 구비하는 가변이득회로를 가진 확성 전화기를 제공된다.

본 발명은 동봉한 도면을 참조로 하여 더 상세히 설명될 것이다.

제 1도에 있어서, 단자(1A)에서 단자(1B)까지의 통로 및 단자(2A)에서 단자(2B)까지의 통로는 각각 수신 및 송신통로이다. 상기 실시예가 이동전화기에 적용될 때, 단자(1A 및 1B)는 수신기(RX)와 확성기에 각각 접속되고, 또한 단자(2A 및 2B)는 마이크로폰과 송신기에 각각 접속된다. 수신하는 가변이득 증폭기회로(3)는 반전증폭기로서 동작하는 연산증폭기(7)을 구비한다. 회로(3)는 단자(1A)에서 증폭된 신호를 산출할때까지 수신신호를 증폭하고, 수신음성신호로서 단자(1B)에 전달한다. 전계효과 트랜지스터(4)와 저항(R_1)의 직렬 접속은 증폭기(7)의 궤환저항(R_2)과 병렬 접속된다. 송신가변이득 증폭기회로(5)는 비반전증폭기로서 동작하는 연산증폭기(8)를 구비한다. 회로(5)는 단자(2A)에서 증폭된 신호를 산출할때까지 송신음성신호를 증폭하고, 송신신호로서 단자(2B)까지 전달한다. 전계효과 트랜지스터(6)과 저항(R_5)의 직렬 접속은 증폭기(B)의 반전하는 입력저향(R_6)과 병렬 접속된다. 전계효과 트랜지스터(6)의 접속점과 저항(R_6)은 캐패시터(C)를 통해 접지에 접속된다.

수신신호레벨은 수신하는 레벨 검파기(9)에 의해 검파되고, 송신신호레벨은 송신레벨 검파기(10)에 의해 검파된다. 검파기(9 및 10)의 검파된 결과는 비교기(11)에 의해 서로 비교된다. 비교결과에 따른 응답에 있어서, 비교기(11)는 제어전압으로 전계효과 트랜지스터(4 및 6)의 게이트를 공급하므로, 전계효과 트랜지스터(4 및 6)의 둘 모두 오프되고, 수신레벨 검파기(9)의 출력레벨이 송신레벨 검파기(10)의 출력레벨보다 높으면 온(on)된다.

전계효과 트랜지스터(4 및 6)가 오프될 때, 그들 저항값은 사실상 무한값이다. 이러한 경우, 연산증폭기(7)의 궤환저항은 단지 저항(R_2)이기에, 증폭기(7)의 이득은 최대가 된다. 또한 증폭기(8)의 반전 입력저항이 단지 저항(R_6)이기에, 증폭기(8)의 이득은 최소가 된다.

반면에, 전계효과 트랜지스터(4 및 6) 둘다 온일 때, 증폭기(7)의 궤환저항은 $(r_1+R_{on})//r'_2$ 이고, 여기서, R_{on} 은 전계효과 트랜지스터(4 및 6)의 전도저항을 나타내고, //은 병렬 접속을 나타내고, r_n (n=1 내지 6)은 저항기(R_n)의 저항을 표시한다. 그러므로 증폭기(7)의 이득은 최소가 된다. 또한, 증폭기(8)의 반전, 입력저항의 값이 $(r_5+R_{on})//r_6$ 이므로, 증폭기(8)의 이득은 최대가 된다. 다음 말하는 것에 있어서, 전계효과 트랜지스터(4 및 6)의 전도하는저항(R_{on})값이, 안정상태 및 안정주기하에서 사실상 제로(0)라고 가정한다.

전계효과 트랜지스터(4 및 6)가 온과 오프사이의 중간동작에 있을 때, 즉 상기 언급된 전환주기일 때, 증폭기(3 및 5)의 이득은 전도저항에 대해 전계효과 트랜지스터(4 및 6)의 게이트전압이 변한다.

공명음 또는 하울링을 피하기 위해, 수신 및 송신가변이득 증폭기(3 및 5)의 이득의 산출에 의해 정의된 전체 이득이 항상 일정하게 되는 것이 바람직하다. 본 실시예에 있어서, 안정주기하에서 전계효과 트랜지스터(4 및 6)의 온 및 오프상태동안은 안정하고, 전계효과 트랜지스터(4 및 6)의 게이트 전압은 일정하며, 전계효과 트랜지스터(4 및 6)의 저항값을 일정하게 유지한다. 그러나, 변환주기하에서 증폭기회로(3 및 5)의 이득이 변환되는 동안, 즉 전계효과 트랜지스터(4 및 6)이 온과 오프사이에 스위치되는동안, 전체의 이득은 안정주기동안의 전체 이득보다 순간적으로 더 커질 것이고, 그 이유는 게이트전압에 대하여 전계효과 트랜지스터(4 및 6)의 저항특성이 각각 상이하기 때문이다. 상기 수단은 하울링이 변환주기동안 일어나는 것이다. 그러므로, 변한주기동안 전체 이득이 안정주기동안 전체 이득보다 작게 정하는 것이 필요하다. 상기 정하는 방법은 다음에 설명될 것이다.

지금, 두 전계효과 트랜지스터(4 및 6)가 같은 게이트전압에 대해 같은 저항값(R_x)을 갖는다고 가정한다. 그러면 수신 및 송신가변이득 증폭기회로(3 및 5)의 이득($G_R(R_X)$ 및 $G_T(R_X)$)은 각각 과

$$G_R(R_x)=\frac{\dfrac{(r_1+R_x)r_2}{r_1+r_2+R_x}}{r_3} \quad (1)$$

$$G_T(R_x)=\frac{r_4}{\dfrac{(r_5+R_x)r_6}{r_5+r_6+R_x}} \quad (2)$$

에 의해 얻어진다.

또한 가변이득 증폭기회로(3 및 5)의 이득의 변환주기가 서로 같다고 가정한다. 수신 및 송신증폭기회로(3 및 5)의 이득을 가리키는 것에 있어서, 각각 $G_R(0)$와 $G_T(0)$에 의해 전계효과 트랜지스터의 안정된 온상태하에 그리고 각각 $G_R(\infty)$와 $G_T(\infty)$에 의해 안정된 오프상태하에서, 전체 이득 상수를 얻

기 위해 필요한 상태는 다음과 같이 쓸수 있다.

$$\frac{G_R(0)}{G_R(\infty)}=\frac{G_T(\infty)}{G_T(0)} \quad (3)$$

방정식(1), (2) 및 (3)으로부터 다음 관계식을 얻을 수있다.

$$\frac{r_4r_6}{r_4+r_6}=\frac{r_2r_5}{r_1} \quad (4)$$

여기서 온상태하에서 전계효과 트랜지스터의 저항값이 제로라고 가정하고, 또한 오프상태하에서는무한대라 가정한다. 결과적으로, 안정주기상태하에서 다음과 같이 주어진다.

$$G_R(\infty)\cdot G_T(\infty)=G_R(0)\cdot G_T(0)=\frac{r_2}{r_3}\cdot\frac{r_4r_6}{r_4+r_6} \quad (5)$$

반면에, 변환주기하에서 전체 이득은 방정식(1)과 (2)에서 얻어진다.

$$G_R(R_x)\cdot G_T(R_x)=\frac{r_2}{r_3}\cdot\frac{r_4+r_6}{r_6}\{1+\frac{r_4r_6}{(r_5+R_x)(r_4+r_6)}\}\frac{r_1+R_x}{r_1+r_2+R_x} \quad (6)$$

변환주기 또는 안정주기와 관계없이 전체 이득 상수를 얻기 위해, 다음 관계식이 유도될 것이다.

$$\{1+\frac{r_4r_6}{(r_5+r_6)(r_4+r_6)}\}\frac{r_1+R_x}{r_1+r_2+R_x}=1 \quad (8)$$

그러므로, 방정식(7)에 방정식(5) 및 방정식(6)을 대입에 따라 다음 하나의 방정식을 얻는다.

$$\{1+\frac{r_4r_6}{(r_5+r_6)(r_4+r_6)}\}\frac{r_1+R_x}{r_1+r_2+R_x}=1 \quad (8)$$

방정식(8)에 방정식(4)를 대입하면, 다음의 방정식을 얻을 수 있다.

$$\frac{1+\frac{r_2r_5}{r_1(r_5+R_x)}}{1+\frac{r_2}{r_1+R_x}}=1 \quad (9)$$

방정식(9)를 다시 쓰면

$$\frac{r_2r_5}{r_1(r_5+R_x)}=\frac{r_2}{r_1+R_x} \quad (10)$$

이고, 방정식(10)으로부터

$$1+\frac{R_x}{r_5}=1+\frac{R_x}{r_1} \quad (11)$$

를 얻고 다시 쓰면

$$\frac{R_x}{r_5}=\frac{R_x}{r_1} \quad (12)$$

이고, 결과적으로 마지막 결과는

$r_1=r_5$ (13)

이다. 그러나 관계식(13)은 단지 모든 전계효과 트랜지스터의 저항값(R_x)이 게이트전압의 변화에 대해 똑같이 변화한다는 가정하에 얻을 수 있다. 바꾸어 말하면, 관계식(13)은 변환주기동안에는 유도될 수 없다. 변한주기동안 전체 이득은 안정주기동안 보다 크게 될 것이다. 따라서, 안정주기동안보다 더 작게 되는 변환주기동안 전체 이득을 정하는 것이 필요하다. 다시말하면, 다음과 같이 정하는 것이 필요하고,

$G_R(R_X)G_T(G_X)<G_R(\infty)G_T(\infty)$ (14) 로부터 방정식(4), (5)를 사용하여

$r_1>r_5$ (15)를 얻을 수 있다.

만약 관계식(15)이 유도되면, 변환주기동안 전체 이득은 안정주기동안 전체 이득의 값보다 아래로 떨어진다. 관계식(15)수단은 전계효과 트랜지스터(6)에 직렬로 접속된 저항(r_5)이 전계효과 트랜지스터(4)에 직렬로 접속된 저항(r_1)보다 작다. 또한 상기 수단은 송신가변이득 증폭기회로(5)가 반전증폭기인 경우에 유도될 수 있다.

제 3 도는 전계효과 트랜지스터의 게이트전압에 대한 이득 특성을 도시한다. 파선(31)은 증폭기(3)의 이득을 나타내고, 일점파선(32) 및 연속선(33)은 각각 증폭기(5)의 이득 및 전체 이득을 나타낸다. 제 3 도로부터, 변환주기동안 전체 이득은 안정주기동안 전체이득보다 작다는 것을 확실히 알 수 있다.

본 발명의 제 2실시예는 제 2 도를 참조로 설명될 것이다. 제 2 도에 있어서, 전계효과 트랜지스터(15)와 저항(R_8)의 병렬 접속은 수신통로안에 가변이득 증폭기회로(14)의 연산증폭기(16)의 저항(R

$_7$)에 직렬 접속된다. 송신통로안에 가변이득 증폭기회로(17)의 연산증폭기는 반전증폭기이다. 증폭기(19)의 입력저항(R_{11})의 전계효과 트랜지스터(18)과 저항(R_{12})의 병렬 접속에 직렬로 접속된다.

증폭기(14 및 17)의 이득($G_R(R_X)$ 및 $G_r(R_x)$)은 과

$$G_R(R_x)=\frac{r_7+\frac{r_8 r_9}{r_8+R_x}}{r_9} \quad (16)$$

$$G_T(R_x)=\frac{r_{10}}{r_{11}+\frac{r_{12}R_x}{r_{12}+R_x}} \quad (17)$$

에 의해 각각 얻어지고, r_n (n=7 내지 12)은 저항기의 저항을 나타낸다. 전계효과 트랜지스터(15 및 18)이 온일 때, 방정식(16 및 17)은 과

$$G_R(0)=\frac{r_n}{r_9} \quad (18)$$

$$G_T(0)=\frac{r_{10}}{r_{11}} \quad (19)$$

로 각각 줄여 쓸수 있고, 그렇지 않으면 과

$$G_R(\infty)=\frac{r_7+r_8}{r_9} \quad (20)$$

$$G_T(\infty)=\frac{r_{10}}{r_{11}+r_{12}} \quad (21)$$

로 각각 줄여 쓸수 있다.

가변이득 증폭기회로(14 및 17)의 이득의 변환주기가 서로 똑같기 때문에, 그리고 안정주기하에 회로(14 및 17)의 이득이 같게 되기 때문에, 다음과 같은 유도식을 얻을수 있다.

$$\frac{G_R(\infty)}{G_R(0)}=\frac{G_T(0)}{G_T(\infty)} \quad (22)$$

방정식(18 내지 22)으로부터

$$\frac{r_8}{r_7}=\frac{r_{12}}{r_{11}} \quad (23)$$

하나의 방정식을 얻을 수 있다.

그러므로, 안정주기동안 전체 이득은

$$G_R(0)\cdot G_T(0)=\frac{r_7}{r_9}\cdot\frac{r_{10}}{r_{11}} \quad (24)$$

이다.

변환주기동안 전체 이득은 방정식(16 및 17)으로부터

$$G_R(R_x)\cdot G_T(R_x)=\frac{r_7}{r_9}\cdot\frac{r_{10}}{r_{11}}\cdot 1+\frac{r_8}{r_7}\cdot\frac{\frac{1}{\frac{r_8}{R_x}+1}}{1+\frac{r_{12}}{r_{11}}\cdot\frac{1}{\frac{r_{12}}{R_x}+1}} \quad (25)$$

을 얻을 수 있다.

이것은 제 1실시예와 유사하고, 다음 관계식은 변환주기동안 전체 이득이 안정주기

$G_R(R_X)G_T(R_X) < G_R(0)G_T(0)$ (26)

동안 전체 이득보다 적게 되기 위해 유도된 것이다. 만약 방정식(24 및 25)이 방정식(26)에 대입하면, 하나의 식

$$1+\frac{r_8}{r_7}\cdot\frac{\frac{1}{\frac{r_8}{R_x}+1}}{1+\frac{r_{12}}{r_{11}}\cdot\frac{1}{\frac{r_{12}}{R_x}+1}}<1 \quad (27)$$

이 얻어지고, 관계식(23)을 사용하여

$$r_{12} < r_8 \qquad (28)$$

의 최종결과로 줄어든다.

따라서, 제 1실시예와 유사하며, 만약 수신통로안에 가변이득 증폭기회로(14)의 전계효과 트랜지스터와 병렬로 접속된 저항기(R_8)의 저항(r_8)이 송신통로안에 가변이득 증폭기회로(17)의 전계효과 트랜지스터와 병렬로 접속된 저항기(R_{12})의 저항(r_{12})보다 크게 선택된다면, 변환주기동안 전체 이득은 안정주기동안 전체 이득보다 작게 될 것이다.

상술된 바와 같이, 본 발명은 확성 전화기의 수신 및 송신통로의 이득을 계속적이고 순조롭게 스위치하기 위해 가변저항기와 같은 전계효과 트랜지스터를 사용한다. 더욱이, 송신통로에 전계효과 트랜지스터에 직렬 또는 병렬로 접속된 저항기의 저항보다 큰 수신통로에 전계효과 트랜지스터에 직렬 또는 병렬로 접속된 저항기의 저항을 만들기 위해, 변환주기동안 전체 이득이 안정상태동안 전체 이득보다 더 작게 만들어지는것은 공명음 또는 하울링을 거의 일어나지 않게 하기 위함이다.

(57) 청구의 범위

청구항 1

수신음성신호를 제공하기 위해 제 1 이득에 의해서 수신신호를 증폭하기 위한 제 1 증폭수단(7 : 16)을 포함하는 수신통로와, 송신신호를 제공하기 위해 제 2 이득에 의해서 송신음성신호를 증폭하기 위한 제 2 증폭수단(8 : 19)을 포함하는 송신통로와, 상기 제 1 이득과 제 2 이득을 제어하는 제어신호를 제공하기 위하여 상기 수신통로의 신호레벨과 상기 송신통로의 신호레벨을 비교하기 위한 제 1 수단(9,10,11 : 20,21,22)과, 상기 제어신호에 응답하여 다른 상기 이득보다 상기 이득중 하나의 이득을 더 크게 하기 위하여 상기 제 1 및 제 2 이득 사이에서 스위칭을 하기 위한 제 2 수단($4,R_1,R_2,R_3,6,R_4,R_5,R_6$: $15,R_7,R_8,R_9,R_{10},R_{11},18,R_{12}$)을 구비하는 가변이득회로를 갖는 확성 전화기에 있어서, 상기 이득의 변환주기동안 제 1 및 제 2 이득으로부터 얻은 전체 이득은 상기 변환주기를 배제하는 안정주기동안의 전체 이득보다 적거나 같은 것을 특징으로 하는 확성 전화기.

청구항 2

제 1 항에 있어서, 상기 제 1 수단이 상기 수신신호 및 송신신호의 레벨을 각각 검파하기 위한 제 1 및 제 2 레벨 검파기수단(9,10 : 20,21)과, 상기 제어신호로서 비교결과를 제공하기 위해 상기 제 1 및 제 2 레벨 검파기수단의 출력레벨을 서로 비교하기 위한 레벨 비교기수단(11 : 22)을 구비하는 것을 특징으로 하는확성 전화기.

청구항 3

제 2 항에 있어서, 상기 레벨 비교기수단은 상기 제 1 레벨 검파기수단의 출력레벨이 상기 제 2 레벨 검파기수단의 출력레벨보다 클 때 상기 제어신호와 같은 제 1 신호를 산출하고, 상기 제 2 레벨 검파기수단의 출력레벨이 상기 제 1 레벨 검파기수단의 출력레벨보다 클 때 제어신호와 같은 제 2 신호를 산출하는것과, 상기 제 2 수단이, 상기 제 1 신호에 응답하여, 상기 제 1 이득이 상기 제 2 이득보다 더 크게 되도록 상기 제 1 이득 및 제 2 이득을 제어하고, 상기 제 2 신호에 응답하여, 상기 제 2 이득이 상기 제 1 이득보다 더 크게 되도록 상기 제 1 이득 및 제 2 이득을 제어하는 것을 특징으로 하는 확성 전화기.

청구항 4

제 3 항에 있어서, 상기 제 2 수단이 상기 안정주기가 상수가 되는 동안 상기 전체 이득을 유지하기 위한 수단을 포함하는 것을 특징으로 하는 확성 전화기.

청구항 5

제 3 항에 있어서, 상기 제 2 수단이, 상기 제 1증폭수단의 궤환저항기(R_2 : R_7)에 접속된 제 1 가변 저항수단(4 : 15)과, 상기 제 2 증폭수단의 궤환저항기(R_4 : R_{10})에 접속된 제 2 가변 저항수단(6 : 18)과, 상기 제 1 가변 저항수단에 접속된 제 1저항수단(R_1, R_8)과, 상기 제 1 저항수단보다 더 작은 저항을 가지며, 상기 제 2 가변 저항수단에 접속된 제 2저항수단(R_5, R_{12})을 구비하는 것을 특징으로 하는 확성 전화기.

청구항 6

제 5 항에 있어서, 상기 제 1 저항수단(R_1)과 제 2 저항수단(R_5)이 상기 제 1 가변 저항수단(4)과 제 2 가변 저항수단(6)에 각각 직렬 접속된 것을 특징으로 하는 확성 전화기.

청구항 7

제 5 항에 있어서, 상기 제 1 저항수단(R_8)과 제 2 저항수단(R_{12})이 상기 제 1가변 저항수단(15)과 제 2 가변 저항수단(18)에 각각 병렬 접속된 것을 특징으로 하는 확성 전화기.

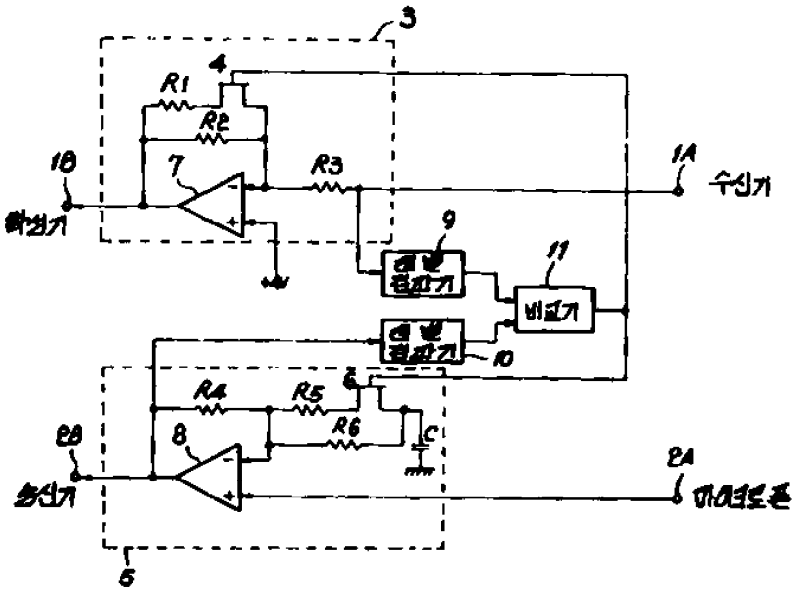
청구항 8

제 5 항에 있어서, 상기 제 1 가변 저항수단 및 제 2 가변 저항수단이, 상기 제 1신호가 게이트에 인가될 때 오프되는 제 1 전계효과 트랜지스터(4 : 15) 및 제 2 전계효과 트랜지스터(6 : 18)와, 상

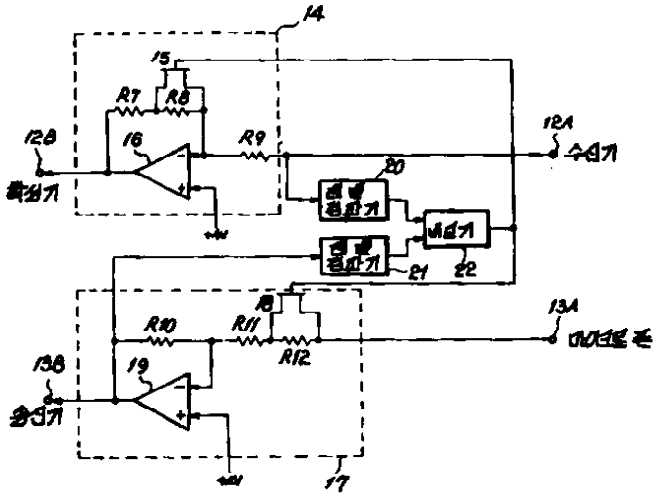
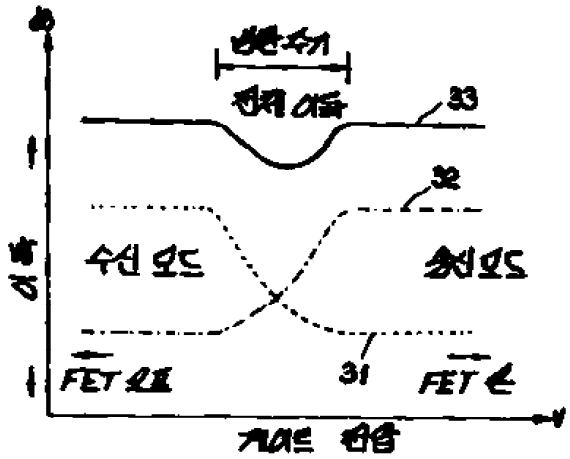
기 제 2 신호가 게이트에 인가될 때 온되는 제 1 전계효과 트랜지스터 및 제 2 전계효과 트랜지스터를 구비하는 것을 특징으로 하는 확성 전화기.

도면

도면1



도면2



도면3