

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関

国際事務局

(43) 国際公開日

2018年3月8日(08.03.2018)



(10) 国際公開番号

WO 2018/042636 A1

(51) 国際特許分類:

H02M 7/48 (2007.01)

(21) 国際出願番号 :

PCT/JP2016/075882

(22) 国際出願日 :

2016年9月2日(02.09.2016)

(25) 国際出願の言語 :

日本語

(26) 国際公開の言語 :

日本語

(71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

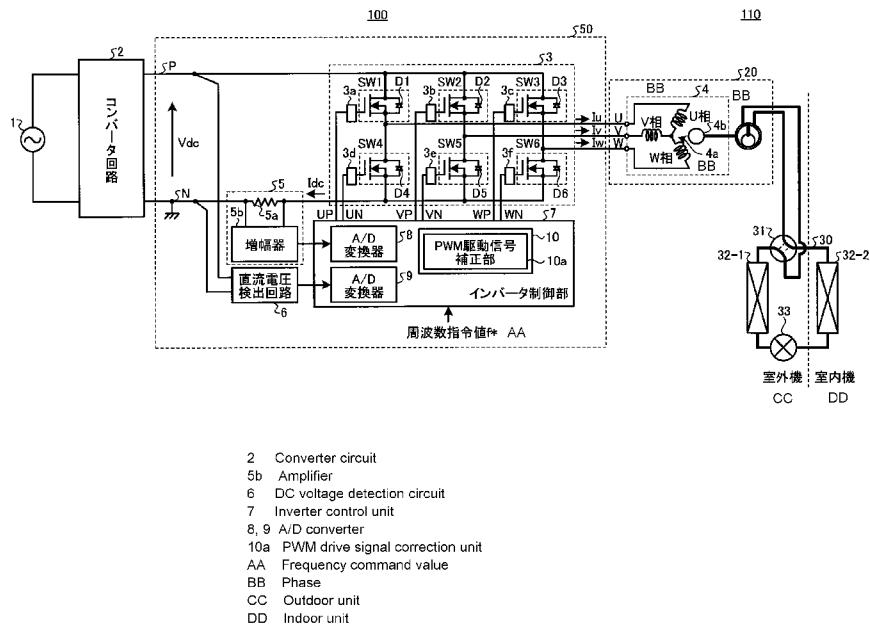
(72) 発明者:鹿嶋 美津夫 (KASHIMA, Mitsuo); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人:高村 順(TAKAMURA, Jun); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング 特許業務法人酒井国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME,

(54) Title: INVERTER DEVICE, COMPRESSOR DRIVE DEVICE, AND AIR-CONDITIONER

(54) 発明の名称: インバータ装置、圧縮機駆動装置及び空気調和機



(57) Abstract: An inverter device is provided with: an inverter main circuit 3 for converting DC power to three-phase AC power using a plurality of semiconductor switching elements SW1-SW6 comprising upper arm switching elements and lower arm switching elements connected in series and disposed between a positive side DC bus line P and a negative side DC bus line N that form DC bus lines; a DC current detection circuit 5 for detecting a current flowing through the DC bus lines; and an inverter control unit 7 for outputting a PWM drive signal for controlling the inverter main circuit 3



MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ヨーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

on the basis of the DC current detected by the DC current detection circuit 5. A wide band-gap semiconductor element is used for the semiconductor switching elements SW1-SW6, and a parasitic diode of the wide band-gap semiconductor element is used as a free-wheeling diode. The semiconductor switching elements are set such that a reverse recovery time trr of the parasitic diode has a characteristic of $(td/100) \leq trr \leq (td/10)$, where td is a short-circuit prevention time for the upper arm switching elements and the lower arm switching elements.

(57) 要約 : 直流母線を成す正側直流母線 P と負側直流母線 Nとの間に配置された上アームスイッチング素子と下アームスイッチング素子とを直列接続してなる複数の半導体スイッチング素子 SW1～SW6 を用いて直流電力を三相交流電力に変換するインバータ主回路 3、及び直流母線に流れる電流を検出する直流電流検出回路 5、直流電流検出回路 5 により検出された直流電流に基づいてインバータ主回路 3 を制御する PWM 駆動信号を出力するインバータ制御部 7 を備える。半導体スイッチング素子 SW1～SW6 にはワイドバンドギャップ半導体素子を使用し、ワイドバンドギャップ半導体素子の寄生ダイオードを還流ダイオードとして使用する。上アームスイッチング素子と下アームスイッチング素子との短絡防止時間を t d とするときに、寄生ダイオードの逆回復時間 t r r は、 $(td/100) \leq trr \leq (td/10)$ の特性となる半導体スイッチング素子を設定する。

明細書

発明の名称：インバータ装置、圧縮機駆動装置及び空気調和機 技術分野

[0001] 本発明は、直流母線から供給される直流電力を複数の半導体スイッチング素子を用いて三相交流電力に変換するインバータ主回路を備えたインバータ装置、圧縮機駆動装置及び空気調和機に関する。

背景技術

[0002] 下記特許文献 1 に示されるインバータ装置は、逆並列接続される還流ダイオードを有する複数の半導体スイッチング素子を備え、当該半導体スイッチング素子のスイッチング状態をそれぞれ変化させて直流を交流に変換するインバータ主回路と、当該インバータ主回路における出力交流の相電流に応じた電圧の電圧パルスを出力するシャント抵抗と、当該電圧パルスに基づいて相電流を検出する検出部と、を備える。特許文献 1 に示されるインバータ装置では、シャント抵抗が出力する電圧パルスのパルス幅を P とし、還流ダイオードのリカバリ時間を R とするときに、還流ダイオードの特性が $0 < R \leq (1/10) P$ の関係を満たす構成である。このように構成することで、インバータ主回路の出力電圧に含まれる誤差電圧が低減され、インバータ主回路の制御性を向上させることが可能となる。

[0003] なお、上述した「リカバリ時間」は「逆回復時間」とも称される。以下の説明では、「逆回復時間」の用語を用いる。

先行技術文献

特許文献

[0004] 特許文献1：特開2013-247695号公報

発明の概要

発明が解決しようとする課題

[0005] 上記の通り、従来のインバータ装置は、インバータ主回路の出力電圧に含まれる誤差電圧の低減のために、還流ダイオードの逆回復時間 R が、シャン

ト抵抗が出力する電圧パルスのパルス幅 P の $1/10$ 以下となるようにして いた。このことを、インバータ制御の観点で見れば、電圧パルスのパルス幅 P は、還流ダイオードの逆回復時間 R の 10 倍以下には設定できないことを 意味する。すなわち、従来技術に係るインバータ制御では、シャント抵抗が 出力する電圧パルスのパルス幅を制限しなければならない場合があり、当該 制限により生じるモータ出力電圧の誤差電圧によって、安定して運転できる 最低回転数に制約が生じるという課題あった。

[0006] 本発明は、上記に鑑みてなされたものであって、シャント抵抗が出力する 電圧パルスのパルス幅に依らずに適切な逆回復時間の還流ダイオードを備え ることで、前記制限により、制御周期当たりの出力電圧に含まれる誤差電圧 を零もしくは零と見なせる制御方式を選択して、インバータ主回路の制御性 を向上させることができるインバータ装置を得ることを目的とする。

課題を解決するための手段

[0007] 上述した課題を解決し、目的を達成するために、本発明に係るインバータ 装置は、直流母線を成す正側直流母線と負側直流母線との間に配置された上 アームスイッチング素子と下アームスイッチング素子とを直列接続してなる 複数の半導体スイッチング素子を用いて直流電力を三相交流電力に変換する インバータ主回路、及び直流母線に流れる電流を検出する直流電流検出回路 、直流電流検出回路により検出された直流電流に基づいてインバータ主回路 を制御する PWM 駆動信号を出力するインバータ制御部を備える。半導体ス イッチング素子にはワイドバンドギャップ半導体素子を使用し、ワイドバン ドギャップ半導体素子の寄生ダイオードを還流ダイオードとして使用する。 そして、上アームスイッチング素子と下アームスイッチング素子との短絡防 止時間を t_d とするときに、寄生ダイオードの逆回復時間 t_{rr} が、 $(t_d / 100) \leq t_{rr} \leq (t_d / 10)$ の特性となる半導体スイッチング素子 を設定する。

発明の効果

[0008] 本発明によれば、シャント抵抗が出力する電圧パルスのパルス幅に依らず

に適切な逆回復時間の還流ダイオードを備えることで、制御周期当たりの出力電圧に含まれる誤差電圧を零もしくは零と見なせる制御方式を選択して、インバータ主回路の制御性を向上させることができる、という効果を奏する。

図面の簡単な説明

- [0009] [図1]実施の形態1におけるインバータ装置を含むモータ駆動システムの構成を示すブロック図
- [図2]図1に示すPWM駆動信号補正部を含むPWM駆動信号生成部の機能を実現するためのハードウェア構成の一例を示すブロック図
- [図3]図1に示すPWM駆動信号補正部に入力される補正前のPWM駆動信号UP～WNと直流電流との関係を示すタイミングチャート
- [図4]8つの基本電圧ベクトルV0～V7とPWM駆動信号及び直流電流Idcから得られる相電流情報との関係を示す図
- [図5]図3の区間B-CにおけるU相スイッチング素子SW1, SW4の動作を示した図
- [図6]図3のタイミングCの直後におけるU相スイッチング素子SW1, SW4の動作を示した図
- [図7]図3のタイミングDの直前におけるV相スイッチング素子SW2, SW5の動作を示した図
- [図8]図3のタイミングDの直後におけるV相スイッチング素子SW2, SW5の動作を示した図
- [図9]図3の区間I-JにおけるW相スイッチング素子SW3, SW6の動作を示した図
- [図10]図3のタイミングJの直後におけるW相スイッチング素子SW3, SW6の動作を示した図
- [図11]図3とは異なる相電流状態におけるPWM駆動信号補正部に入力される補正前のPWM駆動信号UP～WNと直流電流との関係を示すタイミングチャート

[図12] PWM駆動信号における補正前の状態が図3の場合においてキャリア立ち下り区間の半キャリア周期で直流電流から二相分の相電流情報を検出可能にしたときの一例を示すタイミングチャート

[図13] PWM駆動信号補正部における補正前後のPWM駆動信号に誤差が生じる場合のPWM駆動信号の一例を示すタイミングチャート

[図14]逆回復時間 t_{rrr} に対するモータ鉄損 W_{mi} 、インバータ損失 W_{inv} 、及びモータ鉄損 W_{mi} とインバータ損失 W_{inv} との和の関係を示す図

[図15]補正前のPWM駆動信号を用いて三相モータを駆動した場合の三相モータにおける電機子巻線磁束鎖交数ベクトル軌跡の一部を示した図

[図16]補正前のPWM駆動信号で駆動した場合の出力電圧ベクトルが小さいときにおける1キャリア周期分の電機子巻線磁束鎖交数ベクトル軌跡の部分拡大図

[図17]補正後のPWM駆動信号を用いて駆動した場合の図16に対応する電機子巻線磁束鎖交数ベクトル軌跡の部分拡大図

[図18]本実施の形態のインバータ装置におけるキャリア周波数に対するモータ鉄損 W_{mi} とインバータ損失 W_{inv} との和の特性を示した図

[図19]図3の状態における直流電流の検出タイミングを各相電流の極性に基づいて設定した場合の一例を示すタイミングチャート

[図20]図11の状態における直流電流の検出タイミングを各相電流の極性に基づいて設定した場合の一例を示すタイミングチャート

発明を実施するための形態

[0010] 以下に、本発明の実施の形態に係るインバータ装置、圧縮機駆動装置及び空気調和機を図面に基づいて詳細に説明する。本実施の形態では、インバータ装置を空気調和機の圧縮機駆動に適用する場合について記載する。なお、以下の実施の形態により、本発明が限定されるものではない。

[0011] 実施の形態1.

図1は、実施の形態1に係るインバータ装置50を含むモータ駆動システム100の構成を示すブロック図である。実施の形態1に係るモータ駆動シ

システム 100 は、図 1 に示すように、交流電源 1 の交流電力を直流電力に変換するコンバータ回路 2 と、コンバータ回路 2 が output する直流電力を三相交流電力に変換するインバータ主回路 3 と、コンバータ回路 2 とインバータ主回路 3 を電気的に接続する一対の直流母線である正側直流母線 P 及び負側直流母線 N のうちの負側直流母線 N に流れる直流電流を検出する直流電流検出回路 5 と、を備える。

[0012] また、モータ駆動システム 100 は、コンバータ回路 2 の出力電圧を検出するために、正側直流母線 P と負側直流母線 N との間の直流電圧を検出する直流電圧検出回路 6 と、直流電流検出回路 5 の出力と直流電圧検出回路 6 の出力と外部から与えられる周波数指令値 f^* に基づきインバータ主回路 3 を制御するためのパルス幅変調信号である PWM (Pulse Width Modulation) 駆動信号を出力するインバータ制御部 7 と、を備える。

[0013] インバータ主回路 3 が output する三相交流電力は、空気調和機 110 に具備される圧縮機 20 に供給される。空気調和機 110 は、圧縮機 20 に加え、四方弁 31、室外熱交換器 32-1、室内熱交換器 32-2、及び膨張弁 33 を有して構成される。空気調和機 110 において、圧縮機 20、四方弁 31、室外熱交換器 32-1、室内熱交換器 32-2 及び膨張弁 33 は、冷媒配管 30 を介して取り付けられ、冷媒を循環させる冷媒回路を構成している。空気調和機 110 は、冷媒が蒸発又は凝縮するとき、熱交換対象となる空気に対して吸熱又は放熱することを利用し、管内を通過する冷媒の圧力を変化させながら空気調和運転を行っている。図示しない送風ファンが回転することにより発生する風が室外熱交換器 32-1 に通流する。これにより室外熱交換器 32-1 では、冷媒と空気との熱交換が行われる。

[0014] 同様に図示しない送風ファンが回転することにより発生する風が室内熱交換器 32-2 に通流する。これにより室内熱交換器 32-2 では冷媒と空気との熱交換が行われる。ここで、空気調和機 110 では、冷媒配管 30 を除き、室内熱交換器 32-2 のみが空気調和機 110 の室内機側に配置され、

室内熱交換器32-2以外は室外機側に配置されている。なお、図1に示す空気調和機110は、室内機と室外機とが分離されたセパレート型を例示しているが、セパレート型に限定する趣旨ではない。

- [0015] このように構成されたモータ駆動システムにおいて、インバータ主回路3、直流電流検出回路5、直流電圧検出回路6及びインバータ制御部7によって、インバータ装置50が構成される。インバータ装置50は、圧縮機20の駆動源である三相モータ4を駆動する。圧縮機20を駆動するインバータ装置50は、圧縮機駆動装置を構成する。圧縮機20に用いる三相モータ4としては、永久磁石電動機が好適である。
- [0016] コンバータ回路2は、出力する直流電圧が250～450Vになるように構成される。空気調和機110の圧縮機駆動に用いられるコンバータ回路2は、交流電源1がAC100Vの場合は倍電圧整流回路で構成され、AC200Vの場合は全波整流回路で構成されるのが一般的である。この構成に加え、交流電源1側に図示しないリアクトルを配置し、当該リアクトルを短絡して昇圧できる構成にしたものもあれば、交流電源1の整流後すなわちコンバータ回路2の出力側に図示しないリアクトルを配置し、当該リアクトルを短絡して昇圧できる構成にしたものもある。なお、ここで説明した構成は、多数の方式のうちの一例であり、ここで説明した構成には、出力する直流電圧の範囲を含め、どのような方式のものを採用してもよい。また、図1では交流電源1を単相交流としているが、三相交流であってもよい。
- [0017] インバータ主回路3は、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) である半導体スイッチング素子SW1～SW6と、当該半導体スイッチング素子SW1～SW6のそれぞれをスイッチング駆動する駆動回路3a～3fとを備える。
- [0018] ここで、正側直流母線Pに接続されている半導体スイッチング素子SW1～SW3を上アームスイッチング素子と呼び、負側直流母線Nに接続されているSW4～SW6を下アームスイッチング素子と呼ぶ。上アームスイッチ

ング素子及び下アームスイッチング素子という名称を用いれば、インバータ主回路3は、正側直流母線Pと負側直流母線Nとの間に配置された上アームスイッチング素子と下アームスイッチング素子とが直列に接続された一对の半導体スイッチング素子を3組用いて構成される。

- [0019] また、後述する三相モータ4の端子Uに接続される半導体スイッチング素子SW1, SW4をU相スイッチング素子と呼び、端子Vに接続される半導体スイッチング素子SW2, SW5をV相スイッチング素子と呼び、端子Wに接続される半導体スイッチング素子SW3, SW6をW相スイッチング素子と呼ぶ。
- [0020] 還流ダイオードD1～D6には、MOSFETの寄生ダイオードを用いる。ここで、上アームスイッチング素子と下アームスイッチング素子とが同時にONとならない短絡防止時間をtdとする。このとき、寄生ダイオードの逆回復時間trrは、 $(td/100) \leq trr \leq (td/10)$ の特性になる半導体スイッチング素子を設定する。
- [0021] なお、実施の形態1において、半導体スイッチング素子SW1～SW6として用いるMOSFETは、コンバータ回路2が outputする直流電圧と、配線インピーダンスにより生じるサージ電圧とを考慮して、耐圧600V前後のものを使用する。また、MOSFETの半導体素材には、SiC(Silicon Carbide)を用いる。SiCは、スイッチング速度が速く、導通損失、スイッチング損失を小さくできるという特徴があり、空気調和機の圧縮機を駆動するインバータに好適である。なお、SiCは、Si(Silicon)よりもバンドギャップが大きいという特性を捉えて、ワイドバンドギャップ半導体と称される半導体の一例である。このSiC以外にも、GaN(Gallium Nitride)系材料、又はダイヤモンドを用いて形成される半導体もワイドバンドギャップ半導体に属しており、それらの特性もSiCに類似した点が多い。したがって、SiC以外の他のワイドバンドギャップ半導体を用いてもよい。
- [0022] 図1の説明に戻り、三相モータ4は、U相、V相及びW相巻線からなる三

相巻線がY形に結線された三相Y形結線の固定子4aと、永久磁石回転子4bとを備える。永久磁石回転子4bに接続された三相モータ4が回転することで、空気調和機110の冷媒が循環される。

[0023] 図1において、インバータ主回路3の半導体スイッチング素子SW1と半導体スイッチング素子SW4との接続点が三相モータ4の端子Uに接続され、半導体スイッチング素子SW2と半導体スイッチング素子SW5との接続点が端子Vに接続され、半導体スイッチング素子SW3と半導体スイッチング素子SW6との接続点が端子Wに接続される。本実施の形態では、U相巻線に流れる電流をU相電流と呼びIuで表す。以下、同様に、V相巻線及びW相巻線に流れる電流を、それぞれV相電流及びW相電流と呼び、それぞれIv, Iwで表す。なお、本実施の形態では、三相モータ4の固定子4aは、三相Y形結線の固定子を例示するが、三相△形結線の固定子で構成されていてもよい。なお、三相Y形結線のときと三相△形結線のときでは、直流電流から検出できる相電流情報が変わるのは言うまでもない。

[0024] 直流電流検出回路5は、シャント抵抗5aに流れる直流電流により生じるシャント抵抗5aにおける電圧降下を増幅器5bにより増幅してインバータ制御部7に与える。増幅器5bは、オペアンプを用いて構成することができる。ここで、本実施の形態では、直流母線に流れる直流電流をシャント抵抗5aにおける電圧降下を増幅することで検出する構成としているが、直流電流を検出可能なDCCT (Direct-Current Current Transformer) を用いた構成としてもよい。

[0025] 直流電圧検出回路6は、コンバータ回路2の出力側の電圧である直流電圧Vdcを検出するための検出回路である。図1において、直流電圧検出回路6は、正側直流母線Pと負側直流母線Nとの間の直流電圧を分圧してインバータ制御部7に与えている。

[0026] インバータ制御部7は、直流電流検出回路5の出力と直流電圧検出回路6の出力と外部から与えられる周波数指令値f*に基づき、インバータ主回路3の半導体スイッチング素子SW1～SW6をON又はOFFに制御する

ための PWM 駆動信号 U P, U N, V P, V N, W P, W N を出力する。

[0027] ここで、 PWM 駆動信号 U P, V P, W P は、インバータ主回路 3 の上アーム側の PWM 駆動信号であり、それぞれ半導体スイッチング素子 SW 1, SW 2, SW 3 の駆動信号となる。また、 PWM 駆動信号 U N, V N, W N は、インバータ主回路 3 の下アーム側の PWM 駆動信号であり、それぞれ半導体スイッチング素子 SW 4, SW 5, SW 6 の駆動信号となる。

[0028] インバータ制御部 7 は、 A/D 変換器 8, 9 及び PWM 駆動信号生成部 10 を備える。インバータ制御部 7 には、直流電流検出回路 5 の出力と直流電圧検出回路 6 の出力とがそれぞれ入力され、 A/D 変換器 8, 9 のそれぞれでデジタル値に変換されてインバータ制御部 7 の内部で使用される。 PWM 駆動信号生成部 10 は、インバータ主回路 3 と三相モータ 4 との間の各相に流れる相電流 I u, I v, I w と、直流電圧 V d c と、周波数指令値 f * に基づき、相電流 I u, I v, I w が正弦波状になるように PWM 駆動信号を生成する。 PWM 駆動信号を生成する方法の一つとして、特許第 5321530 号公報に開示されたものを例示できる。なお、本実施の形態においては、基本的にどの方式を適用してもよく、また、この部分の制御については他にも種々の技術が開示されており、ここでの説明は割愛する。

[0029] PWM 駆動信号生成部 10 は、 PWM 駆動信号補正部 10 a を備える。 PWM 駆動信号補正部 10 a は、 PWM 駆動信号に補正を加える信号補正部であり、 1 制御周期中において、直流電流 I d c から二相分の相電流を再現するために PWM 駆動信号を補正する。

[0030] 図 2 は、図 1 に示す PWM 駆動信号補正部 10 a を含む PWM 駆動信号生成部 10 の機能を実現するためのハードウェア構成の一例を示すブロック図である。 PWM 駆動信号生成部 10 の機能を実現する場合、図 2 に示すように、演算を行う CPU (Central Processing Unit : 中央処理装置) 200 と、 CPU 200 によって読みとられるプログラムが保存されるメモリ 202 と、信号の入出を行なうインターフェース 204 を含む構成とすることができる。なお、 CPU 200 は、演算装置、マイク

ロプロセッサ、マイクロコンピュータ、プロセッサ、又はDSP (Digital Signal Processor) などと称されるものであってもよい。また、メモリ202とは、例えば、RAM (Random Access Memory)、ROM (Read Only Memory)、フラッシュメモリ、EPROM (Erasable Programmable ROM)、EEPROM (Electrically EEPROM)などの、不揮発性又は揮発性の半導体メモリなどが該当する。

- [0031] 具体的に、メモリ202には、PWM駆動信号生成部10の機能を実行するプログラムが格納されている。CPU200は、インターフェース204を介して、必要な情報の授受を行うことにより、本実施の形態で説明される各種の演算処理を実行する。例えば、インバータ制御部7は、A/D変換器を備えたマイクロプロセッサにて実現することができる。
- [0032] 次に、直流電流Idcを検出して相電流Iu、IV、Iwを再現するまでの部分の動作と、PWM駆動信号補正部10aの動作とを、図3～図13の図面を参照して説明する。
- [0033] 図3は、図1に示すPWM駆動信号補正部10aに入力される補正前のPWM駆動信号UP～WNと直流電流Idcとの関係を示すタイミングチャートである。図3において、(a)はPWM駆動信号のキャリア、(b)はPWM駆動信号UP～WN、(c)は直流電流Idcである。ここで、補正前のPWM駆動信号UP～WNは、キャリアの山であるタイミングHを中心にキャリアの立上り区間である区間A-Hと、立下り区間である区間H-Oとで、波形が左右対象になるように制御されている。また、PWM駆動信号のUPとUN、VPとVN、WPとWNは、それぞれの信号レベルが短絡防止時間tdの区間で同時に“Lレベル”となっている以外は全ての信号レベルが反転の関係、すなわち一方が“Hレベル”であれば他方は“Lレベル”、一方が“Lレベル”であれば他方は“Hレベル”という関係になっている。なお、以下では、説明の簡略化のため、“Hレベル”を「H」と表記し、“Lレベル”を「L」と表記する。

[0034] PWM駆動信号は、「H」に対応するスイッチング素子がON、「L」に対応するスイッチング素子がOFFするように動作させている。具体的に、UPが「H」のとき対応するスイッチング素子であるSW1はONとなり、UPが「L」のときSW1はOFFとなる。なお、実際はPWM駆動信号に対応する駆動回路の応答、及びスイッチング素子の応答により数十n s～1μ s前後の遅延時間が生じる。このため、この種の遅延時間を考慮する必要があるが、ここでは説明の簡略化のため省略して示している。以下も、特に断りがない限り、この種の遅延時間については省略して説明する。

[0035] 図4は、8つの基本電圧ベクトルV0～V7とPWM駆動信号及び直流電流Idcから得られる相電流情報との関係を示す図である。上記短絡防止時間tdの区間を除くと、PWM駆動信号の「H」と「L」の組合せは、 $2 \times 2 \times 2 = 8$ 通りの状態をとる。これらの8通りのPWM駆動信号が、8つの基本電圧ベクトルV0～V7に対応する。ここで、基本電圧ベクトルの内、大きさのない基本電圧ベクトルV0, V7はゼロベクトルと呼ばれる。これに対し、基本電圧ベクトルV1～V6は、大きさを持つ実ベクトルである。

[0036] 次に、基本電圧ベクトルV1を例にとり、直流電流Idcから得られる相電流情報について説明する。なお、説明の簡略化のため、これ以降、適宜、基本電圧ベクトルV1を単に“V1”と表記する。他の基本電圧ベクトルも同様である。

[0037] 出力したい電圧ベクトルがV1の状態にあるときは、U相上アーム側の半導体スイッチング素子SW1、V相下アーム側の半導体スイッチング素子SW5、及びW相下アーム側の半導体スイッチング素子SW6がON状態となる。図1において、このときの直流電流は、正側直流母線Pから半導体スイッチング素子SW1を介して、三相モータ4のU相巻線を流れ、V相及びW相巻線を通り、半導体スイッチング素子SW5, SW6を介してシャント抵抗5aを流れ、負側直流母線Nに戻る。したがって、三相モータ4に流れ込む電流の方向を正とすると、電圧ベクトル状態がV1のときに検出される直

流電流 I_{dc} は正方向の U 相電流（以下、適宜「+ I_u 」と表記）となる。

[0038] ここで、上述した内容は、ON しているスイッチング素子に電流が流れているいわゆる力行状態のときの説明であるが、三相モータ 4 からの電流がインバータ主回路 3 に流れ込むいわゆる回生状態の場合、又は、インバータ主回路 3 の還流ダイオード D 1 ~ D 6 に還流電流が流れる場合においても電圧ベクトル状態が V 1 のときに検出される直流電流 I_{dc} は + I_u となる。このように、短絡防止時間 t_d の区間を除く区間では、PWM 駆動信号の状態に応じて、直流電流 I_{dc} から得られる相電流情報が決まる。

[0039] 図 3 の説明に戻る。図 3 は、上アームスイッチング素子の PWM 駆動信号が「H」を維持する期間の幅（以下「H 幅」と呼ぶ）が「UP > VP > WP」の状態であり、相電流が「 $I_u > 0$ 、 $I_v < 0$ 、 $I_w < 0$ 」の状態である場合について示している。上述のように、相電流はインバータ主回路 3 から三相モータ 4 に流れる方向を正、逆に三相モータ 4 からインバータ主回路 3 に流れる方向を負としているので、「 $I_u > 0$ 、 $I_v < 0$ 、 $I_w < 0$ 」の状態にある場合、直流電流 I_{dc} は U 相上アーム駆動信号 UP、V 相下アーム駆動信号 VN、及び W 相下アーム駆動信号 WN に応じた波形となる。なお、以下の動作説明では、説明の簡略化のため、U 相上アーム駆動信号 UP を単に“UP”と表記する。他の上アーム駆動信号及び下アーム駆動信号も同様である。

[0040] 図 3 において、キャリア立上り区間として示されている区間 A-H では、UP が L から H に変化（以下、この変化を「L → H」と表記する）するタイミングとなるタイミング C で直流電流 I_{dc} が“0A”から + I_u に相当する電流に立ち上がり、VN が H → L となるタイミング D で直流電流 I_{dc} が + I_u から - I_w に相当する電流まで立ち下がり、WN が H → L となる F のタイミングで直流電流 I_{dc} が - I_w に相当する電流から“0A”まで立ち下がる。

[0041] ここで、UP と UN の t_d 区間である区間 B-C では、U 相電流 I_u は、図 5 のように還流ダイオード D 4 を通って三相モータ 4 の U 相巻線へ向かう

還流電流として流れている場合を想定している。そのため、UPがL→HとなるタイミングCの直後では、図6に示すように、U相電流I_uが正側直流母線PからU相上アームの半導体スイッチング素子SW1を通して三相モータ4のU相巻線へ向かう状態になると共に、還流ダイオードD4の逆回復電流が正側直流母線P→U相上アームの半導体スイッチング素子SW1→還流ダイオードD4→負側直流母線Nの経路で流れる。この逆回復電流の影響を受け、図3にも示すように、直流電流I_{dc}にリングが発生する。

[0042] 一方、VNがH→LとなるタイミングDでは、図7に示すように、V相電流I_vが三相モータ4のV相巻線からV相下アームの半導体スイッチング素子SW5を通して負側直流母線Nに流れている状態から、図8に示すように、三相モータ4のV相巻線から還流ダイオードD2を通して正側直流母線Pに流れの状態になる。そのため、このタイミングでは、還流ダイオードの逆回復電流による直流電流I_{dc}のリングの発生はない。また、WNがH→LとなるタイミングFでも、VNがH→LとなるタイミングDのときと同様に、還流ダイオードの逆回復電流による直流電流I_{dc}のリングの発生はない。

[0043] また、キャリア立下り区間である区間H—Oにおいては、WNがL→HとなるタイミングJで直流電流I_{dc}が“0 A”から—I_wに相当する電流に立ち上がり、VNがL→HとなるタイミングLで直流電流I_{dc}が—I_wから+I_uに相当する電流まで立ち上がり、UPがH→LとなるMのタイミングで直流電流I_{dc}が+I_uに相当する電流から“0 A”まで立ち下がる。

[0044] ここで、WPとWNのt d区間である区間I—Jでは、W相電流I_wは、図9のように三相モータ4のW相巻線から還流ダイオードD3を通る還流電流として流れている場合を想定している。そのため、WNがL→HとなるタイミングJの直後では、図10に示すように、W相電流I_wが三相モータ4のW相巻線からW相下アームの半導体スイッチング素子SW6を通して負側直流母線Nへ流れる状態になると共に、還流ダイオードD3の逆回復電流が正側直流母線P→還流ダイオードD3→W相下アームの半導体スイッチング

素子 SW 6 → 負側直流母線 N の経路で流れる。この逆回復電流の影響を受け、図 3 にも示すように、直流電流 I d c にリングングが発生する。また、V N が L → H となるタイミング Lにおいても WN が L → H となるときと同様に、還流ダイオード D 2 の逆回復電流により直流電流 I d c にリングングが発生する。

[0045] 一方、UP が H → L となるタイミング M では、図 6 に示すように、U 相電流 I u が正側直流母線 P から U 相上アームの半導体スイッチング素子 SW 1 を通って三相モータ 4 の U 相巻線に流れている状態から、図 5 に示すように、還流ダイオード D 4 を通って三相モータ 4 の U 相巻線に流れる状態になる。そのため、このタイミングでは、還流ダイオードの逆回復電流による直流電流 I d c のリングングの発生はない。このように、直流電流 I d c が立ち上がるタイミング C, J, L の直後には、該当する寄生ダイオードの逆回復電流による直流電流 I d c のリングングが発生し、直流電流 I d c が立ち下がるタイミング D, F, M の直後では、寄生ダイオードの逆回復電流による直流電流 I d c のリングングの発生はない。

[0046] 図 11 は、図 3 とは異なる相電流状態における PWM 駆動信号補正部 10 a に入力される補正前の PWM 駆動信号 UP ~ WN と直流電流 I d c との関係を示したタイミングチャートである。図 3 との相違点について説明すると、図 3 では、上アームスイッチング素子の PWM 駆動信号における H 幅が「UP > VP > WP」の状態で、且つ、相電流が「I u > 0, I v < 0, I w < 0」の状態である場合について示していたが、図 11 では、上アームスイッチング素子の PWM 駆動信号における H 幅が「UP > VP > WP」の状態で、且つ、相電流が「I u > 0, I v > 0, I w < 0」の状態にある場合について示している。そのため、直流電流 I d c は U 相上アーム駆動信号 UP 、V 相上アーム駆動信号 VP 及び W 相下アーム駆動信号 WN に応じた波形となる。

[0047] 図 11において、キャリア立上り区間である区間 A - H では、UP が L → H となるタイミング C で直流電流 I d c が “0 A” から + I u に相当する電

流に立ち上がり、VPがL→HとなるタイミングEで直流電流Idcが+|uから-|wに相当する電流まで立ち上がり、WNがH→LとなるタイミングFで直流電流Idcが-|wに相当する電流から“0A”まで立ち下がる。

[0048] また、キャリア立下り区間である区間H-Oでは、WNがL→HとなるタイミングJで直流電流Idcが“0A”から-|wに相当する電流に立ち上がり、VPがH→LとなるタイミングKで直流電流Idcが-|wから+|uに相当する電流まで立ち下がり、UPがH→LとなるタイミングMで直流電流Idcが+|uに相当する電流から“0A”まで立ち下がる。

[0049] 以上の動作により、直流電流Idcが立ち上がるタイミングC, E, Jの直後には、該当する寄生ダイオードの逆回復電流による直流電流Idcのリングが発生し、直流電流Idcが立ち下がるタイミングF, K, Mの直後では寄生ダイオードの逆回復電流による直流電流Idcのリングの発生はない。

[0050] ここで、図3及び図11のそれぞれにおけるVPとVNの短絡防止時間tdの区間である区間D-E及び区間K-Lに着目する。

[0051] まず、図3の「|u>0, |v<0, |w<0」の状態にある場合は、上記区間の直流電流Idcに「-|w」の相電流情報が現れ、図11の「|u>0, |v>0, |w<0」の状態にある場合は、直流電流Idcに「+|u」の相電流情報が現れる。このように短絡防止時間tdの区間のときの直流電流Idcから相電流情報を得るために、相電流の極性を考慮する必要がある。また、直流電流Idcに寄生ダイオードの逆回復電流によるリングが発生するかどうかについても相電流の極性を考慮する必要がある。

[0052] そこで、本実施の形態では、上下短絡防止のtd区間では、直流電流Idcから得られる相電流情報は「不定」とし、直流電流Idcが変化した直後には寄生ダイオードの逆回復電流によるリングが発生するものとして、PWM駆動信号を演算する1制御周期毎に直流電流Idcから二相分の相電流情報を検出するものとする。ここで、1制御周期は1キャリア周期×n/

2 (nは2以上の正数)とする。そして、直流電流I_{d c}から一相分の相電流情報を得るための間隔を「I_{d c}検出対象相間間隔」と呼ぶこととし、このことについて、図3を参照して具体的に説明する。図3において、区間C-Dの直流電流I_{d c}から「+I_u」の相電流情報を検出する場合、上アームのPWM駆動信号を基準とするときは、UPの立上りエッジとVPの立上りエッジとの間にある区間C-EがI_{d c}検出対象相間間隔となる。また、下アームのPWM駆動信号を基準とするときは、UNの立下りエッジとVNの立下りエッジとの間にある区間B-DがI_{d c}検出対象相間間隔となる。なお、以下、I_{d c}検出対象相間間隔については、断りがない限り、上アームのPWM駆動信号を基準として説明する。

[0053] 次に、上記の場合におけるI_{d c}検出対象相間間隔の検出所要時間について説明する。まず、直流電流I_{d c}から二相分の相電流情報を検出する場合、一相分ずつシリーズに検出する必要がある。この場合、A/D変換器8のサンプルホールド時間（以下「A/Dサンプルホールド時間」と呼ぶ）を考慮する必要がある。また、短絡防止時間t_dを回避する必要がある。さらに、上述したリングングが生じる時間（以下「リングング時間」と呼ぶ）を回避する必要がある。さらには、PWM駆動信号に対する駆動回路及びスイッチング素子の応答時間、並びに直流電流検出回路の遅延時間（以下「その他の時間」と呼ぶ）を考慮する必要がある。よって、I_{d c}検出対象相間間隔の検出所要時間としては、「短絡防止時間t_d+リングング時間t_{r n g}+A/Dサンプルホールド時間t_{s h}+その他の時間t_{e t c}」分の所要時間（以下「検出所要第1時間」と呼ぶ）を要する。なお、リングング時間t_{r n g}は、配線インピーダンス、図示を省略したスナバ回路などにより変動する。本実施の形態においては、短絡防止時間t_d=2μs、リングング時間t_{r n g}=2μs、A/Dサンプルホールド時間t_{s h}=0.5μs程度の値を想定している。

[0054] 次に、直流電流I_{d c}から二相分の相電流情報を検出する場合のトリガのかけ方について、図3及び図11を参照して説明する。まず、キャリア立上

り区間で直流電流 I_{dc} から二相分の電流を検出する場合は、キャリア立上り区間でのH幅が中間の値を有するV相上アーム駆動信号VPを選択し、V相上アーム駆動信号VPがL→HとなるタイミングEを基準タイミングとし、基準タイミングEから「 $t_d + t_sh$ 」前のタイミングであるタイミング t_{rg1a} でA/D変換器8のトリガをかけ、また、基準タイミングEから「 $t_{Im1} - (t_d + t_sh)$ 」後のタイミング t_{rg2a} でA/D変換器8のトリガをかけることで二相分の直流電流 I_{dc} を検出する。

[0055] 一方、キャリア立下り区間で、直流電流 I_{dc} から二相分の相電流情報を検出する場合は、キャリア立下り区間でのH幅が中間の値を有するV相上アーム駆動信号VPを選択し、V相上アーム駆動信号VPがH→LになるタイミングKを基準タイミングとし、基準タイミングKから「 t_sh 」前のタイミングであるタイミング t_{rg1b} でA/D変換器8のトリガをかけ、また、基準タイミングKから「 $t_{Im1} - t_sh$ 」後のタイミング t_{rg2b} でA/D変換器8のトリガをかけることで二相分の直流電流 I_{dc} を検出するようとする。

[0056] なお、タイミングEの時刻を t_e とし、タイミングKの時刻を t_k とするとき、タイミング t_{rg2a} およびタイミング t_{rg1a} の差に相当する時間は、下記（1）式で表される。

$$\begin{aligned} [0057] \quad & t_{rg2a} - t_{rg1a} \\ &= [t_e + \{t_{Im1} - (t_d + t_sh)\}] - \{t_e - (t_d + t_sh)\} \\ &= t_{Im1} \quad \dots \dots (1) \end{aligned}$$

[0058] またタイミング t_{rg2b} およびタイミング t_{rg1b} の差に相当する時間は、下記（2）式で表される。

$$\begin{aligned} [0059] \quad & t_{rg2b} - t_{rg1b} \\ &= \{t_k + (t_{Im1} - t_sh)\} - (t_k - t_sh) \\ &= t_{Im1} \quad \dots \dots (2) \end{aligned}$$

[0060] すなわち、第一相の電流を検出するためにトリガをかけるタイミングと、

第二相の電流を検出するためにトリガをかけるタイミングとの間の間隔は、キャリア立上り区間及びキャリア立下り区間の双方で等しい。

- [0061] なお、図3及び図11に示すタイミングチャートは、PWM駆動信号補正部10aによる補正が為されない補正前のPWM駆動信号である。そのため、上記タイミングでトリガをかけても、直流電流Idcから相電流情報を得られない場合を含んでいる。具体的に説明すると、図3において、タイミングt_{rg1a}及びタイミングt_{rg2b}では直流電流Idcから「+Iu」の相電流情報が得られる。一方、タイミングt_{rg2a}では直流電流は流れでおらず“0A”を検出することになり、タイミングt_{rg1b}では、直流電流Idcにリングング成分が含まれているため、リングング中の値が検出されることになる。
- [0062] 同様に、図11において、タイミングt_{rg2a}及びタイミングt_{rg1b}では直流電流Idcから「-Iw」の相電流情報が得られる。一方、タイミングt_{rg1a}では、直流電流Idcにリングング成分が含まれているため、リングング中の値が検出されることになり、タイミングt_{rg2b}では直流電流は流れでおらず“0A”が検出されることになる。
- [0063] そこで、実施の形態1のインバータ装置50では、二相分の直流電流Idcを検出するため、PWM駆動信号補正部10aにおいて、PWM駆動信号を補正する制御を行う。なお、PWM駆動信号補正部10aは、直流電流Idcを検出しない残りの制御周期区間を用いて、補正前後での1制御周期当たりの出力電圧ベクトルが同一になるように制御する。このようにすることで、制御周期当たりの出力電圧に含まれる誤差電圧を零もしくは零と見なせる制御を実施することができる。以下、1制御周期が1キャリア周期の場合の動作を例にとって説明する。
- [0064] 図12は、PWM駆動信号における補正前の状態が図3の場合において、キャリア立下り区間の半キャリア周期で直流電流Idcから二相分の相電流情報を検出可能にしたときの一例を示すタイミングチャートである。図12では、図3に示したW相上アーム駆動信号WPに対し、キャリア立下り区間

におけるW相上アーム駆動信号WPがH→Lとなる立下り部分を左側に $t \times$ 分シフトさせると共に、キャリア立上り区間におけるW相上アーム駆動信号WPがL→Hとなる立上り部分も左側にシフトさせることにより、H幅を変更することなく、言い換えればPWM駆動信の立上りエッジと立下りエッジとの間の時間幅を維持して検出所要第1時間 $t_1 m_1$ を確保している。特に、図12の例では、シフトさせる時間幅 $t \times$ は、W相上アーム駆動信号WPがH→Lとなる立下り部分と、V相上アーム駆動信号VPがH→Lとなる立下り部分との間の間隔が検出所要第1時間 $t_1 m_1$ となるようにすることを実現している。本補正によれば、補正前と補正後とで、H幅が変更されてないので、補正前後での1制御周期当たりの出力電圧ベクトルを同一とすることができる。なお、W相上アーム駆動信号WPの全体を左側に $t \times$ 分シフトさせるのに合わせ、W相下アーム駆動信号WNの全体も左側に $t \times$ 分シフトさせることは言うまでもない。他の方法例として、特許第5235851号公報の方法を用いることができる。

[0065] 上記のようにPWM駆動信号を補正することにより、タイミング t_{rg1} bでは直流電流Idcから「-lw」の相電流情報が得られ、タイミング t_{rg2} bでは直流電流Idcから「+lu」の相電流情報が得られる。今回の場合は、1制御周期中の誤差を零とすることができますが、PWM駆動信号補正部10aによる補正前の状態が、図13のようにPWM駆動信号が飽和しているような状態においては、検出所要第1時間 $t_1 m_1$ を確保することにより、補正前と補正後とで、出力電圧ベクトルに誤差が生じる。しかしながら、誤差が生じるのは、図13の例のようにPWM駆動信号が飽和する高回転領域状態であり、また、PWM駆動信号自体が飽和している状態であるため、補正前後での出力電圧ベクトルをほぼ同一であると見なすことができる。このことは、制御周期当たりの出力電圧に含まれる誤差電圧を零もしくは零と見なせることを意味する。

[0066] ところで、本実施の形態では、インバータ主回路3の各半導体スイッチング素子をSiC-MOSFETとし、還流ダイオードにSiC-MOSFE

Tの寄生ダイオードを使用し、直流電圧検出回路6の出力に基づいてスイッチング素子を制御することとしている。この制御を行う際に、短絡防止時間 t_d を設定可能な最小値である例えば $2 \mu s$ とするとき、寄生ダイオードの逆回復時間 t_{rr} に対する三相モータ4のモータ鉄損 W_{mi} 、インバータ主回路3のインバータ損失 W_{inv} 、及び、モータ鉄損 W_{mi} とインバータ損失 W_{inv} との和の関係は、図14のようになる。図14において、横軸は寄生ダイオードの逆回復時間 t_{rr} である。また、図14の波形において、「 $W_{mi} + W_{inv}$ 」は、モータ鉄損 W_{mi} とインバータ損失 W_{inv} との和を表している。

[0067] ここで、三相モータ4のモータ銅損 W_{mc} は、図14に示す逆回復時間 t_{rr} の領域では、影響をほとんど受けないため図示を省略している。このため、「 $W_{mi} + W_{inv}$ 」の波形における最小点がインバータ損失とモータ損失による合計損失を最小とする点である。図14に示すように、インバータ損失とモータ損失による合計損失を最小にする点は、「 $t_d / 100 \leq t_{rr} \leq t_d / 10$ 」の範囲に存在する。

[0068] インバータ損失 W_{inv} の中で、寄生ダイオードの逆回復時間 t_{rr} の影響を受けるのは、図6及び図10のように、寄生ダイオードの還流電流が流れるときに生じるスイッチング損失である。スイッチング素子のスイッチング損失には、MOSFETに生じるものと寄生ダイオードに生じるものがある。何れのスイッチング損失も、逆回復時間 t_{rr} の値が小さい程低下する傾向にあるが、逆回復時間 t_{rr} が「 $t_d / 100$ 」に近い領域になると、逆回復時間 t_{rr} をより小さくすることによる損失改善効果は小さくなる。一方、逆回復時間 t_{rr} が $t_d / 10$ 以下の領域になると、寄生ダイオードの逆回復時の電流変化(d_i / dt)の影響が大きくなり、直流電流 I_d に発生するリングングの時間が大きくなる。そのため、検出所要第1時間 t_{im1} を大きく設定する必要が生じ、結果としてモータ鉄損が増加する。この点については、さらに図15を参照して説明する。

[0069] 図15は、補正前のPWM駆動信号を用いて三相モータ4を駆動した場合

の三相モータ4における電機子巻線磁束鎖交数ベクトル軌跡の一部を示した図である。図15では、基本電圧ベクトルV0, V1, V2, V7に対応する電機子巻線磁束鎖交数ベクトルをそれぞれΦ0(V0)、Φ1(V1)、Φ2(V2)、Φ7(V7)と表記している。図15において、△θは1キャリア周期当たりの電気角であり、四角で囲った区間A-Oは、図3における1キャリア周期における区間A-Oに対応し、当該区間A-OでのPWM駆動信号に対応した電機子巻線磁束鎖交数ベクトルの軌跡を示している。ここで、Φ0(V0)とΦ7(V7)は大きさを持たないベクトルのため、点で示している。また、図15において、破線で示す波形は、理想の円軌跡を示している。

[0070] 図15において、実線で示すベクトル軌跡を破線で示す理想的な円軌跡に近づける程、無駄な磁束の発生を抑えることができ、モータ鉄損を小さくすることができることを意味する。電機子巻線磁束鎖交数ベクトル中は、各相巻線における磁束鎖交数の合成ベクトルであり、前述した基本電圧ベクトルV0～V7に対応したベクトルとなる。三相モータ4の電機子巻線抵抗を無視すると、発生する電機子巻線磁束鎖交数ベクトルは、対応する電圧ベクトルに対してπ/2位相が遅れる。

[0071] 図16は、補正前のPWM駆動信号で駆動した場合の出力電圧ベクトルが小さいときにおける1キャリア周期分の電機子巻線磁束鎖交数ベクトル軌跡の部分拡大図である。図16において、1キャリア周期区間(区間A-O)の電機子巻線磁束鎖交数ベクトルはΦ0(V0)→Φ1(V1)@AH→Φ2(V2)@AH→Φ7(V7)→Φ2(V2)@HO→Φ1(Φ1)@HO→Φ0(V0)の順で変化する。図16に示すベクトル軌跡の順序は、図3及び図11に示したPWM駆動信号に対応している。ここで、前半のキャリア周期区間(区間AH)のベクトルであるか、後半のキャリア周期区間(区間HO)のベクトルであるかを識別するため、Φ1(V1)又はΦ2(V2)の後に「@AH」又は「@HO」を付加している。なお、大きさを持たないΦ0(V0)及びΦ7(V7)については、区間の表記を省略している

。

[0072] 前半のキャリア周期区間（区間AH）における「 $\Phi_0 (V_0) \rightarrow \Phi_1 (V_1)$ @ AH → $\Phi_2 (V_2)$ @ AH → $\Phi_7 (V_7)$ 」の領域と理想の円軌跡とで囲まれる第1面積と、後半のキャリア周期区間（HO区間）における「 $\Phi_7 (V_7) \rightarrow \Phi_2 (V_2)$ @ HO → $\Phi_1 (\Phi_1)$ @ HO → $\Phi_0 (V_0)$ 」の領域と理想の円軌跡とで囲まれる第2面積とを比較すると、両者はほぼ同じ大きさとなっている。図16の例では出力電圧ベクトルが小さく、 $\Phi_1 (V_1)$ @ AH、 $\Phi_1 (V_1)$ @ HO、 $\Phi_2 (V_2)$ @ AH、 $\Phi_2 (V_2)$ @ HOの区間では、検出所要第1時間 t_{1m1} を確保できていない場合を示している。

[0073] 図17は、補正後のPWM駆動信号を用いて駆動した場合の図16に対応する電機子巻線磁束鎖交数ベクトル軌跡の部分拡大図である。図17に示すベクトル軌跡は、図12に示したPWM駆動信号に対応しており、 $\Phi_1 (V_1)$ @ HO 及び $\Phi_2 (V_2)$ @ HO の区間において、検出所要第1時間 t_{1m1} の確保が為されている。

[0074] 図16と図17とを比較すると、タイミングA, Oの電機子巻線磁束鎖交数ベクトルの位置は一致しており、制御周期の平均磁束鎖交数としては同じであることが分かる。また、図16と図17とを比較すると、電機子巻線磁束鎖交数ベクトルは同じ順序で変化している。一方、前半のキャリア周期区間（区間AH）における「 $\Phi_0 (V_0) \rightarrow \Phi_1 (V_1)$ @ AH → $\Phi_2 (V_2)$ @ AH → $\Phi_7 (V_7)$ 」の領域と理想の円軌跡とで囲まれる第1面積と、後半のキャリア周期区間（HO区間）における「 $\Phi_7 (V_7) \rightarrow \Phi_2 (V_2)$ @ HO → $\Phi_1 (\Phi_1)$ @ HO → $\Phi_0 (V_0)$ 」の領域と理想の円軌跡とで囲まれる第2面積とを比較すると、図17では第2面積の方が大きく、面積のバランスが崩れている。また、第1面積と第2面積との和を図16と図17とで比較すると、図17の方がより大きくなっている。このように、PWM駆動信号補正部10aによる補正を行うことで、補正前よりも理想の円軌跡から外れた状態となることが分かる。また、このことは、検出所要第1時

間 t_{im1} が大きくなると、モータ鉄損が増加することを意味している。

[0075] 図18は、実施の形態1のインバータ装置50におけるキャリア周波数に対するモータ鉄損 W_{mi} とインバータ損失 W_{inv} の和の特性を示した図である。図18において、「SiC-MOSFET+寄生ダイオード」とあるのが本実施の形態で使用するスイッチング素子の特性であり、「Si-IGBT+Si-FRD」は比較のために示している。Si-IGBT (Si:Silicon, IGBT:Insulated Gate Bipolar Transistor) は、空気調和機110の圧縮機20を駆動するインバータ主回路に主流で使われているスイッチング素子である。また、Si-FRD (Si:Silicon, FRD:Fast Recovery Diode) は、当該インバータ主回路に主流で使われている還流ダイオードである。

[0076] 図18において、「Si-IGBT+Si-FRD」の場合は、キャリア周波数 $f_c1 = 5\text{ kHz}$ 前後に「モータ鉄損 $W_{mi} +$ インバータ損失 W_{inv} 」における最小点が存在している。一方、「SiC-MOSFET+寄生ダイオード」の場合は、キャリア周波数がより高い f_c2 に最小点が存在する。最小点を与える f_c2 の範囲は、 $6\text{ kHz} \sim 18\text{ kHz}$ である。ここで「Si-IGBT+Si-FRD」の最小点と「SiC-MOSFET+寄生ダイオード」の最小点とを比較すると、後者の方が小さい。これは、「SiC-MOSFET+寄生ダイオード」の構成にすることで、導通損失が低く抑えられると共に、半導体スイッチング素子SW1～SW6のON又はOFFに伴うスイッチング損失も低く抑えられる。また、寄生ダイオードの逆回復時間 t_{rr} を「 $(t_d/100) \leq t_{rr} \leq (t_d/10)$ 」となるよう設定することで直流電流 I_{dc} に生じるリング時間が抑えられるので、キャリア周波数を高くすることにより電機子巻線磁束鎖交数ベクトルをより理想の円軌跡に近づけることができ、モータ鉄損の減少分による改善効果が得られるからである。

[0077] 以上のように、実施の形態1に係るインバータ装置50によれば、直流母

線を成す正側直流母線と負側直流母線との間に配置された上アームスイッチング素子と下アームスイッチング素子とが直列に接続された一対の半導体スイッチング素子を複数用いて直流電力を三相交流電力に変換するインバータ主回路と、直流母線に流れる電流を検出する直流電流検出回路と、直流電流検出回路により検出された直流電流に基づいてインバータ主回路を制御する PWM 駆動信号を出力するインバータ制御部と、を備え、複数の半導体スイッチング素子のそれぞれにワイドバンドギャップ半導体素子を使用し、複数のワイドバンドギャップ半導体素子におけるそれぞれの寄生ダイオードを還流ダイオードとして使用し、上アームスイッチング素子と下アームスイッチング素子との短絡防止時間を t_d とするときに、寄生ダイオードの逆回復時間 t_{rrr} が、 $(t_d / 100) \leq t_{rrr} \leq (t_d / 10)$ の特性となる半導体スイッチング素子を設定しているので、シャント抵抗が出力する電圧パルスのパルス幅に依らずに適切な逆回復時間の還流ダイオードが備えられ、制御周期当たりの出力電圧に含まれる誤差電圧を零もしくは零と見なせる制御方式を選択することができ、インバータ主回路の制御性を向上させることができる。また、モータ出力電圧の誤差電圧によって安定して運転できる最低回転数に制約が生じることはないので、本手法を空気調和機 110 の圧縮機駆動に適用しても圧縮機を ON 及び OFF の回数が増えることはなく、空調の快適性を維持できる。さらに、寄生ダイオードに適切な逆回復時間の特性的ものを設定することで、より高効率なインバータ装置 50 を得られる。特に本発明を空気調和機 110 の圧縮機駆動に適用した場合には大きな省エネ効果が得られる。

[0078] また、実施の形態 1 の構成において、キャリア周波数を 6 kHz ~ 18 kHz の範囲に設定することで、キャリア周波数を高くすることにより、電機子巻線磁束鎖交数ベクトルをより理想の円軌跡に近づけることができ、モータ鉄損の減少分による改善効果が得られるので、より高効率なインバータ装置 50 を得られる。

[0079] また、I dc 検出対象相間間隔の検出所要時間を検出所要第 1 時間 t_{Im}

1に固定することで、簡単な処理でPWM駆動信号の補正処理を実現することができる。

[0080] 実施の形態2.

上述した実施の形態1では、ldc検出対象相間間隔の検出所要時間を検出所要第1時間 t_{lm1} に固定していた。実施の形態2では、ldc検出対象相間間隔の検出所要時間を各相電流の極性に基づいて切り替える場合について説明する。

[0081] 前述したように、図3におけるVPとVNとの短絡防止時間 td が設定されている区間D-E及び区間K-Lには、直流電流ldcに「-lw」の相電流情報が現れ、図11の同区間には「+lu」の相電流情報が現れる。また、図3におけるタイミングDの直後、及び図11におけるタイミングKの直後には、寄生ダイオードの逆回復電流による直流電流ldcのリングングの発生はない。そのため、図3の区間D-F及び区間J-L、並びに、図11の区間C-E及び区間K-Mの検出所要時間を、実施の形態1で説明した検出所要第1時間 t_{lm1} 未満に設定することができる。具体的に説明すると、実施の形態1では、検出所要時間を「 $td + trng + tsh + tetc$ 」に設定していた。一方、実施の形態2の制御においては、図3の区間J-L及び図11の区間C-Eでは、短絡防止時間 td を回避しなくてもよいので、検出所要時間を決める時間要素の中から「 td 」を除外できる。よって、この区間の検出所要時間を「 $trng + tsh + tetc$ 」に設定することができる。以下、この時間を「検出所要第2時間」と呼び、「 t_{lm2} 」で表す。

[0082] また、実施の形態2の制御において、図3の区間D-F及び図11の区間K-Mでは、直流電流ldcにおけるリングングの発生が生じない区間であることが分かっているので、前記検出所要時間を決める時間要素の中から「 $trng$ 」を除外できる。さらに、「 $td > tetc$ 」を前提に、前記検出所要時間を決める時間要素の中から「 $tetc$ 」を除外できる。これらにより、この区間の検出所要時間を「 $td + tsh$ 」に設定することができる。

以下、この時間を「検出所要第3時間」と呼び、「 t_{lm3} 」で表す。なお、検出所要第1時間 t_{lm1} 、検出所要第2時間 t_{lm2} 及び検出所要第3時間 t_{lm3} との間には、「 $t_{lm1} > t_{lm2} > t_{lm3}$ 」の関係がある。

[0083] 図3の場合は「 $|u| > 0$ 、 $|v| < 0$ 、 $|w| < 0$ 」の状態であり、図11の場合は「 $|u| > 0$ 、 $|v| > 0$ 、 $|w| < 0$ 」の状態である。ここで、3つの相電流の中で1つの相電流だけ正となるときは図3のような直流電流波形となり、1つの相電流だけ負となるときは図11のような直流電流波形となる。つまり、各相電流の極性に基づいて、上記のように検出所要時間を切り替えることで、 $|dc$ 検出対象相間間隔を必要最小限の制限値で補正すればよくなる。

[0084] 図19は、図3の状態における直流電流 $|dc$ の検出タイミング、すなわちA/D変換器8にトリガをかけるタイミングを各相電流の極性に基づいて設定した場合の一例を示すタイミングチャートであり、図20は、図11の状態における直流電流 $|dc$ の検出タイミングを各相電流の極性に基づいて設定した場合の一例を示すタイミングチャートである。図19の場合は、図3の「 t_{rg2a} 」のタイミングを「 $t_{rg2a'}$ 」に変更し、「 t_{rg1b} 」のタイミングを「 $t_{rg1b'}$ 」のタイミングに変更している。また、図20の場合は、図11の「 t_{rg1a} 」のタイミングを「 $t_{rg1a'}$ 」に変更し、「 t_{rg2b} 」のタイミングを「 $t_{rg2b'}$ 」に変更している。

[0085] ここで、図19及び図20の基準タイミングのそれぞれを、図3及び図11と同様にパルスのH幅が中間となる上アーム駆動信号の立上りエッジもしくは立下りエッジとすると、図19の「 $t_{rg2a'}$ 」のタイミングは、基準タイミングであるVPの立上りエッジ)であり、図19の「 $t_{rg1b'}$ 」のタイミングは基準タイミングであるVPの立下りエッジから「 $t_d - t_{sh}$ 」後のタイミングである。また、図20の「 $t_{rg1a'}$ 」のタイミングは、基準タイミングであるVPの立上りエッジから「 t_{sh} 」前のタイミ

ングであり、図20の「t rg 2 b'」は、基準タイミングであるVPの立下りエッジから「td」後のタイミングである。

- [0086] 以上のように、各相電流の極性に基づいて検出所要時間を切り替え、それに適応した直流電流Idcの検出タイミングを設定することで、図3及び図11のときのようにPWM駆動信号補正部による補正前のPWM駆動信号の状態のままでも1制御周期中に直流電流から二相分の相電流情報を検出できる割合が増える。これにより、モータ鉄損の増加を抑制できることができ、より高効率化を図ることができる。
- [0087] また、3つの相電流の内1つの相電流だけ正となるときは、直流電流を検出する区間をキャリア立上り区間とし、1つの相電流だけ負となるときは、直流電流を検出する区間をキャリア立下り区間として、PWM駆動信号補正部による補正前のPWM駆動信号の状態のままでも1制御周期中に直流電流から二相分の相電流情報を検出できる割合をより増やすことができる。これにより、よりモータ鉄損の増加を抑制できることができ、さらに高効率化を図ることができる。
- [0088] 本実施の形態では、三角波キャリアを用いたPWM駆動信号生成について説明しているが、のこぎり波キャリアなど他のキャリアにおいても同様なPWM駆動信号生成を生成できる場合は、これに限定されるものではないことは言うまでもない。
- [0089] なお、本発明は記載の実施例に制限されるものではなく、本発明の範囲から逸脱せずに代替案及び細かな改良を想像したり、均等な手段を使用したりすることができることは言うまでもない。

符号の説明

- [0090] 1 交流電源、2 コンバータ回路、3 インバータ主回路、4 三相モータ、4a 固定子、4b 永久磁石回転子、5 直流電流検出回路、5a シャント抵抗、5b 増幅器、6 直流電圧検出回路、7 インバータ制御部、8, 9 A/D変換器、10 PWM駆動信号生成部、10a PWM駆動信号補正部、20 圧縮機、30 冷媒配管、31 四方弁、32-

1 室外熱交換器、32－2 室内熱交換器、33 膨張弁、50 インバータ装置、100 モータ駆動システム、110 空気調和機、200 C PU、202 メモリ、204 インタフェース、P 正側直流母線、N 負側直流母線、SW1～SW6 半導体スイッチング素子、D1～D6 還流ダイオード。

請求の範囲

- [請求項1] 直流母線から供給される直流電力を交流電力に変換して三相モータを駆動するインバータ装置であって、
前記インバータ装置は、
前記直流母線を成す正側直流母線と負側直流母線との間に配置された上アームスイッチング素子と下アームスイッチング素子とが直列に接続された一対の半導体スイッチング素子を複数用いて前記直流電力を三相交流電力に変換するインバータ主回路と、
前記直流母線に流れる電流を検出する直流電流検出回路と、
前記直流電流検出回路により検出された直流電流に基づいて前記インバータ主回路を制御する PWM 駆動信号を出力するインバータ制御部と、
を備え、
複数の前記半導体スイッチング素子のそれぞれにワイドバンドギャップ半導体素子を使用し、複数の前記ワイドバンドギャップ半導体素子におけるそれぞれの寄生ダイオードを還流ダイオードとして使用し、
前記上アームスイッチング素子と前記下アームスイッチング素子との短絡防止時間を t_d とするときに、前記寄生ダイオードの逆回復時間 t_{rr} が、 $(t_d / 100) \leq t_{rr} \leq (t_d / 10)$ の特性となるように設定する
ことを特徴とするインバータ装置。
- [請求項2] 前記インバータ制御部は、1 制御周期中に前記直流電流から二相分の相電流情報を検出するために前記 PWM 駆動信号に補正を加える信号補正部を備え、
前記信号補正部は、補正前後での1 制御周期中当たりの出力電圧ベクトルが同一になるように制御することを特徴とする請求項1に記載のインバータ装置。

- [請求項3] 前記信号補正部は、前記直流電流を検出するタイミングにおける PWM駆動信号の立上りエッジもしくは立下りエッジの相関間隔を検出所要時間確保するように補正し、その検出所要時間を、前記短絡時間と、前記半導体スイッチング素子のスイッチングに起因するリングイング時間と、前記直流電流を検出するためのサンプルホールド時間とを加算した時間以上の時間に設定する
ことを特徴とする請求項2に記載のインバータ装置。
- [請求項4] 前記インバータ制御部は、キャリアの1制御周期中において、前記検出所要時間を固定することを特徴とする請求項3に記載のインバータ装置。
- [請求項5] 前記信号補正部は、前記短絡時間と、前記半導体スイッチング素子のスイッチングに起因するリングイング時間と、前記直流電流を検出するためのサンプルホールド時間とを加算した時間を少なくとも確保した検出所要第1時間と、前記リングイング時間と、前記サンプルホールド時間とを加算した時間を少なくとも確保した検出所要第2時間と、前記短絡時間と、前記サンプルホールド時間とを加算した時間を少なくとも確保した検出所要第3時間とを保持し、前記直流電流を検出するタイミングにおけるPWM駆動信号の立上りエッジもしくは立下りエッジの相関間隔の検出所要時間を各相電流の極性に基づき、前記検出所要第1時間、前記検出所要第2時間及び前記検出所要第3時間の内の何れかに切り替えることを特徴とする請求項2に記載のインバータ装置。
- [請求項6] 前記インバータ制御部は、前記二相分の直流電流を検出する区間を、1制御周期毎に各相電流の極性に基づいてキャリア立上り区間及びキャリア立下り区間の内の何れかに切り替えることを特徴とする請求項5に記載のインバータ装置。
- [請求項7] 前記インバータ制御部は、前記1制御周期毎の半キャリア周期中に前記二相分の相電流情報を検出することを特徴とする請求項2から6

の何れか 1 項に記載のインバータ装置。

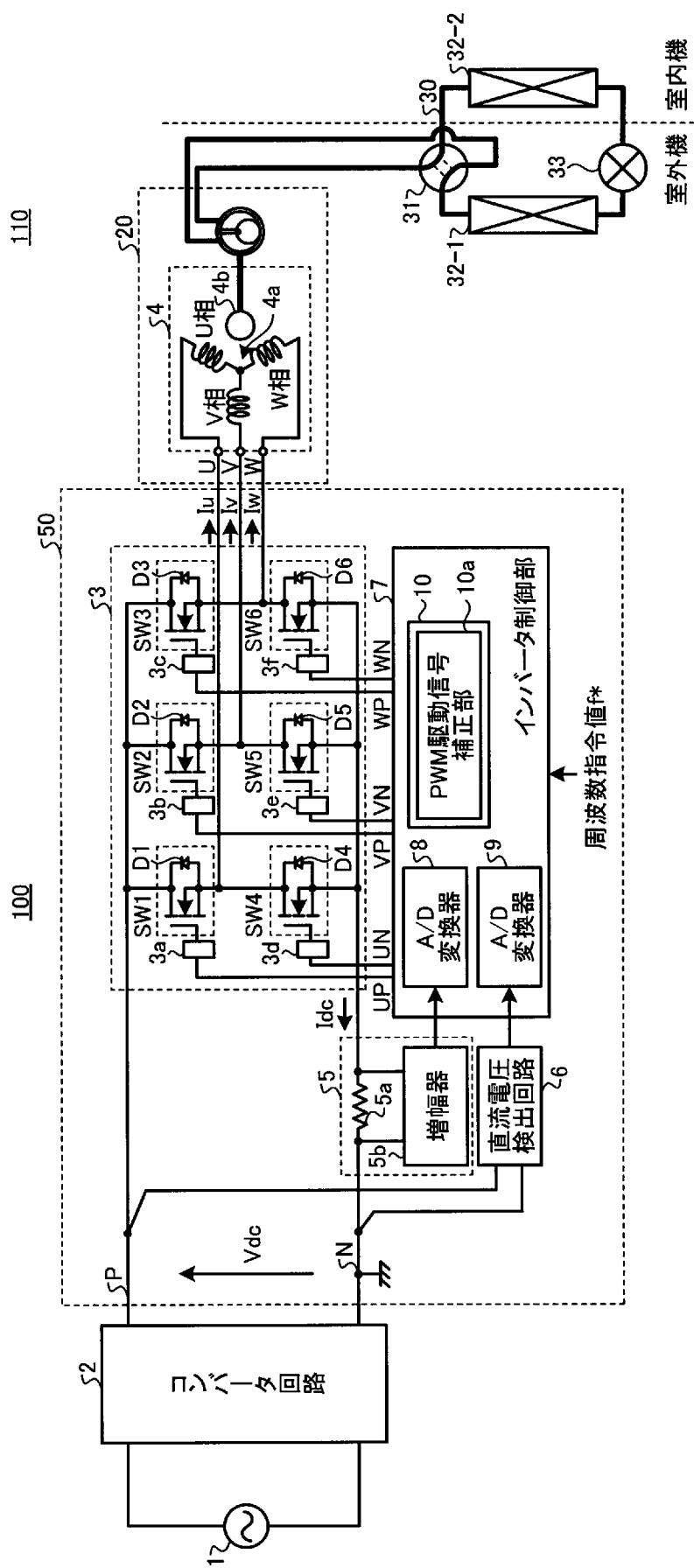
[請求項8] 前記 PWM 駆動信号のキャリア周波数を 6 kHz から 18 kHz の範囲内に設定することを特徴とする請求項 1 から 7 の何れか 1 項に記載のインバータ装置。

[請求項9] 複数の前記半導体スイッチング素子のそれぞれは SiC-MOSFET であることを特徴とする請求項 1 から 8 の何れか 1 項に記載のインバータ装置。

[請求項10] 請求項 1 から 9 の何れか 1 項に記載のインバータ装置は、前記インバータ主回路から出力される三相交流電力によって駆動される永久磁石電動機を搭載した圧縮機に接続されていることを特徴とする圧縮機駆動装置。

[請求項11] 請求項 10 に記載の圧縮機駆動装置を備えたことを特徴とする空気調和機。

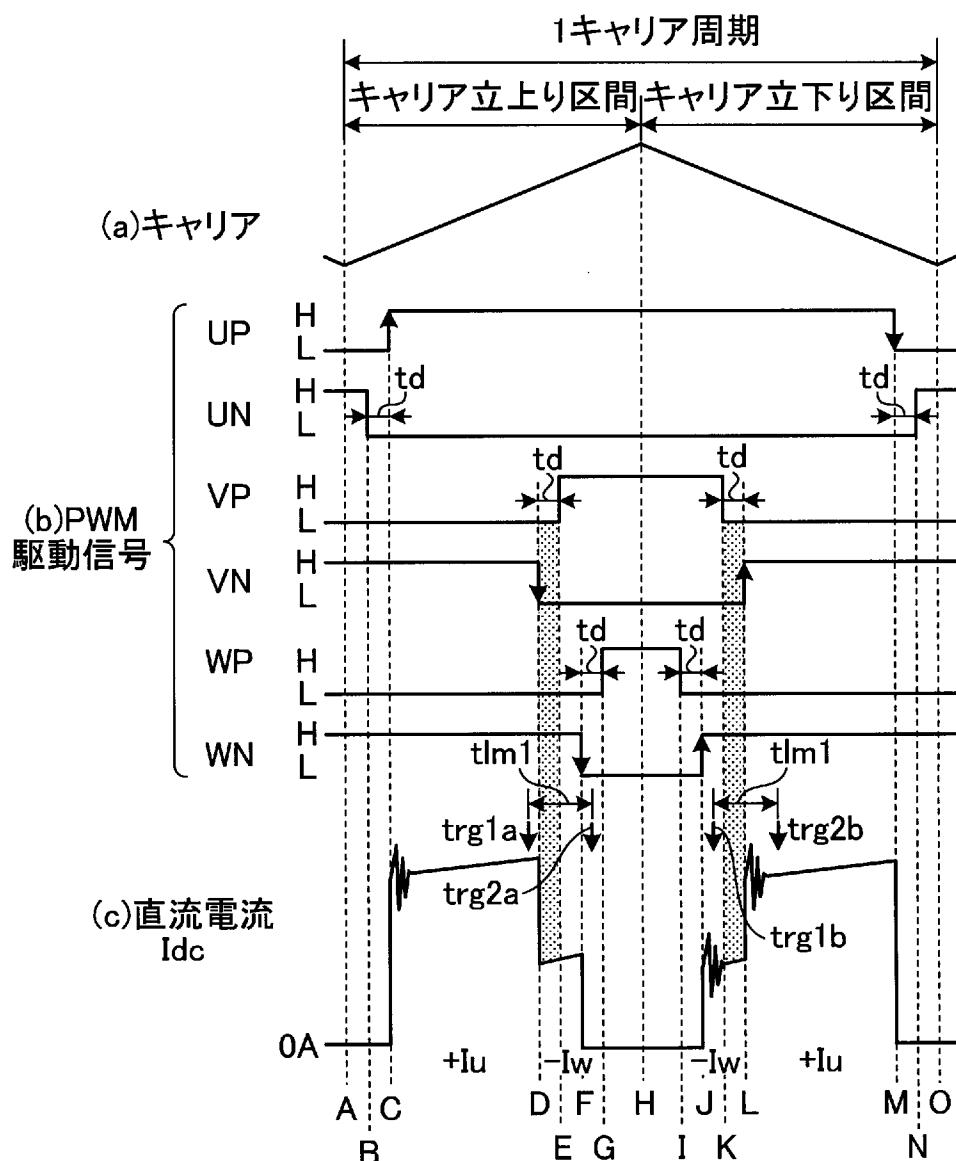
[図1]



[図2]



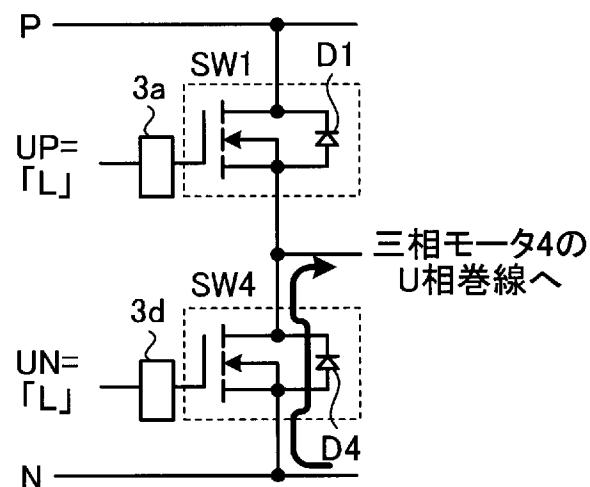
[図3]



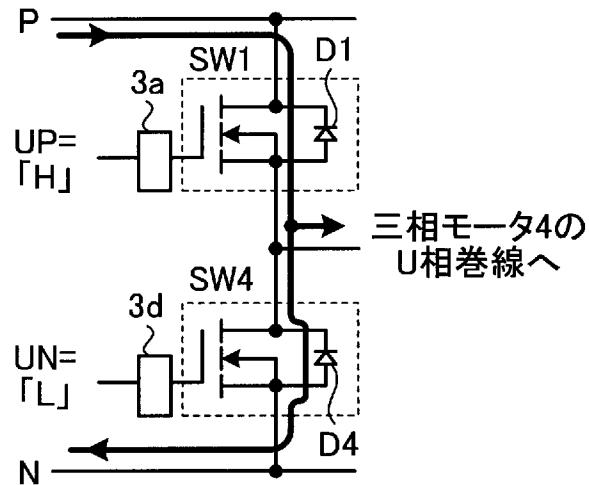
[図4]

基本電圧 ベクトル	PWM駆動信号						直流電流I _{dc} から 得られる相電流情報
	UP	UN	VP	VN	WP	WN	
V0	L	H	L	H	L	H	不定
V1	H	L	L	H	L	H	+I _u
V2	H	L	H	L	L	H	-I _w
V3	L	H	H	L	L	H	+I _v
V4	L	H	H	L	H	L	-I _u
V5	L	H	L	H	H	L	+I _w
V6	H	L	L	H	H	L	-I _v
V7	H	L	H	L	H	L	不定

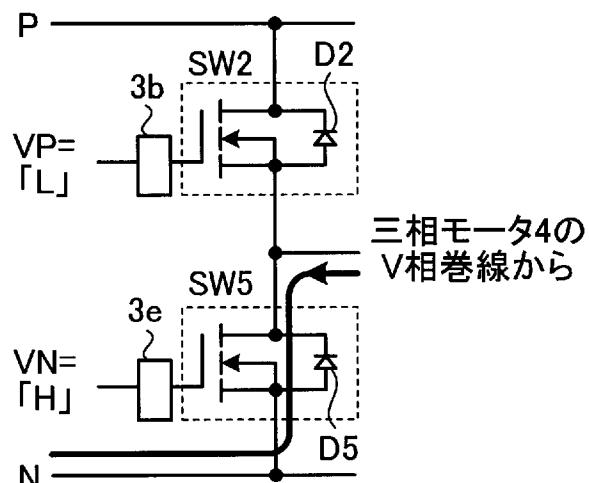
[図5]



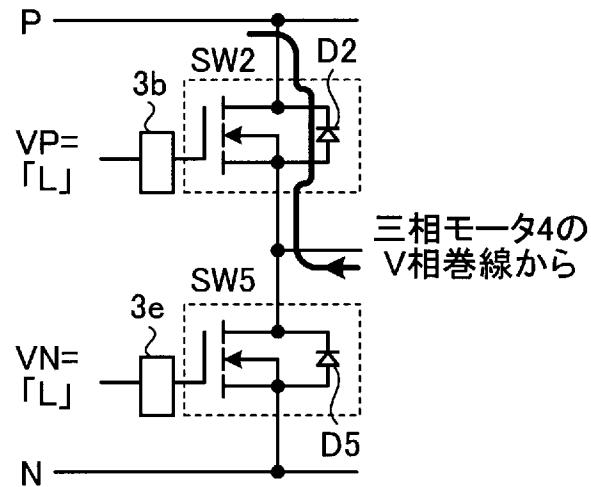
[図6]



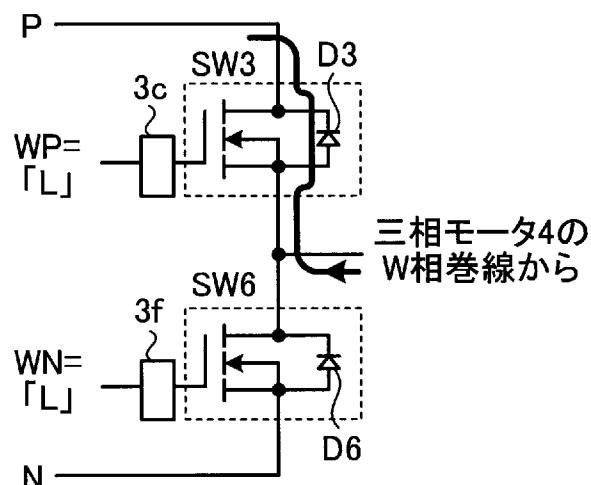
[図7]



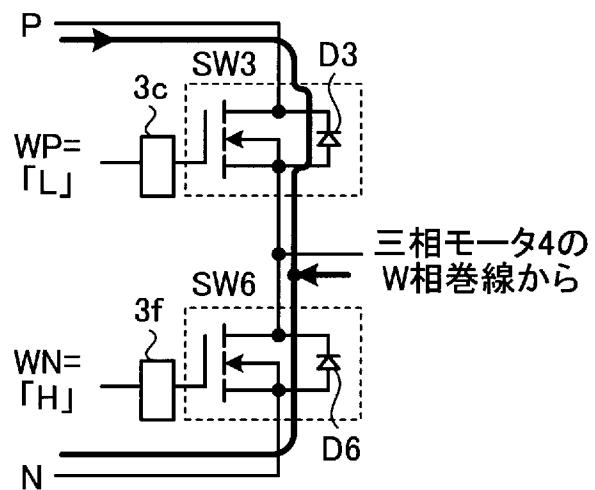
[図8]



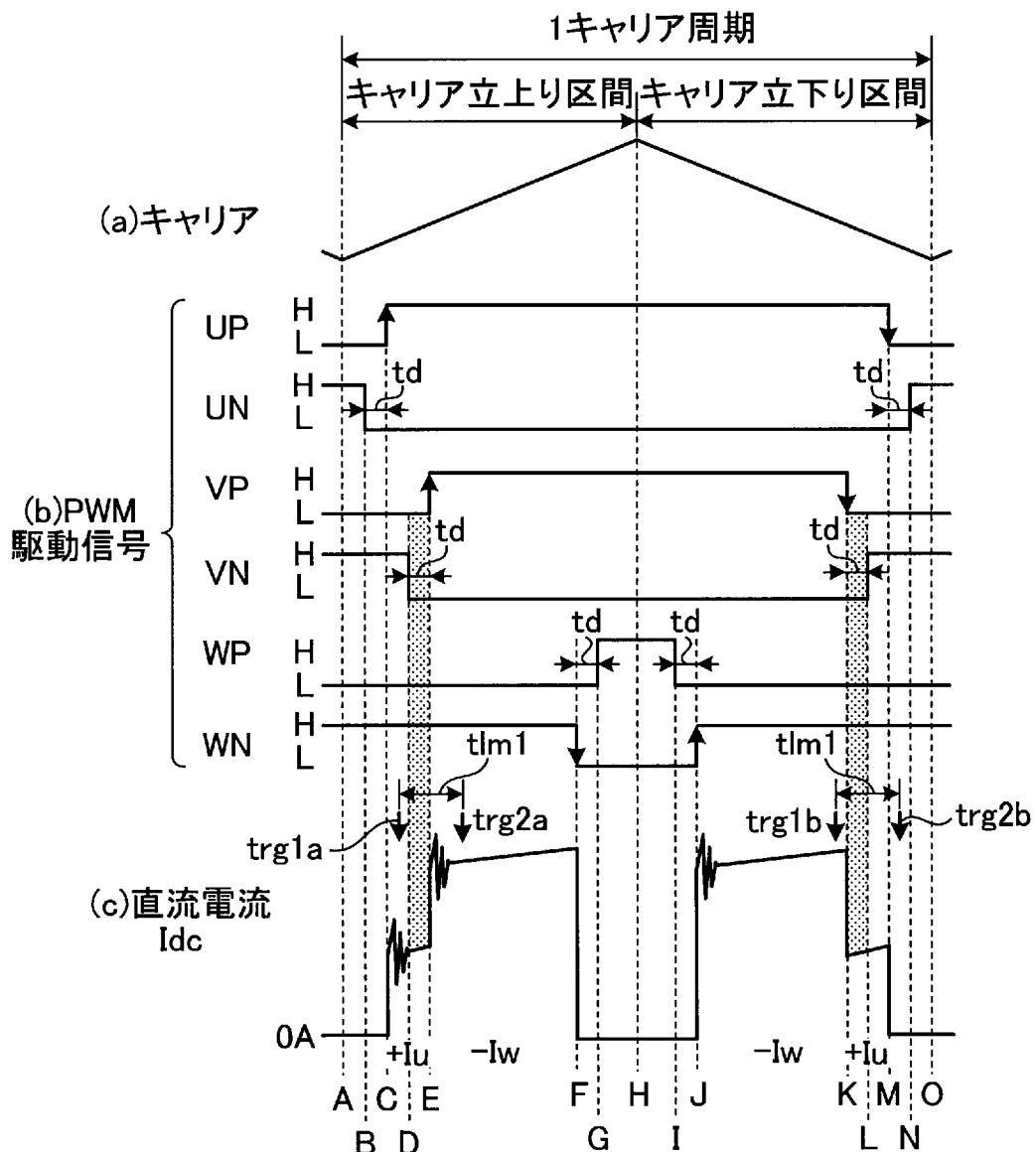
[図9]



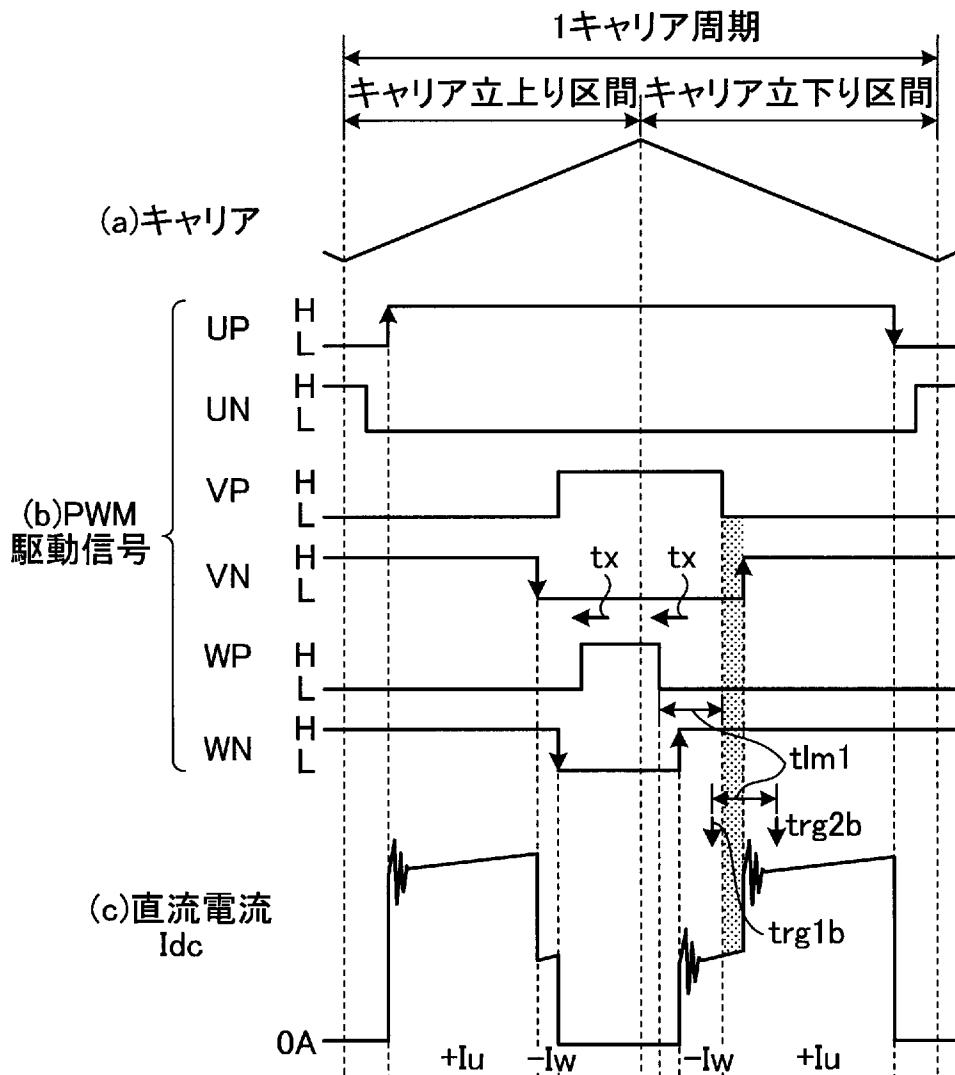
[図10]



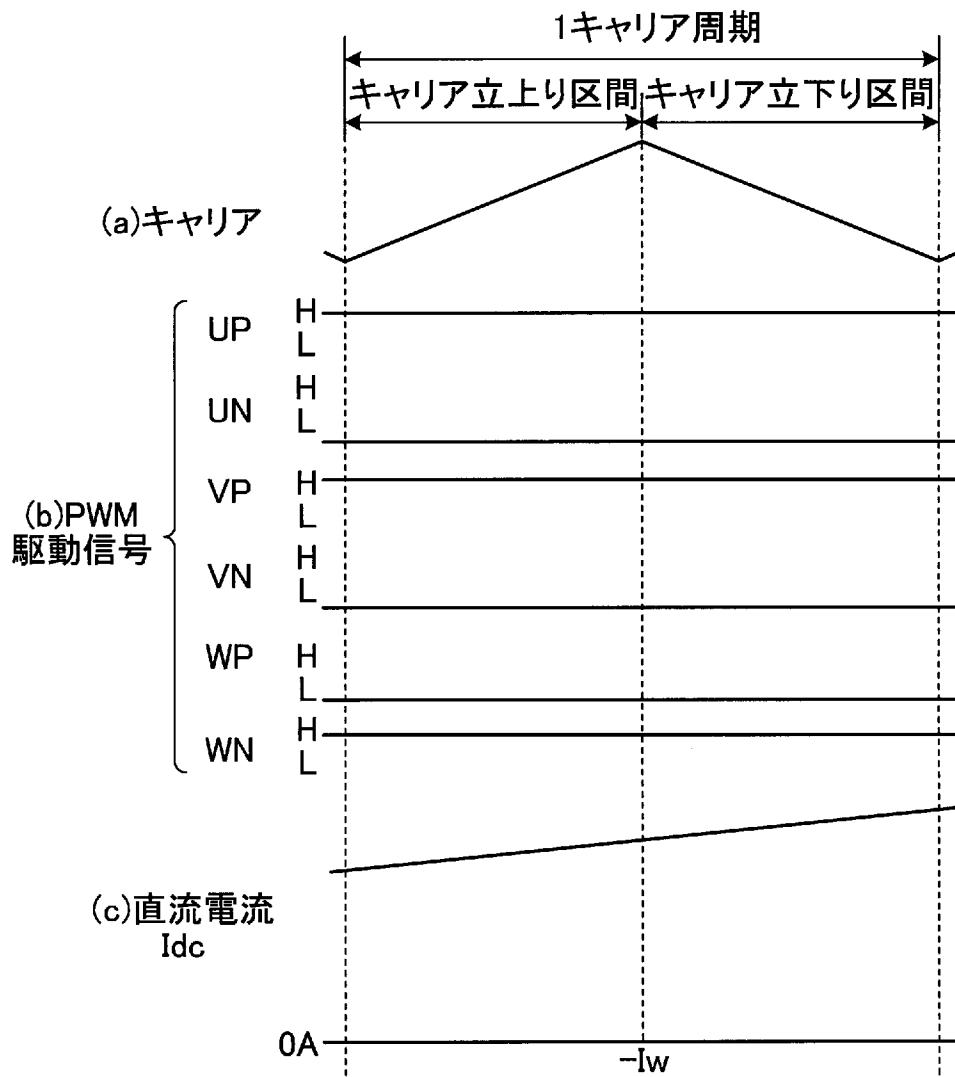
[図11]



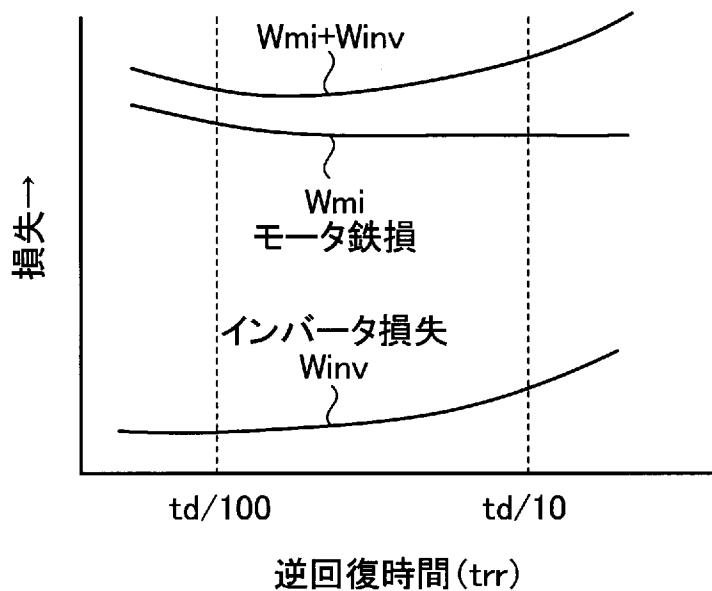
[図12]



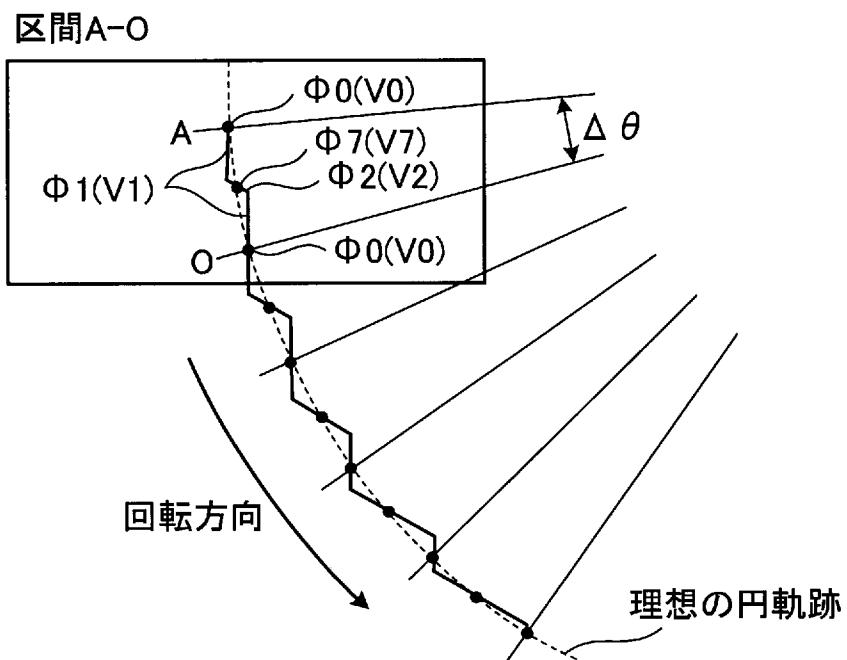
[図13]



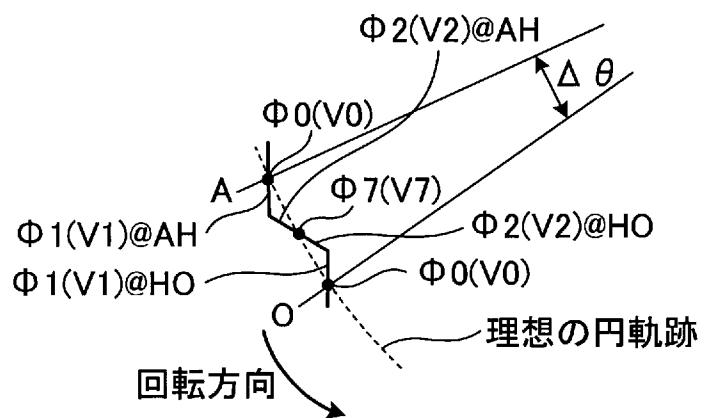
[図14]



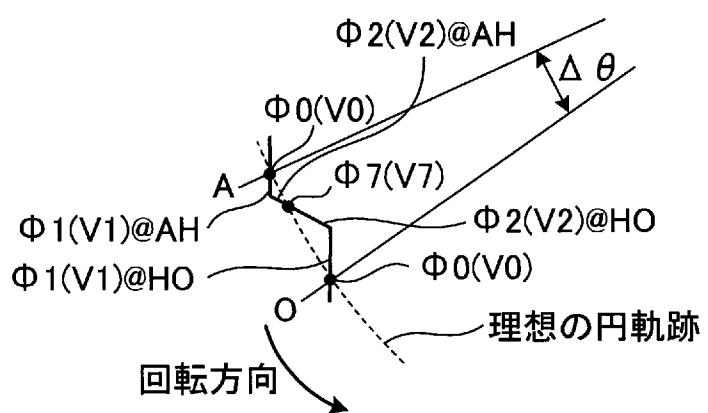
[図15]



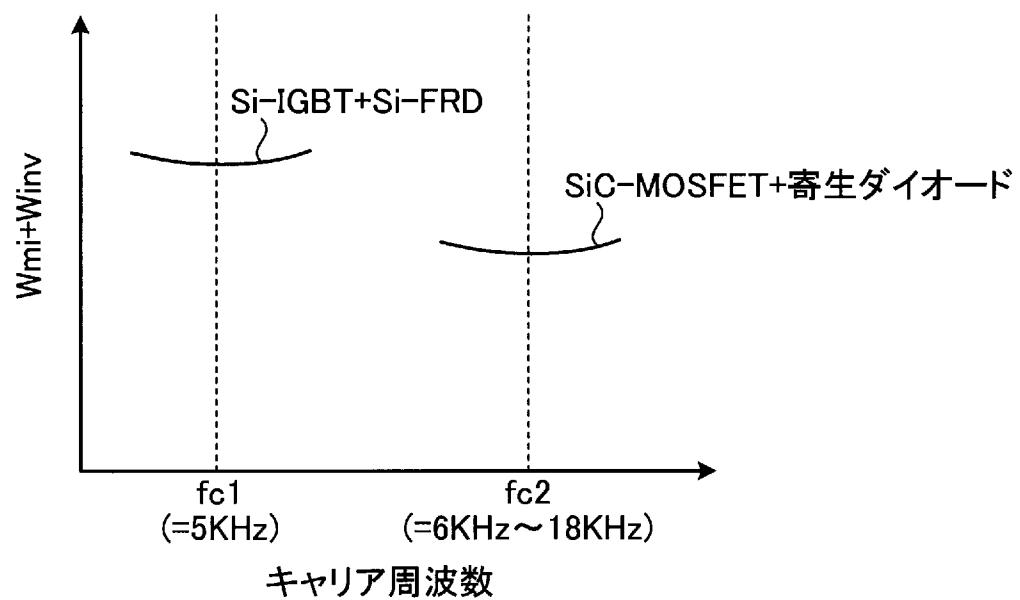
[図16]



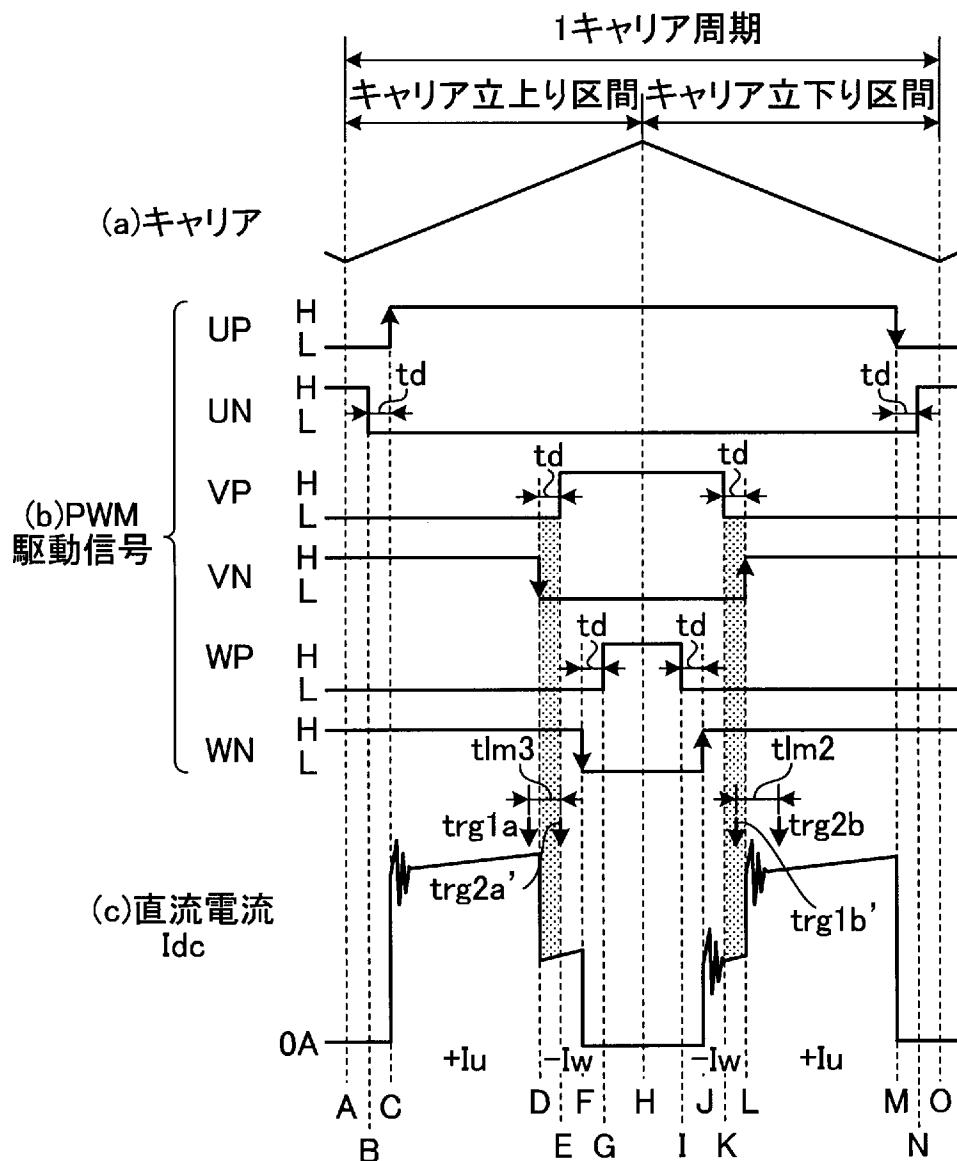
[図17]



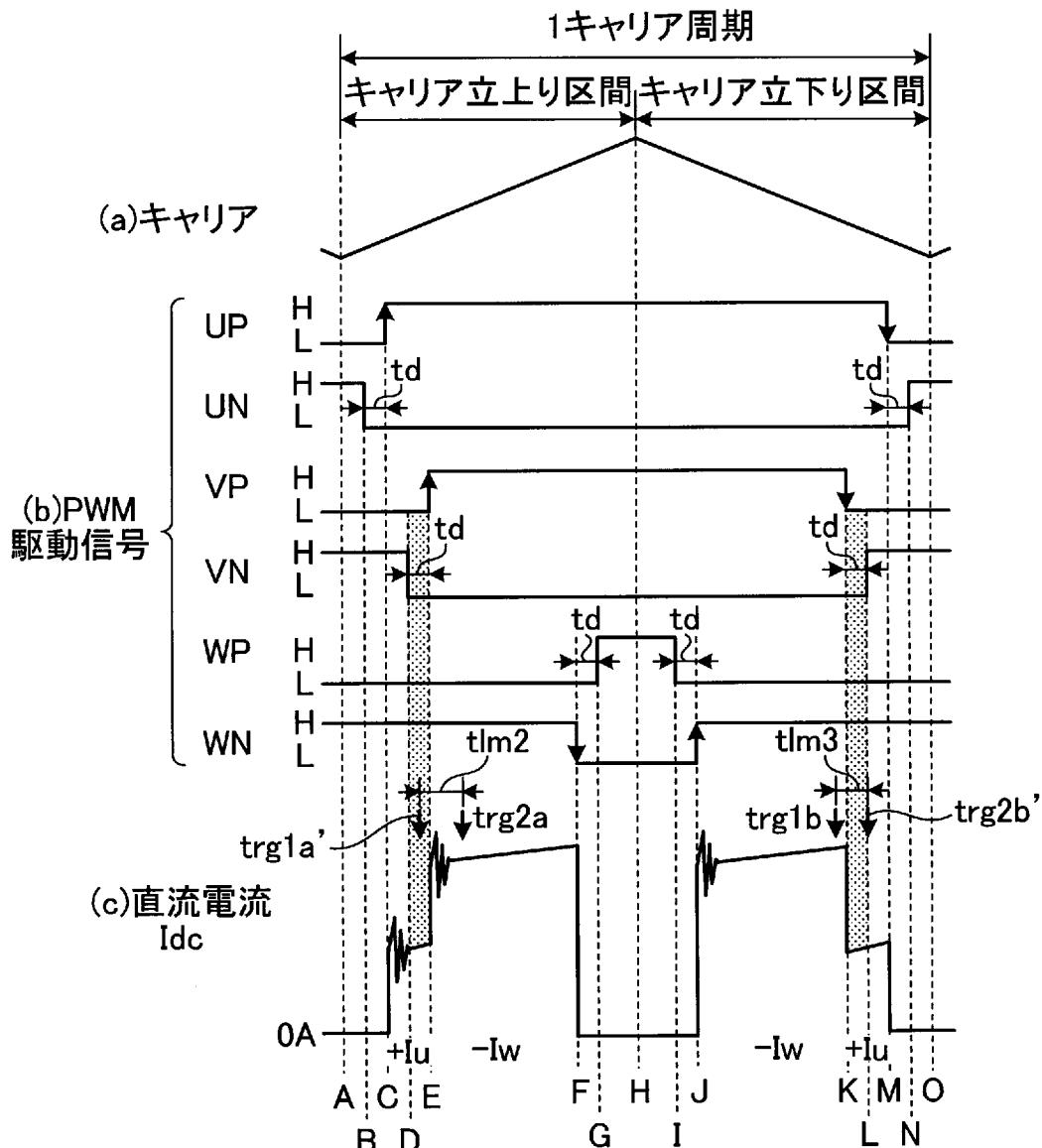
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/075882

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922–1996 Jitsuyo Shinan Toroku Koho 1996–2016
 Kokai Jitsuyo Shinan Koho 1971–2016 Toroku Jitsuyo Shinan Koho 1994–2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2013-247695 A (Daikin Industries, Ltd.), 09 December 2013 (09.12.2013), paragraphs [0029] to [0050], [0054]; fig. 1 to 4 (Family: none)	1-4, 7-11 5-6
Y A	JP 2016-087066 A (Mitsubishi Electric Corp.), 23 May 2016 (23.05.2016), paragraphs [0013] to [0018], [0043]; fig. 3 to 6 (Family: none)	1-4, 7-11 5-6
Y A	JP 2011-234428 A (Mitsubishi Electric Corp.), 17 November 2011 (17.11.2011), paragraphs [0015] to [0021], [0044], [0048] to [0056], [0125] to [0126]; fig. 1 (Family: none)	1-4, 7-11 5-6

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search
31 October 2016 (31.10.16)

Date of mailing of the international search report
08 November 2016 (08.11.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/075882

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	SiC Power Device · Module Application Note, Rohm Co., Ltd. [online], 2014.08 [retrieval date 28 October 2016 (28.10.2016)], Internet: <URL: http://rohmfs.rohm.com/jp/products/databook/applinote/discrete/sic/common/sic_appli-j.pdf >, page 16	1-4, 7-11 5-6
Y A	SCT2080KE N-channel SiC power MOSFET Data Sheet, ROHM Co., Ltd. [online], 2015.11 [retrieved on 2016.10.28], Retrieved from the Internet: <URL: http://www.rohm.co.jp/web/japan/datasheet/SCT2080KE >, p. 4	1-4, 7-11 5-6
Y A	JP 2003-189670 A (Matsushita Electric Industrial Co., Ltd.), 04 July 2003 (04.07.2003), paragraphs [0042] to [0049], [0060] to [0062]; fig. 1 & KR 10-2003-0051223 A & CN 1426163 A	2-4, 7-8 5-6
Y A	JP 2001-327173 A (Nissan Motor Co., Ltd.), 22 November 2001 (22.11.2001), paragraphs [0005] to [0006], [0026] to [0031]; fig. 1, 4 (Family: none)	2-4, 7-8 5-6
Y	JP 2012-197707 A (Mitsubishi Electric Corp.), 18 October 2012 (18.10.2012), paragraphs [0001], [0074] to [0077]; fig. 22 (Family: none)	8

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2013-247695 A (ダイキン工業株式会社) 2013.12.09, 段落 [0029] - [0050], [0054], 図1-4 (ファミリーなし)	1-4, 7-11 5-6
Y A	JP 2016-087066 A (三菱電機株式会社) 2016.05.23, 段落 [0013] - [0018], [0043], 図3-6 (ファミリーなし)	1-4, 7-11 5-6
Y A	JP 2011-234428 A (三菱電機株式会社) 2011.11.17, 段落 [0015] - [0021], [0044], [0048] - [0056], [0125] - [0126], 図1 (ファミリーなし)	1-4, 7-11 5-6

※ C欄の続きにも文献が列挙されている。

□ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

31. 10. 2016

国際調査報告の発送日

08. 11. 2016

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

宮本 秀一

5G

3357

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	SiC パワーデバイス・モジュール アプリケーションノート, ローム 株式会社 [オンライン], 2014.08 [検索日 2016.10.28], インター ネット: <URL: http://rohmfs.rohm.com/jp/products/databook/applinote/discrete/sic/common/sic_appli-j.pdf >, p. 16	1-4, 7-11 5-6
Y A	SCT2080KE N-channel SiC power MOSFET Data Sheet, ROHM Co., Ltd. [online], 2015.11 [retrieved on 2016.10.28], Retrieved from the Internet: <URL: http://www.rohm.co.jp/web/japan/datasheet/SCT2080KE >, p. 4	1-4, 7-11 5-6
Y A	JP 2003-189670 A (松下電器産業株式会社) 2003.07.04, 段落 [0 0 4 2] – [0 0 4 9], [0 0 6 0] – [0 0 6 2], 図1 & KR 10-2003-0051223 A & CN 1426163 A	2-4, 7-8 5-6
Y A	JP 2001-327173 A (日産自動車株式会社) 2001.11.22, 段落 [0 0 0 5] – [0 0 0 6], [0 0 2 6] – [0 0 3 1], 図1, 4 (ファ ミリーなし)	2-4, 7-8 5-6
Y	JP 2012-197707 A (三菱電機株式会社) 2012.10.18, 段落 [0 0 0 1], [0 0 7 4] – [0 0 7 7], 図2 2 (ファミリーなし)	8