



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년08월20일
 (11) 등록번호 10-0913363
 (24) 등록일자 2009년08월14일

(51) Int. Cl.

H05K 3/40 (2006.01) *H05K 3/46* (2006.01)

(21) 출원번호 10-2007-0094919

(22) 출원일자 2007년09월18일

심사청구일자 2007년09월18일

(65) 공개번호 10-2009-0029573

(43) 공개일자 2009년03월23일

(56) 선행기술조사문헌

JP2003133801 A

JP10303612 A

JP2000183541 A

KR100851065 B1

(73) 특허권자

삼성전기주식회사

경기도 수원시 영통구 매탄동 314

(72) 발명자

한미자

전북 전주시 완산구 남노송동 41-1 기린봉아파트 103동 206호

김한

경기 용인시 수지구 신봉동 LG신봉자이1차아파트 103동 1902호

구자부

경기 수원시 영통구 매탄3동 414-9 삼성빌203호

(74) 대리인

특허법인이지

전체 청구항 수 : 총 18 항

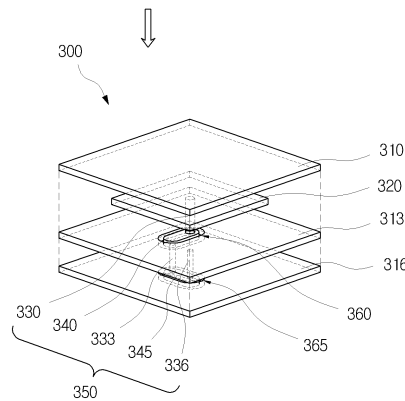
심사관 : 이백수

(54) 멀티 비아를 포함하는 전자기 밴드갭 구조물 및 인쇄회로기판

(57) 요약

소정 주파수 대역의 신호 전달을 방지하는 전자기 밴드갭 구조물과 인쇄회로기판이 개시된다. 보다 상세하게는, 전자기 밴드갭 구조물은, 제1 금속층 및 제2 금속층; 상기 제1 금속층과 상기 제2 금속층 사이에 위치하는 소정 크기의 금속판; 상기 금속판으로부터 상기 제1 금속층을 관통하고 외부 금속층과 동일 평면 상을 경유하며, 다시 상기 제1 금속층으로 꺾어져 상기 금속판과 상기 제1 금속층을 연결하는 멀티 비아; 및 상기 제1 금속층과 상기 금속판, 상기 제2 금속층과 상기 금속판, 상기 제1 금속층과 상기 외부 금속층 사이에 적층된 유전층을 포함한다. 이에 의하면, 금속판의 크기를 증가시키지 않고서도 낮은 밴드갭 주파수를 가질 수 있다.

대표도 - 도6



특허청구의 범위

청구항 1

제1 금속층 및 제2 금속층;

상기 제1 금속층과 상기 제2 금속층 사이에 위치하는 소정 크기의 금속판;

상기 금속판으로부터 상기 제1 금속층을 관통하고 외부 금속층과 동일 평면 상을 경유하며, 다시 상기 제1 금속층으로 꺾여져 상기 금속판과 상기 제1 금속층을 연결하는 멀티 비아; 및

상기 제1 금속층과 상기 금속판, 상기 제2 금속층과 상기 금속판, 상기 제1 금속층과 상기 외부 금속층 사이에 적층된 유전층을 포함하는 전자기 밴드갭 구조물.

청구항 2

제1항에 있어서,

상기 멀티 비아는 복수의 비아와, 상기 비아를 연결하는 신호선 패턴을 포함하는 것을 특징으로 하는 전자기 밴드갭 구조물.

청구항 3

제2항에 있어서,

상기 멀티 비아는,

상기 외부 금속층과 동일 평면 상에 위치하며, 상기 외부 금속층에 형성된 클리어런스 홀 내에 형성된 신호선 패턴과,

일단이 상기 금속판과 연결되고 상기 제1 금속층을 관통하며 타단이 상기 신호선 패턴의 일단과 연결되는 제1 비아와, 그리고

일단이 상기 제1 금속층과 연결되고 타단이 상기 신호선 패턴의 타단과 연결되는 제2 비아를 포함하는 것을 특징으로 하는 전자기 밴드갭 구조물.

청구항 4

제2항에 있어서,

상기 멀티 비아는,

상기 제1 금속층과 동일 평면 상에 위치하며, 상기 제1 금속층에 형성된 클리어런스 홀 내에 형성된 제1 신호선 패턴과,

상기 외부 금속층과 동일 평면 상에 위치하며, 상기 외부 금속층에 형성된 클리어런스 홀 내에 형성된 제2 신호선 패턴과,

일단이 상기 금속판과 연결되고 타단이 상기 제1 신호선 패턴의 일단과 연결되는 제1 비아와,

일단이 상기 제1 신호선 패턴의 타단과 연결되고 타단이 상기 제2 신호선 패턴의 일단과 연결되는 제2 비아와, 그리고

일단이 상기 제1 금속층과 연결되고 타단이 상기 제2 신호선 패턴의 타단과 연결되는 제3 비아를 포함하는 것을 특징으로 하는 전자기 밴드갭 구조물.

청구항 5

제2항에 있어서,

상기 신호선 패턴은 직선, 1회 이상 꺾인 직선, 곡선 또는 나선 형태인 것을 특징으로 하는 전자기 밴드갭 구조물.

청구항 6

제1항에 있어서,

상기 금속판과 상기 멀티 비아를 포함하는 버섯형 구조물이 상기 제1 금속층과 상기 제2 금속층 사이에 복수개가 존재하는 것을 특징으로 하는 전자기 밴드갭 구조물.

청구항 7

제6항에 있어서,

상기 복수의 버섯형 구조물의 금속판의 크기는 동일한 것을 특징으로 하는 전자기 밴드갭 구조물.

청구항 8

제6항에 있어서,

상기 복수의 버섯형 구조물의 금속판의 크기는 상이한 복수의 그룹으로 구분되는 것을 특징으로 하는 전자기 밴드갭 구조물.

청구항 9

아날로그 회로 및 디지털 회로를 포함하는 인쇄회로기판에 있어서,

제1 금속층, 금속판, 제2 금속층, 멀티 비아 및 유전층을 포함하는 전자기 밴드갭 구조물이 상기 아날로그 회로와 상기 디지털 회로 사이에 배치되며,

상기 금속판은 상기 제1 금속층과 상기 제2 금속층 사이에 위치하며,

상기 멀티 비아는 상기 금속판으로부터 상기 제1 금속층을 관통하고 외부 금속층과 동일 평면 상을 경유하며, 다시 상기 제1 금속층으로 꺾여져 상기 금속판과 상기 제1 금속층을 연결하고,

상기 유전층은 상기 제1 금속층과 상기 금속판, 상기 제2 금속층과 상기 금속판, 상기 제1 금속층과 상기 외부 금속층 사이에 적층된 것을 특징으로 하는 인쇄회로기판.

청구항 10

제9항에 있어서,

상기 제1 금속층은 접지층(ground layer) 또는 전원층(power layer) 중 어느 하나이고, 상기 제2 금속층은 다른 하나인 것을 특징으로 하는 인쇄회로기판.

청구항 11

제9항에 있어서,

상기 아날로그 회로는 외부로부터의 무선 신호를 수신하는 안테나를 포함하는 RF 회로인 것을 특징으로 하는 인쇄회로기판.

청구항 12

제9항에 있어서,

상기 멀티 비아는 복수의 비아와, 상기 비아를 연결하는 신호선 패턴을 포함하는 것을 특징으로 하는 인쇄회로기판.

청구항 13

제12항에 있어서,

상기 멀티 비아는,

상기 외부 금속층과 동일 평면 상에 위치하며, 상기 외부 금속층에 형성된 클리어런스 홀 내에 형성된 신호선 패턴과,

일단이 상기 금속판과 연결되고 상기 제1 금속층을 관통하며 타단이 상기 신호선 패턴의 일단과 연결되는 제1 비아와, 그리고

일단이 상기 제1 금속층과 연결되고 타단이 상기 신호선 패턴의 타단과 연결되는 제2 비아를 포함하는 것을 특징으로 하는 인쇄회로기판.

청구항 14

제12항에 있어서,

상기 멀티 비아는,

상기 제1 금속층과 동일 평면 상에 위치하며, 상기 제1 금속층에 형성된 클리어런스 홀 내에 형성된 제1 신호선 패턴과,

상기 외부 금속층과 동일 평면 상에 위치하며, 상기 외부 금속층에 형성된 클리어런스 홀 내에 형성된 제2 신호선 패턴과,

일단이 상기 금속판과 연결되고 타단이 상기 제1 신호선 패턴의 일단과 연결되는 제1 비아와,

일단이 상기 제1 신호선 패턴의 타단과 연결되고 타단이 상기 제2 신호선 패턴의 일단과 연결되는 제2 비아와, 그리고

일단이 상기 제1 금속층과 연결되고 타단이 상기 제2 신호선 패턴의 타단과 연결되는 제3 비아를 포함하는 것을 특징으로 하는 인쇄회로기판.

청구항 15

제12항에 있어서,

상기 신호선 패턴은 직선, 1회 이상 꺾인 직선, 곡선 또는 나선 형태인 것을 특징으로 하는 인쇄회로기판.

청구항 16

제9항에 있어서,

상기 금속판과 상기 멀티 비아를 포함하는 버섯형 구조물이 상기 제1 금속층과 상기 제2 금속층 사이에 복수개가 존재하는 것을 특징으로 하는 인쇄회로기판.

청구항 17

제16항에 있어서,

상기 복수의 버섯형 구조물의 금속판의 크기는 동일한 것을 특징으로 하는 인쇄회로기판.

청구항 18

제16항에 있어서,

상기 복수의 버섯형 구조물의 금속판의 크기는 상이한 복수의 그룹으로 구분되는 것을 특징으로 하는 인쇄회로기판.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 인쇄회로기판에 관한 것으로, 보다 상세하게는 아날로그 회로와 디지털 회로 사이의 혼합 신호(mixed signal) 문제를 해결한 전자기 밴드갭 구조물 및 인쇄회로기판에 관한 것이다.

배경기술

- <2> 이동성이 중요시되는 최근 경향에 따라 무선 통신이 가능한 이동 통신 단말, PDA(Personal Digital Assistants), 노트북, DMB(Digital Multimedia Broadcasting) 기기 등 다양한 기기들이 출시되고 있다.
- <3> 이러한 기기들은 무선 통신을 위해 아날로그 회로(analog circuit)(예를 들어, RF 회로)와 디지털 회로(digital circuit)가 복합적으로 구성되어있는 인쇄회로기판(printed circuit board)을 포함하고 있다.
- <4> 도 1은 아날로그 회로와 디지털 회로를 포함하는 인쇄회로기판의 단면도이다. 4층 구조를 가지는 인쇄회로기판(100)이 도시되어 있으나, 그 외 6층, 8층 등 다양한 구조의 인쇄회로기판도 적용가능하다. 여기서, 아날로그 회로는 RF 회로인 것으로 가정한다.
- <5> 인쇄회로기판(100)은 금속층(metal layer)(110)(110-1, 110-2, 110-3, 110-4으로 구분됨)과, 금속층(110) 사이에 적층된 유전층(dielectric layer)(120)(120-1, 120-2, 120-3으로 구분됨)과, 최상위 금속층(110-1) 상에 장착된 디지털 회로(130)와, RF 회로(140)를 포함한다.
- <6> 참조번호 110-2의 금속층을 접지층(ground layer), 110-3의 금속층을 전원층(power layer)라고 가정하면, 각각의 층은 비아(160)를 통해 각 회로까지 전원을 공급하며, 인쇄회로기판(100)은 미리 정해진 동작 또는 기능을 수행한다.
- <7> 여기서, 디지털 회로(130)의 동작 주파수와 하모닉스(harmonics) 성분들에 의한 전자파(EM wave)(150)가 RF 회로(140)로 전달되어 혼합 신호(mixed signal) 문제를 발생시킨다. 혼합 신호 문제는 디지털 회로(130)에서의 전자파가 RF 회로(140)가 동작하는 주파수 대역 내의 주파수를 가짐으로 인해 RF 회로(140)의 정확한 동작을 방해하는 것을 의미한다. 예를 들어, RF 회로(140)가 소정 주파수 대역의 신호를 수신함에 있어서, 해당 주파수 대역 내에 신호를 포함하는 전자파(150)가 디지털 회로(130)로부터 전달됨으로 인해 해당 주파수 대역 내에서 정확한 신호의 수신이 어려울 수 있다.
- <8> 이러한 혼합 신호 문제는 전자 기기가 복잡해짐에 따라 디지털 회로(130)의 동작 주파수가 증가하고, 점점 복잡해짐에 따라 해결이 어려워지고 있다.
- <9> 전원 노이즈(power noise)의 전형적인 해결책인 디커플링 커패시터(decoupling capacitor)에 의한 방법도 고주파수에서는 적절한 해결책이 되지 못하는 바, RF 회로와 디지털 회로 사이에 고주파수의 노이즈를 차단하는 구조물의 연구가 필요한 실정이다.
- <10> 도 2는 종래 기술에 따른 아날로그 회로와 디지털 회로 사이의 혼합 신호 문제를 해결하는 전자기 밴드갭 구조물의 단면도이고, 도 3은 도 2에 도시된 전자기 밴드갭 구조물의 금속판 배열 구조를 나타낸 평면도이다. 도 4는 도 2에 도시된 전자기 밴드갭 구조물의 사시도이며, 도 5는 도 2에 도시된 전자기 밴드갭 구조물의 등가회로도이다.
- <11> 전자기 밴드갭 구조물(electromagnetic bandgap structure)(200)은 제1 금속층(210-1), 제2 금속층(210-2), 제1 유전층(220a), 제2 유전층(220b), 금속판(232), 비아(via)(234)를 포함한다.
- <12> 제1 금속층(210-1)과 금속판(232)는 비아(234)를 통해 연결되어 있으며, 금속판(232) 및 비아(234)는 버섯형(mushroom type) 구조물(230)을 형성한다(도 4 참조).
- <13> 제1 금속층(210-1)이 접지층(ground layer)인 경우 제2 금속층(210-2)은 전원층(power layer)이고, 제1 금속층(210-1)이 전원층인 경우 제2 금속층(210-2)은 접지층이 된다.
- <14> 즉, 접지층과 전원층 사이에 금속판(232) 및 비아(234)로 형성된 버섯형 구조물(230)을 반복하여 형성함으로써(도 3 참조), 특정 주파수 대역에 포함되는 신호를 통과시키지 않는 밴드갭(bandgap) 구조를 가지게 된다.
- <15> 특정 주파수 대역에 포함되는 신호를 통과시키지 않는 기능은 저항(resistance)(R_E , R_P), 인덕턴스(inductance)(L_E , L_P), 커패시턴스(capacitance)(C_E , C_P , C_G), 컨덕턴스(conductance)(G_P , G_E) 성분들에 의한 것이며, 도 5에 도시된 것과 같은 등가회로로 근사화되어 표현된다.
- <16> 디지털 회로와 RF 회로가 동일 기판에 구현되어 사용되는 대표적인 전자 기기로 이동 통신 단말이 있다. 이동 통신 단말의 경우 혼합 신호 문제를 해결하기 위해서는 RF 회로의 동작 주파수인 0.8~1.0 GHz 영역에서의 노이즈 차폐가 필요하며, 이동 통신 단말에서 사용될 수 있도록 버섯형 구조물 사이즈가 작아야 한다. 하지만, 상술한 전자기 밴드갭 구조물을 사용하는 경우 이 둘을 동시에 만족하지 못하는 문제점이 있다.
- <17> 버섯형 구조물의 사이즈가 작아지면 노이즈가 차폐되는 밴드갭(bandgap) 주파수가 높아져 상술한 이동 통신 단

말에서 RF 회로의 동작 주파수인 0.8~1.0 GHz 영역에서 효과적이지 못하다.

발명의 내용

해결 하고자하는 과제

- <18> 따라서, 본 발명은 크기를 증가시키지 않으면서도 낮은 밴드갭 주파수를 가지는 전자기 밴드갭 구조물 및 인쇄 회로기판을 제공한다.
- <19> 또한, 본 발명은 RF 회로와 디지털 회로가 동일 기판 내에 구현되어 있는 전자 기기(예를 들어, 이동 통신 단말 등)에서의 혼합 신호 문제를 해결한 전자기 밴드갭 구조물 및 인쇄회로기판을 제공한다.
- <20> 또한, 본 발명은 특정 주파수의 노이즈를 통과시키지 않는 전자기 밴드갭 구조물 및 인쇄회로기판을 제공한다.

과제 해결수단

- <21> 본 발명의 일 측면에 따르면, 소정 주파수 대역의 신호 전달을 방지하는 전자기 밴드갭 구조물이 제공된다.
- <22> 일 실시예에 따른 전자기 밴드갭 구조물은, 제1 금속층 및 제2 금속층; 상기 제1 금속층과 상기 제2 금속층 사이에 위치하는 소정 크기의 금속판; 상기 금속판으로부터 상기 제1 금속층을 관통하고 외부 금속층과 동일 평면 상을 경유하며, 다시 상기 제1 금속층으로 꺾어져 상기 금속판과 상기 제1 금속층을 연결하는 멀티 비아; 및 상기 제1 금속층과 상기 금속판, 상기 제2 금속층과 상기 금속판, 상기 제1 금속층과 상기 외부 금속층 사이에 적층된 유전층을 포함한다.
- <23> 상기 멀티 비아는 복수의 비아와, 상기 비아를 연결하는 신호선 패턴을 포함할 수 있다.
- <24> 여기서, 상기 멀티 비아는, 상기 외부 금속층과 동일 평면 상에 위치하며, 상기 외부 금속층에 형성된 클리어런스 홀 내에 형성된 신호선 패턴과, 일단이 상기 금속판과 연결되고 상기 제1 금속층을 관통하며 타단이 상기 신호선 패턴의 일단과 연결되는 제1 비아와, 그리고 일단이 상기 제1 금속층과 연결되고 타단이 상기 신호선 패턴의 타단과 연결되는 제2 비아를 포함할 수 있다.
- <25> 또는 상기 멀티 비아는, 상기 제1 금속층과 동일 평면 상에 위치하며, 상기 제1 금속층에 형성된 클리어런스 홀 내에 형성된 제1 신호선 패턴과, 상기 외부 금속층과 동일 평면 상에 위치하며, 상기 외부 금속층에 형성된 클리어런스 홀 내에 형성된 제2 신호선 패턴과, 일단이 상기 금속판과 연결되고 타단이 상기 제1 신호선 패턴의 일단과 연결되는 제1 비아와, 일단이 상기 제1 신호선 패턴의 타단과 연결되고 타단이 상기 제2 신호선 패턴의 일단과 연결되는 제2 비아와, 그리고 일단이 상기 제1 금속층과 연결되고 타단이 상기 제2 신호선 패턴의 타단과 연결되는 제3 비아를 포함할 수 있다.
- <26> 상기 신호선 패턴은 직선, 1회 이상 꺾인 직선, 곡선 또는 나선 형태일 수 있다.
- <27> 한편, 상기 금속판과 상기 멀티 비아를 포함하는 버섯형 구조물이 상기 제1 금속층과 상기 제2 금속층 사이에 복수개가 존재할 수 있다. 여기서, 상기 복수의 버섯형 구조물의 금속판의 크기는 동일할 수 있다. 또는 상기 금속판은 크기가 상이한 복수의 그룹으로 구분될 수 있다.
- <28> 본 발명의 다른 측면에 따르면, 아날로그 회로와 디지털 회로를 포함하고 있어 디지털 회로로부터 아날로그 회로의 소정 주파수 대역의 신호 전달을 방지하는 인쇄회로기판이 제공된다.
- <29> 일 실시예에 따른 인쇄회로기판은, 제1 금속층, 금속판, 제2 금속층, 멀티 비아 및 유전층을 포함하는 전자기 밴드갭 구조물이 상기 아날로그 회로와 상기 디지털 회로 사이에 배치되며, 상기 금속판은 상기 제1 금속층과 상기 제2 금속층 사이에 위치하며, 상기 멀티 비아는 상기 금속판으로부터 상기 제1 금속층을 관통하고 외부 금속층과 동일 평면 상을 경유하며, 다시 상기 제1 금속층으로 꺾어져 상기 금속판과 상기 제1 금속층을 연결하고, 상기 유전층은 상기 제1 금속층과 상기 금속판, 상기 제2 금속층과 상기 금속판, 상기 제1 금속층과 상기 외부 금속층 사이에 적층된다.
- <30> 상기 제1 금속층은 접지층(ground layer) 또는 전원층(power layer) 중 어느 하나이고, 상기 제2 금속층은 다른 하나일 수 있다.
- <31> 그리고 상기 아날로그 회로는 외부로부터의 무선 신호를 수신하는 안테나를 포함하는 RF 회로일 수 있다.
- <32> 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질

것이다.

효 과

- <33> 본 발명에 따른 전자기 밴드갭 구조물 및 인쇄회로기판은 크기를 증가시키지 않고서도 낮은 밴드갭 주파수를 가질 수 있다.
- <34> 또한, RF 회로와 디지털 회로가 동일 기판 내에 구현되어 있는 전자 기기(예를 들어, 이동 통신 단말 등)에서의 혼합 신호 문제를 해결하는 효과가 있다.
- <35> 그리고 특정 주파수의 신호 전달을 억제하거나 특정 주파수의 노이즈를 저감시키는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <36> 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변환, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.
- <37> 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.
- <38> 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- <39> 이하, 본 발명의 실시예를 첨부한 도면들을 참조하여 상세히 설명하기로 한다.
- <40> 도 6은 본 발명의 일 실시예에 따른 전자기 밴드갭 구조물을 위에서 내려다 본 입체사시도이고, 도 7은 도 6에 도시된 전자기 밴드갭 구조물을 아래에서 올려다 본 입체사시도이며, 도 8은 도 6 및 7에 도시된 전자기 밴드갭 구조물의 단면도이고, 도 9a 내지 9d는 도 6 및 7에 도시된 전자기 밴드갭 구조물의 각 층별 평면도이다.
- <41> 전자기 밴드갭 구조물(300), 제1 금속층(313), 제2 금속층(310), 제3 금속층(316), 금속판(320), 멀티 비아(350), 제1 비아(330), 제2 비아(333), 제3 비아(336), 제1 신호선 패턴(340), 제2 신호선 패턴(345), 제1 클리어런스 홀(360), 제2 클리어런스 홀(365)이 도시되어 있다. 도 9a는 제2 금속층(310)에서의 평면도, 도 9b는 금속판(320)에서의 평면도, 도 9c는 제1 금속층(313)에서의 평면도, 도 9d는 제3 금속층(316)에서의 평면도이다.
- <42> 제1 금속층(313)과 제2 금속층(310) 사이에 금속판(320)이 위치하며, 제1 금속층(313)과 금속판(320) 사이 및 금속판(320)과 제2 금속층(310) 사이에는 유전물질로 구성된 유전층이 위치한다. 유전층은 금속판(320)을 중심으로 2개의 유전층으로 구분되며, 각 유전층은 동일한 유전물질 또는 유전율이 동일하거나 서로 다른 유전물질로 구성될 수 있다.
- <43> 제1 금속층(313)이 접지층인 경우 제2 금속층(310)은 전원층이며, 제1 금속층(313)이 전원층인 경우 제2 금속층(310)은 접지층이다. 즉, 제1 금속층(313)과 제2 금속층(310)은 유전층을 사이에 두고 인접하고 있는 접지층과 전원층으로 구성되며, 금속판(320)은 접지층과 전원층 사이에 위치한다.
- <44> 금속판(320)은 정사각형 모양을 가지는 것으로 도시되어 있으나, 그 외 다각형, 원형, 타원형 등의 다양한 형태를 가질 수 있다.
- <45> 제3 금속층(316)은 제1 금속층(313)을 중심으로 금속판(320)과 대향되는 금속층이다. 앞서 상술하였던 기본적인 전자기 밴드갭 구조물 형태(제1 금속층(313), 금속판(320), 제2 금속층(310)으로 구성됨)의 외부에 위치한 금속층에 해당한다.
- <46> 일 실시예에 따른 멀티 비아(350)는 제1 비아(330), 제2 비아(333), 제3 비아(336), 제1 신호선 패턴(340), 제

2 신호선 패턴(345)을 포함한다. 멀티 비아(350)는 금속판(320)과 제1 금속층(313)을 연결하는 복수의 비아와 신호선 패턴으로 구성된 구조물을 일컫는다.

- <47> 제1 비아(330)는 일단이 금속판(320)에 연결되고 타단이 제1 신호선 패턴(340)의 일단에 연결된다. 제1 신호선 패턴(340)은 제1 금속층(313)과 동일 평면 상에 형성되며, 제1 금속층(313)에 형성된 제1 클리어런스 홀(360) 내에 위치하여 제1 금속층(313)과 전기적으로 연결되지 않는다.
- <48> 제2 비아(333)는 일단이 제1 신호선 패턴(340)의 타단에 연결되고 타단이 제2 신호선 패턴(345)의 일단에 연결된다. 제2 신호선 패턴(345)은 제3 금속층(316)과 동일 평면 상에 형성되며, 제3 금속층(316)에 형성된 제2 클리어런스 홀(365) 내에 위치하여 제3 금속층(316)과 전기적으로 연결되지 않는다.
- <49> 제3 비아(336)는 일단이 제2 신호선 패턴(345)의 타단에 연결되고 타단이 제1 금속층(313)에 연결된다.
- <50> 멀티 비아(350)는 제1 비아(330), 제1 신호선 패턴(340), 제2 비아(333), 제2 신호선 패턴(345) 및 제3 비아(336) 순으로 직렬 연결되어 금속판(320)과 제1 금속층(313)을 전기적으로 연결한다. 즉, 금속판(320)과 제1 금속층(313)을 연결함에 있어서 충분한 인덕턴스를 확보하는 것이 가능하다. 그리고 제1 신호선 패턴(340)과 제2 신호선 패턴(345)이 각각 제1 금속층(313)의 제1 클리어런스 홀(360)과 제3 금속층(316)의 제2 클리어런스 홀(365) 내에 위치하여 각 신호선 패턴과 금속층이 소정 간격만큼 이격되어 커패시턴스를 확보하는 것도 가능하다.
- <51> 따라서, 금속판(320)의 크기가 동일한 경우 도 4에 도시된 기본적인 전자기 밴드갭 구조물과 비교할 때 밴드갭 주파수를 낮추는 것이 가능하다.
- <52> 본 발명의 실시예에서 제1 비아(330), 제2 비아(333), 제3 비아(336)의 위치는 도 6 내지 9d에 도시된 것에 한정되지 않으며, 평면도 상으로 서로 겹치지 않는다면 어느 위치든 가능하다.
- <53> 그리고 제1 신호선 패턴(340)과 제2 신호선 패턴(345)은 직선 형태인 것으로 도시되어 있으나, 1회 이상 꺾인 직선 형태, 곡선 형태, 나선 형태 등 비아들을 직렬 연결할 수 있다면 다양한 형태가 가능하다.
- <54> 다른 실시예에 따른 멀티 비아는 제1 비아, 신호선 패턴, 제2 비아를 포함한다. 즉, 상술한 것과 같이 신호선 패턴이 2개가 아니라 1개로만 구성될 수도 있다. 제1 비아는 일단이 금속판(320)에 연결되고 제1 금속층을 관통하며 타단이 제3 금속층(316)과 동일 평면 상에 형성되어 있는 신호선 패턴의 일단에 연결된다. 그리고 제2 비아는 일단이 제1 금속층(313)에 연결되고 타단이 신호선 패턴의 타단에 연결된다. 즉, 제1 비아, 신호선 패턴, 제2 비아 순으로 직렬 연결되어 금속판(320)과 제1 금속층(313)을 전기적으로 연결한다.
- <55> 또한, 상술한 실시예들에 따른 멀티 비아는 금속판(320)으로부터 제1 금속층(313)을 관통하여 제3 금속층(316)과 동일 평면을 경유하고 다시 제1 금속층(313)으로 향하는 형태의 2층 구조를 가지고 있다. 하지만, 이 외에도 제3 금속층(316)을 관통하여 제3 금속층(316) 외부의 제4 금속층과 동일 평면을 경유하거나, 제4 금속층 역시 관통하여 제4 금속층 외부의 제5 금속층과 동일 평면을 경유하고 다시 제1 금속층(313)으로 향하는 형태의 다층 구조를 가질 수도 있다.
- <56> 버섯형 구조물은 금속판(320)과 멀티 비아(350)를 포함한다. 이러한 버섯형 구조물은 인쇄회로기판 내에 둘 이상이 형성되어 있을 수 있다. 이 경우 금속판(320)은 제1 금속층(313)과 제2 금속층(310) 사이의 동일 평면 상 또는 서로 다른 평면 상에 배치될 수 있다.
- <57> 또한, 서로 다른 버섯형 구조물의 멀티 비아는 서로 다른 금속층을 향할 수도 있다. 즉, 어느 하나의 버섯형 구조물의 멀티 비아는 도 6 내지 8에 도시된 것과 같이 제1 금속층을 향하고 있으나, 다른 버섯형 구조물의 멀티 비아는 제2 금속층을 향하고 있을 수도 있다. 이 경우 다른 버섯형 구조물의 멀티 비아는 제2 금속층의 외층까지 연장되게 된다.
- <58> 복수의 버섯형 구조물이 인쇄회로기판 내에 배치되는 경우는 다음과 같다.
- <59> 도 10은 본 발명의 일 실시예에 따른 사각형 모양의 금속판을 포함하는 전자기 밴드갭 구조물의 배열 구조를 나타낸 평면도이고, 도 11은 본 발명의 다른 실시예에 따른 삼각형 모양의 금속판을 포함하는 전자기 밴드갭 구조물의 배열 구조를 나타낸 평면도이며, 도 12는 본 발명의 또 다른 실시예에 따른 전자기 밴드갭 구조물의 띠 모양의 배열 구조를 나타낸 평면도이다.
- <60> 버섯형 구조물의 금속판(320)은 사각형(320a)(도 10 참조) 이외에도 삼각형(320b)(도 11 참조), 육각형 등의 다각형 형태를 가지거나 원 또는 타원 등의 다양한 형태를 가질 수 있다.

- <61> 또한, 기판 전체에 금속판들(320a, 320b)을 배열(도 10, 11 참조)하거나 기판 중 일부분에만 금속판들(320c)을 배열(도 12 참조)할 수도 있다. 일부분에만 배열하는 경우 인쇄회로기판의 제1 영역(1210)에는 디지털 회로가 부착되고, 제2 영역(1220)에는 아날로그 회로가 부착되며, 버섯형 구조물은 디지털 회로로부터 아날로그 회로의 신호 전달 경로를 가로지르는 형태로 배열될 수 있다.
- <62> 도 13 및 14는 본 발명의 또 다른 실시예에 따른 금속판의 크기에 따른 배열 구조를 나타낸 평면도이다.
- <63> 버섯형 구조물의 금속판은 앞서 설명한 것과 같이 모두 동일한 크기를 가질 수도 있지만, 도 13 및 14에 도시된 것과 같이 서로 다른 크기를 가질 수도 있다. 즉, 금속판들은 그 크기가 상이한 복수의 그룹으로 구분될 수도 있다.
- <64> 도 13을 참조하면, 상대적으로 큰 크기의 대 금속판 B(320d)와 상대적으로 작은 크기의 소 금속판 C(320e)가 서로 교번하여 배열되어 있다.
- <65> 도 14를 참조하면, 상대적으로 큰 크기의 대 금속판 D(320f)와 상대적으로 작은 크기의 소 금속판 E1, E2, E3, E4(320g)가 있다. 소 금속판 E1, E2, E3, E4(320g)가 2 × 2 로 배열되어 전체적으로 대 금속판 D(320f)와 유사한 면적을 차지하게 된다.
- <66> 이와 같이 서로 다른 크기의 금속판들을 조합하여 배열하여도 상술한 것과 같이 특정 주파수에 해당하는 신호 전달을 차단하거나 노이즈를 저감시키는 효과가 있다.
- <67> 본 발명의 실시예에 따른 전자기 밴드갭 구조물(300)과 기본 구조의 전자기 밴드갭 구조물(200)을 이용하여 컴퓨터 시뮬레이션을 한 결과는 도 15에 도시되어 있다.
- <68> 도 15를 참조하면, 기본적인 전자기 밴드갭 구조물(200)의 구조물 크기와 본 발명의 일 실시예에 따른 전자기 밴드갭 구조물(300)의 구조물 크기가 동일(즉, 금속판의 크기가 81 mm(9×9)이고, 제2 유전층의 높이가 35 μ m이며, 제1 유전층의 높이가 100 μ m이고, 금속판 사이의 갭(gap)이 1mm로 동일)한 경우가 도시되어 있다.
- <69> 기본 구조의 전자기 밴드갭 구조물(300)은 참조번호 1510에 도시된 것과 같이 -50dB 이하의 밴드갭 주파수가 1.51~2.74 GHz 이지만, 동일 크기의 본 발명의 일 실시예에 따른 전자기 밴드갭 구조물(300)은 참조번호 1520에 도시된 것과 같이 -50 dB 이하의 밴드갭 주파수가 0.72~1.03 GHz 이다. 이는 하기의 표 1에 나타나 있다.

표 1

	기본 구조 (도 4에 도시)	본 발명의 일 실시예 (도 6에 도시)
셀 크기	9×9	9×9
제2 유전층 높이	35 μ m	35 μ m
제1 유전층 높이	100 μ m	100 μ m
갭(gap)	1mm	1mm
밴드갭 주파수	1.51~2.74 GHz	0.72~1.03 GHz

- <70>
- <71> 즉, 동일 크기인 경우 본 발명의 일 실시예에 따른 전자기 밴드갭 구조물(300)이 보다 낮은 주파수 대역의 신호를 차폐시킬 수 있다.
- <72> 이를 다르게 표현하면, 동일한 주파수 대역의 신호를 차폐하게 되는 경우 본 발명의 실시예에 따른 전자기 밴드갭 구조물(300)이 보다 작은 크기를 가질 수 있다는 것이다. 즉, 이동 통신 단말과 같이 소형화되는 휴대용 전자 기기에 적용 가능성이 훨씬 높은 장점이 있다.
- <73> 또한, 본 발명의 실시예에 의하는 경우 유전층의 두께에 따라 비아의 길이가 한정되지 않는다. 제1 유전층의 높이가 작은 경우 기존 구조에서는 비아의 길이도 작아져 인덕턴스의 증가 효과가 별로 없게 된다. 하지만, 본 발

명의 실시예에 의하는 경우 타 금속층까지 비아가 연장되므로, 멀티 비아의 총 연장 길이를 조절할 수 있어 공간을 효율적으로 활용하면서도 충분한 인덕턴스를 확보할 수 있게 된다.

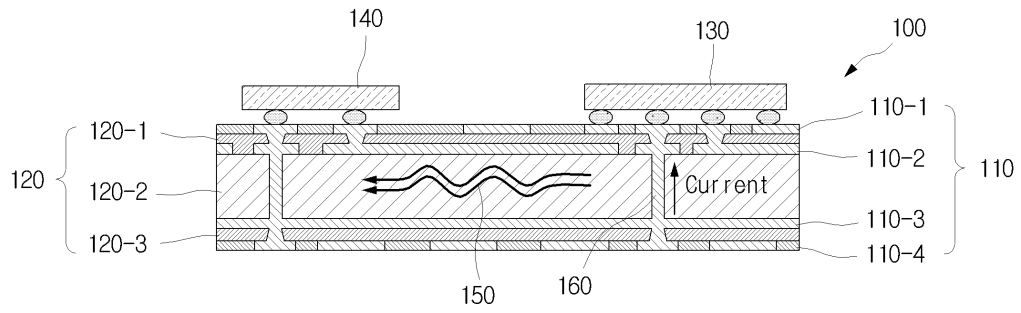
- <74> 상술한 전자기 밴드갭 구조물이 내부에 배치됨으로 인해 아날로그 회로와 디지털 회로가 동시에 구현되어 사용되는 인쇄회로기판은 디지털 회로로부터 아날로그 회로로 전달되는 전자파 중 특정 주파수 영역의 전자파의 전달을 방지할 수 있다.
- <75> 즉, 작은 구조물 크기에도 불구하고 아날로그 회로에서 노이즈에 해당하는 특정 주파수 영역의 전자파의 전달을 억제함으로써 앞서 상술하였던 혼합 신호 문제를 해결하는 것이 가능하다.
- <76> 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

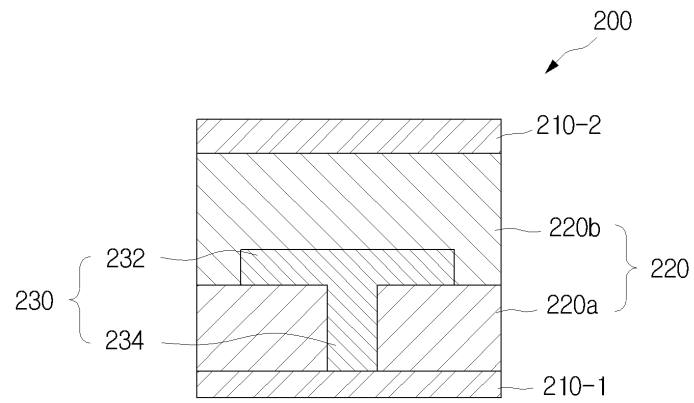
- <77> 도 1은 아날로그 회로와 디지털 회로를 포함하는 인쇄회로기판의 단면도.
- <78> 도 2는 종래 기술에 따른 아날로그 회로와 디지털 회로 사이의 혼합 신호 문제를 해결하는 전자기 밴드갭 구조물의 단면도.
- <79> 도 3은 도 2에 도시된 전자기 밴드갭 구조물의 금속판 배열 구조를 나타낸 평면도.
- <80> 도 4는 도 2에 도시된 전자기 밴드갭 구조물의 사시도.
- <81> 도 5는 도 2에 도시된 전자기 밴드갭 구조물의 등가회로도.
- <82> 도 6은 본 발명의 일 실시예에 따른 전자기 밴드갭 구조물을 위에서 내려다 본 입체사시도.
- <83> 도 7은 도 6에 도시된 전자기 밴드갭 구조물을 아래에서 올려다 본 입체사시도.
- <84> 도 8은 도 6 및 7에 도시된 전자기 밴드갭 구조물의 단면도.
- <85> 도 9a 내지 9d는 도 6 및 7에 도시된 전자기 밴드갭 구조물의 각 층별 평면도.
- <86> 도 10은 본 발명의 일 실시예에 따른 사각형 모양의 금속판을 포함하는 전자기 밴드갭 구조물의 배열 구조를 나타낸 평면도.
- <87> 도 11은 본 발명의 다른 실시예에 따른 삼각형 모양의 금속판을 포함하는 전자기 밴드갭 구조물의 배열 구조를 나타낸 평면도.
- <88> 도 12는 본 발명의 또 다른 실시예에 따른 전자기 밴드갭 구조물의 띠 모양의 배열 구조를 나타낸 평면도.
- <89> 도 13 및 14는 본 발명의 또 다른 실시예에 따른 금속판의 크기에 따른 배열 구조를 나타낸 평면도.
- <90> 도 15는 기존 구조에 따른 전자기 밴드갭 구조물과 본 발명의 일 실시예에 따른 전자기 밴드갭 구조물을 이용한 컴퓨터 시뮬레이션 결과 그래프.
- <91> <도면의 주요부분에 대한 부호의 설명>
- <92> 200, 300: 전자기 밴드갭 구조물
- <93> 310: 제2 금속층 313: 제1 금속층
- <94> 316: 제3 금속층 320: 금속판
- <95> 350: 멀티 비아 360, 365: 클리어런스 홀

도면

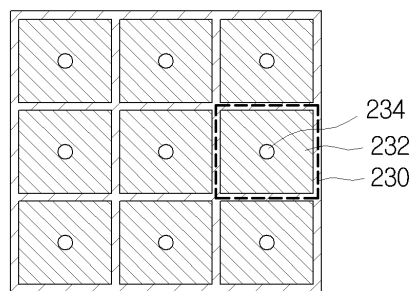
도면1



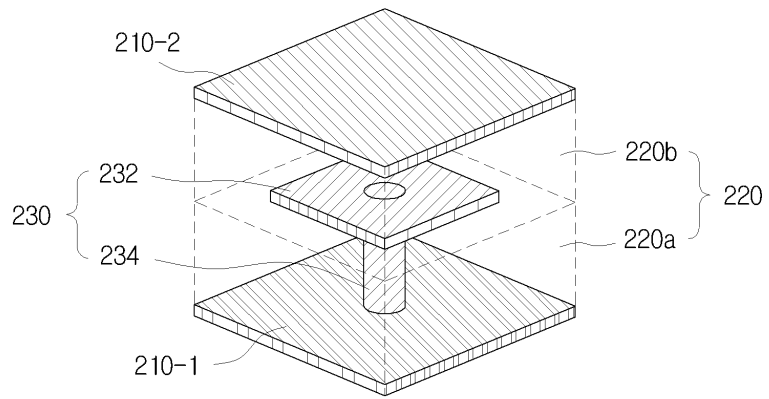
도면2



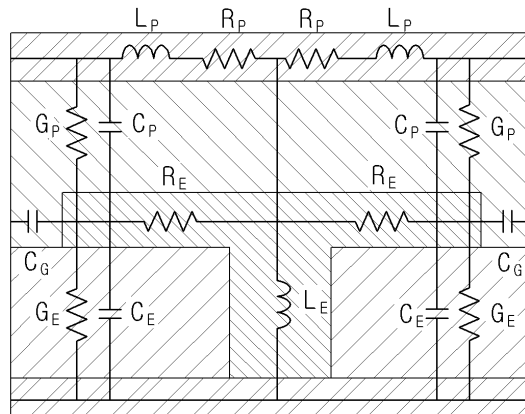
도면3



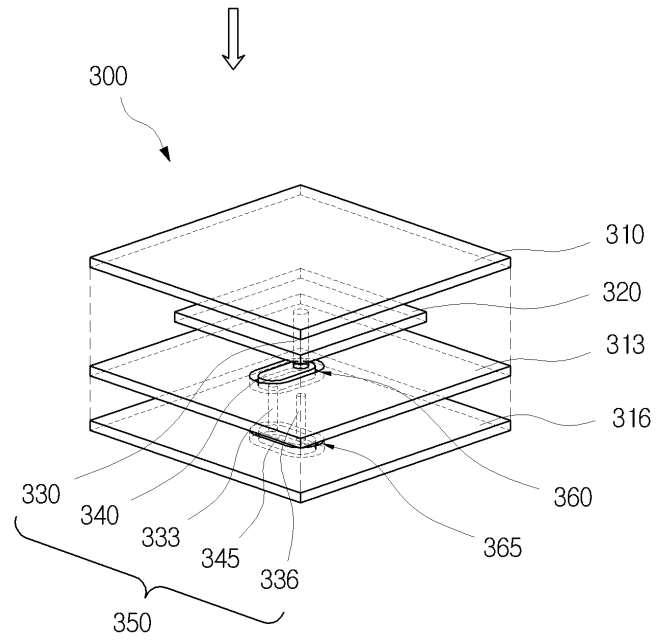
도면4



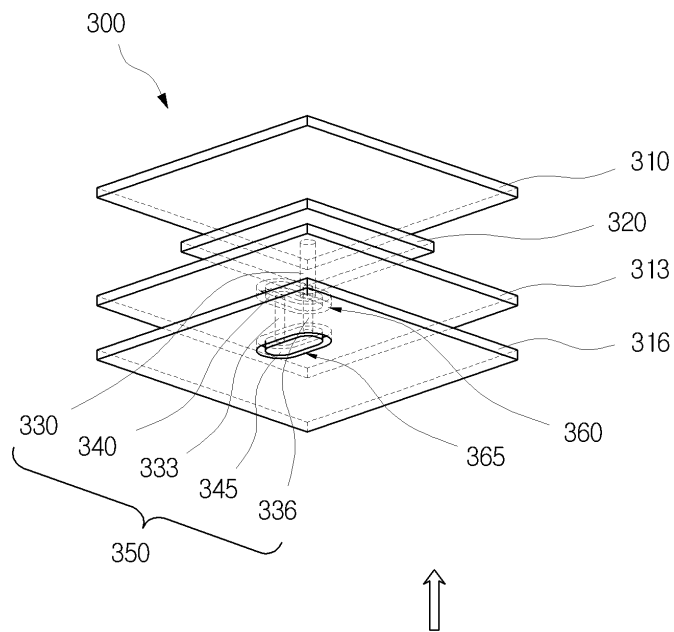
도면5



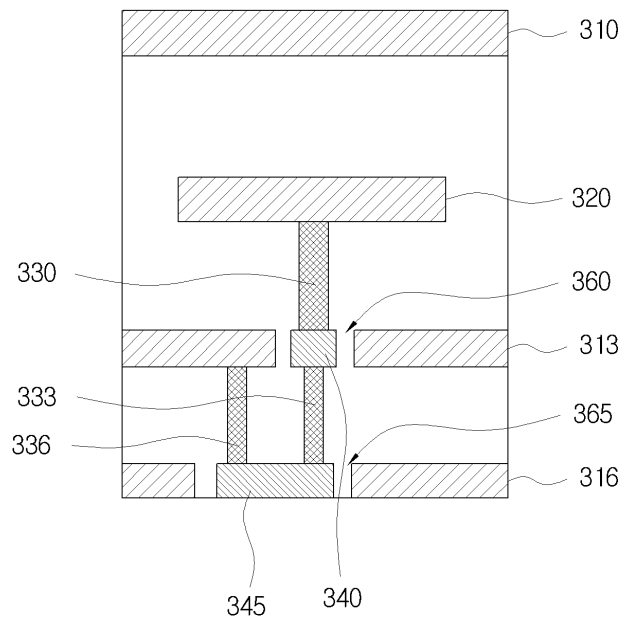
도면6



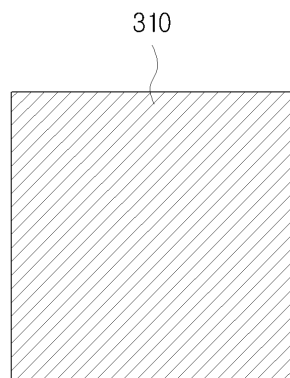
도면7



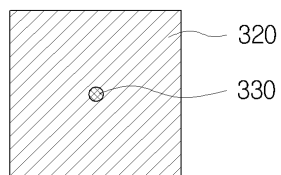
도면8



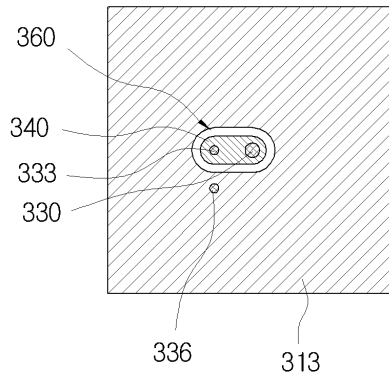
도면9a



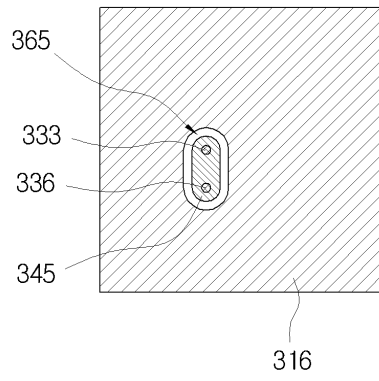
도면9b



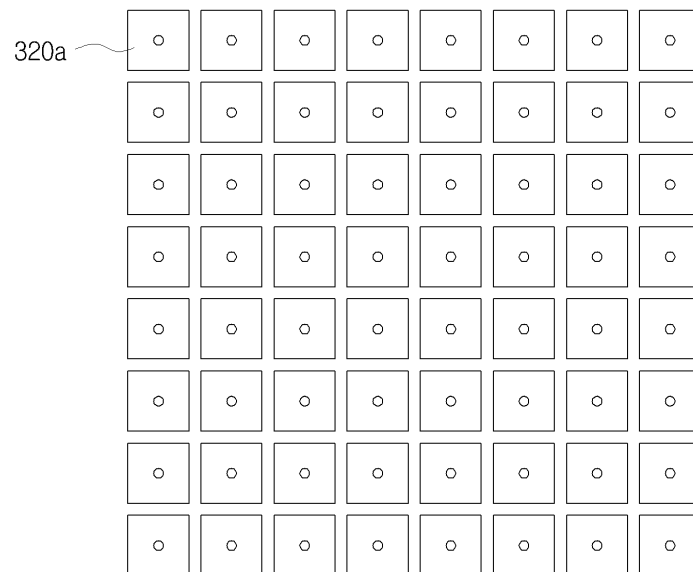
도면9c



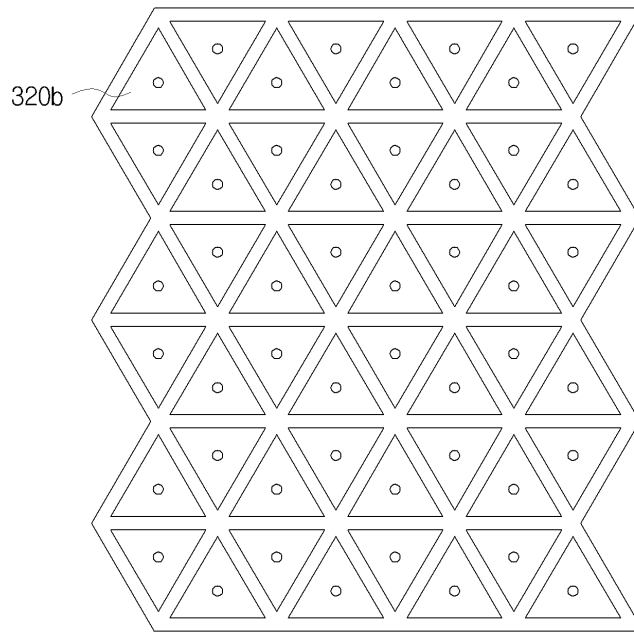
도면9d



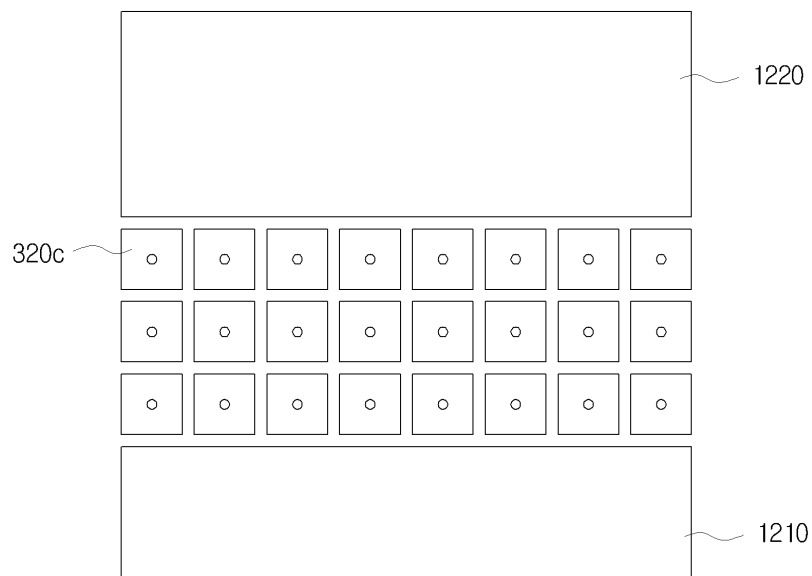
도면10



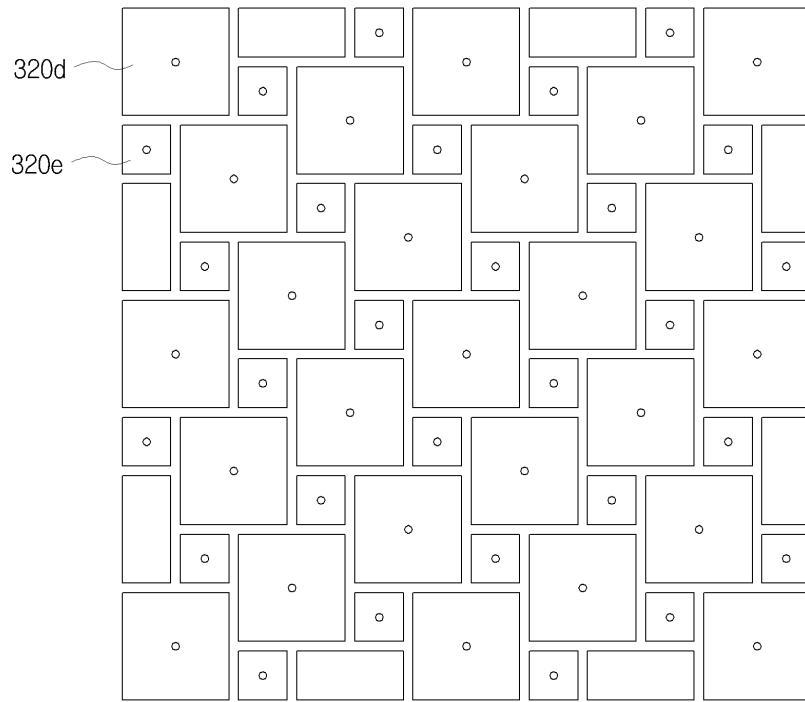
도면11



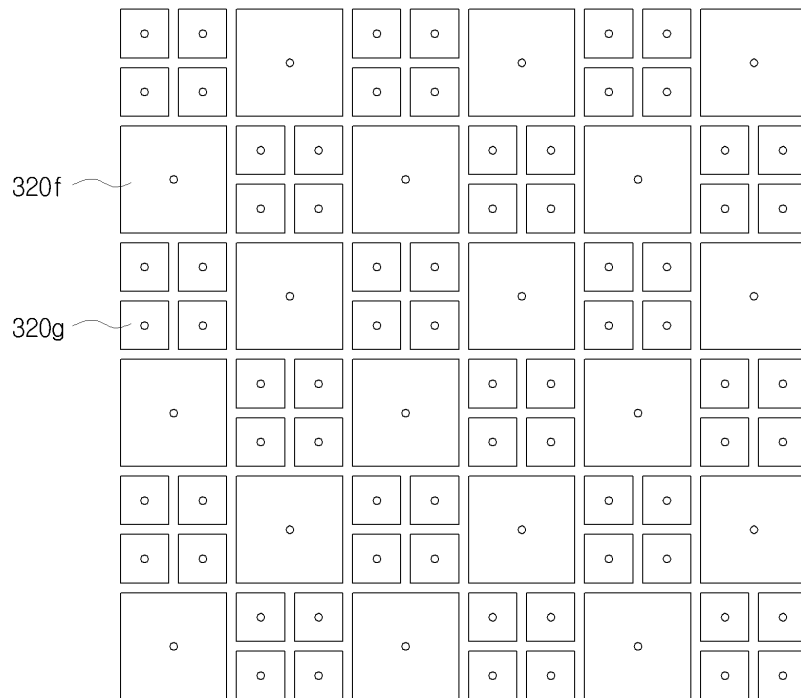
도면12



도면13



도면14



도면15

