

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3659981号

(P3659981)

(45) 発行日 平成17年6月15日(2005.6.15)

(24) 登録日 平成17年3月25日(2005.3.25)

(51) Int. Cl.⁷

F I

H O 1 L 21/66

H O 1 L 21/66

A

H O 1 L 21/02

H O 1 L 21/02

A

請求項の数 10 (全 10 頁)

(21) 出願番号	特願平5-152295	(73) 特許権者	591016172
(22) 出願日	平成5年6月23日(1993.6.23)		アドバンスト・マイクロ・デバイス・
(65) 公開番号	特開平6-97240		インコーポレイテッド
(43) 公開日	平成6年4月8日(1994.4.8)		ADVANCED MICRO DEVI
審査請求日	平成12年6月22日(2000.6.22)		CES INCORPORATED
審査番号	不服2003-3857(P2003-3857/J1)		アメリカ合衆国、94088-3453
審査請求日	平成15年3月7日(2003.3.7)		カリフォルニア州、サニibel、ピィ・
(31) 優先権主張番号	911138		オウ・ボックス・3453、ワン・エイ・
(32) 優先日	平成4年7月9日(1992.7.9)	(74) 代理人	100064746
(33) 優先権主張国	米国(US)		弁理士 深見 久郎
		(74) 代理人	100085132
			弁理士 森田 俊雄

最終頁に続く

(54) 【発明の名称】 ダイ特定情報に特徴付けられるダイ上の集積回路を含む装置

(57) 【特許請求の範囲】

【請求項1】

ダイであって、第1の集積回路部分と、
 第2の集積回路部分とを備え、前記第1および第2の集積回路部分は前記ダイ上に互いに隣接して置かれ、前記第2の集積回路部分は、
 少なくとも1つの双方向ダイパッドと、
 前記少なくとも1つの双方向ダイパッドに接続されたプログラミング回路と、
 前記プログラミング回路に接続され、ダイ特定情報を記憶するためのメモリセクションと、

前記メモリセクションおよび前記少なくとも1つの双方向ダイパッドに接続された出力回路とを含み、

前記プログラミング回路は、前記メモリセクションに前記ダイ特定情報をプログラミングする、ダイ。

【請求項2】

単方向ダイパッドをさらに備え、前記単方向ダイパッドは、前記第1の集積回路部分および前記第2の集積回路部分の少なくとも1つに電氣的に接続可能である、請求項1に記載のダイ。

【請求項3】

前記メモリセクションが複数の不揮発性メモリセルを含む、請求項1に記載のダイ。

【請求項4】

前記ダイ特定情報が製造ロットナンバーを含み、前記製造ロットナンバーは、そこから前記ダイが源を発する製造ロットを識別する、請求項 1 に記載のダイ。

【請求項 5】

前記ダイ特定情報がウェハナンバーを含み、前記ウェハナンバーはそこから前記ダイが源を発するウェハを識別する、請求項 1 に記載のダイ。

【請求項 6】

前記ダイ特定情報がダイ位置情報を含み、前記ダイ位置情報はそこから前記ダイが源を発するウェハ上のダイの位置に関する、請求項 1 に記載のダイ。

【請求項 7】

前記ダイ特定情報が、設計ルール情報およびプロセス履歴情報の少なくとも 1 つを含む、請求項 1 に記載のダイ。 10

【請求項 8】

半導体チップ上に配置された主回路に関する半導体プロセスおよびテスト情報をユーザに与えるためのデバイスであって、前記デバイスは、

前記半導体チップ上に配置され、前記半導体プロセスおよびテスト情報を記憶するための記憶手段を含み、前記記憶手段は、前記主回路から電氣的に絶縁され、さらに

前記記憶手段の少なくとも 1 部分にアクセスするための入力手段と、

前記記憶手段の部分に前記半導体プロセスおよびテスト情報をプログラミングするためのプログラミング手段と、

前記記憶手段の部分がアクセスされたときに、前記半導体プロセスおよびテスト情報を表わす出力信号を与えるための出力手段とを含む、デバイス。 20

【請求項 9】

前記記憶手段が、複数の不揮発性メモリセルを含む、請求項 8 に記載のデバイス。

【請求項 10】

前記記憶手段が、複数の読み出し専用メモリセルを含む、請求項 8 に記載のデバイス。

【発明の詳細な説明】

【0001】

【発明の背景】

【0002】

【発明の分野】

この発明は一般に、半導体チップに関連する情報を保存するためのシステムに関し、より特定的には、半導体チップの製造の履歴に関する情報を保存するためのシステムに関する。

【0003】

【先行技術の履歴】

以下ダイと称す半導体チップは、半導体材料の一般に直径が 5 ないし 6 インチのウェハ上にバッチ形式で製造され、ウェハの各々はダイの二次元のアレイを含む。これらのウェハは、製造ロットと呼ばれるグループで処理される。所与のロットにおけるウェハは連続して番号を付され、このウェハのナンバーは独自の製造ロットナンバーとともに、ウェハ上のダイのアレイの外側の領域に刻まれる。したがって、最初の製造プロセスの間、ダイの各々はその製造ロットナンバー、ウェハナンバー、および以下ダイ位置ナンバーと称すダイのアレイ内のその場所等の、あるダイ特定情報によって独自に識別され得る。

【0004】

ダイの独自の識別は、通常の製品ダイの解析（たとえば顧客によって返却されたダイの解析）および非製品または開発ダイの解析（たとえばダイの特性、信頼性テスト）において重要な役割を果たす。エンジニアは、ダイの電氣的な特性に対する処理変数の影響を解析することによってダイを特徴付ける必要が頻繁にある。そうするために、エンジニアは典型的には製造中にロットをウェハのグループに分け、その特定の処理変数で処理されるべきグループの各々は異なる値に設定される。ダイが処理され、個々にパッケージされた後、ダイの各々の電氣的なパラメータがテストされ、そのテスト結果がそのウェハナンバーお

10

20

30

40

50

よびダイ位置ナンバーとともにセーブされる。このデータで、エンジニアはウェハのグループの性能を互いに比較することができ、したがってダイの性能への処理変数の影響を定めることができる。この情報によりまた、エンジニアは製造中でのダイのウェハ上のその位置に対応した電氣的な性能を解析することができる。

【0005】

ダイの独自の識別は、ダイの信頼性テストにおいても同様の目的を果たす。その信頼性をテストするために、ダイは長時間、極端な温度または湿度といった状況下に置かれ得て、電氣的にテストされ得る。ダイの各々の独自の識別により、エンジニアはテスト結果を解析し、ダイの信頼性を処理パラメータの関数として、またそのウェハ上の位置の関数として製造中に定めることができる。

10

【0006】

製造ロットナンバーは、顧客によって返却された欠陥のあるダイの解析においても重要な役割を果たす。特定のロットからのダイが、長期間にわたって多数の異なる顧客に売られているかもしれない。特定の製造ロットからの欠陥のあるダイが顧客によって返却されると、エンジニアは典型的には返却されたダイを解析し、機能不動作の原因を定める。エンジニアが、ダイがどの製造ロットから来ているかわかれば、将来顧客がその同じロットからのものを返却した場合に繰返し解析することを避けられ得る。

【0007】

現在当業者は、ダイの独自の識別をその耐用期間中ずっと保持することは時間がかかり、高価でエラーしやすいプロセスであると見ている。通常の製造中に、ウェハナンバーおよびダイ位置ナンバーはウェハが個々のダイに切断された後、失われる。新しい組立てロットナンバーがロットに割当てられ、ダイが組立てられるパッケージの各々の上に符号化される。製造ロットナンバーは、その組立てロットの紙の記録においてしか保持されない。したがって、顧客から返却されたダイに直面したエンジニアは、製造ロットナンバーを求めて組立てロットの記録を探さなくてはならない。これらの記録はしばしば置き忘れられたり、不完全であったり、一定期間を過ぎると処分されたりする。これらの記録からの情報なくして、エンジニアはダイがどの製造ロットから来たか定めることはできない。

20

【0008】

ダイの特性または信頼性テスト等の目的のためにダイの各々の独自の識別を保持するために、ウェハは、典型的にはダイがそれに組立てられる個々のパッケージの各々の上に情報を手書きすることによってダイの各々の識別を保持するように特殊な命令を持って非製品組立エリアへと送られる。このプロセスは自動化されておらず、ダイが混同され間違っ

30

【0009】

前述より、ダイの各々の独自の識別が正しく記録され、ダイの耐用期間中保持されることを確実にすることがかなり所望されることがわかるであろう。またこれまでこれを達成するシステムまたは方法が開発されなかったことは先行技術の欠点および欠陥であることがわかるであろう。

【0010】

【発明の概要】

先行技術の欠点および欠陥を克服するために、この発明はダイ特定情報によって特徴付けられるダイを有するデバイスを提供し、そのダイは集積回路および識別セクションを含む。識別セクションは、情報を記憶するためのメモリセクションおよびダイ特定情報をメモリセクションにプログラムするための手段を含む。この発明のある局面において、メモリセクションは不揮発性メモリを含んでもよい。付加的に、不揮発性メモリはヒューズプログラム可能であってもよい。

40

【0011】

ある実施例において、プログラミングは集積回路をテストモードへと強いることによって可能にされる。さらに、プログラミングのための手段は、集積回路がテストモードにない

50

ときに他の機能を果たすデバイスピンをさらに含み得る。

【0012】

この発明の教示に従って、ダイの識別セクションはさらに記憶手段からダイ特定情報を読み出すための手段を含み得て、この読み出す手段は記憶手段に電氣的に接続されることが出来る。実施例において、読み出す手段は集積回路をテストモードへと強いることによって可能にされ得る。加えて、読み出すための手段は、集積回路がテストモードにないときに他の機能を果たすデバイスピンをさらに含む。

【0013】

ある実施例において、ダイ特定情報は、特定のダイに関連する製造ロットナンバー、ウェハナンバー、およびダイ位置ナンバーを含み得る。

10

【0014】

この発明は、情報を記憶するための手段をダイに提供し、製造上の情報を記憶手段にプログラムすることによって、ダイ特定情報を保存する方法をも提供する。この発明の方法のある実施例において、記憶手段は、ある実施例ではヒューズプログラム可能であり得る不揮発性メモリを含んでもよい。

【0015】

この発明のある教示に従って、製造上の情報は集積回路をテストモードへと強いることによって記憶手段にプログラムされ得る。さらに、ダイ特定情報は、集積回路がテストモードにないときに他の機能を実行するデバイスピンを介してプログラムされ得る。

【0016】

ある実施例において、ダイ特定情報を保存するための方法は、情報を記憶する手段からダイ特定情報を電氣的に読み出すステップをさらに含み得る。さらに、ダイ特定情報は集積回路をテストモードへと強いることによって電氣的に読み出され得る。さらに、ダイ特定情報は、集積回路がテストモードにないときに他の機能を実行し得るデバイスピンを介して読み出され得る。

20

【0017】

この発明のある教示において、前記ダイ特定情報をプログラムするステップは、ウェハソートテストの間に達成され、自動化されたテストプログラムによって実行され得る。

【0018】

この発明は、ダイ特定情報によって特徴付けられるダイに対して集積回路の工学解析を行なう方法も提供する。この方法は、ダイ特定情報をダイ上に記憶するステップと、ダイ特定情報をダイから読み出すステップと、ダイ特定情報を集積回路に関連するデータに結び付けるステップと、ダイ特定情報に従ってデータをソートするステップとを含む。

30

【0019】

さらに、この発明は、ダイ上の集積回路の製造の履歴を辿る方法を提供する。この方法は、ダイ上にメモリを製造するステップと、製造の履歴に関連する情報をメモリセクションに記憶するステップと、その情報をメモリセクションから検索するステップとを含む。

【0020】

したがってこの発明の目的は、ダイ上にダイの製造の履歴を簡単にかつ正確に辿るために用いられ得る記憶手段を提供することである。

40

【0021】

この発明の別の目的は、安価で信頼できる識別手段を与える記憶手段をダイ上に提供することである。

【0022】

この発明の他の目的、利点および新しい特色は、添付の図面に関連して考慮されると、以下の発明の詳細な説明から明らかになるであろう。

【0023】

【詳細な説明】

示される要素は必ずしも一定の割合で示されない図面を参照すると、図1(A)において、ダイのアレイを有する単一のウェハが示され、これは包括的に参照番号10によって示

50

され、このアレイは包括的に参照番号12によって示される。アレイ12は複数個のダイ14から成る。図1(B)からわかるであろうように、個々のダイ14の各々はこの発明の教示に従った識別セクション16および集積回路18を有する。識別回路16は、ダイ14上の、既存のレイアウトに簡単に挿入できるほど小さいが、デバイス全体の歩留りが悪影響されないような点にまで設計上の規則を強いるような、さほど小さくない領域を占めるように設計される。図1(B)に示されるこの発明の実施例において、識別セクション16は3つのセクション、すなわちメモリセクション20、プログラム回路22、および出力回路24を含む。

【0024】

メモリセクション20は、ダイ14を特徴付けるダイ特定情報を記憶するために用いられる。メモリセクション20は、好ましい実施例においては特に、ダイの耐用期間中ダイ特定情報を保存するために、不揮発性であってもよい。好ましい実施例において、不揮発性のメモリセクション20はヒューズプログラム可能であり得て、ダイ14が機能しなくなってもヒューズを目視的に(visually)デコードすることによってダイ特定情報の検索を可能にする。

10

【0025】

プログラム回路22は、ダイ14上に製造され、従来手段によってメモリセクション20に電氣的に接続される。図1(B)に示される実施例においては、プログラム回路22は、外部電気信号への電氣的な接続を可能にするダイパッド23に電氣的に接続される。ダイパッド23によって、ユーザはプログラム回路22にダイ特定情報をメモリセクション20にプログラムするように命令することが可能になる。ダイパッド23は、集積回路18の通常の動作においては他の機能を果たしてもよく、集積回路18をテストモードへと強いることによってメモリセクション20にプログラムするように用いられるために変換されてもよい。ダイパッド23のこのような二重の動作は、ある応用においては、デバイスピンの数を減じるために用いられ得るので、当業者には貴重であることがわかる。

20

【0026】

出力回路24は、ダイ14上に製造され、メモリセクション20に電氣的に接続される。出力回路24はさらに、ダイパッド25に電氣的に接続され、出力回路24を介してメモリセクション20に記憶された情報への外部アクセスを可能にする。デバイスパッド25は、集積回路18の通常の動作中に他の機能を果たしてもよく、集積回路18をテストモードへと強いることによってメモリセクション20から情報を読み出すように使用するために変換されてもよい。ダイパッド23と同様、ダイパッド25の二重の動作は、デバイスピンの数を減じるためにこれが用いられ得ることから当業者には貴重であるとわかる。

30

【0027】

前述に基づいて、当業者は、本質的にこの発明がダイ特定情報が記憶され得るダイ上のメモリセクションを含むことが認められるはずである。この発明の実施例においてメモリセクションと関連するのはメモリへと情報を移す手段およびその情報を抽出する手段であり得る。これら後者2つの手段は、上述のプログラム回路22および出力回路24であってもよい。

【0028】

ダイ特定情報を、ダイ14上に位置される識別セクション16に保存することの重要性は、図2に示されるダイ特定情報を保存する先行技術の方法の使用と、図3に示されるダイ特定情報を保存するこの発明に教示される方法の使用と比較することによってわかるであろう。図2におけるフローチャートは、ダイ14の標準的な製品および非製品のフローの両方の典型的なステップを示す。ダイは単一のウェハ10上にバッチ形式で製造され、ウェハ10の各々はダイの二次元のアレイ12を有する(ステップ30)。上述の発明の背景の部分で述べたように、ダイ14の各々はその製造ロットナンバー、ウェハナンバー、およびダイ位置ナンバーによって独自に識別され得る。製造が一旦完了すると、ダイ14の各々は、ウェハフォーマットにまだある間にウェハソートステップ32で電氣的にテストされる。ウェハソートステップ32の後、ダイ14は(矢印34によって示される)標

40

50

準的な製品フローに入って最終的には顧客に分配されるか、または通常は工学解析のための(矢印36によって示される)非製品フローへと入る。

【0029】

標準的な製品フロー34において、ウェハ10は製品組立(ステップ38)に送られ、ここでウェハ10は刻まれ、ダイ14は互いに分離される。標準的な製品プロセスにおいてはこの時点で、ウェハナンバーおよびダイ位置ナンバーは失われて回復できない。ダイ14は独自の組立ロットナンバーを割当てられ、製造ロットナンバーはその組立ロットのための製造の記録に保存される。組立ロットナンバーは、ダイ14がそれに組立てられるパッケージの上に記される日付コードに符号化される。製品組立ステップ38に続くテストステップ40で、パッケージされたダイ14の各々は電氣的にテストされ、テストに合格したユニットが分配業者へと転送され(ステップ42)、顧客に出荷される(ステップ44)。顧客がパッケージされたダイに欠陥があると定めると、顧客はその製造業者にダイを返却し(ステップ46に示される)、故障解析(ステップ48に示される)を行なうのが通例である。故障解析はしばしば、ダイが誤処理されたかどうかを定めることに係わり得る。ダイが誤処理されたかどうかを定めるために、当業者はダイ14が源を発する製造ロットを知ることが好都合であることを見出す。製造ロットナンバーは典型的には、デバイスのパッケージ上に示される組立ロットの製造の記録においてのみ見出され得る。包装されたダイは、顧客に出荷される前に長期にわたって分配業者の所に留まっていたことがあり得るので、ダイ14が欠陥があるとして返却されるときには、製造の記録はしばしば失われているかまたは取除かれている。その結果、製造業者はダイ14が誤処理されたか否かを定めるためにダイ14の製造ロットに辿ることができない。

10

20

【0030】

非製品フロールート36において、ダイ14は典型的にはエンジニアによって、デバイスの特徴または信頼性テスト等の工学解析のために用いられる。先の発明の背景の部分で述べたように、この工学解析はしばしば、製造ロットをグループに分割することに係わり、グループの各々は処理変数の異なるセッティングに従って製造される。このような状況において、ダイ14の各々の識別は特定のダイ14を特定の処理変数のセッティングに相関するための不可欠な機能を果たす。図2に戻って非製品フロールート36を参照すると、ウェハソートステップ32の後、ウェハ10はローカルアセンブリ(ステップ50)に送られ、ここで作業者はしばしば、ダイ14がそれに組立てられるパッケージの各々の上に情報を手書することによって製造ロットナンバー、ウェハナンバー、およびダイ位置ナンバー等のダイ特定情報を保存するように指示される。当業者(つまり、ダイを工学解析のために用いたいエンジニア)は、このステップを高価で過度にエラーしやすいと見ている。また、ローカルアセンブリステップ50の後、何らかの特定のパッケージ上に記されたダイ特定情報を確認する利用可能な手段がない。パッケージされたダイがテスト(ステップ52)のためにエンジニアに返却されると、ダイの各々のダイ特定情報はマニュアルでパッケージから読出され、そのダイのテスト結果とともに記録される。テストデータは次に、製造ロットナンバー、ウェハナンバーまたはダイ位置ナンバーに従ってソートされ、ダイの電氣的な性能の、それぞれロットによる、ウェハによる、または位置によるばらつきを解析する。この解析は図2に示されるステップ54で行なわれる。テスト結果が予測したも

30

40

【0031】

集積回路の製品および非製品フローにおけるこの発明の教示に従った識別セクション16の使用は、図3のフローチャートに示される。ダイ14の各々はプログラム可能な識別回路(たとえば図1(B)に示される回路16)を含むように製造される。この製造ステップは、図3においてステップ60に示される。ウェハソートステップ62で、ウェハ10上のダイ14の各々は、ダイ14の電氣的な特性をテストする一連のルーチンを実行する自動テストマシンに電氣的に接続され得る。テストマシンは、特定のダイに固有の製造ロットナンバー、ウェハナンバーおよびダイ位置ナンバーをそのダイ14の識別セクション

50

16にプログラムし得る。そうするためには、テストマシンはダイ14をテストモードへと強い、情報がメモリセクション20に記憶されるように、プログラム回路22に接続されるダイパッド23に電気信号を与える。ダイ14上の過剰なパッドの必要性を除去するために、ダイの通常の動作の間他の機能を果たす既存のパッドは、ダイがテストモードにあるとき識別セクション16にアクセスする際に使用するために変換され得る。ダイ特定情報のプログラミングの後はいつでも、この情報はダイ14からダイ14をテストモードへと強い、識別セクション16に記憶された情報を読み出すことによって電子的に、またはパッケージされたダイのカバーを取り識別セクション16のヒューズを目視的に調べることによって検索できる。他の検索手段もまた用いられ得る。

【0032】

(図3において矢印64によって示される)標準的な製品フローにおいて、ダイは次に製品組立ステップ68に入る。ダイ特定情報がダイ14の各々の識別セクション16にプログラムされるため、この情報は、ウェハ10が刻まれ、ダイ14が互いに分離される製品組立ステップ68で失われない。製品組立ステップ68に続き、パッケージされたダイは電子的にテストされ(ステップ70)、テストに合格したダイは分配ステップへと進み(ステップ72に示される)、最終的に顧客に出荷される(ステップ74)。顧客が包装されたダイを故障解析(ステップ78)のために製造業者に返却すると(ステップ76)、ダイが機能しているか否かにかかわらず、製造業者はそのダイ14の識別セクション16に保存されたダイ特定情報を読み出すことによって、ダイを製造ロットにたどる。

【0033】

(図3において矢印66で示される)非製品フローにおいて、ダイ14はウェハソートテスト(ステップ62)の後、ローカルアセンブリ(ステップ80)に送られる。ダイ特定情報が、ダイ14の各々の上の識別セクション16に保存されるため、このステップ80で、マニュアルでダイ特定情報を辿ったりダイがそれに組立てられるパッケージの各々の上に情報を手書する必要はない。後に続くテストステップ82において、ダイ特定情報はダイ14から電子的に読み出され得て、この情報はそのダイに対応するテストデータとともに記憶される(ステップ84)。データは次に、ダイの電気的な性能における、ロットによる、ウェハによる、または位置によるばらつきを定めるために解析され得る。ダイ特定情報を保存するために識別セクション16を使用することによって、エンジニアはダイが正しく識別されることを確信することができる。結果が予測した通りでなければ、エンジニアは包装されたダイから情報を電子的に読み出すことによってダイ特定情報を確認し得る(ステップ86)。したがって、この発明の教示に従ったプログラム可能な識別回路の使用によって、エンジニアは少なくとも組立ステップ80で正しいダイの識別を保持する際のエラーの可能性を除去することができるかもしれない。

【0034】

上述に基づいて、この発明が、ダイ特定情報を保存するために用いられ得る、ダイ特定情報によって特徴付けられるダイ上の識別セクションを提供することが明らかなはずである。識別セクションはメモリセクションを含み、ある実施例においては、情報をメモリセクションに入力する手段を含み得て、さらに情報をメモリセクションから読み出す手段をも含み得る。情報をメモリセクションに入力する手段は、図1(B)に示されるプログラム回路22であり得る。情報をメモリセクションから読み出す手段は、図1(B)にも示される出力回路24であり得る。

【0035】

次に図4を参照して、ダイ特定情報を保存するために識別セクション16を用いることによって、ダイの電気的な性能に関するデータを解析する有利な方法を与えることがわかるであろう。(図4においてステップ90で示される)製造の間、ダイ14の各々はプログラム可能な識別セクション16が設けられている。(製造ロットナンバー、ウェハナンバー、およびダイ位置ナンバーを含み得る)ダイ特定情報は、ウェハソートテストステップ92においてまだウェハフォーマットにある間にダイの各々にプログラムされる。デバイステストステップ94で、自動テストマシンはデバイスに一連の電気的なテストを行なう

10

20

30

40

50

。これらのテストの結果は、ディスク、テープまたは他の記憶手段上のファイルに記憶される(ステップ96)。テストステップ94において、自動テストはダイをテストモードへと強い得て、それによってメモリセクション20からダイ特定情報にアクセスし得る。このダイ特定情報は次に、ディスク、テープ、または他の記憶手段に記憶され、その特定のダイのテスト結果に結び付けられる(ステップ96)。結び付けることは、データとの何らかの有用な関連がなされることを意味する。ステップ98で、記憶されたテストデータおよび記憶されたダイ特定データの両方が、データ処理のためのポストプロセッサへと読出される。テストデータは、製造ロットナンバー、ウェハナンバー、またはダイ位置ナンバー、またはそのいずれかの組合せに従ってソートされ得る。ソートされたテストデータは次に、ダイの電気的な性能におけるロットによる、ウェハによる、またはダイの位置によるばらつきを検出するために解析され得る。

10

【0036】

上述の説明は、この発明のある特定の実施例のみを示す。しかしながら、当業者は、多くの変形および変更が、この発明の精神および範囲から実質的に逸脱することなく成され得ることを認めるであろう。たとえば、ダイ特定情報は、マスクの修正、テストプログラムの修正、およびあるテストの結果等の、しかしこれに制限されない、他の情報をも含み得る。したがって、前掲の特許請求の範囲内で、この発明は上述に特定したのと他の方法で実施され得る。

【図面の簡単な説明】

【図1】(A)は、ダイのアレイを含む単一のウェハの上面図であり、
(B)は、図1(A)に示されるダイの1つの拡大図であり、この発明の教示に従った識別部分を含むダイを示す図である。

20

【図2】ダイ特定情報の保存を与えることを含む、ダイを扱う先行技術の方法のステップを示すフローチャートの図である。

【図3】この発明の教示を組入れる、ダイを扱う方法において取り得るステップを示すフローチャートの図である。

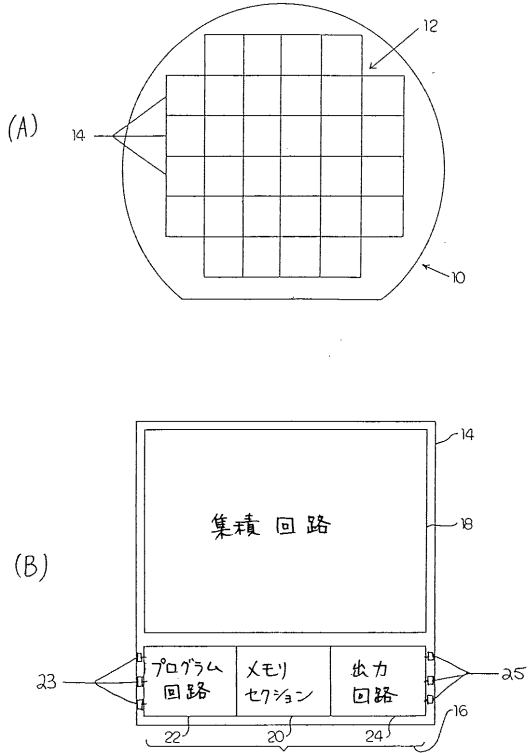
【図4】この発明の教示に従った、半導体装置の電気的な性能に関連するデータを解析する方法を示すフローチャートの図である。

【符号の説明】

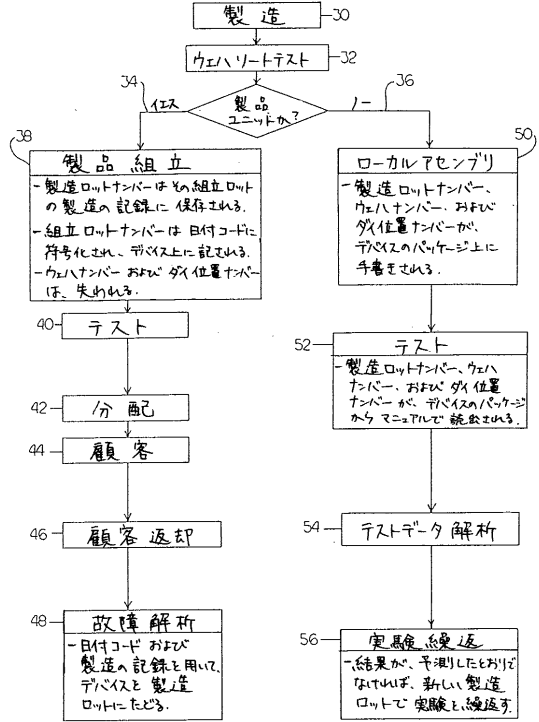
- 14 ダイ
- 16 識別セクション
- 18 集積回路
- 20 メモリセクション

30

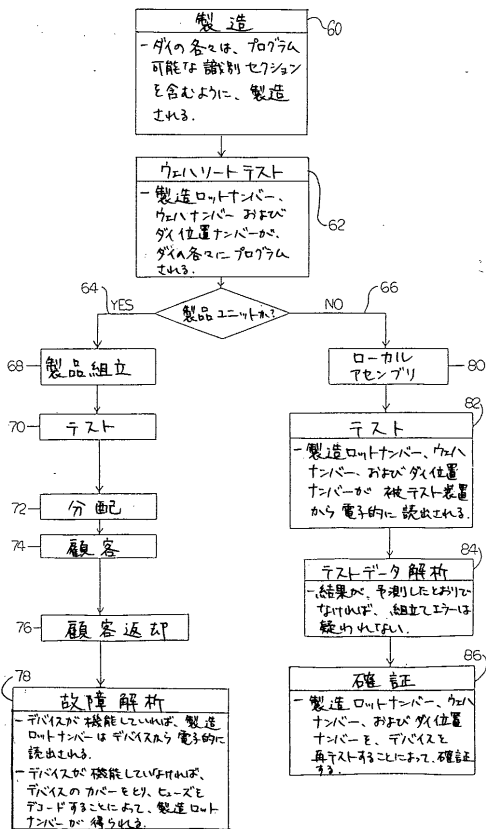
【図1】



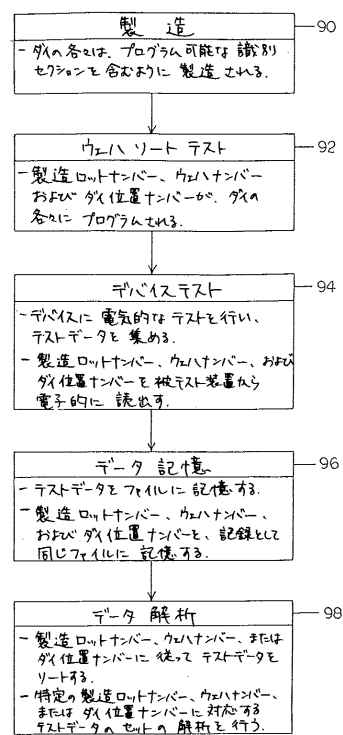
【図2】



【図3】



【図4】



フロントページの続き

(74)代理人 100096781

弁理士 堀井 豊

(72)発明者 クラーク・ダブリュ・ジャーニガン

東京都世田谷区成城2丁目5-14

合議体

審判長 影山 秀一

審判官 瀬良 聡機

審判官 川真田 秀男

(56)参考文献 特開平1-154510(JP,A)

特開昭60-53043(JP,A)

特開平3-20060(JP,A)

特開平4-132243(JP,A)

特開昭59-150464(JP,A)