

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02007/069417

発行日 平成21年5月21日(2009.5.21)

(43) 国際公開日 平成19年6月21日(2007.6.21)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/027 (2006.01)	H O 1 L 21/30 5 3 1 M	2 H O 9 5
G O 3 F 1/08 (2006.01)	G O 3 F 1/08 Z	5 F O 4 6

審査請求 未請求 予備審査請求 未請求 (全 23 頁)

出願番号	特願2007-550102 (P2007-550102)	(71) 出願人	000000044 旭硝子株式会社 東京都千代田区有楽町一丁目12番1号
(21) 国際出願番号	PCT/JP2006/322589	(74) 代理人	100080159 弁理士 渡辺 望稔
(22) 国際出願日	平成18年11月13日(2006.11.13)	(74) 代理人	100090217 弁理士 三和 晴子
(31) 優先権主張番号	特願2005-357858 (P2005-357858)	(72) 発明者	林 和幸 東京都千代田区有楽町一丁目12番1号 旭硝子株式会社内
(32) 優先日	平成17年12月12日(2005.12.12)	(72) 発明者	杉山 享司 東京都千代田区有楽町一丁目12番1号 旭硝子株式会社内
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 E U Vリソグラフィ用反射型マスクブランク、および該マスクブランク用の導電膜付基板

(57) 【要約】

表面硬度が高められた E U Vマスクブランク用の導電膜付基板、ならびに該導電膜付基板を用いた多層反射膜付基板および E U Vマスクブランクを提供する。

E U Vリソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板であって、前記導電膜の材料は、C r、T i、Z r、N b、N iおよびVからなる群から選択される少なくとも1つよりなり、前記導電膜は平均濃度1 ~ 7 0 a t %でB (ホウ素) を含有することを特徴とする導電膜付基板。



【特許請求の範囲】

【請求項 1】

EUVリソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板であって、前記導電膜の主材料は、Cr、Ti、Zr、Nb、NiおよびVからなる群から選択される少なくとも1つよりなり、前記導電膜は平均濃度1～70at%でB（ホウ素）を含有することを特徴とする導電膜付基板。

【請求項 2】

前記導電膜は、基板側におけるB平均濃度が低く、表面側におけるB平均濃度が高くなるように、導電膜中のBの濃度が該導電膜の厚さ方向に沿って変化した傾斜組成膜である請求項1に記載の導電膜付基板。

10

【請求項 3】

前記傾斜組成膜は、前記基板側の面から膜厚5nmまでの部分のB平均濃度が15at%以下であり、

表面から少なくとも膜厚5nmまでの部分のB平均濃度が1～70at%である請求項2に記載の導電膜付基板。

【請求項 4】

前記導電膜は、さらに平均濃度1～60at%でNを含有する請求項1ないし3のいずれかに記載の導電膜付基板。

【請求項 5】

前記導電膜は、表面から少なくとも膜厚5nmまでの部分のN平均濃度が10at%以下である請求項4に記載の導電膜付基板。

20

【請求項 6】

前記導電膜の酸素濃度が5at%以下である請求項1ないし5のいずれかに記載の導電膜付基板。

【請求項 7】

前記導電膜は、シート抵抗値が0.1～100 / である請求項1ないし6のいずれかに記載の導電膜付基板。

【請求項 8】

前記導電膜が、Cr、Ti、Zr、Nb、NiおよびVからなる群から選択される少なくとも1つと、Cr、Ti、Zr、Nb、NiおよびVからなる群から選択される少なくとも1つとBとの化合物（ CrB_2 、 TiB_2 、 ZrB_2 、 NbB_2 、 NiB_2 または VB_2 ）と、が混在した状態となっている請求項1ないし7のいずれかに記載の導電膜付基板。

30

【請求項 9】

前記導電膜の結晶構造がアモルファスである請求項1ないし8のいずれかに記載の導電膜付基板。

【請求項 10】

前記導電膜の表面硬度が12GPa以上である請求項1ないし9のいずれかに記載の導電膜付基板。

【請求項 11】

前記導電膜表面の平滑性が、Rms（二乗平方根粗さ）で0.5nm以下である請求項1ないし10のいずれかに記載の導電膜付基板。

40

【請求項 12】

前記導電膜の膜厚が10～500nmである請求項1ないし11のいずれかに記載の導電膜付基板。

【請求項 13】

請求項1ないし12のいずれかに記載の導電膜付基板の前記導電膜が設けられた面に対して、反対側に多層反射膜を形成してなるEUVリソグラフィ用反射型マスクブランクの多層反射膜付基板。

【請求項 14】

請求項13に記載の多層反射膜付基板の多層反射膜上に吸収層を形成してなるEUVリ

50

ソグラフィ用反射型マスクブランク。

【請求項 15】

請求項 14 に記載の EUV リソグラフィ用反射型マスクブランクをパターンニングした EUV リソグラフィ用反射型マスク。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体製造等に使用される EUV (Extreme Ultra Violet : 極端紫外) リソグラフィ用反射型マスクブランク (以下、本明細書において、「EUV マスクブランク」という。)、および該マスクブランクの製造に使用される導電膜付基板に関する。

10

【背景技術】

【0002】

従来、半導体産業において、Si 基板等に微細なパターンからなる集積回路を形成する上で必要な微細パターンの転写技術として、可視光や紫外光を用いたフォトリソグラフィ法が用いられてきた。しかし、半導体デバイスの微細化が加速している一方で、従来の光露光が露光限界に近づいてきた。光露光の場合、パターンの解像限界は露光波長の 1/2 程度であり、液浸法を用いても露光波長の 1/4 程度と言われており、ArF レーザ (193 nm) の液浸法を用いても 45 nm 程度が限界と予想される。そこで 45 nm 以降の露光技術として、ArF レーザよりさらに短波長の EUV 光を用いた露光技術である EUV リソグラフィが有望視されている。本明細書において、EUV 光とは、軟 X 線領域または真空紫外線領域の波長の光線をさし、具体的には波長 10 ~ 20 nm 程度、特に 13.5 nm ± 0.3 nm 程度の光線を指す。

20

【0003】

EUV 光は、あらゆる物質に対して吸収されやすく、かつその時の屈折率が 1 に近いいため、従来の可視光または紫外光を用いたフォトリソグラフィのような屈折光学系を使用することができない。このため、EUV 光リソグラフィでは、反射光学系、すなわち反射型フォトマスクとミラーとが用いられる。

【0004】

マスクブランクは、フォトマスク製造用のパターンニング前の積層体である。反射型フォトマスク用のマスクブランクの場合、ガラス製等の基板の上に EUV 光を反射する反射層と、EUV 光を吸収する吸収層とがこの順で形成された構造を有している。反射層としては、高屈折層と低屈折層とを交互に積層することで、光線を層表面に照射した際の光線反射率、より具体的には EUV 光を層表面に照射した際の光線反射率が高められた多層反射膜が通常使用される。吸収層には、EUV 光に対する吸収係数の高い材料、具体的にはたとえば、Cr や Ta を主成分とする材料が用いられる。

30

【0005】

多層反射膜および吸収層は、イオンビームスパッタリング法やマグネトロンスパッタリング法を用いて成膜される。多層反射膜および吸収層を成膜する際、基板は支持手段によって支持される。基板の支持手段として、機械的チャックおよび静電チャックがあるが、発塵性の問題から、静電チャックが好ましく用いられる。また、マスクパターンニングプロセス時、あるいは露光時のマスクハンドリングの際にも、基板の支持手段として静電チャックが用いられる。しかし、ガラス基板のように、誘電率および導電率の低い基板の場合、例えばシリコンウエハの場合と同程度のチャック力を得るには、高電圧を印加する必要があるため、絶縁破壊を生じる危険性がある。

40

このような問題を解消するため、特許文献 1 には、基板の静電チャッキングを促進する層として、通常の Cr 以外の材料、例えば Si, Mo, オキシ窒化クロム (CrON)、又は TaSi のような、ガラス基板よりも高い誘電率および高い導電率の物質の裏面コーティング (導電膜) を有するマスク基板が記載されている。

【0006】

50

しかしながら、特許文献1に記載のマスク基板は、ガラス基板に対するCrON膜の付着力が弱いので、多層反射膜や吸収層を成膜する際に、ガラス基板とCrON膜との間で膜剥れが生じてパーティクルが発生するという問題を有している。特に、静電チャックとCrON膜との境界近傍では、基板回転による静電チャックとの境界近傍に加わる力が原因で、膜剥れが発生しやすい。

また特許文献1に記載のマスク基板は、基板の面取面と側面を含む片面全面に導電膜が形成されているので、とりわけ基板の面取面と側面は、面取面と側面に導電膜が斜めに形成されることによる膜付着力が特に弱い状況において、静電チャック時の基板の反りなどにより、膜剥れが発生しやすい。

また特許文献1に記載のマスク基板では、CrONの導電膜の表面には酸素(O)が含まれているので、成膜条件によっては多層反射膜や吸収体膜の成膜時に異常放電が起きることがある。

【0007】

このような静電チャック時(成膜時)に導電膜の膜剥れや、成膜時の異常放電によるパーティクルが発生すると、製品(多層反射膜付き基板、露光用反射型マスクブランク、露光用反射型マスク)における欠陥が多く、高品質の製品が得られない。従来の露光用透過型マスクを用いたパターン転写の場合には、露光光の波長が紫外域(157~248nm程度)と比較的長いため、マスク面に凹凸欠陥が生じて、これが重大な欠陥とまではなりにくい。そのため従来では成膜時のパーティクルの発生は課題としては格別認識されていなかった。しかしながら、EUV光のような短波長の光を露光光として用いる場合には、マスク面上の微細な凹凸欠陥があっても、転写像への影響が大きくなるため、パーティクルの発生は無視できない。

【0008】

上記の問題点を解決するため、特許文献2は、導電膜を設けた基板の静電チャック時の導電膜の膜剥れや異常放電によるパーティクルの発生を抑制した多層反射膜付き基板、パーティクルによる表面欠陥の少ない高品質の露光用反射型マスクブランク、及びパーティクルによるパターン欠陥のない高品質の露光用反射型マスクを提供する。

特許文献2に記載の多層反射膜付き基板では、基板周縁部における導電膜の膜剥れによるパーティクルの発生を防止するため、基板の少なくとも周縁部を除く領域に導電膜が形成されている。また、特許文献2に記載の多層反射膜付き基板では、多層反射膜や吸収体膜の成膜の際、異常放電の発生を防止するため、静電チャック時に接触する導電膜表面を実質的に酸素(O)を含まない金属窒化膜としている。また、特許文献2に記載の多層反射膜付き基板では、基板に対する導電膜の密着力並びに静電チャックと基板との密着力の双方を向上させ、導電膜の膜剥れによるパーティクルの発生、或いは、静電チャックと基板との密着力不足により生じる静電チャックと基板との擦れによるパーティクルの発生を防止するため、導電膜を形成する材料を導電膜の膜厚方向で変えて組成が異なっている。すなわち、導電膜のうち基板側には、窒素(N)を含み、導電膜のうち表面側には、酸素(O)及び炭素(C)の少なくとも何れか一方を含む構成としている。

【0009】

すなわち、特許文献2に記載の多層反射膜付き基板は、下記(1)~(4)により成膜時のパーティクルの発生を防止している。

(1) 基板周縁部に導電膜を形成しないことで、基板周縁部における導電膜の膜剥れを防止する。

(2) 成膜時の異常放電の発生を防止することにより、成膜時のパーティクルの発生を防止する。

(3) 基板に対する導電膜の密着力を向上させることにより、成膜時の導電膜の膜剥れによるパーティクルの発生を防止する。

(4) 静電チャックと基板との密着力を向上させることにより、静電チャックと基板との密着力不足により生じる静電チャックと基板との擦れによるパーティクルの発生を防止する。

10

20

30

40

50

【 0 0 1 0 】

【 特許文献 1 】 特表 2 0 0 3 - 5 0 1 8 2 3 号 公 報

【 特許文献 2 】 特開 2 0 0 5 - 2 1 0 0 9 3 号 公 報

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 1 】

本発明者らは、成膜時のパーティクルの発生、特に、静電チャックと基板との擦れによるパーティクルの発生を防止するには、導電膜の表面硬度を高めることが有効であることを見出した。本発明は、上記の知見に基づいてなされたものであり、導電膜としての特性を損なうことなしに、表面硬度が高められた E U V マスクブランク用の導電膜付基板を提供することを目的とする。

また、本発明は、基板との密着性、および表面硬度の双方が高められた導電膜付基板を提供することを目的とする。

また、本発明は、E U V マスクブランクの製造の際、スパッタリング法で成膜された膜で発生する応力による基板の変形を防止できる導電膜付基板を提供することを目的とする。

また、本発明は、該導電膜付基板を用いた E U V マスクブランクの多層反射膜付基板、および E U V マスクブランクを提供することを目的とする。

【 課題を解決するための手段 】

【 0 0 1 2 】

上記目的を達成するため、本発明は、E U V リソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板であって、前記導電膜の主材料は、C r、T i、Z r、N b、N i および V からなる群から選択される少なくとも 1 つよりなり、前記導電膜は平均濃度 1 ~ 7 0 a t % で B (ホウ素) を含有することを特徴とする導電膜付基板 (以下、本明細書において、「本発明の導電膜付基板」という。) を提供する。

【 0 0 1 3 】

本発明の導電膜付基板において、前記導電膜は、基板側における B 平均濃度が低く、表面側における B 平均濃度が高くなるように、導電膜中の B の濃度が該導電膜の厚さ方向に沿って変化した傾斜組成膜であることが好ましい。

【 0 0 1 4 】

本発明の導電膜付基板において、前記傾斜組成膜は、前記基板側の面から膜厚 5 n m までの部分の B 平均濃度が 1 5 a t % 以下であり、表面から少なくとも膜厚 5 n m までの部分の B 平均濃度が 1 ~ 7 0 a t % であることが好ましい。

【 0 0 1 5 】

本発明の導電膜付基板において、前記導電膜は、さらに平均濃度 1 ~ 6 0 a t % で N を含有してもよい。

【 0 0 1 6 】

導電膜が N を含有する場合、前記導電膜は、表面から少なくとも膜厚 5 n m までの部分の N 平均濃度が 1 0 a t % 以下であることが好ましい。

【 0 0 1 7 】

本発明の導電膜付基板において、前記導電膜は、シート抵抗値が 0 . 1 ~ 1 0 0 / であることが好ましい。

【 0 0 1 8 】

また、本発明は、本発明の導電膜付基板の前記導電膜が設けられた面に対して、反対側に多層反射膜を形成してなる E U V マスクブランクの多層反射膜付基板 (以下、本明細書において、「本発明の多層反射膜付基板」という。) を提供する。

【 0 0 1 9 】

また、本発明は、本発明の多層反射膜付基板の多層反射膜上に吸収層を形成してなる E U V マスクブランク (以下、本明細書において、「本発明の E U V マスクブランク」という。) を提供する。

10

20

30

40

50

【発明の効果】

【0020】

本発明の導電膜付基板は、導電膜として要求される特性、具体的には、シート抵抗100以下でありながら、導電膜の表面硬度が高いという特性を有している。このため、該導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックと導電膜との擦れによってパーティクルが発生することが防止されている。

また、本発明の導電膜付基板は、導電膜の結晶構造のアモルファス化によって、導電膜表面が平滑性に優れている。このこともまた、静電チャックと導電膜との擦れによるパーティクルの発生防止に寄与する。

【0021】

さらに、この優れた平滑性により、静電チャックとの密着性が良好となり、静電チャックによるチャック力も向上する。

静電チャックとの密着性が良好であることにより、導電膜付基板から静電チャックへの熱伝導性が向上する。これにより、マスクパターンニングプロセス時、あるいは露光時の基板冷却性能が向上する。

また、アモルファス化によって、導電膜が酸化されにくくなるため、導電膜中の応力の経時変化が小さい。その結果、パターン精度の悪化が起こりにくくなり、マスクとしての寿命が長くなることが期待される。

【0022】

導電膜が傾斜組成膜である本発明の導電膜付基板は、導電膜の表面側におけるB平均濃度が高いため、導電膜の表面硬度が高く、導電膜表面が平滑性に優れている。このため、該導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックと導電膜との擦れによってパーティクルが発生することが防止されている。一方、導電膜の基板側におけるB平均濃度が低いため、導電膜の基板との密着性が向上することが期待される。

【0023】

導電膜にNを含有された本発明の導電膜付基板を用いれば、EUVマスクブランクの製造時、スパッタリング法を用いて成膜された膜、具体的には多層反射膜、キャップ層、パuffa層または吸収層で発生した応力による基板の変形を防止することができる。

【図面の簡単な説明】

【0024】

【図1】図1は、本発明の導電膜付基板の模式図である。

【図2】図2は、本発明の多層反射膜付基板の模式図である。

【図3】図3は、本発明のEUVマスクブランクの模式図である。

【符号の説明】

【0025】

- 1：基板
- 2：導電膜
- 3：多層反射膜
- 4：吸収層

【発明を実施するための最良の形態】

【0026】

以下、図面を参照して本発明を説明する。図1は、本発明の導電膜付基板の模式図である。図1において、成膜用の基板1の一方の面には導電膜2が形成されている。基板1に多層反射膜および吸収層を成膜する際、基板1は導電膜2を介して静電チャックに固定される。後で述べるように、多層反射膜および吸収層は、基板1の導電膜2が形成されている面に対して反対側（成膜面）に成膜される。要するに、導電膜2は、基板1の成膜面に対して裏面側に形成されている。

【0027】

本発明の導電膜付基板において、導電膜2はCr、Ti、Zr、Nb、NiおよびVか

10

20

30

40

50

らなる群から選択される少なくとも1つを主たる構成材料とする。以下、本明細書において、「導電膜2の構成材料」といった場合、Cr、Ti、Zr、Nb、NiおよびVのことを指す。Cr、Ti、Zr、Nb、NiおよびVは電気伝導率が高いため、導電膜2の構成材料として好適である。

導電膜2は、Cr、Ti、Zr、Nb、NiおよびVのうち、2つ以上を構成材料としてもよい。但し、通常は、Cr、Ti、Zr、Nb、NiおよびVのうち、いずれか1つを構成材料とする。

【0028】

本発明の導電膜付基板において、導電膜2は平均濃度1~70at%でB(ホウ素)を含有する。よって、導電膜2は、導電膜2の構成材料と、Bと、からなる膜である。

導電膜2において、Bは導電膜2の構成材料であるCr、Ti、Zr、Nb、NiまたはVと化合物(CrB₂、TiB₂、ZrB₂、NbB₂、NiB₂またはVB₂)を形成する。但し、本発明の導電膜付基板において、導電膜2の構成材料(Cr、Ti、Zr、Nb、NiまたはV)が全て、Bと化合物(CrB₂、TiB₂、ZrB₂、NbB₂、NiB₂またはVB₂)を形成していることもあるが、導電膜2が、構成材料(Cr、Ti、Zr、Nb、NiまたはV)と、構成材料とBとの化合物(CrB₂、TiB₂、ZrB₂、NbB₂、NiB₂またはVB₂)と、が混在した状態となっていることもある。本発明においては、混在した状態であることが好ましい。

【0029】

本明細書において、導電膜2のBの濃度といった場合、導電膜2中に存在するBの原子濃度を意味する。導電膜2のBの濃度は、例えば、X線光電子分光装置(X-ray Photoelectron Spectrometer)によって測定することができる。

【0030】

導電膜2が平均濃度1~70at%でBを含有するといった場合、導電膜2全体としてみた場合に、平均濃度1~70at%でBを含有していればよく、導電膜2の全ての部位でBを1~70at%の濃度で含有していなくてもよい。例えば、導電膜2全体としてみた場合に、平均濃度1~70at%でBを含有している限り、導電膜2にはBの濃度が1at%未満の部分が存在してもよく、さらに導電膜2中にはBを含まない部分が存在してもよい。

なお、導電膜2のBの平均濃度はX線光電子分光装置によって、膜を表面からスパッタし、深さ方向のプロファイルを測定することで見積もることができる。

【0031】

導電膜2が上記濃度でBを含有することで以下の効果を生じる。

導電膜2の構成材料(Cr、Ti、Zr、Nb、NiまたはV)と、Bと、が硬度の高い化合物(CrB₂、TiB₂、ZrB₂、NbB₂、NiB₂またはVB₂)を形成することによって、導電膜2の硬度、特に表面硬度が高くなる。この結果、該導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックと導電膜2との擦れによってパーティクルが発生することが防止される。また、構成材料(Cr、Ti、Zr、Nb、NiまたはV)と、Bと、が化合物(CrB₂、TiB₂、ZrB₂、NbB₂、NiB₂またはVB₂)を形成することによって、導電膜2の結晶構造がアモルファス化する。結晶構造のアモルファス化によって、導電膜2の表面の平滑性が高くなる。このこともまた、静電チャックと導電膜との擦れによるパーティクルの発生防止に寄与する。

【0032】

導電膜2の結晶構造のアモルファス化により、さらに以下の効果が期待される。

導電膜2表面の平滑性が高くなることによって、静電チャックとの密着性が良好となる。この結果、静電チャックによるチャック力も向上する。

また、静電チャックとの密着性が良好となることにより、導電膜2から静電チャックへの熱伝導性、ひいては基板1から静電チャックへの熱伝導性が向上する。これにより、マ

10

20

30

40

50

スクパターニングプロセス時、あるいは露光時の基板冷却性能が向上する。

また、アモルファス化によって、導電膜 2 が酸化されにくくなるため、導電膜 2 中の応力の経時変化が小さい。その結果、パターン精度の悪化が起こりにくくなり、マスクとしての寿命が長くなることが期待される。

【0033】

導電膜 2 の B 平均濃度が 1 a t % 未満もしくは 7 0 a t % 超である場合、上記の効果、すなわち、導電膜 2 の硬度（特に、導電膜 2 の表面硬度）を高める効果、および導電膜 2 表面の平滑性を高める効果を十分発揮することができない。

導電膜 2 での B 平均濃度は、3 0 ~ 7 0 a t % であることがより好ましく、5 0 ~ 6 8 a t % であることがさらに好ましい。

【0034】

導電膜 2 は、C r、T i、Z r、N b、N i および V の中でも、C r で構成されていることが、電気抵抗率が低いため、導電膜 2 のシート抵抗を 1 0 0 / 以下、特に 5 0 / 以下とするのに好適であること、安価であること、基板 1 との密着性に優れていること、およびマスク材料として広く使用されているため成膜に関する知見がかなり蓄積されていることから好ましい。なお、導電膜に B を添加していくと抵抗値は上昇している方向となるが、E U V 用の静電チャックとして用いる場合においては、その精密性の点で、抵抗値よりも成膜時のパーティクルの発生を防止することが重要である。

【0035】

上記したように、導電膜 2 全体としてみた場合に、平均濃度 1 ~ 7 0 a t % で B を含有している限り、導電膜 2 には B の濃度が 1 a t % 未満の部分が存在してもよく、B を含まない部分が存在してもよい。すなわち、導電膜 2 において、B は特定の部位に偏在していてもよい。例えば、導電膜 2 の基板 1 側に B が偏在していてもよい。この場合、導電膜 2 の基板側における B 平均濃度が高くなっており、表面側における B 平均濃度が低くなっている。その反対に、導電膜 2 の表面側に B が偏在していてもよい。この場合、導電膜 2 の基板 1 側における B 平均濃度が低くなっており、表面側における B 平均濃度が高くなっている。ここで、導電膜 2 の表面とは、図 1 における導電膜 2 の表面、すなわち、導電膜 2 の基板 1 と接する側の面（基板 1 側の面）とは裏面側にあつて、導電膜付基板を静電チャックで固定する際に、静電チャックと接する側の面のことを指す。

【0036】

但し、本発明の導電膜付基板において、導電膜 2 に B を含有させることによって生じる効果、すなわち、導電膜 2 の表面硬度を高める効果、および導電膜 2 表面の平滑性を高める効果、をより効果的に発揮させるためには、導電膜 2 は、基板 1 側における B 平均濃度が低く、表面側における B 平均濃度が高くなるように、導電膜 2 中の B の濃度が該導電膜 2 の厚さ方向に沿って変化した傾斜組成膜（以下、本明細書において、「傾斜組成膜」という。）であることが好ましい。

本明細書において、「傾斜組成膜」といった場合、基板 1 側における B 平均濃度が低く、表面側における B 平均濃度が高くなるように、導電膜 2 中の B の濃度が該導電膜 2 の厚さ方向に沿って連続的に変化した構造の導電膜（以下、「狭義の傾斜組成膜」ともいう。）だけでなく、表面側に B が偏在した構造の導電膜を広く含む。したがって、B 平均濃度が異なる複数の層が積層した構造の導電膜（以下、「積層構造の導電膜」ともいう。）であってもよい。但し、この場合、基板側の層が B 平均濃度の低い層、表面側の層が B 平均濃度の高い層となるように積層されている。なお、積層構造の導電膜において、層数は特に限定されない。したがって、2 層であってもよく、3 層以上であってもよい。

【0037】

なお、導電膜 2 全体としてみた場合に、平均濃度 1 ~ 7 0 a t % で B を含有している限り、傾斜組成膜は、基板 1 側に B を含まない部分を有していてもよい。この場合、狭義の傾斜組成膜は、以下の構造となる。

- ・導電膜 2 の基板 1 付近の部分は B を含有しない。
- ・導電膜 2 の基板 1 付近以外の部分は B を含有する。

10

20

30

40

50

- ・導電膜 2 中の B の濃度は、導電膜 2 の厚さ方向に沿って連続的に変化する。
- ・導電膜 2 全体としてみた場合、平均濃度 1 ~ 70 at % で B を含有する。
一方、導電膜 2 が積層構造 (2 層) である場合、以下の構造となる。
- ・導電膜 2 の基板 1 側の層は B を含有しない。
- ・導電膜 2 の表面側の層は B を含有する。
- ・導電膜 2 全体としてみた場合、平均濃度 1 ~ 70 at % で B を含有する。
また、導電膜 2 が 3 層以上の積層構造である場合、以下の構造となる。
- ・導電膜 2 の最も基板 1 側の層は B を含有しない。
- ・導電膜 2 の最も基板 1 側の層以外の層は B を含有する。
- ・B を含有する層は、基板 1 側から表面側へと B 平均濃度が高くなるように積層されている。
- ・導電膜 2 全体としてみた場合、平均濃度 1 ~ 70 at % で B を含有する。

【0038】

上記したように、本発明の導電膜付基板では、導電膜 2 が B を含有することにより、導電膜 2 の硬度 (特に、表面硬度) を高める効果および導電膜 2 表面の平滑性を高める効果が発揮される。傾斜組成膜では、導電膜 2 の表面側の B 平均濃度が高いために、これらの効果がより効果的に発揮される。さらに、導電膜 2 の基板側の B 平均濃度は低く、Cr 濃度が高いために、基板 1 との密着性も良好である。

【0039】

傾斜組成膜において、基板 1 側の面から膜厚 5 nm までの部分 (以下、本明細書において、「基板近傍部分」という。) の B 平均濃度が 15 at % 以下であることが好ましい。基板近傍部分の B 平均濃度が 15 at % 以下であれば、基板 1 との密着性に優れている。基板近傍部分の B 平均濃度が 10 at % 以下であることがより好ましく、5 at % 以下であることがさらに好ましく、基板近傍部分が実質的に B を含有しないことが特に好ましい。

また、導電膜 2 の全膜厚を L (nm) とした場合、上記した基板近傍部分は基板 1 側の面から 0.05 L の部分であることが好ましい。

【0040】

傾斜組成膜において、表面から少なくとも膜厚 5 nm までの部分 (以下、本明細書において、「表面近傍部分」という。) の B 平均濃度が 1 ~ 70 at % であることが好ましい。表面近傍部分の B 平均濃度が 1 ~ 70 at % であれば、導電膜 2 が表面硬度に優れており、導電膜 2 表面が平滑性に優れている。表面近傍部分の B 平均濃度が 10 ~ 70 at % であることがより好ましく、30 ~ 68 at % であることがさらに好ましい。

傾斜組成膜において、表面近傍部分は表面から少なくとも膜厚 50 nm までの部分であることが好ましく、少なくとも膜厚 90 nm までの部分であることがさらに好ましい。

また、導電膜 2 の全膜厚を L (nm) とした場合、上記した表面近傍部分は表面から少なくとも 0.05 L の部分であることが好ましく、表面から少なくとも 0.1 L の部分であることがさらに好ましい。

また、本発明の導電膜中に含まれる酸素濃度は、5 at % 以下であることが好ましい。酸素の含有量が多すぎると、反射多層膜や吸収層を成膜する場合に異常放電が起こる可能性があり、好ましくない。なお、導電膜の表面は、静電チャックの影響がないレベルで、膜表面から 5 nm 程度は自然酸化されることにより酸素濃度が上昇する。よって、本願における酸素濃度は、膜表面から 5 nm 程度の部分は除外して測定した値である。

【0041】

本発明の導電膜付基板において、導電膜 2 の膜厚 L は、10 ~ 500 nm であることが好ましい。導電膜 2 の膜厚 L が 10 nm 未満であると、導電膜 2 の膜厚が少ないため、導電膜付基板を静電チャックに固定した際にチャック力が不足するおそれがある。また、導電膜付基板を静電チャックに固定し、高電圧を引加した際に基板 1 が絶縁破壊するおそれがある。

導電膜 2 の膜厚 L が 500 nm 超である場合、チャック力の向上にはもはや寄与せず、

導電膜 2 の形成に要する時間が増加し、導電膜 2 の形成に要するコストが増加する。また、導電膜 2 の膜厚が必要以上に大きくなるため、膜剥れが発生するおそれが増加する。

導電膜 2 の膜厚は、50 ~ 400 nm であることがより好ましく、50 ~ 200 nm であることがさらに好ましく、50 ~ 100 nm であることが特に好ましい。

【0042】

導電膜 2 は、表面硬度が 12 GPa 以上であることが好ましい。導電膜 2 の表面硬度が 12 GPa 以上であれば、導電膜 2 が表面硬度に優れており、導電膜付基板を静電チャックに固定して EUV マスクブランクの製造に使用した際に、静電チャックと導電膜との擦れによってパーティクルが発生することを防止する効果に優れている。ここで、導電膜 2 の表面硬度の測定方法は特に限定されず、公知の方法、具体的には例えば、ピッカーズ硬さ試験、ロックウェル硬さ試験、ブリネル硬さ試験、ナノインデンテーション試験等を用いることができる。これらの中でも、ナノインデンテーション試験は、薄膜の表面硬度を測定する際に広く使用される。なお、後述する実施例では、ナノインデンテーション試験により導電膜 2 の表面硬度を測定した。

10

導電膜 2 の表面硬度は、20 GPa 以上であることがより好ましい。

【0043】

導電膜 2 表面は、平滑性に優れることが好ましい。具体的には、導電膜 2 表面の平滑性は、Rms (二乗平方根粗さ) で 0.5 nm 以下であることが好ましい。導電膜 2 の表面の平滑性が Rms で 0.5 nm 以下であれば、導電膜付基板を静電チャックに固定して EUV マスクブランクの製造に使用した際に、静電チャックと導電膜 2 との擦れによってパーティクルが発生することを防止する効果に優れている。

20

【0044】

本発明の導電膜付基板では、導電膜 2 中に N を含有させることによって、導電膜 2 で発生する応力 (具体的には、圧縮応力) を高めることができる。

本発明の導電膜付基板では、導電膜 2 の構成材料 (Cr、Ti、Zr、Nb、Ni または V) と、B と、が化合物 (CrB₂、TiB₂、ZrB₂、NbB₂、NiB₂ または VB₂) を形成することによって、結晶構造がアモルファス化する。結晶構造がアモルファス化した場合、導電膜 2 で発生する応力が低下する。導電膜 2 で発生する応力の低下は、基板 1 に対する導電膜 2 の密着性を向上させるため、一般的には好ましい特性である。但し、本発明の導電膜付基板では、以下に述べるように、導電膜 2 で発生する応力を高めることが好ましい場合がある。

30

導電膜 2 の構成材料 (Cr、Ti、Zr、Nb、Ni または V) と、B と、が化合物 (CrB₂、TiB₂、ZrB₂、NbB₂、NiB₂ または VB₂) を形成することによって、結晶構造がアモルファス化した導電膜 2 に N を含有させた場合、導電膜 2 中に結晶相 (BN 相、CrN₂ 相 (導電膜 2 の構成材料が Cr の場合)) が生じ、導電膜 2 の体積が増加するため、導電膜 2 中の圧縮応力が高まる。

【0045】

EUV マスクブランクの製造時、基板には多層反射膜が成膜される。該多層反射膜上には吸収層が成膜される。多層反射膜と吸収層との間には、バッファ層が成膜される場合もある。これらの成膜には、通常マグネトロンスパッタリング法やイオンビームスパッタリング法といったスパッタリング法が使用される。スパッタリング法を用いて成膜された膜では、応力 (通常は圧縮応力) が発生する場合がある。

40

例えば、基板に多層反射膜として、Si 膜 (低屈折率層、膜厚 4.5 nm) と、Mo 膜 (高屈折率層、膜厚 2.3 nm) と、を交互に 40 ~ 50 層成膜して、Si/Mo 多層反射膜を成膜した場合、成膜後の多層反射膜では 400 ~ 500 MPa の圧縮応力が発生する。

【0046】

スパッタリング法を用いて成膜する際、基板は静電チャックによって固定されている。成膜された膜で応力が発生したとしても、静電チャックに固定されている状態ではこの応力によって基板は変形しない。しかしながら、基板を静電チャックから取り外すと、膜で

50

発生している応力によって基板が変形するおそれがある。上記したように、多層反射膜で400～500MPaという大きな圧縮応力が発生した場合、高い剛性を有する石英ガラス基板であってもある程度変形する。例えば、EUVマスクブランク用の基板として、一般的に使用されるSiO₂-TiO₂系のガラス基板（外形6インチ（152.4mm）角、厚さ6.3mm、熱膨張率 $0.2 \times 10^{-7}/$ 、ヤング率67GPa、比剛性 $3.1 \times 10^7 \text{ m}^2/\text{s}^2$ ）に、成膜後の多層反射膜で発生した400～500MPaの圧縮応力が加わった場合、基板は成膜面側に2μm程度凸状に反った状態に変形する。

EUVマスクブランクにおいて、平坦度の許容限界値はマスクブランクの端から端まで100nm以下である。基板が成膜面（多層膜面）側に2μm程度凸状に反った状態に変形した場合、基板の平坦度は少なくとも2μm程度になっているため、上記許容限界値を満たすことができない。

10

【0047】

基板1の成膜面に対して裏面側に形成される導電膜2で発生する圧縮応力を高めておけば、基板1の成膜面にスパッタリング法を用いて成膜される膜で発生する応力によって、基板1が変形するのを防止することができる。すなわち、基板1の成膜面にスパッタリング法を用いて成膜される膜、すなわち、多層反射膜および吸収層、ならびに任意に形成されるバッファ層、で発生する応力は、通常圧縮応力である。このため、基板1の裏面側に形成される導電膜2で発生する圧縮応力を高めておけば、多層反射膜等で発生する圧縮応力を、導電膜2で発生する圧縮応力によって打ち消すことが可能であり、基板1の変形量を低減することが期待される。

20

【0048】

本発明の導電膜付基板において、導電膜2には平均濃度1～60at%でNを含有させることができる。ここで、導電膜2のNの濃度といった場合、導電膜2中に存在するNの原子濃度を意味する。導電膜2のNの平均濃度はX線光電子分光装置によって、膜を表面からスパッタし、深さ方向のプロファイルを測定することで見積もることができる。導電膜2のN平均濃度が1at%未満である場合、導電膜2で発生する圧縮応力を十分高くすることができない。

導電膜2でのN平均濃度を高くすると、それに応じて導電膜2で発生する圧縮応力が増加する。しかしながら、導電膜2のN平均濃度が高くなると、それに応じて導電膜の硬度が低下する。導電膜2のN平均濃度が60at%超であると、導電膜2の硬度（特に、表面硬度）が不十分となる。

30

【0049】

一方、導電膜2が平均濃度1～60at%でNを含有する場合、導電膜2で発生する圧縮応力が多層反射膜や吸収層で発生する圧縮応力を打ち消すことによって、基板1の変形量が低減され、基板1の変形量をゼロとすることも可能である。例えば、B平均濃度30～66at%、N平均濃度5～20at%、膜厚100～150nmの導電膜では200～400GPaの圧縮応力が発生する。上記したように、基板上に成膜された多層反射膜では、400～500MPaの圧縮応力が発生する場合がある。導電膜で200～400GPaの圧縮応力を発生させれば、多層反射膜で発生した圧縮応力を打ち消して、基板1の変形量をゼロにすることができると考えられる。

40

【0050】

導電膜2が平均濃度1～60at%でNを含有するとは、導電膜2全体としてみた場合に、平均濃度1～60at%でNを含有していればよく、導電膜2の全ての部位でNを1～60at%の濃度で含有していなくてもよい。例えば、導電膜2全体としてみた場合に、平均濃度1～60at%でNを含有している限り、導電膜2にはNの濃度が1at%未満の部分が存在してもよく、Nを含まない部分が存在してもよい。

【0051】

上記したように、導電膜2にNを含有させた場合、導電膜2で発生する圧縮応力が高くなるが、その一方で、導電膜2の硬度（特に、表面硬度）が低下する。このため、導電膜2の表面近傍部分（表面から少なくとも膜厚5nmまでの部分）は、N平均濃度が10a

50

t % 以下であることが好ましい。導電膜 2 の表面近傍部分の N 平均濃度を 10 at % 以下とすることにより、導電膜 2 の表面硬度の低下を軽減することができる。導電膜 2 の表面近傍部分は、実質的に N を含有しないことが好ましい。

【0052】

本発明の導電膜付基板において、導電膜 2 は、公知の成膜方法、例えば、マグネトロンスパッタリング法、イオンビームスパッタリングといったスパッタリング法、CVD 法、真空蒸着法、電解メッキ法を用いて形成することができる。例えば、構成材料が Cr であって、B を含有する導電膜を形成する場合、ターゲットを CrB₂ ターゲットとし、スパッタガスを Ar ガスとして、マグネトロンスパッタリング法を用いて導電膜を成膜すればよい。また、構成材料が Cr であって、B および N を含有する導電膜を形成する場合、ターゲットを CrB₂ ターゲットとし、スパッタガスを Ar ガスおよび N₂ ガスとして、マグネトロンスパッタリング法を実施して、導電膜を成膜すればよい。また、積層構造（2 層構造、構成材料が Cr であって、下層は B を含有せず、上層は B を含有する）の導電膜を形成する場合、ターゲットを Cr ターゲットとし、スパッタガスを Ar ガスとして、マグネトロンスパッタリング法を実施して、下層を成膜した後、ターゲットを CrB₂ ターゲットとし、スパッタガスを Ar ガスとして、マグネトロンスパッタリング法を実施して、上層を成膜すればよい。また、狭義の傾斜組成膜を形成する場合、ターゲットを Cr ターゲットおよび CrB₂ ターゲットとし、スパッタガスを Ar ガスとして、Cr ターゲットおよび CrB₂ ターゲットの投入電力等を調節しながら、マグネトロンスパッタリング法を実施して、導電膜を成膜すればよい。

10

20

【0053】

本発明の導電膜付基板において、基板 1 上に形成する導電膜 2 の形状および範囲は特に限定されない。但し、特開 2005 - 210093 号公報に記載されているように、基板の周縁部には導電膜を形成しないことが、導電膜での膜剥れを抑制できることから好ましい。

【0054】

EUV マスクブランクにパターン形成する際、すなわち、マスクパターンニングプロセスの際、微細なパターンを形成するために、通常は電子ビーム描画技術を用いてパターン形成を行う。

電子ビーム描画技術を用いたパターン形成をするためには、まず初めに、EUV マスクブランクの吸収層表面に電子ビーム描画用のレジストを塗布し、ベーキング処理、たとえば 200 でベーキング処理を行う。次に、レジスト表面上に電子ビーム描画装置を用いて電子ビームを照射し、その後現像することでレジストパターンを形成する。上記手順でパターン形成されたマスクは、EUV 光を用いた露光プロセスに供される。これらの手順は、EUV マスクブランク（またはパターン形成されたマスク）を静電チャックに固定した状態で実施される。

30

上記のパターン形成や EUV 光による露光の際、基板の温度が上昇する。基板の温度上昇はパターン精度に悪影響を及ぼすおそれがあることから好ましくない。このため、パターン形成の際に基板を冷却することが検討されている。基板の冷却方法としては、様々な方法が考えられるが、例えば、静電チャック内部に液体や気体を流通させて基板を冷却する方法、ピンチャックと基板との空隙部分に気体を流通させて基板を冷却する方法がある。これらの方法において、基板の冷却効率という点から、導電膜 2 と静電チャックとの密着性が高く、両者の接触部での熱伝導性が高いことが好ましい。

40

【0055】

本発明の導電膜付基板において、成膜用の基板 1 は、EUV マスクブランク用の基板としての特性を満たすことが要求される。そのため、基板 1 は、低熱膨張係数（ $0 \pm 1.0 \times 10^{-7} /$ ）であることが好ましく、より好ましくは $0 \pm 0.3 \times 10^{-7} /$ 、さらに好ましくは $0 \pm 0.2 \times 10^{-7} /$ 、さらに好ましくは $0 \pm 0.1 \times 10^{-7} /$ 、特に好ましくは $0 \pm 0.05 \times 10^{-7} /$ ）を有し、平滑性、平坦度、およびマスクブランクまたはパターン形成後のフォトマスクの洗浄等に用いる洗浄液への耐性に優れたものが好まし

50

い。基板 1 としては、具体的には低熱膨張係数を有するガラス、例えば $\text{SiO}_2 - \text{TiO}_2$ 系ガラス等を用いるが、これに限定されず、石英固溶体を析出した結晶化ガラスや石英ガラスやシリコンや金属などの基板を用いることもできる。

基板 1 は、 R_{ms} が 0.15 nm 以下の平滑な表面と 100 nm 以下の平坦度を有していることがパターン形成後のフォトマスクにおいて高反射率および転写精度が得られるために好ましい。

基板 1 の大きさや厚みなどはマスクの設計値等により適宜決定されるものである。後で示す実施例では外形 6 インチ (152.4 mm) 角で、厚さ 0.25 インチ (6.3 mm) の $\text{SiO}_2 - \text{TiO}_2$ 系ガラスを用いた。

【0056】

次に、本発明の多層反射膜付基板について説明する。図 2 は、本発明の多層反射膜付基板の模式図である。図 2 において、基板 1 の導電膜 2 が形成された面に対して反対側に多層反射膜 3 が形成されている。ここで、基板 1 および導電膜 2 は、図 1 に示したもの（本発明の導電膜付基板）である。本発明の多層反射膜付基板は、本発明の導電膜付基板を静電チャックに固定した後、マグネトロンスパッタリング法やイオンビームスパッタリング法といったスパッタリング法を用いて、基板 1 の成膜面に多層反射膜 3 を成膜することによって得られる。

基板 1 の成膜面に成膜される多層反射膜 3 は、EUV マスクブランクの多層反射膜として所望の特性を有するものである限り特に限定されない。ここで、多層反射膜 3 に特に要求される特性は、高 EUV 光線反射率の膜であることである。具体的には、EUV 光の波長領域の光線を多層反射膜表面に照射した際に、波長 13.5 nm 付近の光線反射率の最大値が 60% 以上であることが好ましく、 65% 以上であることがより好ましい

上記の特性を満たす多層反射膜 3 としては、Si 膜と Mo 膜とを交互に積層させた Si / Mo 多層反射膜、Be 膜と Mo 膜とを交互に積層させた Be / Mo 多層反射膜、Si 化合物膜と Mo 化合物膜とを交互に積層させた Si 化合物 / Mo 化合物多層反射膜、Si 膜、Mo 膜および Ru 膜をこの順番に積層させた Si / Mo / Ru 多層反射膜、Si 膜、Ru 膜、Mo 膜および Ru 膜をこの順番に積層させた Si / Ru / Mo / Ru 多層反射膜が挙げられる。

【0057】

基板 1 の成膜面に多層反射膜 3 を成膜する手順は、スパッタリング法を用いて多層反射膜を成膜する際に通常実施される手順であってよい。例えば、イオンビームスパッタリング法を用いて Si / Mo 多層反射膜を形成する場合、ターゲットとして Si ターゲットを用い、スパッタガスとして Ar ガス (ガス圧 $1.3 \times 10^{-2} \text{ Pa} \sim 2.7 \times 10^{-2} \text{ Pa}$) を使用して、イオン加速電圧 $300 \sim 1500 \text{ V}$ 、成膜速度 $0.03 \sim 0.30 \text{ nm/s}$ で厚さ 4.5 nm となるように Si 膜を成膜し、次に、ターゲットとして Mo ターゲットを用い、スパッタガスとして Ar ガス (ガス圧 $1.3 \times 10^{-2} \text{ Pa} \sim 2.7 \times 10^{-2} \text{ Pa}$) を使用して、イオン加速電圧 $300 \sim 1500 \text{ V}$ 、成膜速度 $0.03 \sim 0.30 \text{ nm/s}$ で厚さ 2.3 nm となるように Mo 膜を成膜することが好ましい。これを 1 周期として、Si 膜および Mo 膜を $40 \sim 50$ 周期積層させることにより Si / Mo 多層反射膜が成膜される。多層反射膜 3 を成膜する際、均一な成膜を得るために、回転体を用いて基板 1 を回転させながら成膜を行うことが好ましい。

【0058】

本発明の多層反射膜付基板は、多層反射膜 3 の表面が酸化されるのを防止するため、多層反射膜 3 の最上層は酸化されにくい材料の層とすることが好ましい。酸化されにくい材料の層は多層反射膜 3 のキャップ層として機能する。キャップ層として機能する酸化されにくい材料の層の具体例としては、Si 層を例示することができる。多層反射膜が Si / Mo 膜である場合、最上層を Si 層とすることによって、該最上層をキャップ層として機能させることができる。その場合キャップ層の膜厚は、 $11.0 \pm 1.0 \text{ nm}$ であることが好ましい。

【0059】

10

20

30

40

50

本発明の多層反射膜付基板は、本発明の導電膜付基板を用いているため、導電膜付基板を静電チャックに固定して多層反射膜を成膜する際に、静電チャックと導電膜との擦れによってパーティクルが発生することが防止されている。このため、本発明の多層反射膜付基板は、パーティクルによる表面欠陥が極めて少ない優れた多層反射膜付基板である。

【0060】

次に、本発明のEUVマスクブランクについて説明する。図3は、本発明のEUVマスクブランクの模式図である。図3において、多層反射膜3上には吸収層4が設けられている。ここで、基板1、導電膜2および多層反射膜3は、図2に示したもの（本発明の多層反射膜付基板）である。本発明のEUVマスクブランクは、本発明の多層反射膜付基板を静電チャックに固定した後、マグネトロンスパッタリング法やイオンビームスパッタリング法といったスパッタリング法を用いて、多層反射膜3上に吸収層4を成膜することによって得られる。

10

【0061】

本発明のEUVマスクブランクにおいて、多層反射膜3上に成膜される吸収層4の構成材料としては、EUV光に対する吸収係数の高い材料、具体的には、Cr、Taおよびこれらの窒化物などが挙げられる。中でも、TaNがアモルファスになりやすく、表面形状が平滑であるという理由で好ましい。吸収層4の厚さは、50~100nmであることが好ましい。吸収層4の成膜方法は、スパッタリング法である限り特に限定されず、マグネトロンスパッタリング法またはイオンビームスパッタリング法のいずれであってもよい。

20

【0062】

イオンビームスパッタリング法を用いて、吸収層としてTaN層を成膜する場合、ターゲットとしてTaターゲットを用い、スパッタガスとしてN₂ガス（ガス圧 1.3×10^{-2} Pa ~ 2.7×10^{-2} Pa）を使用して、電圧300~1500V、成膜速度0.01~0.1nm/secで厚さ50~100nmとなるように成膜することが好ましい。

スパッタリング法を用いて、吸収層4を成膜する際、均一な成膜を得るために、回転体を用いて基板1を回転させながら成膜を行うことが好ましい。

【0063】

本発明のEUVマスクブランクにおいて、多層反射膜3と、吸収層4と、の間にバッファ層が存在してもよい。

バッファ層を構成する材料としては、たとえば、Cr、Al、Ru、Taおよびこれらの窒化物、ならびにSiO₂、Si₃N₄、Al₂O₃などが挙げられる。バッファ層は厚さ10~60nmであることが好ましい。

30

【0064】

本発明のEUVマスクブランクは、本発明の多層反射膜付基板を用いているため、多層反射膜にパーティクルによる表面欠陥が極めて少ない。しかも、該多層反射膜付基板を静電チャックに固定して吸収層を成膜する際に、静電チャックと導電膜との擦れによってパーティクルが発生することが防止されている。このため、吸収層もパーティクルによる表面欠陥が極めて少ない。

さらに、上記EUVマスクブランクをパターンングすることで、表面欠陥の少ないEUVマスクを形成することが可能である。欠陥を減少させることで、欠点の少ない露光を行うことができ、半導体の生産性にも優れる。

40

【実施例】

【0065】

以下、実施例を用いて本発明をさらに説明する。

（実施例1）

導電膜の形成

本実施例では、成膜用の基板1（図1参照）として、SiO₂-TiO₂系のガラス基板（外形6インチ（152.4mm）角、厚さが6.3mm）を使用する。このガラス基板の熱膨張率は 0.2×10^{-7} / 、ヤング率は67GPaである。このガラス基板を研磨により、Rmsが0.15nm以下の平滑な表面と100nm以下の平坦度に形成する。

50

次に、基板 1 の表面上に、マグネトロンスパッタリング法を用いて、導電膜 2 (構成材料: Cr、B 含有) を成膜する。具体的には、CrB₂ターゲットを用いて、アルゴンガス雰囲気中でマグネトロンスパッタリングを行い、厚さ 100 nm の導電膜 2 を形成する。導電膜 2 の成膜条件は以下の通りである。

ターゲット: CrB₂ターゲット

スパッタガス: Ar ガス (ガス圧: 0.3 Pa)

投入電力: 250 W

成膜速度: 0.45 nm/sec

導電膜 2 の B 平均濃度を、X 線光電子分光装置を用いて測定すると 66 at% であることが確認される。導電膜 2 のシート抵抗を四探針測定器を用いて測定すると 20 / であることが確認される。導電膜 2 の表面の平滑度を AFM (原子間力顕微鏡) を用いて測定すると 0.5 nm 以下であることが確認される。

【0066】

表面硬度の評価

上記手順で成膜される導電膜 2 の表面硬度をナノインデンテーション試験により測定する。具体的には、ダイヤモンドチップからなる三角錐 (パーコピッチ型) の圧子を導電膜 2 の表面に押し込み、荷重 P と圧子の下の射影面積 A から表面硬度 H ($H = P / A$) を算出する。その結果、表面硬度 H は 22.5 GPa であることが確認される。

【0067】

多層反射膜の成膜

次に、基板 1 の導電膜 2 に対して反対側 (成膜面) に、イオンビームスパッタリング法を用いて多層反射膜 (Si/Mo 多層反射膜) を成膜する。具体的には、Si 膜および Mo 膜を交互に成膜することを 40 周期繰り返すことにより、合計膜厚 272 nm ($(4.5 + 2.3) \times 40$) の Si/Mo 多層反射膜を成膜する。最後にキャップ層として膜厚 11.0 nm になるように Si 層を成膜する。

なお、Si 膜および Mo 膜の成膜条件は以下の通りである。

Si 膜の成膜条件

ターゲット: Si ターゲット (ホウ素ドーブ)

スパッタガス: Ar ガス (ガス圧 0.02 Pa)

電圧: 700 V

成膜速度: 0.077 nm/sec

膜厚: 4.5 nm

Mo 膜の成膜条件

ターゲット: Mo ターゲット

スパッタガス: Ar ガス (ガス圧 0.02 Pa)

電圧: 700 V

成膜速度: 0.064 nm/sec

膜厚: 2.3 nm

【0068】

表面欠陥の評価

上記手順で成膜される多層反射膜のパーティクル個数を欠陥検査装置を用いて測定する。その結果、パーティクル個数は 1.5 個/cm² であり、多層反射膜の成膜時にパーティクルがほとんど発生しないことが確認される。なお、パーティクル個数は、大きさが 0.15 μm 以上のものとして測定する。

【0069】

次に、上記手順で成膜される多層反射膜 (Si/Mo 多層反射膜) 上に、EUV 光に対する吸収層として、Ta₂N₅ 層をイオンビームスパッタリング法を用いて成膜して、EUV マスクブランクを得る。成膜条件は以下の通りであった。

Ta₂N₅ 層の成膜条件

ターゲット: Ta ターゲット

10

20

30

40

50

スパッタガス：N₂ガス（ガス圧0.02Pa）

電圧：700V

成膜速度：0.015nm/sec

膜厚：70nm

上記手順で得られるEUVマスクブランクの吸収層表面のパーティクル個数についても上記と同様の手順で測定すると2.0個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認される。

【0070】

（実施例2）

本実施例では、ガラス基板の表面上に形成される導電膜が、Crが構成材料であって、BおよびNを含有する導電膜であること以外は実施例1と同様である。導電膜2の成膜条件は以下の通りである。

ターゲット：CrB₂ターゲット

スパッタガス：Arガス、N₂ガス（Ar：99.8体積%、N₂：0.2体積%、ガス圧：0.3Pa）

投入電力：250W

成膜速度：0.4nm/sec

膜厚：100nm

実施例1と同様の手順で導電膜2中のB平均濃度およびN平均濃度を測定すると、それぞれ45at%、10at%であることが確認される。導電膜2のシート抵抗を測定すると80Ωであることが確認される。導電膜2の表面硬度を測定すると13.0GPaであることが確認される。また、平坦度測定機を用いて基板の変形量（たわみ量）を測定することにより、導電膜2で発生している圧縮応力を求める。その結果、導電膜2で発生している圧縮応力は400MPaであることが確認される。

また、実施例1と同様の手順で基板1の成膜面に多層反射膜（Si/Mo多層反射膜）を成膜し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定するとパーティクル個数は1.0個/cm²であり、多層反射膜の成膜時にパーティクルがほとんど発生しないことが確認される。

次に、上記手順で成膜した多層反射膜上に、実施例1と同様の手順で、吸収層（TaN層）を成膜して、EUVマスクブランクを得る。得られるEUVマスクブランクの吸収層表面のパーティクル個数について、上記と同様の手順で測定すると1.5個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認される。

【0071】

（実施例3）

本実施例では、ガラス基板上に形成される導電膜が積層構造（2層）の導電膜（構成材料がCrであって、基板側の層（下層）はBを含有せず、表面側の層（上層）はBを含有する。）であること以外は実施例1と同様である。下層および上層の成膜条件は以下の通りである。

下層の成膜条件

ターゲット：Crターゲット

スパッタガス：Arガス（ガス圧：0.3Pa）

投入電力：300W

成膜速度：0.5nm/sec

膜厚：50nm

上層の成膜条件

ターゲット：CrB₂ターゲット

スパッタガス：Arガス（ガス圧：0.3Pa）

投入電力：250W

成膜速度：0.45nm/sec

膜厚：50 nm

上層中および下層中のB平均濃度を測定すると、上層は66 at%、下層は0 at%であることが確認される。導電膜2のシート抵抗を測定すると20 / であることが確認される。導電膜2の表面硬度を測定すると22.0 GPaであることが確認される。

また、実施例1と同様の手順で基板1の成膜面に多層反射膜(Si/Mo多層反射膜)を形成し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定するとパーティクル個数は0.5個/cm²であり、多層反射膜の成膜時にパーティクルがほとんど発生しないことが確認される。

次に、上記手順で成膜される多層反射膜上に、実施例1と同様の手順で、吸収層(TaN層)を成膜して、EUVマスクブランクを得る。得られるEUVマスクブランクの吸収層表面のパーティクル個数について、上記と同様の手順で測定すると1.0個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認される。

【0072】

(実施例4)

本実施例では、ガラス基板上に形成される導電膜2を狭義の傾斜組成膜(構成材料がCrであって、ガラス基板側の部分はBを含まず、表面側の部分はB平均濃度が高くなるように、導電膜2中のBの濃度が導電膜2の厚さ方向に沿って連続的に変化した構造の導電膜)であること以外は、実施例1と同様である。導電膜の成膜条件は以下の通りである。なお、導電膜2中のBの濃度は、CrターゲットおよびBターゲットの投入電力を調節することによって変化させる。

ターゲット：Crターゲット、CrB₂ターゲット

スパッタガス：Arガス(ガス圧：0.3 Pa)

投入電力：100~300 W(Crターゲット)、0~300 W(CrB₂ターゲット)

成膜速度：0.4 nm/sec

膜厚：100 nm

導電膜2のB平均濃度は33 at%である。導電膜2の表面近傍部分(表面から5 nm)の部分のB平均濃度を測定すると66 at%であることが確認される。導電膜2の基板近傍部分(基板の面から5 nmまで)の部分のB平均濃度を測定すると0 at%であることが確認される。導電膜2のシート抵抗を測定すると22 / であることが確認される。導電膜2の表面硬度を測定すると22.0 GPaであることが確認される。

また、実施例1と同様の手順で基板1の成膜面に多層反射膜(Si/Mo多層反射膜)を形成し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定するとパーティクル個数は0.5個/cm²であり、多層反射膜の成膜時にパーティクルがほとんど発生しないことが確認される。

次に、上記手順で成膜した多層反射膜上に、実施例1と同様の手順で、吸収層(TaN層)を成膜して、EUVマスクブランクを得る。得られるEUVマスクブランクの吸収層表面のパーティクル個数について、上記と同様の手順で測定すると1.0個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認される。

【0073】

(比較例)

比較例では、ガラス基板上に形成される導電膜がCr膜(Bを含有しない)であること以外は、実施例1と同様である。Cr膜の成膜条件は以下の通りである。

ターゲット：Crターゲット

スパッタガス：Arガス(ガス圧：0.3 Pa)

投入電力：300 W

成膜速度：0.5 nm/sec

膜厚：100 nm

導電膜のシート抵抗を測定すると5.5 / であることが確認される。導電膜の表面

硬度を測定すると 11.0 GPa であることが確認される。

また、実施例1と同様の手順で基板の成膜面に多層反射膜(Si/Mo多層反射膜)を形成し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定するとパーティクル個数は $50\text{ 個}/\text{cm}^2$ であり、多層反射膜の成膜時に非常に多くのパーティクルが発生することが確認される。

次に、上記手順で成膜した多層反射膜上に、実施例1と同様の手順で、吸収層(TaN層)を成膜して、EUVマスクブランクを得る。得られるEUVマスクブランクの吸収層表面のパーティクル個数について、上記と同様の手順で測定すると $100\text{ 個}/\text{cm}^2$ 以上であり、パーティクルによる表面欠陥が非常に多いEUVマスクブランクであることが確認される。

10

【0074】

上記の結果から明らかなように、導電膜中にBを平均濃度 $1\sim70\text{ at}\%$ で含有する実施例1~4の場合、導電膜の表面硬度が比較例に比べて高くなっている。また、実施例1~4の導電膜付基板を用いて成膜される多層反射膜およびEUVマスクブランクは、比較例の導電膜付基板を用いて成膜される多層反射膜およびEUVマスクブランクに比べてパーティクルの発生が大幅に低減されている。

【産業上の利用可能性】

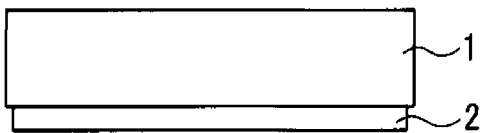
【0075】

本発明は、半導体製造等に使用されるEUVリソグラフィ用反射型マスクブランク、および該マスクブランクの製造に使用される導電膜付基板として好適である。

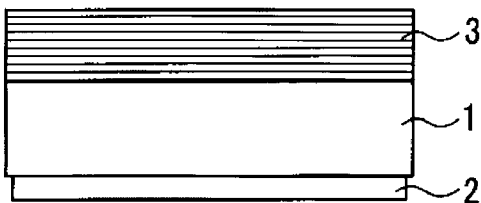
20

なお、2005年12月12日出願された日本特許出願2005-357858号の明細書、特許請求の範囲、図面及び要約書の全内容をここに引用し、本発明の明細書の開示として、取り入れるものである。

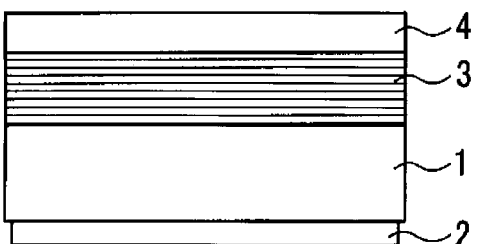
【図1】



【図2】



【図3】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2006/322589
A. CLASSIFICATION OF SUBJECT MATTER H01L21/027(2006.01)i, G03F1/16(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L21/027, G03F1/16, C23C14/00-14/58 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006 Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2004-320035 A (Carl-Zeiss-Stiftung), 11 November, 2004 (11.11.04), Full text (particularly, Par. Nos. [0019] to [0022]) & EP 1475663 A2 & US 2004/0234870 A1	1, 4-15 2, 3
Y A	JP 62-183463 A (Asahi Glass Co., Ltd.), 11 August, 1987 (11.08.87), Full text (particularly, page 2, upper left column, lines 2 to 18) (Family: none)	1, 4-15 2, 3
Y	JP 2005-210093 A (Hoya Corp.), 04 August, 2005 (04.08.05), Full text (particularly, Par. Nos. [0011], [0031]) & US 2005/0238922 A1	6, 9
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 21 December, 2006 (21.12.06)		Date of mailing of the international search report 09 January, 2007 (09.01.07)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/322589

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 54-108701 A (Canon Inc.), 25 August, 1979 (25.08.79), Full text (particularly, Claims 2, 3, 5, 6, 8), (Family: none)	1-15
A	JP 03-187733 A (Asahi Glass Co., Ltd.), 15 August, 1991 (15.08.91), Full text (particularly, Claim 1; page 4, lower right column, lines 8 to 17; page 6, lower left column, lines 6 to 13) (Family: none)	1-15
A	JP 2000-003845 A (Fujitsu Ltd.), 07 January, 2000 (07.01.00), Full text (particularly, Par. No. [0013]) (Family: none)	1-15
P,A	JP 2006-173490 A (Nikon Corp.), 29 June, 2006 (29.06.06), Full text (particularly, Par. No. [0037]) (Family: none)	1-15

国際調査報告		国際出願番号 PCT/J P 2 0 0 6 / 3 2 2 5 8 9									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L21/027(2006.01)i, G03F1/16(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L21/027, G03F1/16, C23C14/00-14/58											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2006年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2006年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2006年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2006年	日本国実用新案登録公報	1996-2006年	日本国登録実用新案公報	1994-2006年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2006年										
日本国実用新案登録公報	1996-2006年										
日本国登録実用新案公報	1994-2006年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号									
Y A	JP 2004-320035 A (カール-ツァイス-ステイフツング) 2004.11.11, 全文 (特に、[0019]-[0022]) & EP 1475663 A2 & US 2004/0234870 A1	1, 4-15 2, 3									
Y A	JP 62-183463 A (旭硝子株式会社) 1987.08.11, 全文 (特に、第2頁左上欄第2-18行) (ファミリーなし)	1, 4-15 2, 3									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー		の日の後に公表された文献									
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの									
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの									
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの									
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献									
「P」国際出願日前で、かつ優先権の主張の基礎となる出願											
国際調査を完了した日 21.12.2006		国際調査報告の発送日 09.01.2007									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 佐藤 秀樹	2M 3154								
		電話番号 03-3581-1101 内線 3274									

国際調査報告

国際出願番号 PCT/J P 2 0 0 6 / 3 2 2 5 8 9

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2005-210093 A (HOYA株式会社) 2005.08.04, 全文 (特に、[0011],[0031]) & US 2005/0238922 A1	6,9
A	JP 54-108701 A (キヤノン株式会社) 1979.08.25, 全文 (特に、請求項 2,3,5,6,8) (ファミリーなし)	1-15
A	JP 03-187733 A (旭硝子株式会社) 1991.08.15, 全文 (特に、請求項 1、第 4 頁右下欄第 8-17 行、第 6 頁左下欄 第 6-13 行) (ファミリーなし)	1-15
A	JP 2000-003845 A (富士通株式会社) 2000.01.07, 全文 (特に、[0013]) (ファミリーなし)	1-15
P,A	JP 2006-173490 A (株式会社ニコン) 2006.06.29, 全文 (特に、[0037]) (ファミリーなし)	1-15

様式 PCT/ISA/210 (第 2 ページの続き) (2005 年 4 月)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 三上 正樹

東京都千代田区有楽町一丁目12番1号 旭硝子株式会社内

Fターム(参考) 2H095 BA10

5F046 GD03

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。