



(21) 申請案號：103146011 (22) 申請日：中華民國 103 (2014) 年 12 月 29 日
 (51) Int. Cl. : G03F7/20 (2006.01) G03F7/26 (2006.01)
 (30) 優先權：2014/01/14 美國 14/154,439
 (71) 申請人：台灣積體電路製造股份有限公司 (中華民國) TAIWAN SEMICONDUCTOR
 MANUFACTURING CO., LTD. (TW)
 新竹市新竹科學工業園區力行六路 8 號
 (72) 發明人：黃冠維 HUANG, KUAN WEI (TW)；李佳穎 LEE, CHIA YING (TW)；梁明中
 LIANG, MING CHUNG (TW)
 (74) 代理人：洪澄文；顏錦順
 申請實體審查：有 申請專利範圍項數：20 項 圖式數：21 共 40 頁

(54) 名稱

自我對準微影蝕刻製程與積體晶片

SELF-ALIGNED LITHO-ETCH PROCESS AND INTEGRATED CHIP

(57) 摘要

本發明關於自我對準微影蝕刻(SALE)製程。在某些實施例中，方法包含形成第一切割層於基板上，且基板具有多層硬遮罩如第一層與下方之第二層。依據第一切割層切割形成多個第一開口以露出多個第一位置之第二層，且第一位置對應 SALE 設計層之多個第一形狀。沉積間隔物材料於多層硬遮罩之側壁上，以形成第二切割層。依據第二切割層切割形成多個第二開口以露出多個第二位置之第二層，且第二位置對應 SALE 設計層之多個第二形狀。依據第一開口與第二開口蝕刻第二層。

The present disclosure relates to a method for performing a self-aligned litho-etch (SALE) process. In some embodiments, the method is performed by forming a first cut layer over a substrate having a multi-layer hard mask with a first layer and an underlying second layer. A first plurality of openings, cut according to the first cut layer, are formed to expose the second layer at a first plurality of positions corresponding to a first plurality of shapes of a SALE design layer. A spacer material is deposited onto sidewalls of the multi-layer hard mask to form a second cut layer. A second plurality of openings, cut according to the second cut layer, are formed to expose the second layer at a second plurality of positions corresponding to a second plurality of shapes of the SALE design layer. The second layer is etched according to the first and second plurality of openings.

發明摘要

※ 申請案號：103146011

※ 申請日：103.12.29.

※IPC 分類：

G03F 7/20 (2006.01)

G03F 7/26 (2006.01)

【發明名稱】 先切割式自對準微影蝕刻圖案化製程

Cut first Self-aligned litho-etch patterning

【中文】

本發明關於自我對準微影蝕刻(SALE)製程。在某些實施例中，方法包含形成第一切割層於基板上，且基板具有多層硬遮罩如第一層與下方之第二層。依據第一切割層切割形成多個第一開口以露出多個第一位置之第二層，且第一位置對應SALE設計層之多個第一形狀。沉積間隔物材料於多層硬遮罩之側壁上，以形成第二切割層。依據第二切割層切割形成多個第二開口以露出多個第二位置之第二層，且第二位置對應SALE設計層之多個第二形狀。依據第一開口與第二開口蝕刻第二層。

【英文】

The present disclosure relates to a method for performing a self-aligned litho-etch (SALE) process. In some embodiments, the method is performed by forming a first cut layer over a substrate having a multi-layer hard mask with a first layer and an underlying second layer. A first plurality of openings, cut according to the first cut layer, are formed to expose the second layer at a first plurality of positions corresponding to a first plurality of shapes of a SALE design layer. A spacer material

is deposited onto sidewalls of the multi-layer hard mask to form a second cut layer. A second plurality of openings, cut according to the second cut layer, are formed to expose the second layer at a second plurality of positions corresponding to a second plurality of shapes of the SALE design layer. The second layer is etched according to the first and second plurality of openings.

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 先切割式自對準微影蝕刻圖案化製程

Cut first Self-aligned litho-etch patterning

【先前技術】

【0001】 半導體產業藉由縮小積體電路(IC)中的構件(如電晶體裝置)尺寸，可持續改善IC之速度與功率。大體來說，微影解析度驅使積體晶片中構件尺寸縮小。然而最近的技術節點機台供應商，無法再降低光微影曝光機台的波長(比如成功實施EUV微影)，因此顯影技術節點之最小結構尺寸通常小於光微影機台所用之照射波長。

【0002】 雙重圖案化微影(DPL)為次22nm技術節點中，用於圖案化關鍵設計層(如多晶矽、薄金屬線路、或類似物)之最具前景的微影技術之一，然而某些雙重圖案化技術(如微影蝕刻、微影蝕刻)具有對準誤差與重疊問題，並因此劣化積體晶片效能。近年來，自我對準雙重圖案化(SADP)已作為雙重圖案化技術，其可避免對準誤差與重疊問題。

【圖式簡單說明】

【0003】

第1圖係某些實施例中，自我對準微影蝕刻(SALE)製程的流程圖。

第2圖係某些實施例中，以自我對準微影蝕刻製程的方法形成之積體晶片。

第3圖係某些實施例中，自我對準微影蝕刻製程的流程圖。

第4至11圖係某些實施例中，進行自我對準微影蝕刻製程

之基板。

第12圖係某些其他實施例中，自我對準微影蝕刻製程的流程圖。

第13至20圖係某些實施例中，進行自我對準微影蝕刻製程之基板。

第21圖係某些實施例中，設置以進行自我對準微影蝕刻製程之遮罩產生工具的方塊圖。

【實施方式】

【0004】 下述內容將搭配圖式說明，而類似標號通常用以標示類似單元，且多種結構並未依比例繪示。在下述說明中，爲了方便說明，將採用特定方式以利了解。對本技術領域中具有通常知識者而言，實際應用時可稍微調整下述的一或多個實施例。在其他例子中，將取方塊圖說明已知的結構與裝置以利了解。

【0005】 自我對準雙重圖案化(SADP)技術已用於形成重複結構如記憶陣列(如SRAM記憶陣列)。舉例來說，SRAM記憶陣列位元線及/或控制線的重複結構，可在第一光微影製程中，形成間隔物層於基板上的圖案化光阻層中的最小間距開口其側壁上。在形成間隔物層於側壁上後，可採用第二光微影製程移除光阻層，使保留之間隔物之間間距小於第一光微影製程形成的間距(因爲單一線路中具有兩個間隔物)。可依間隔物層選擇性地圖案化基板，以形成緻密的線路陣列。

【0006】 切割遮罩(cut mask)可用以形成緻密線路陣列中，線路末端至線路末端的空間。然而現有SADP製程採用第二光

微影製程形成之形狀之間的末端至末端空間，大於採用第一光微影製程形成之形狀之間的末端至末端空間。這是因為在光微影形成形狀前，第一光微影製程就形成形狀切割，使間隔物材料可定義空間。相反地，第二光微影製程形成的切割係由光微影製程定義，即受限於光阻其較差的頂部損失輪廓。為了進一步縮小IC佈局(如SRAM單元)的尺寸，需縮小第二光微影製程所能達到的末端至末端空間。

【0007】 綜上所述，本發明的某些實施例係關於進行自我對準微影蝕刻製程的方法與設備，以提供微小的線路末端至線路末端空間。在某些實施例中，此方法包括提供基板，其具有多層硬遮罩如第一層與下方之第二層。第一切割層係形成於基板上。多個第一開口係依據第一切割層切割並形成以露出多個第一位置之第二層，且第一位置對應SALE設計層之多個第一形狀。間隔物材料係沉積於多層硬遮罩的側壁上，以形成第二切割層。多個第二開口可依據第二切割層切割並形成以露出多個第二位置之第二層，且第二位置對應SALE設計層之多個第二形狀。在形成第一開口與第二開口之光微影製程前先形成第一與第二切割層，可縮小第一形狀與第二形狀之末端至末端空間。這是因為末端至末端空間不再受限於光微影解析度。

【0008】 第1圖係某些實施例中，進行自我對準微影蝕刻(SALE)製程之方法100的流程圖。方法100包含「先切割」方法，因為在形成開口於多層硬遮罩前，先形成第一切割層以定義線路末端空間的方法可增加加線路末端空間。上述形成開口於多層硬遮罩之步驟對應SALE設計層之多個第一形狀。

【0009】 步驟102提供基板。在某些實施例中，基板可包含一或多個介電層位於半導體主體上。在某些實施例中，基板更包含多層硬遮罩位於一或多個介電層上。多層硬遮罩可包含第一層與下方之第二層。

【0010】 步驟104選擇性地形成第一切割層於基板上，以定義自我對準微影蝕刻(SALE)設計層之多個第一形狀的第一切割位置。第一切割層係設置以定義空間或「切割」於沿著線路末端的第一形狀中，以形成多個第一形狀定義的線路之間的末端至末端空間。在某些實施例中，第一切割層之形成方法為陳積阻擋層於多層硬遮罩上。

【0011】 步驟106依據第一切割層切割並形成多個第一開口，露出多層硬遮罩的第二層。在某些實施例中，依據第一圖案化光阻層與第一切割層蝕刻多層硬遮罩，以形成多個第一開口。

【0012】 步驟108選擇性地形成間隔物材料於基板上，以提供第二切割層，其可定義用於SALE設計層之多個第二形狀的第二切割位置。第二切割層設置以沿著線路末端切割多個第二形狀，可形成多個第二形狀定義之線路之間的末端至末端空間。在某些實施例中，多個第一形狀之間隔有多個第二形狀。

【0013】 在某些實施例中，第二切割層的形成方法為形成第二切割層開口於多層硬遮罩中(步驟110)。接著形成間隔物材料於第二切割層開口中，以形成第二切割層(步驟112)。

【0014】 步驟114依據第二切割層切割並形成多個第二開口，露出多層硬遮罩的第二層。在某些實施例中，依據第二圖

案化光阻層與包含第二切割層の間隔位材料，蝕刻多層硬遮罩以形成多個第二開口。

【0015】 步驟116依據多個第一開口與多個第二開口，選擇性蝕刻多層硬遮罩的第二層。在某些實施例中，之後可依據多層硬遮罩的第二層蝕刻基板的一或多個介電層。

【0016】 如此一來，在形成多個第一開口與第二開口之光微影製程前，先形成第一切割層與第二切割層之方法100，其形成的多個第一形狀與第二形狀之末端至末端空間不限於光微影解析度。

【0017】 第2圖係某些實施例中，依據自我對準微影蝕刻製程所形成的積體晶片200。

【0018】 積體晶片200包括多個第一形狀204與多個第二形狀206於積體晶片晶粒202上。第一形狀204與第二形狀206包含於SALE設計層(比如採用SALE微影製程形成的設計層)中。在某些實施例中，第一形狀204的形成方法可為SALE製程的第一光微影製程，而第二形狀206的形成方法可為SALE製程的第二光微影製程。在某些實施例中，SALE設計層可包含閘極層或線路末端的金屬化層。

【0019】 多個第一形狀204與第二形狀206於第一方向隔有空間S，其小於單一光罩所能達到的最小空間(如G0空間)。舉例來說，積體晶片200中多個第一形狀204之形狀204a位於沿著第二方向210延伸之第一線路205中，而多個第二形狀206之相鄰的形狀206a與206b位於沿著第二方向210延伸之第二線路207中。形狀206a與206b於第一方向208與形狀204a隔有空間₅

S，其小於G0空間。

【0020】對準第一方向210之兩個以上的多個第一形狀204係位於一圖案中，此圖案具有第一末端至末端空間 S_1 。對準第二方向210之兩個以上的多個第二形狀206係位於一圖案中，此圖案具有第二末端至末端空間 S_2 。第一末端至末端空間 S_1 與第二末端至末端空間 S_2 之比例($S_1:S_2$)為約2.5:1。

【0021】在某些實施例中，積體晶片200可包含靜態隨機存取記憶體(SRAM)陣列，其中多個第一形狀204與多個第二形狀206包含多個位元線。在其他實施例中，積體晶片200可包含SRAM陣列，其中多個第一形狀204與多個第二形狀206包含多個控制線。在又一實施例中，積體晶片200可包含末段製程部份或電晶體閘極部份。

【0022】第3圖係某些實施例中，自我對準微影蝕刻製程之方法300的流程圖。

【0023】本發明揭露的方法(如方法100、300、及/或1200)包含一系列的步驟或事件，但應理解下述說明中步驟或事件的順序並非用以侷限本發明。舉例來說，某些步驟可採用不同順序進行，及/或與其他步驟或事件同時進行，而不限於說明及/或敘述的順序。此外，本發明的一或多個實施例不必然進行所有步驟。此外，可分別進行一或多個步驟。

【0024】步驟302提供基板，其包含多層硬遮罩於半導體主體上。在某些實施例中，多層硬遮罩包含三層硬遮罩，其具有較上層、中心層、與較下層。

【0025】步驟304選擇性地形成第一切割層於多層硬遮罩

上，用以定義SALE設計層之多個第一形狀的第一切割位置。上述第一形狀之形成方法為SALE製程之第一光微影製程。第一切割層設置以切割沿著線路末端之多個第一形狀，以形成多個第一形狀定義的線路之間的末端至末端空間。在某些實施例中，第一切割層可包含阻擋層位於多層硬遮罩上。在某些實施例中，SALE設計層包含SRAM陣列。

【0026】 步驟306選擇性地形成第二切割層開口於多層硬遮罩中，用以定義SALE設計層之多個第二形狀的第二切割位置。上述第二形狀的形成方法為SALE製程之第二光微影製程。第二切割層開口定義之第二切割層位置，係設置以切割沿著線路末端之多個第二形狀，以形成多個第二形狀定義的線路之間的末端至末端空間。在某些實施例中，第二切割層開口可包含多層硬遮罩之較上層中的開口。

【0027】 步驟308形成第一圖案轉移層於第一切割層與第二切割層開口上。

【0028】 步驟310形成第一遮罩層於第一圖案轉移層上。在某些實施例中，第一遮罩層可包含第一圖案化之光阻層。

【0029】 步驟312依據第一遮罩層與第一切割層選擇性地蝕刻多層硬遮罩，即依據多個第一形狀形成多個第一開口於多層硬遮罩中。在某些實施例中，依據第一遮罩層與第一切割層選擇性地蝕刻多層硬遮罩之較上層之步驟，係經由第一圖案轉移層形成多個第一開口於較上層中。

【0030】 步驟314移除第一遮罩層、第一圖案轉移層、與第一切割層。

【0031】 步驟316選擇性地形成間隔物材料，使其填入多層硬遮罩中的第二切割層開口以形成第二切割層，並使其形成於蝕刻後的多層硬遮罩之側壁上。

【0032】 步驟318形成第二圖案轉移層於間隔物材料上。

【0033】 步驟320形成第二遮罩層於第二圖案轉移層上。在某些實施例中，第二遮罩層可包含第二圖案化光阻層。

【0034】 步驟322依據第二遮罩層與包含第二切割層之間隔物材料選擇性地蝕刻多層硬遮罩，以依據多個第二形狀形成多個第二開口。藉由多層硬遮罩與蝕刻後之多層硬遮罩的側壁上之間隔物材料，可定義多個第二開口。在某些實施例中，依據第二遮罩層選擇性地蝕刻多層硬遮罩的較上層，且此選擇性蝕刻經由第二圖案轉移層形成多個第二開口於較上層中。

【0035】 步驟324依據多個第一開口與第二開口選擇性地蝕刻多層硬遮罩的中心層。

【0036】 在某些實施例中，可依據多層硬遮罩的中心層選擇性地蝕刻多層硬遮罩的較下層，且可依據較下層進一步蝕刻其下之基板(如一或多個介電層)，比如形成用於薄金屬層之開口。

【0037】 第4至11圖係某些實施例中，自我對準微影蝕刻製程之方法300的基板。可以理解的是，雖然第4至11圖之結構搭配方法300說明，但第4至11圖之結構不限於只由方法300形成。

【0038】 第4圖係某些實施例中，依據步驟302至308之基板的上視圖418中，沿著剖線A-A'的剖視圖400。

【0039】 如剖視圖400所示，三層硬遮罩403位於半導體主體402上。三層硬遮罩403包含較下層404、中心層406、與較上

層408。在某些實施例中，較下層404包含氮化鈦層，並位於半導體主體402上。在某些實施例中，中心層406包含TEOS層，並位於氮化鈦層上。在某些實施例中，較上層408包含矽層，並位於TEOS層上。

【0040】 第一切割層410係選擇性地形成於三層硬遮罩403上，用以定義SALE設計層之多個第一形狀的第一切割位置。上述第一形狀的形成方法為SALE微影製程之第一光微影製程。在某些實施例中，第一切割層410之形成方法為沉積硬遮罩材料層至三層硬遮罩403的較上層408上。接著選擇性蝕刻硬遮罩材料層，以移除第一切割層410以外之硬遮罩材料。在某些實施例中，硬遮罩材料的蝕刻方法為多重蝕刻製程。舉例來說，硬遮罩材料之蝕刻方法包括具有第一蝕刻選擇性之主要蝕刻，以及蝕刻選擇性大很多的過蝕刻。在某些實施例中，第一切割層410之沉積方法為氣相沉積技術(如化學氣相沉積、物理氣相沉積、或類似氣相沉積)。

【0041】 在某些實施例中，硬遮罩材之選擇性蝕刻採用的蝕刻品，對欲蝕刻之硬遮罩材料的蝕刻選擇性大於對三層硬遮罩403之較上層408之蝕刻選擇性。上述蝕刻選擇性可在圖案化硬遮罩材料時，不移除下方之三層硬遮罩403的較上層408。舉例來說，某些實施例之第一切割層410可包含氮化鈦(TiN)。在這些實施例中，主要蝕刻步驟之TiN與下方之矽層的蝕刻選擇性為2.3，即TiN層比矽層之蝕刻速率快2.3倍。在其他實施例中，第一切割層410包含氧化鈦(TiO)或其他膜狀物，其蝕刻選擇性比三層硬遮罩403之較上層408(如矽)高6倍，即比較上層

408之蝕刻速率快6倍。

【0042】 第二切割層開口412係選擇性地形成於三層硬遮罩403中，用以定義SALE設計層之多個第二形狀的第二切割位置。上述第二形狀的形成方法為SALE微影製程之第二光微影製程。在某些實施例中，第二切割層開口412之形成方法為選擇性蝕刻三層硬遮罩403之較上層408，以形成開口露出下方之中心層406。

【0043】 第一圖案轉移層413係形成於第一切割層410與第二切割層開口412上。第一圖案轉移層413係設置自上方的第一光阻層轉移圖案至三層硬遮罩403之較上層408。在某些實施例中，第一圖案轉移層413包含底層414形成於第一切割層410與第二切割層開口412上，以及中間層416形成於底層414上。在某些實施例中，底層414可包含碳層或氫層，其沉積方法可為氣相沉積技術或旋轉塗佈技術。在某些實施例中，中間層416可為氧化矽。

【0044】 第5圖係某些實施例中，對應步驟310之基板的剖視圖500。

【0045】 如剖視圖500所示，第一圖案化光阻層502係形成於第一圖案轉移層413上。第一圖案化光阻層502包含開口504，其對應SALE設計層上的多個第一設計形狀之位置。在某些實施例中，第一圖案化光阻層502之沉積方法可為旋轉塗佈製程。接著圖案化第一圖案化光阻層502，且圖案化方法可為光微影製程，以對應光罩之射線圖案選擇性地曝光第一圖案化光阻層502。接著以顯影液移除圖案化光阻層502之選擇區域，

以形成開口504。

【0046】 第6圖係某些實施例中，對應步驟312之基板的剖視圖600與上視圖606。

【0047】 如剖視圖600所示，依據第一圖案化光阻層502與第一切割層410蝕刻三層硬遮罩403之較上層602，以依據多個第一形狀形成多個第一開口604於較上層602中。蝕刻三層硬遮罩403之步驟可選擇性地移除三層硬遮罩403之較上層602，以形成多個第一開口604露出中心層406。由於第一切割層410包含阻擋層於三層硬遮罩403之較上層602上，因此下方之三層硬遮罩403的中心層406不露出於第一切割層410之區域中。由於第二切割層開口412包含開口於較上層602中，因此下方之中心層406露出於第二切割層開口412之區域中。

【0048】 在某些實施例中，三層硬遮罩403之較上層602的蝕刻方法採用之蝕刻液，其對較上層602之蝕刻選擇性大於對第一切割層410之蝕刻選擇性。上述蝕刻選擇性可圖案化第一切割層410未覆蓋之較上層602。舉例來說，某些實施例之第一切割層410可包含氮化鈦(TiN)，而較上層602可包含矽。在這些實施例中，主要蝕刻步驟對下方矽層的蝕刻選擇性為TiN之約6倍至20倍之間(即矽層的蝕刻速率比TiN層的蝕刻速率快6倍至20倍之間)。在某些實施例中，矽層的蝕刻方法可採用多重蝕刻製程(比如具有第一蝕刻選擇性之主要蝕刻，以及具有較大蝕刻選擇性之過蝕刻步驟)。

【0049】 在某些實施例中，可經由第一圖案轉移層413蝕刻較上層602。舉例來說，可依據第意圖案化光阻層502選擇性蝕

刻中間層 416，使第一圖案化光阻層 502 之圖案轉移至中間層 416。同樣地，可依據中間層 416 選擇性蝕刻底層 414，使中間層 416 之圖案轉移至底層 414。藉由將第一圖案化光阻層 502 之圖案轉移至三層硬遮罩層 403 之較上層 602，第一圖案轉移層 413 可改善控制較上層 602 之關鍵尺寸 (CD)。舉例來說，上述步驟可降低光阻圖案之粗糙度與垂直度對最終圖案之 CD 一致性的影響。

【0050】 如上視圖 606 所示，依據第一圖案化光阻層 502 與第二切割層開口 412 交會之第一切割層，蝕刻三層硬遮罩 403 之較上層 602 以形成多個第一開口 604，即形成三層硬遮罩 403 之較上層 602 中的「H 型開口」。多個第一開口 604 亦與第一切割層 410 相鄰，即開口 604a 與 604b 之間隔有第一切割層 410。

【0051】 第 7 圖係某些實施例中，對應步驟 314 之基板的剖視圖 700 與上視圖 702。

【0052】 如剖視圖 700 所示，移除第一切割層 410。在某些實施例中，第一切割層 410 可由蝕刻劑移除，且蝕刻劑對第一切割層 410 之蝕刻選擇性比對多層硬遮罩之較上層 602 之蝕刻選擇性快。

【0053】 如上視圖 702 所示，移除第一切割層 410 後的結構中，三層硬遮罩 403 之較上層 602 延伸於開口 604a 與 604b 之間。位於開口 604a 與 604b 之間的三層硬遮罩 403 之較上層 602，具有寬度 S_0 。

【0054】 第 8 圖係某些實施例中，對應步驟 314 之基板的剖視圖 800 與上視圖 808。

【0055】 如剖視圖 800 所示，間隔物材料 802 係形成於三層硬遮罩 403 中蝕刻後的較上層 602 之開口側壁上。間隔物材料 802 填入三層硬遮罩 403 中的第二切割層開口 412，以形成第二切割層 806。在某些實施例中，間隔物材料 802 的形成方法可為沉積間隔物材料於基板上，接著自水平表面蝕刻移除間隔物材料。最終形成的間隔物材料 802 保留於三層硬遮罩 403 之蝕刻後的較上層 602 其側壁上，並保留寬度縮小之開口 804。上述開口 804 露出下方之三層硬遮罩 403 的中心層 406，且位於定義多個第一形狀之位置。

【0056】 如上視圖 808 所示，間隔物材料 802 形成圍繞三層硬遮罩 403 之較上層 602 中的開口 804 之框狀物，進而縮小露出三層硬遮罩 403 之中心層 406 之開口 804 的寬度。間隔物材料 802 形成第一末端至末端空間 S_1 於開口 804a 與 804b 之間。

【0057】 第 9 圖係對應步驟 318 至 320 之基板的剖視圖 900。

【0058】 如剖視圖 900 所示，第二圖案轉移層 901 係形成於間隔物材料 802 上。在某些實施例中，第二圖案轉移層 901 包含底層 902 沉積於間隔物材料 802 上，以及中間層 904 沉積於底層 902 上。第二圖案化光阻層 906 係形成於第二圖案轉移層 901 上。第二圖案化光阻層 906 包含開口 908，其對應 SALE 設計層之多個第二形狀的位置。

【0059】 第 10 圖係某些實施例中，對應步驟 322 之基板的剖視圖 1000 與上視圖 1006。

【0060】 如剖視圖 1000 所示，依據第二圖案化光阻層 906 與包含第二切割層 806 之間隔物材料 802 選擇性蝕刻三層硬遮罩

403之較上層1002，以形成對應多個第二形狀之多個第二開口1004。蝕刻較上層1002之步驟可移除三層硬遮罩403之部份較上層1002，以形成多個第二開口1004露出中心層406。如上視圖1006所示，第二切割層806形成第二末端至末端的空間 S_2 於開口1004a與1004b之間。第一末端至末端的空間 S_1 與第二末端至末端的空間 S_2 的比例為約2.5:1。

【0061】 第11圖係某些實施例中，對應步驟324之基板的剖視圖1100與上視圖1108。

【0062】 如剖視圖1100與上視圖1108所示，依據較上層1002及間隔物材料802定義之多個第一開口604與第二開口1004，選擇性蝕刻三層硬遮罩403之中心層1102，以分別形成開口1104與1106於中心層1102中。

【0063】 第12圖係某些其他實施例中，自我對準微影蝕刻製程之方法1200的流程圖。

【0064】 步驟1202提供基板，其包含切割定義層於多層硬遮罩上，且多層硬遮罩位於半導體主體上。在某些實施例中，多層硬遮罩包含三層硬遮罩，其具有較上層、中心層、與較下層。在某些實施例中，切割定義層可包含底層、中間層、硬遮罩層、與阻擋層。在某些實施例中，中間層與阻擋層可包含第一低溫膜，而硬遮罩層可包含第二低溫膜，且第一低溫膜不同於第二低溫膜。

【0065】 步驟1204選擇性地形成第一切割層於切割定義層上，用以定義SALE設計層之多個第一形狀的第一切割位置。上述第一形狀的形成方法為SALE製程之第一光微影製程。在

某些實施例中，第一切割層可包含阻擋層位於硬遮罩層上。

【0066】 步驟1206選擇性地形成第二切割層開口於切割定層中，用以定義SALE設計層之多個第二形狀的第二切割位置。上述第二形狀的形成方法為SALE製程之第二光微影製程。在某些實施例中，第二切割層開口可包含硬遮罩層中的開口。

【0067】 步驟1208形成第一圖案轉移層於第一切割層與第二切割層開口上。

【0068】 步驟1210形成第一遮罩層於第一圖案轉移層上。在某些實施例中，第一遮罩層可包含第一圖案化光阻層。

【0069】 步驟1212依據第一遮罩層與第一切割層選擇性地蝕刻切割定義層。在某些實施例中，經由第一圖案轉移層選擇性蝕刻切割定義層。

【0070】 步驟1214移除第一遮罩層與第一圖案轉移層。

【0071】 步驟1216依據切割定義層與第二切割層選擇性蝕刻多層硬遮罩，以依據多個第一形狀形成多個第一開口於多層硬遮罩中。依據第二切割層蝕刻多層硬遮罩，可形成多層第二切割層開口於多層硬遮罩中。

【0072】 步驟1218移除切割定義層。

【0073】 步驟1220選擇性地形成間隔物材料以填入多層第二切割層開口並形成第二切割層，且間隔物材料形成於蝕刻後的多層硬罩之側壁上。

【0074】 步驟1222形成第二圖案轉移層於間隔物材料上。

【0075】 步驟1224形成第二遮罩層於第二圖案轉移層上。

在某些實施例中，第二遮罩層可包含第二圖案化光阻層。

【0076】 步驟1226依據第二遮罩層與包含第二切割層之間隔物材料選擇性蝕刻多層硬遮罩，以依據多個第二形狀形成多個第二開口。多層硬遮罩與位於蝕刻後之多層硬遮罩其側壁上的間隔物材料，可定義多個第二開口。在某些實施例中，經由第二圖案轉移層選擇性蝕刻多層硬遮罩，可形成多個第二開口於較上層中。

【0077】 步驟1228依據多個第一開口與第二開口選擇性蝕刻多層硬遮罩的中心層。

【0078】 在某些實施例中，可依據多層硬遮罩的中心層選擇性蝕刻多層硬遮罩的較下層。在某些實施例中，可依據較下層進一步蝕刻下方之基板(如一或多個介電層)，比如形成用於薄金屬層之開口。

【0079】 第13至20圖係某些實施例中，進行自我對準微影蝕刻製程之方法的基板。可以理解的是，雖然第13至20圖之結構搭配方法1200說明，但第13至20圖之結構不限於只由方法1200形成。

【0080】 第13圖係某些實施例中，對應步驟1202至1206之基板的剖視圖1300。

【0081】 如剖視圖1300所示，三層硬遮罩403位於半導體主體402上。三層硬遮罩403包含較下層404、中心層406、與較上層1302。在某些實施例中，較下層404包含氮化鈦層，其位於半導體主體402上。在某些實施例中，中心層406包含TEOS層，其位於TiN層上。在某些實施例中，較上層1302包含矽層，其

位於TEOS層上。

【0082】 切割定義層1301位於三層硬遮罩403上。切割定義層1301包含底層1304、中間層1306、硬遮罩層1308、與阻擋層1310。在某些實施例中，底層1304包含碳層。在某些實施例中，中間層1306與阻擋層1310可包含第一低溫膜，而硬遮罩1308可包含第二低溫膜，且第一低溫膜不同於第二低溫膜。

【0083】 在某些實施例中，中間層1306與阻擋層1310之第一低溫膜包含低溫氧化物膜。在某些實施例中，硬遮罩層1308之第二低溫膜包含低溫氮化鈦膜。在某些實施例中，低溫氧化物膜與低溫氮化鈦膜的形成溫度介於約100°C至約200°C之間。在其他實施例中，第一低溫膜與第二低溫膜可包含其他材料，且兩者之蝕刻選擇比大於6。舉例來說，第一低溫膜之蝕刻速率比第二低溫膜之蝕刻速率快超過6倍。

【0084】 選擇性蝕刻阻擋層，以形成第一切割層1310於硬遮罩層1308上。第一切割層1310定義用於SALE設計層之多個第一形狀的第一切割位置，且第一形狀的形成方法為SALE微影製程之第一光微影製程。第二切割層開口1312係選擇性地形成於硬遮罩層1308中，用以定義SALE設計層之多個第二形狀之第二切割位置，且第二形狀的形成方法為SALE微影製程之第二光微影製程。在某些實施例中，第二切割層開口1312之形成方法為選擇性蝕刻硬遮罩層1308以形成開口。

【0085】 第14圖係某些實施例中，對應步驟1208至1210之基板的剖視圖1400。

【0086】 如剖視圖1400所示，第一圖案轉移層1401係形成

於第一切割層 1310 與第二切割層開口 1312 上。第一圖案化光阻層 1406 係形成於第一圖案轉移層 1401 上。第一圖案化光阻層 1406 包含開口 1408，其對應多個第一形狀的位置。

【0087】 第一圖案轉移層 1401 設置將圖案自上方的第一圖案化光阻層 1406 轉移至硬遮罩層 1308。在某些實施例中，第一圖案轉移層 1401 可包含底層 1402 形成於第一切割層 1310 上與第二切割層開口 1312 上，以及中間層 1404 形成於底層 1402 上。在某些實施例中，底層 1402 可包含碳層或氫層，其沉積方法為氣相沉積技術或旋轉塗佈技術。在某些實施例中，中間層 1404 可包含氧化矽層。

【0088】 第 15 圖係某些實施例中，對應步驟 1212 之基板的剖視圖 1500 與上視圖 1506。

【0089】 如剖視圖 1500 所示，依據第一圖案化光阻層 1406 與第一切割層 1310 蝕刻硬遮罩層 1502 (對應硬遮罩層 1308)。蝕刻硬遮罩層 1502 之步驟可選擇性移除部份硬遮罩層 1502，以形成開口 1504 露出中間層 1306。由於第一切割層 1310 包含阻擋層於硬遮罩層 1308 上，中間層 1306 不會露出於第一切割層 1310 之區域中。由於第二切割層開口 1312 包含開口於硬遮罩層 1308 中，中間層 1306 將露出於第二切割層開口 1312 之區域中。

【0090】 如上視圖 1506 所示，開口 1504 之形成方法為依據第一圖案化光阻層 1406 與第二切割層開口 1312 之交會處，蝕刻三層硬遮罩 403 的硬遮罩層 1308 以形成 H 型開口於硬遮罩層 1308 中。開口 1504 亦與第一切割層 1310 相鄰，因此開口 1504a 與 1504b 之間隔有第一切割層 1310。

【0091】 第16圖係某些實施例中，對應步驟1214至1218之基板的剖視圖1600與上視圖1608。

【0092】 如剖視圖1600所示，依據切割定義層1301選擇性蝕刻三層硬遮罩403之較上層1602，使硬遮罩層1308中的開口轉移為較上層1602之多個第一開口1604，且第一開口1604對應多個第一形狀。接著移除切割定義層1301。如上視圖1608所示，三層硬遮罩403之較上層1602延伸於開口1604a與1604b之間。

【0093】 第17圖係某些實施例中，對應步驟1220之基板的剖視圖1700與上視圖1704。

【0094】 如剖視圖1700所示，間隔物材料802係形成於三層硬遮罩403之蝕刻後的較上層1602其側壁上。間隔物材料802填入三層硬遮罩403中的第二切割層開口1312，以形成第二切割層1702。在某些實施例中，間隔物材料802之形成方法可為沉積間隔物材料於基板上，接著蝕刻間隔物材料以自水平表面移除間隔物材料。上述步驟使間隔物材料保留於三層硬遮罩403之蝕刻後的較上層1602其側壁上，使寬度縮小之開口804在定義多個第一形狀之位置露出三層硬遮罩403之下方的中心層406。

【0095】 如上視圖1704所示，間隔物材料802形成之框狀物圍繞三層硬遮罩403之較上層1602中的開口1606，即可縮小三層硬遮罩403之中間層406其露出區域的寬度。

【0096】 第18圖係某些實施例中，對應步驟1222至1224之基板的剖視圖1800。

【0097】 如剖視圖 1800 所示，第二圖案轉移層 1801 係形成於間隔物材料 802 上。在某些實施例中，第二圖案轉移層 1801 包含底層 1802 沉積於間隔物材料 802 上，以及中間層 1804 沉積於底層 1802 上。第二圖案化光阻層 1806 係形成於第二圖案轉移層 1801 上。第二圖案化光阻層 1806 包含開口 1808，其對應多個第二形狀的位置。

【0098】 第 19 圖係某些實施例中，對應步驟 1226 之基板的剖視圖 1900 與上視圖 1906。

【0099】 如剖視圖 1900 所示，依據第二圖案化光阻層 1806 與包含第二切割層 1702 之間隔物材料 802，選擇性蝕刻三層硬遮罩 403 之較上層 406。蝕刻三層硬遮罩 403 之較上層 406，可形成對應多個第二形狀的多個第二開口 1904。多個第二開口 1904 露出下方之三層硬遮罩 403 的中心層 406。

【0100】 第 20 圖係某些實施例中，對應步驟 1228 之基板的剖視圖 2000 與上視圖 2008。

【0101】 如剖視圖 2000 與上視圖 2008 所示，依據多個第一開口 804 與第二開口 1904 選擇性蝕刻三層硬遮罩 403 之中心層 1102，以分別形成開口 2004 與 2006 於中心層 2002 中。上述第一開口 804 與第二開口 1904 係由三層硬遮罩 403 之較上層 1902 與間隔物材料 802 所定義。

【0102】 第 21 圖係某些實施例中，用以進行自我對準微影蝕刻製程之遮罩產生工具 2100 的方塊圖。

【0103】 遮罩產生工具 2100 包含記憶單元 2102。在多種實施例中，記憶單元 2102 可包含內部記憶體或計算機可讀介質。

記憶單元2102設置以儲存積體晶片(IC)佈局2104，其包含積體晶片之圖形表示。積體晶片佈局2104包含自我對準微影蝕刻(SALE)設計層之多個第一形狀與第二形狀，第一形狀的形成方法為第一SALE光微影製程，且第二形狀的形成方法為第二SALE光微影製程。在某些實施例中，SALE設計層可包含靜態隨機存取記憶(SRAM)單元中的設計層。在某些實施例中，積體晶片佈局2104可包含GDS或GDSII檔案、CIF檔案、OASIS檔案、或其他類似的檔案格式。

【0104】 記憶單元2120更設置以儲存第一切割層資料2106與第二切割層資料2108。第一切割層資料2106定義用於SALE設計層之多個第一形狀的第一切割位置。第二切割層資料2108定義用於SALE設計層之多個第二形狀的第二切割位置。在某些實施例中，記憶單元2102亦設置以儲存計算機可讀指令2110。計算機可讀指令可依據上述方法(如方法100、300、或1200)，提供操作遮罩產生工具之一或多個構件的方法。

【0105】 遮罩切割佈置工具2112係設置以存取積體電路佈局2104，並確認第一與第二切割層之位置。舉例來說，某些實施例中的遮罩切割佈置工具2112係由第一切割層資料2106確認多個第一形狀中的第一切割位置，以及由第二切割層資料2108確認多個第二形狀中的第二切割位置。

【0106】 遮罩寫入工具2114係設置以存取第一切割層資料2106與第二切割層資料2108。基於第一切割層資料2106，遮罩寫入工具2114可設置以產生第一切割遮罩。基於第二切割層資料2108，遮罩寫入工具2114可設置以產生第二切割遮罩。第一

切割遮罩係設置以切割多個第一形狀，而第二切割遮罩係設置以切割多個第二形狀。

【0107】 可以理解的是，本技術領域中具有通常知識者在閱讀及/或理解說明書與附圖後，應可進行等效置換及/或改良。本發明包含但不限於這些置換與改良。舉例來說，雖然圖示及內容中提及IC佈局包含的多個設計形狀可為方形或矩形，但應理解實際形狀不限於此。上述揭露的方法與裝置可用之設計形狀可為符合設計規則的任何幾何形狀。

【0108】 此外，一或多個實施方式揭露的特定結構或實施例，可依需要與其他實施方式中一或多個其他結構及/或實施例隨意組合。此外，用語「包含」、「具有」、「含」、及/或其變化，可延伸解釋為包括性的意義，比如「包括」。此外，「實例」僅僅是某一實例而非最佳實例。可以理解的是，上述結構、層、及/或單元對應另一者之特定尺寸及/或方向，僅用於簡化說明和方便理解，其實際尺寸及/或方向可能不同於上述內容。

【0109】 如此一來，本發明關於進行自我對準微影蝕刻製程的方法與裝置，可提供微小的線路末端至線路末端空間。

【0110】 在某些實施例中，本發明關於自我對準微影蝕刻製程。上述方法包括形成第一切割層於基板上，基板包括多層硬遮罩層，其具有第一層與下方之第二層。上述方法亦包含依據第一切割層切割形成多個第一開口以露出多個第一位置之第二層，且第一位置對應SALE設計層之多個第一形狀。上述方法更包括選擇性形成間隔物材料於多層硬遮罩之側壁上，以

形成具有間隔物材料之第二切割層。上述方法亦包括依據第二切割層切割形成多個第二開口以露出多個第二位置之第二層，且第二位置對應SALE設計層之多個第二形狀。上述方法亦包括依據第一開口與第二開口蝕刻第二層。

【0111】 在其他實施例中，本發明關於自我對準微影蝕刻製程。此方法包括提供基板，基板包括三層硬遮罩，其具有較上層、中心層、以及較下層於半導體主體上。上述方法亦包含形成第一切割層於較上層上，用以定義SALE設計層之多個第一形狀之第一切割位置；以及形成第二切割層開口於較上層中，用以定義SALE設計層之多個第二形狀之第二切割位置。此方法亦包含依據第一圖案化光阻層與第一切割層蝕刻較上層，以形成對應第一形狀的多個第一開口。此方法亦包括沉積間隔物材料於第二切割層開口中以形成第二切割層，且間隔物材料亦沉積於較上層之側壁上。此方法亦包括依據第二圖案化光阻層與包含第二切割層之間隔物材料，蝕刻較上層以定義對應第二形狀的多個第二開口。此方法亦包含依據第一開口與第二開口蝕刻中心層。

【0112】 在又一實施例中，本發明關於積體晶片。積體晶片包括：自我對準微影蝕刻(SALE)設計層之多個第一形狀，其具有第一末端至末端空間。積體晶片亦包括自我對準微影蝕刻設計層之多個第二形狀，其具有第二末端至末端空間。第一末端至末端空間與第二末端至末端空間的比例為約2.5:1。

申請專利範圍

1. 一種自我對準微影蝕刻製程，包括：
形成一第一切割層於一基板上，該基板包括一多層硬遮罩層，其具有一第一層與下方之一第二層；
依據該第一切割層切割形成多個第一開口以露出多個第一位置之該第二層，且該些第一位置對應一SALE設計層之多個第一形狀；
選擇性形成一間隔物材料於該多層硬遮罩之側壁上，以提供具有該間隔物材料之一第二切割層；
依據該第二切割層切割形成多個第二開口以露出多個第二位置之該第二層，且該些第二位置對應該SALE設計層之多個第二形狀；以及
依據該些第一開口與該些第二開口蝕刻該第二層。
2. 如申請專利範圍第1項所述之自我對準微影蝕刻製程，其中提供該第二切割層之步驟包括：
形成一第二切割層開口於該多層硬遮罩中；以及
沉積該間隔物材料於該些第二切割層開口中。
3. 如申請專利範圍第2項所述之自我對準微影蝕刻製程，其中該第一切割層包括一阻障層位於該多層硬遮罩之該第一層上；
其中該第二切割層包括該間隔物材料位於該第二切割層開口中，且該第二切割層開口位於該多層硬遮罩之該第一層中。
4. 如申請專利範圍第1項所述之自我對準微影蝕刻製程，其中

該第一切割層包括氮化鈦或氧化鈦。

5. 如申請專利範圍第3項所述之自我對準微影蝕刻製程，其中該第一切割層之蝕刻選擇性比該多層硬遮罩之該第一層高超過6倍。

6. 如申請專利範圍第3項所述之自我對準微影蝕刻製程，更包括：

形成一第一圖案轉移層於該第一切割層上；

光微影圖案化位於該第一圖案轉移層上的一第一光阻層；

以及

依據該第一光阻層與該第一切割層蝕刻該多層硬遮罩，以形成該些第一開口。

7. 如申請專利範圍第6項所述之自我對準微影蝕刻製程，更包括：

在依據該第一光阻層與該第一切割層蝕刻該多層硬遮罩後，移除該第一光阻層、該第一圖案轉移層、與該第一切割層。

8. 如申請專利範圍第7項所述之自我對準微影蝕刻製程，更包括：

形成一第二圖案轉移層於該間隔物材料上；

光微影圖案化位於該第二圖案轉移層上的一第二光阻層；

以及

依據該第二光阻層與包括該第二切割層之該間隔物材料蝕刻該多層硬遮罩，以形成該些第二開口。

9. 如申請專利範圍第1項所述之自我對準微影蝕刻製程，其中

該第一切割層包括一第二低溫膜，其位於一切割定義層之一第一低溫膜上，且該切割定義層位於該多層硬遮罩上；其中該第二切割層包括該間隔物材料位於該多層硬遮罩之該第一層的一開口中，且該第二切割層係由該第一低溫膜中的一開口所定義。

10.如申請專利範圍第9項所述之自我對準微影蝕刻製程，其中該第一低溫膜包括氧化物膜，其沉積於該多層硬遮罩上的溫度小於 200°C ；

其中該第二低溫膜包括一氮化鈦膜，其沉積於該第一低溫膜上的溫度小於 200°C 。

11.如申請專利範圍第9項所述之自我對準微影蝕刻製程，其中該第二低溫膜之蝕刻選擇性比該第一低溫膜高超過6倍。

12.如申請專利範圍第9項所述之自我對準微影蝕刻製程，更包括：

形成一第一圖案轉移層於該第一切割層上；

微影圖案化位於該第一圖案轉移層上的一第一光阻層；以及

依據該第一光阻層與該第一切割層蝕刻該第一低溫膜。

13.如申請專利範圍第12項所述之自我對準微影蝕刻製程，更包括：

在依據該第一光阻層與該第一切割層蝕刻該第一低溫膜後，移除該第一光阻層與該第一圖案轉移層。

14.如申請專利範圍第13項所述之自我對準微影蝕刻製程，更包括：

依據該切割定義層蝕刻該多層硬遮罩，以形成該些第一開口。

15. 如申請專利範圍第 14 項所述之自我對準微影蝕刻製程，更包括：

形成一第二圖案轉移層於該間隔物材料上；

微影圖案化位於該第二圖案轉移層上的一第二光阻層；以及

依據該光阻層與包含該第二切割層的該間隔物材料蝕刻該多層硬遮罩，以形成該些第二開口。

16. 一種自我對準微影蝕刻製程，包括：

提供一基板，該基板包括三層硬遮罩，其具有一較上層、一中心層、以及一較下層於一半導體主體上；

形成一第一切割層於該較上層上，用以定義一 SALE 設計層之多個第一形狀之一第一切割位置；

形成一第二切割層開口於該較上層中，用以定義該 SALE 設計層之多個第二形狀之一第二切割位置；

依據一第一圖案化光阻層與該第一切割層蝕刻該較上層，以形成對應該些第一形狀的多個第一開口；

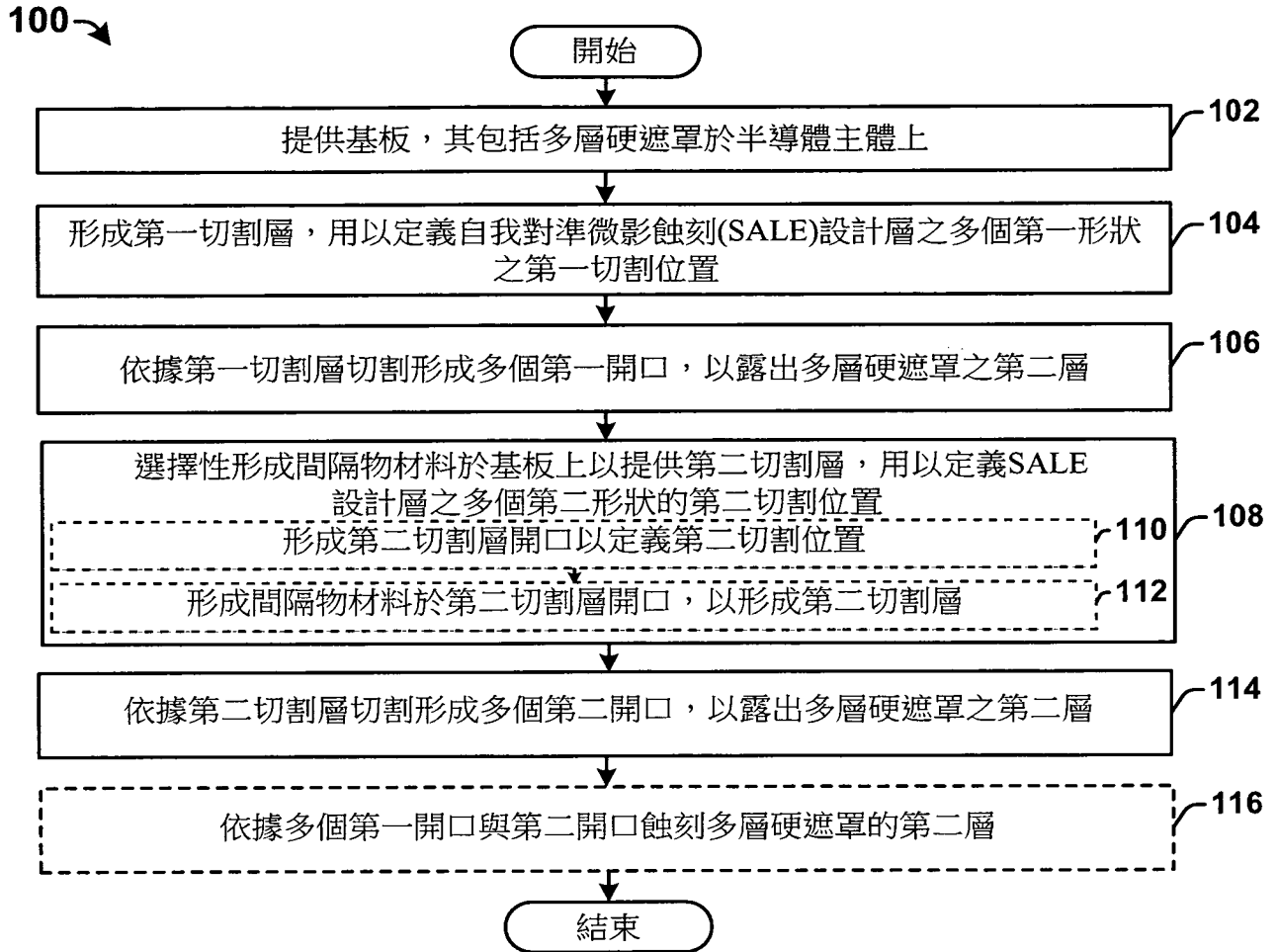
沉積一間隔物材料於該第二切割層開口中以形成一第二切割層，且該間隔物材料亦沉積於該較上層之側壁上；

依據一第二圖案化光阻層與包含該第二切割層之該間隔物材料，蝕刻該較上層以定義對應該些第二形狀的多個第二開口；以及

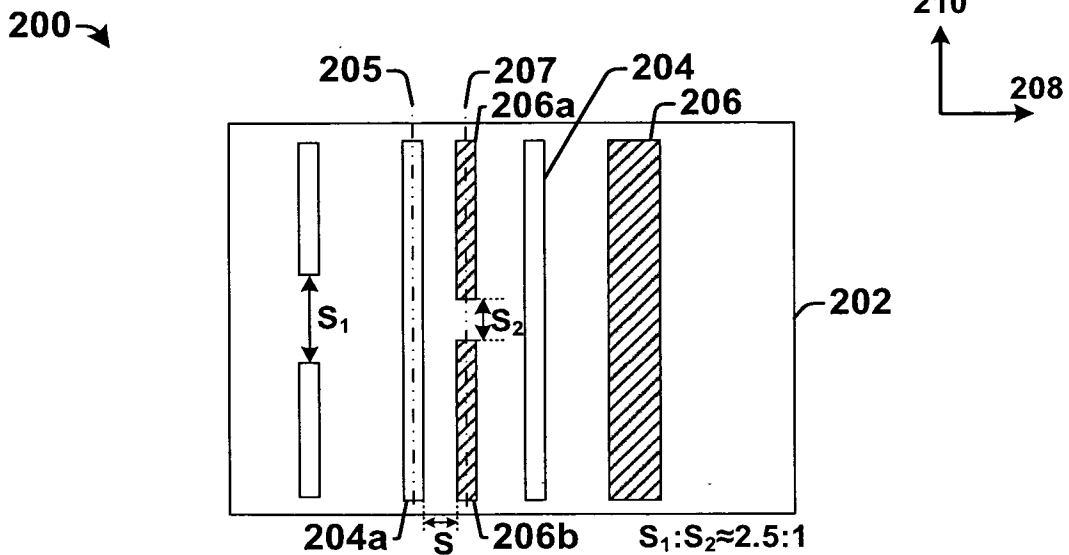
依據該些第一開口與該些第二開口，蝕刻該中心層。

- 17.如申請專利範圍第16項所述之自我對準微影蝕刻製程，其中該第一切割層包括一阻擋層位於該三層硬遮罩之該較上層上；
其中該第二切割層包括該間隔物材料位於該第二切割層開口中，且該第二切割層開口位於該三層硬遮罩之該較上層中。
- 18.如申請專利範圍第16項所述之自我對準微影蝕刻製程，其中該第一切割層包括一第二低溫膜，位於一切割定義層之一第一低溫膜上，且該切割定義層位於該三層硬遮罩上；
其中該第二切割層包括該間隔物材料位於該三層硬遮罩之該第一層中的一開口中，且該第二切割層係由該第一低溫膜中的一開口定義。
- 19.如申請專利範圍第18項所述之自我對準微影蝕刻製程，其中該第一低溫膜包括一氧化物膜，其沉積於該三層硬遮罩上的溫度小於 200°C ；
其中該第二低溫膜包括一氮化鈦膜，其沉積於該第一低溫膜上的溫度小於 200°C 。
- 20.一種積體晶片，包括：
一自我對準微影蝕刻設計層之多個第一形狀，其具有一第一末端至末端空間；以及
該自我對準微影蝕刻設計層之多個第二形狀，其具有一第二末端至末端空間；
其中該第一末端至末端空間與該第二末端至末端空間的比例為約2.5:1。

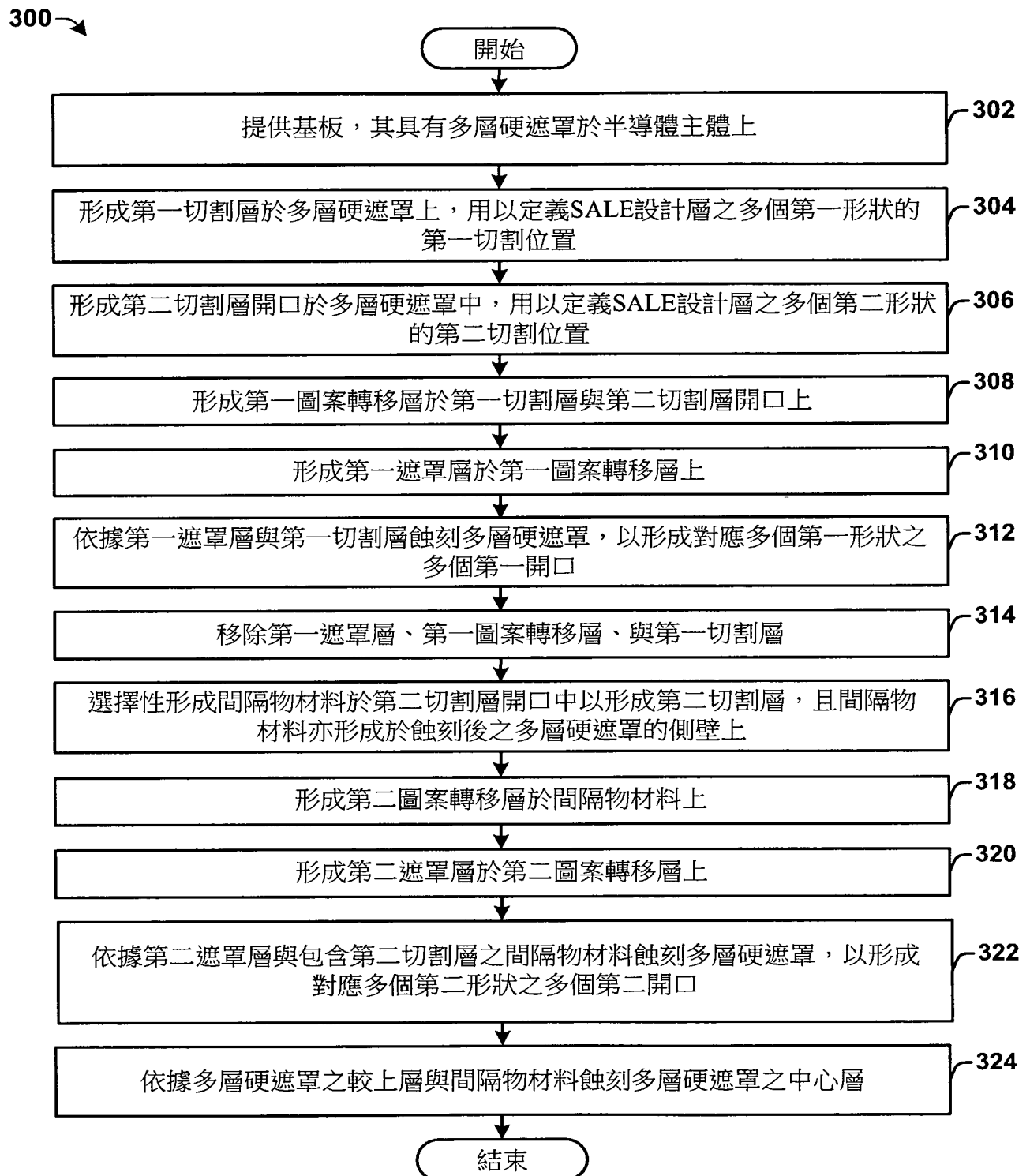
圖式



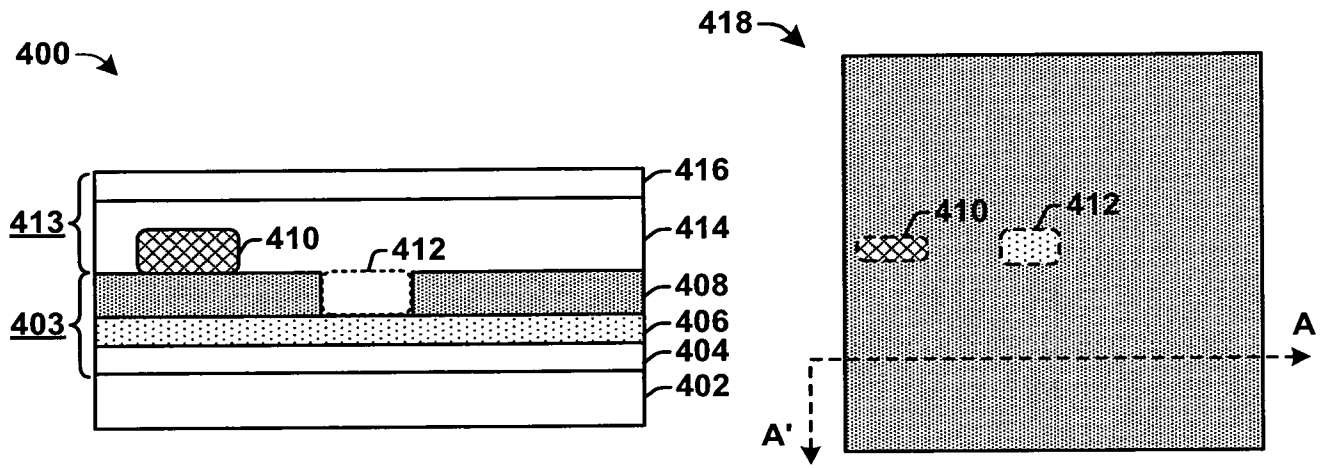
第 1 圖



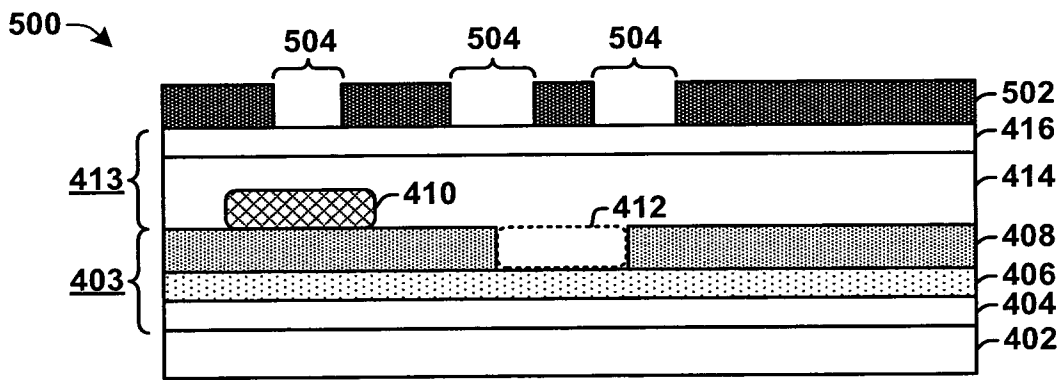
第 2 圖



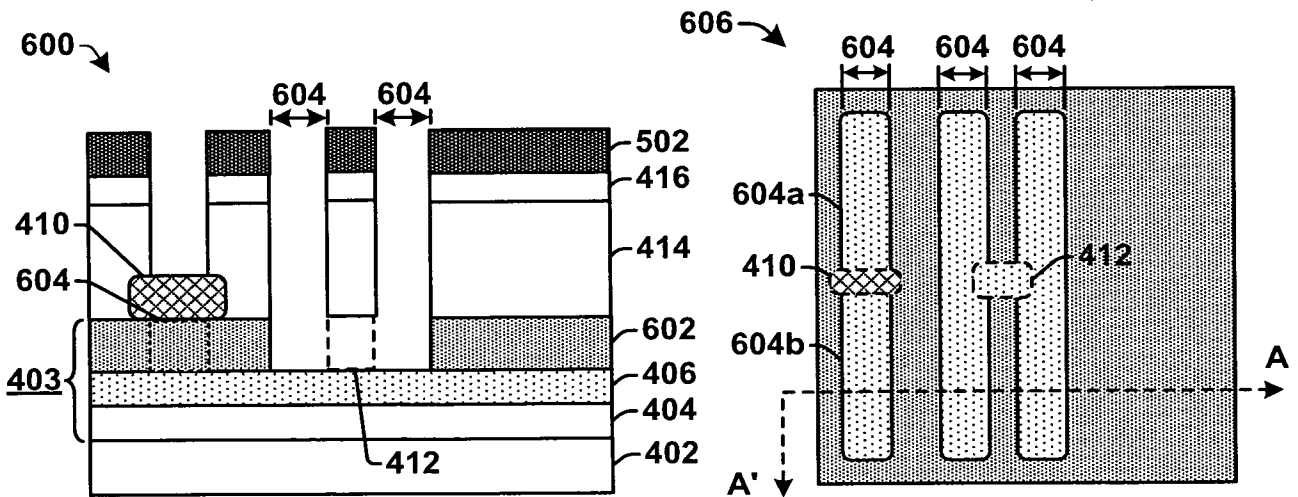
第 3 圖



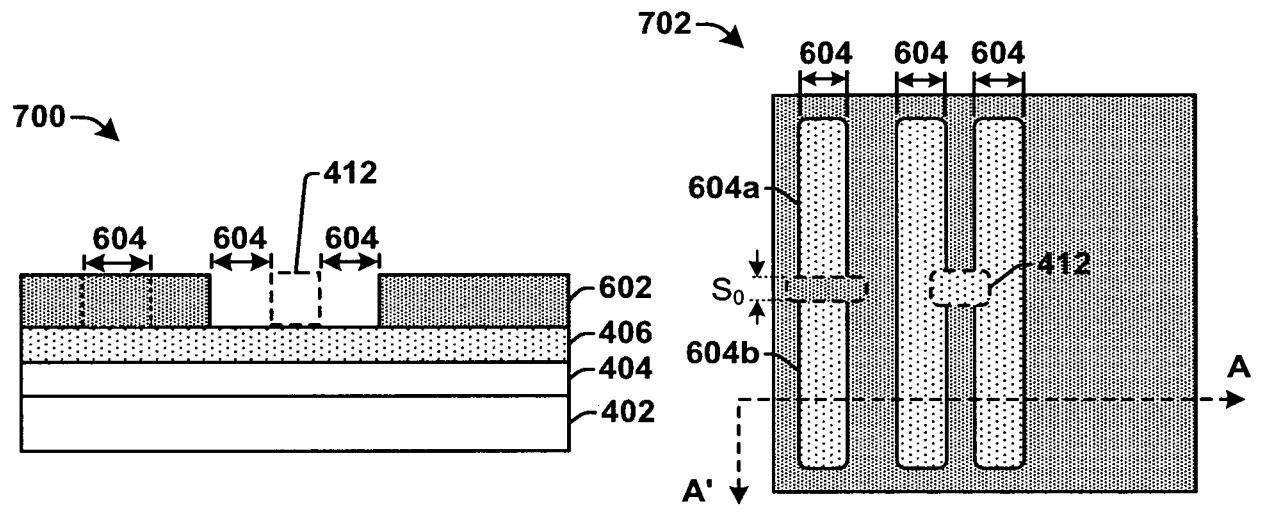
第 4 圖



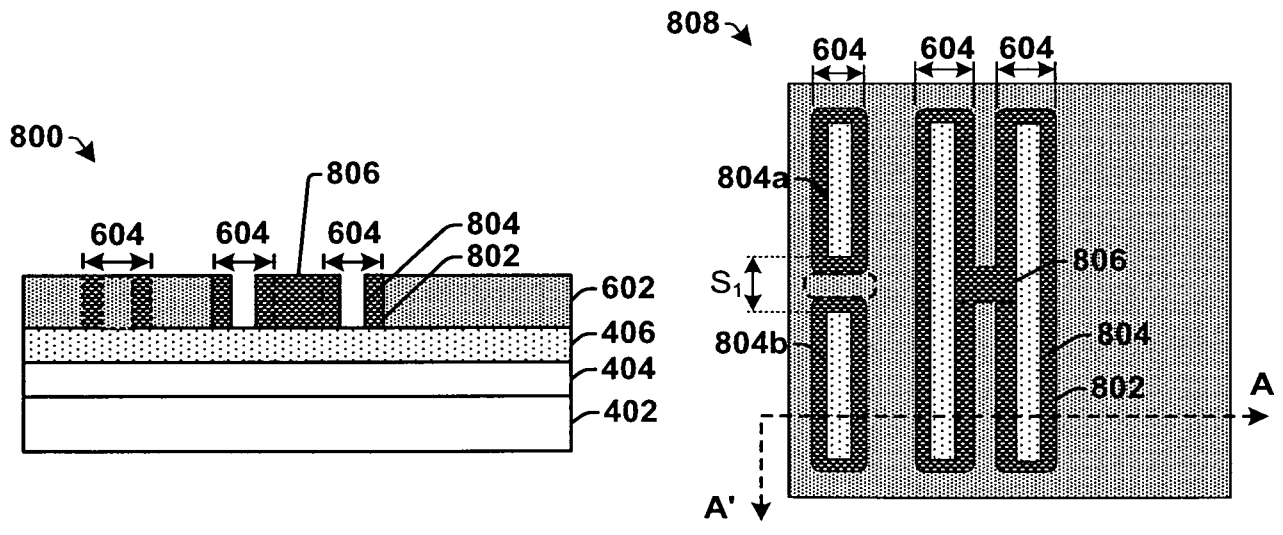
第 5 圖



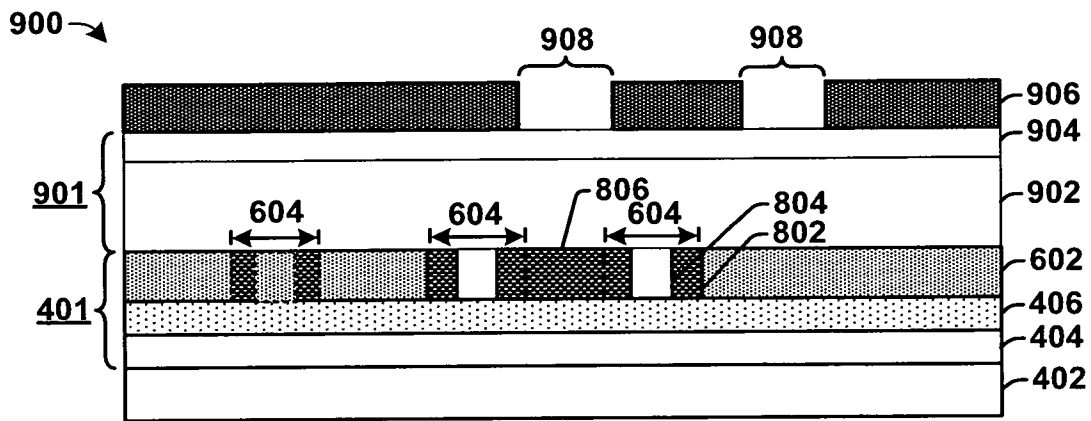
第 6 圖



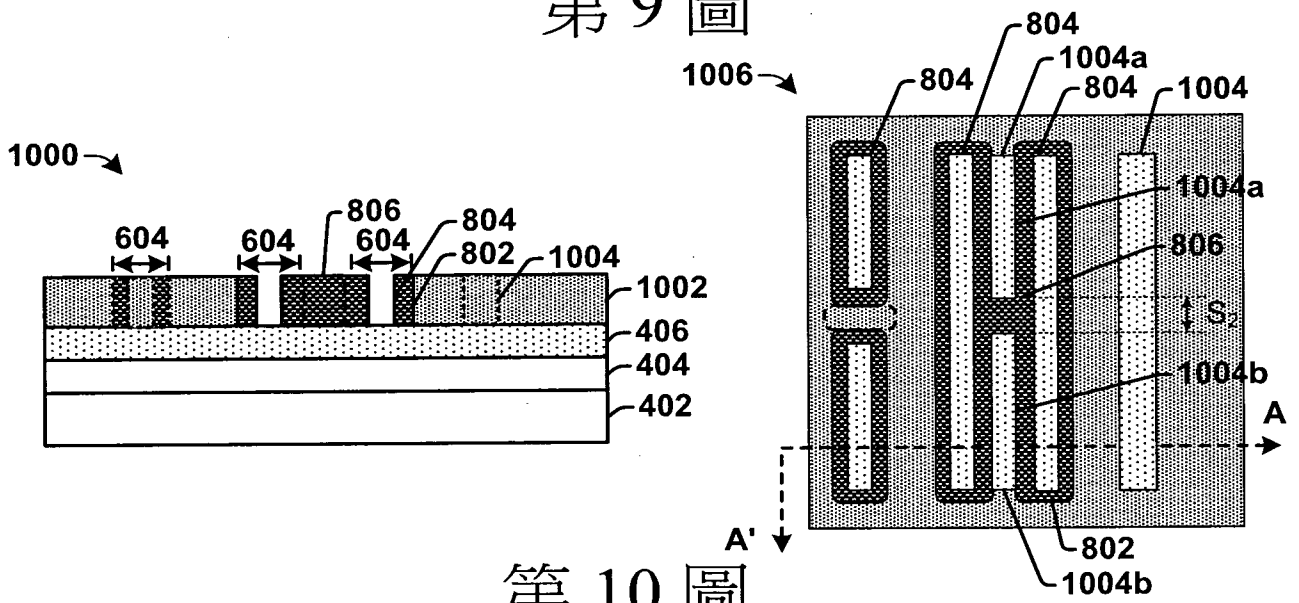
第 7 圖



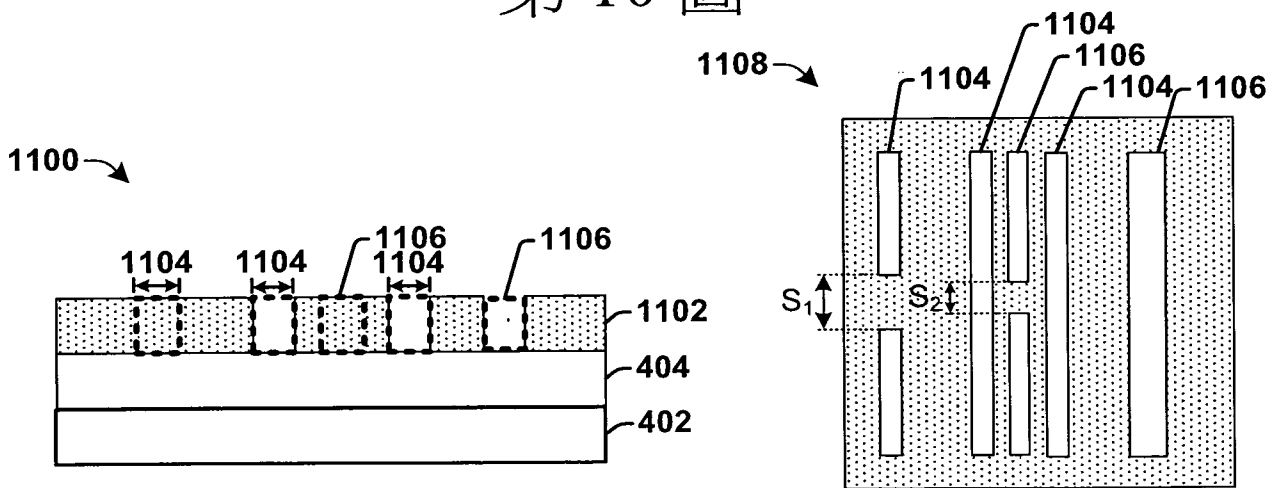
第 8 圖



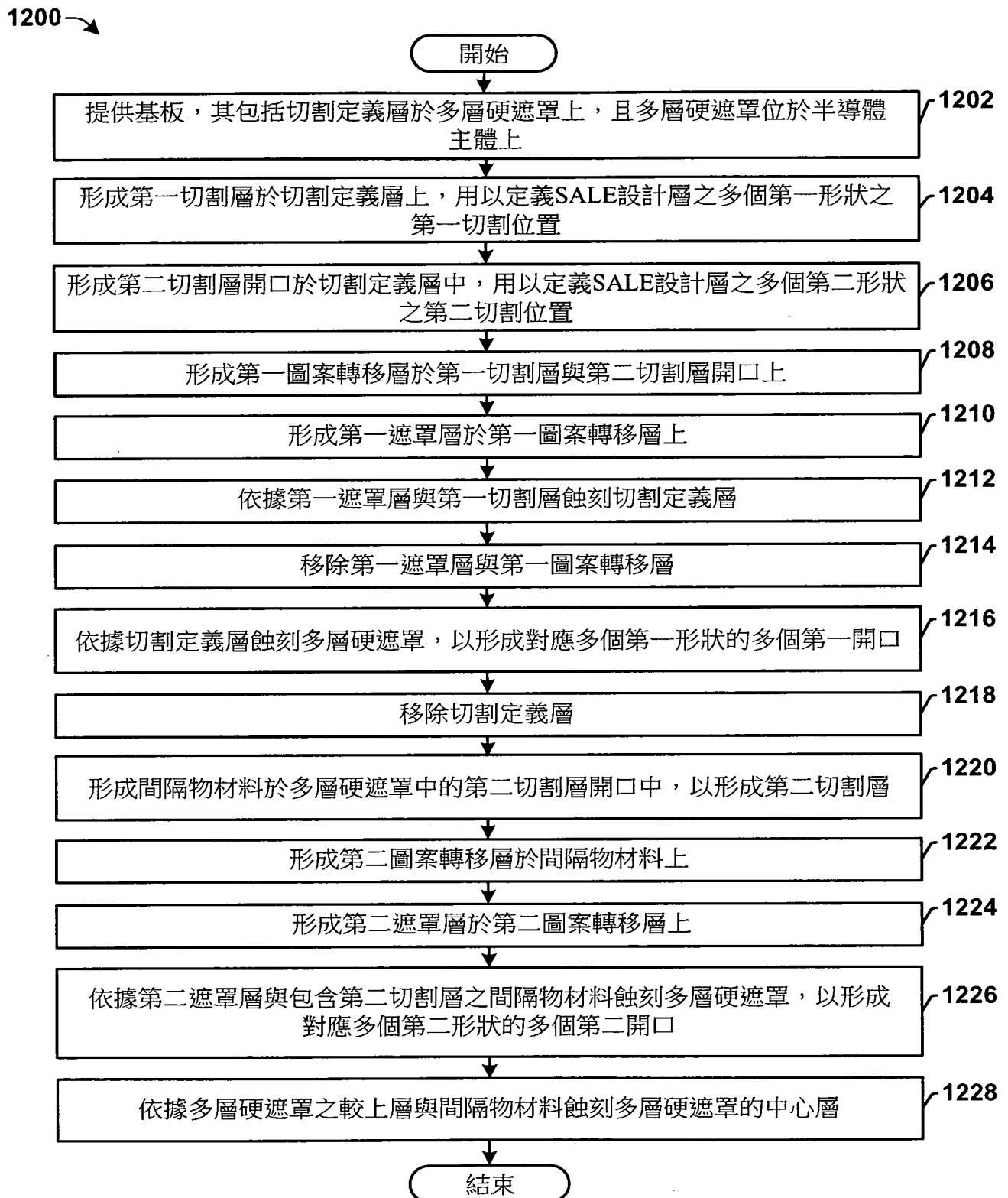
第 9 圖



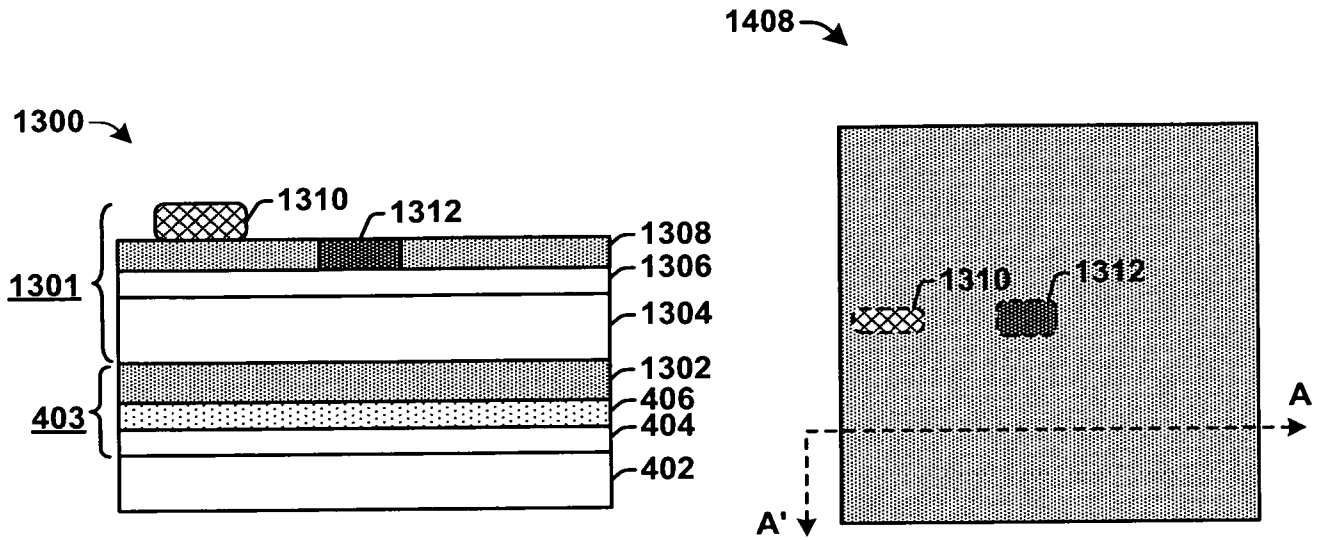
第 10 圖



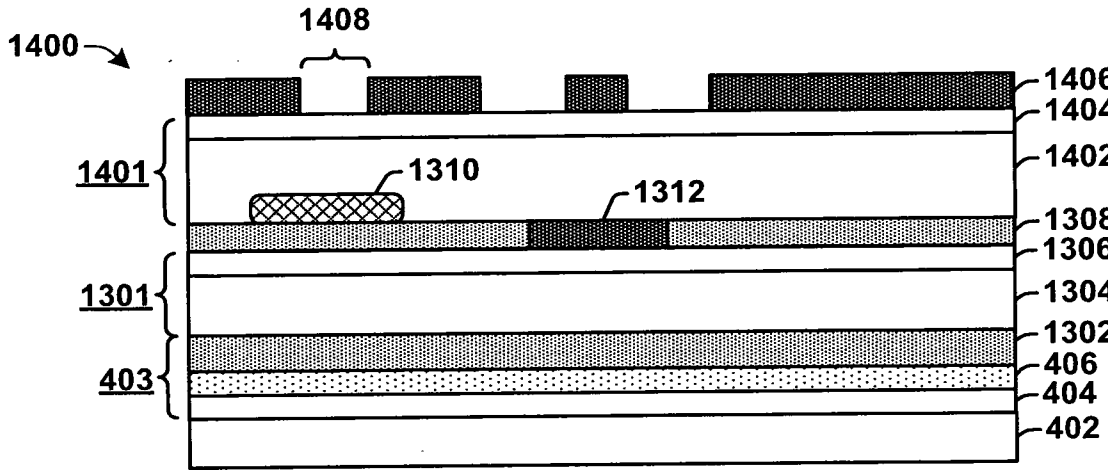
第 11 圖



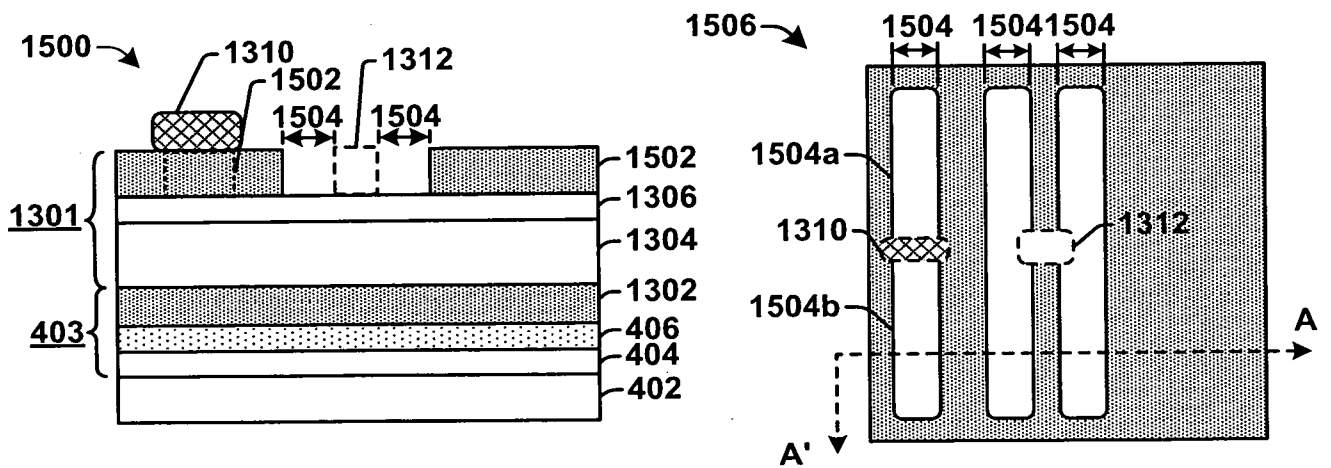
第 12 圖



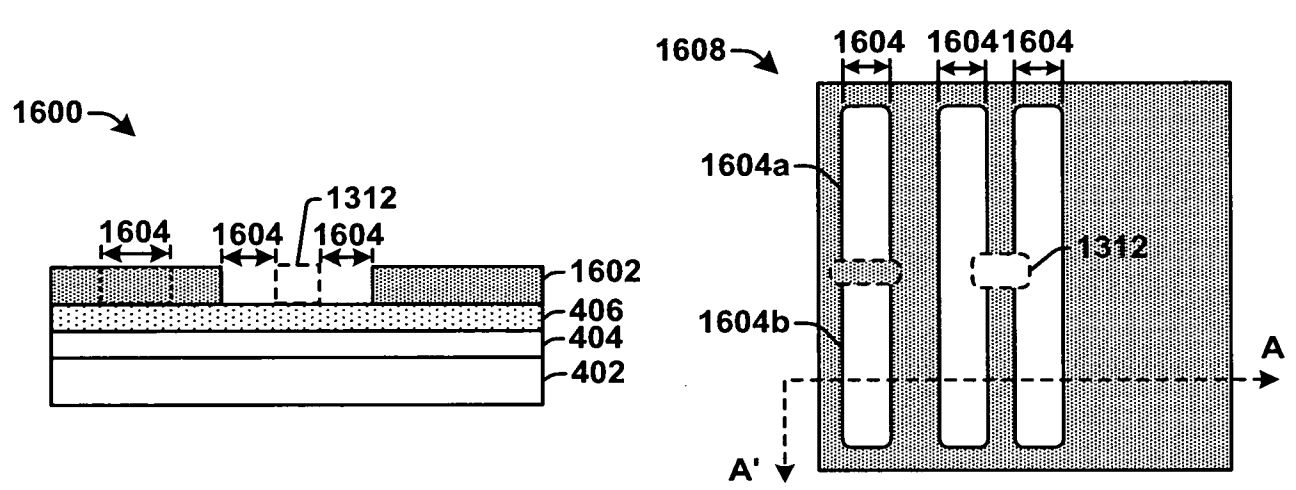
第 13 圖



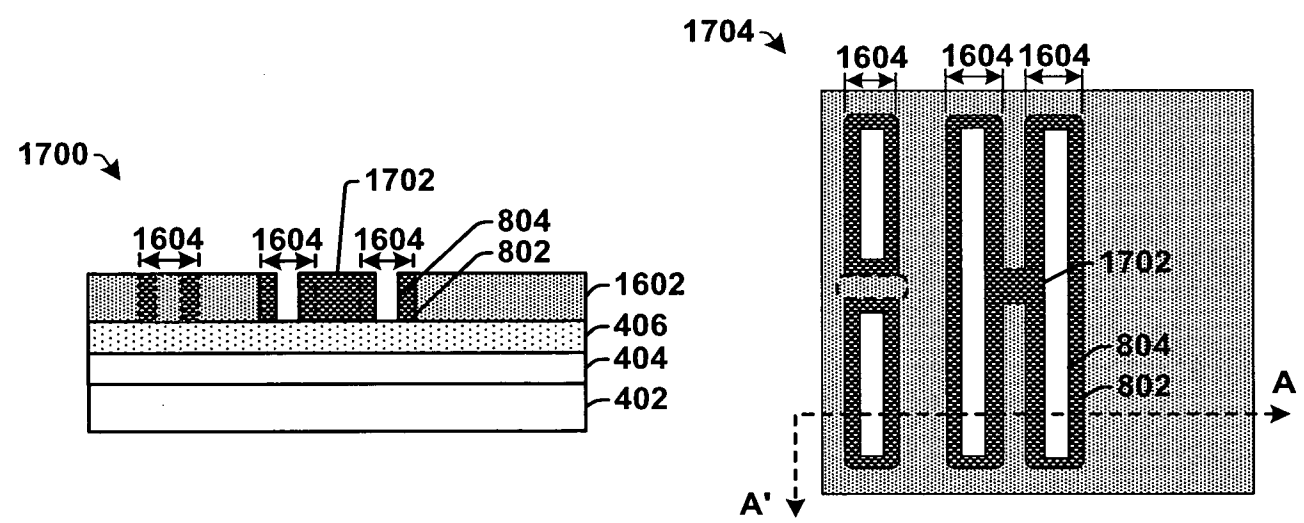
第 14 圖



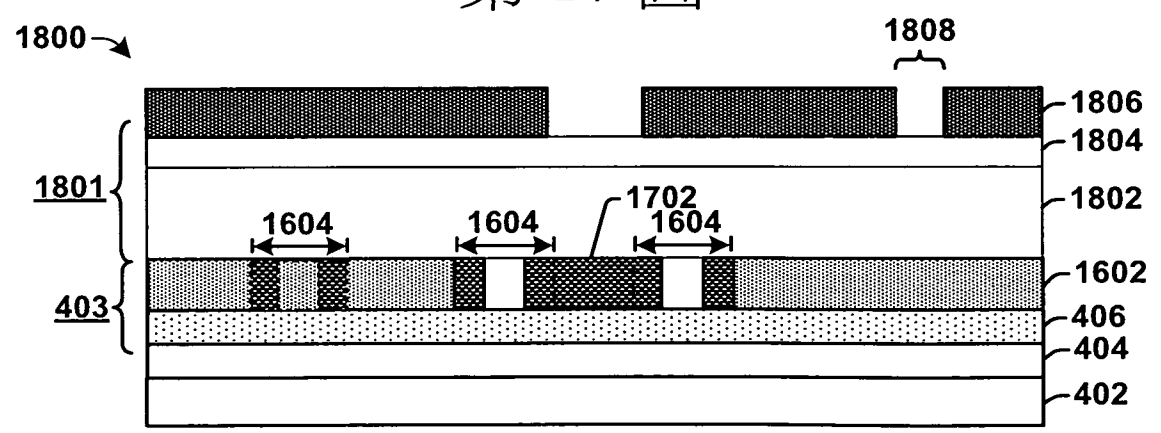
第 15 圖



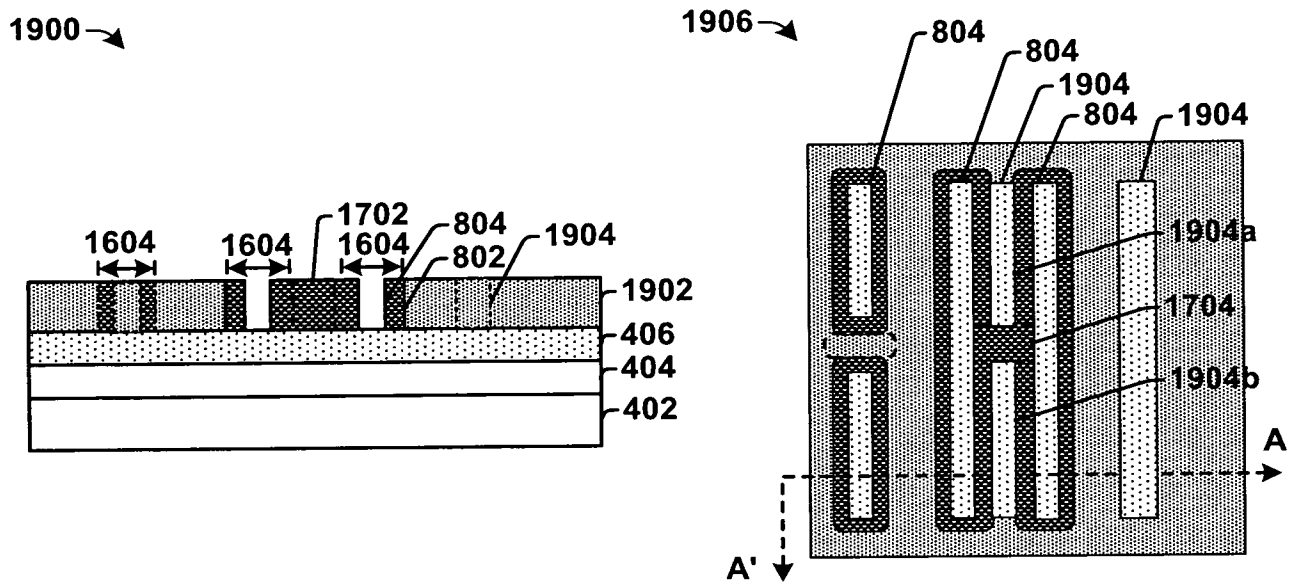
第 16 圖



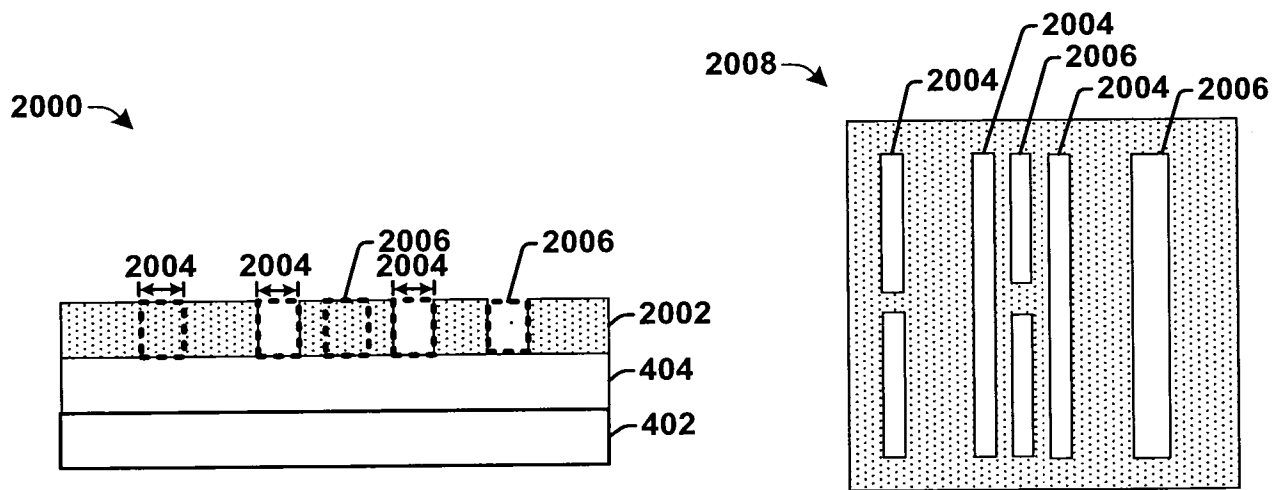
第 17 圖



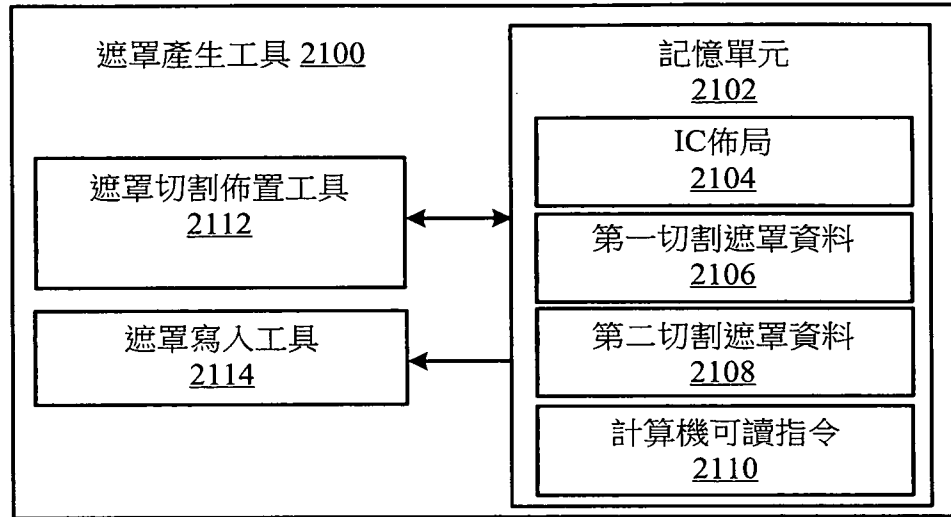
第 18 圖



第 19 圖



第 20 圖



第 21 圖

發明摘要

※ 申請案號：

※ 申請日：

※IPC 分類：

G03F 7/20 (2006.01)
G03F 7/26 (2006.01)

【發明名稱】 自我對準微影蝕刻製程與積體晶片

Self-aligned litho-etch process and integrated chip

【中文】

在某些實施例中，方法包含形成第一切割層於基板上，且基板具有多層硬遮罩如第一層與下方之第二層。依據第一切割層切割形成多個第一開口以露出多個第一位置之第二層，且第一位置對應 SALE 設計層之多個第一形狀。沉積間隔物材料於多層硬遮罩之側壁上，以形成第二切割層。依據第二切割層切割形成多個第二開口以露出多個第二位置之第二層，且第二位置對應 SALE 設計層之多個第二形狀。依據第一開口與第二開口蝕刻第二層。

【英文】

In some embodiments, the method is performed by forming a first cut layer over a substrate having a multi-layer hard mask with a first layer and an underlying second layer. A first plurality of openings, cut according to the first cut layer, are formed to expose the second layer at a first plurality of positions corresponding to a first plurality of shapes of a SALE design layer. A spacer material is deposited onto sidewalls of the multi-layer hard mask to form a second cut layer. A second plurality of openings, cut according to the second cut layer, are formed to expose the

second layer at a second plurality of positions corresponding to a second plurality of shapes of the SALE design layer. The second layer is etched according to the first and second plurality of openings.

【代表圖】

【本案指定代表圖】：第 (11) 圖。

【本代表圖之符號簡單說明】：

S₁ 第一末端至末端的空間

S₂ 第二末端至末端的空間

402 半導體主體

404 較下層

1100 剖視圖

1102 中心層

1108 上視圖

1104、1106 開口

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 自我對準微影蝕刻製程與積體晶片

Self-aligned litho-etch process and integrated chip

【技術領域】

【0001】 本發明係關於微影蝕刻製程，更特別關於自我對準微影蝕刻製程與其形成的積體晶片。

【先前技術】

【0002】 半導體產業藉由縮小積體電路(IC)中的構件(如電晶體裝置)尺寸，可持續改善IC之速度與功率。大體來說，微影解析度驅使積體晶片中構件尺寸縮小。然而最近的技術節點機台供應商，無法再降低光微影曝光機台的波長(比如成功實施EUV微影)，因此顯影技術節點之最小結構尺寸通常小於光微影機台所用之照射波長。

【0003】 雙重圖案化微影(DPL)為次22nm技術節點中，用於圖案化關鍵設計層(如多晶矽、薄金屬線路、或類似物)之最具前景的微影技術之一，然而某些雙重圖案化技術(如微影蝕刻、微影蝕刻)具有對準誤差與重疊問題，並因此劣化積體晶片效能。近年來，自我對準雙重圖案化(SADP)已作為雙重圖案化技術，其可避免對準誤差與重疊問題。

【發明內容】

【0004】 本發明一實施例提供之自我對準微影蝕刻製程，包括形成第一切割層於基板上，基板包括多層硬遮罩層，其具有第一層與下方之第二層；依據第一切割層切割形成多個第一開口以露出多個第一位置之第二層，且第一位置對應SALE設

計層之多個第一形狀；選擇性形成間隔物材料於多層硬遮罩之側壁上，以提供具有間隔物材料之第二切割層；依據第二切割層切割形成多個第二開口以露出多個第二位置之第二層，且第二位置對應 SALE 設計層之多個第二形狀；以及依據第一開口與第二開口蝕刻第二層。

【0005】 本發明一實施例提供之自我對準微影蝕刻製程，包括：提供基板，基板包括三層硬遮罩，其具有較上層、中心層、以及較下層於半導體主體上；形成第一切割層於較上層上，用以定義 SALE 設計層之多個第一形狀之第一切割位置；形成第二切割層開口於較上層中，用以定義 SALE 設計層之多個第二形狀之第二切割位置；依據第一圖案化光阻層與第一切割層蝕刻較上層，以形成對應第一形狀的多個第一開口；沉積間隔物材料於第二切割層開口中以形成第二切割層，且間隔物材料亦沉積於較上層之側壁上；依據第二圖案化光阻層與包含第二切割層之間隔物材料，蝕刻較上層以定義對應第二形狀的多個第二開口；以及依據第一開口與第二開口，蝕刻中心層。

【0006】 本發明一實施例提供之積體晶片，包括：自我對準微影蝕刻設計層之多個第一形狀，其具有第一末端至末端空間；以及自我對準微影蝕刻設計層之多個第二形狀，其具有第二末端至末端空間，其中第一末端至末端空間與第二末端至末端空間的比例為約 2.5:1。

【圖式簡單說明】

【0007】

第 1 圖係某些實施例中，自我對準微影蝕刻 (SALE) 製程的

流程圖。

第2圖係某些實施例中，以自我對準微影蝕刻製程的方法形成之積體晶片。

第3圖係某些實施例中，自我對準微影蝕刻製程的流程圖。

第4至11圖係某些實施例中，進行自我對準微影蝕刻製程之基板。

第12圖係某些其他實施例中，自我對準微影蝕刻製程的流程圖。

第13至20圖係某些實施例中，進行自我對準微影蝕刻製程之基板。

第21圖係某些實施例中，設置以進行自我對準微影蝕刻製程之遮罩產生工具的方塊圖。

【實施方式】

【0008】 下述內容將搭配圖式說明，而類似標號通常用以標示類似單元，且多種結構並未依比例繪示。在下述說明中，爲了方便說明，將採用特定方式以利了解。對本技術領域中具有通常知識者而言，實際應用時可稍微調整下述的一或多個實施例。在其他例子中，將取方塊圖說明已知的結構與裝置以利了解。

【0009】 自我對準雙重圖案化(SADP)技術已用於形成重複結構如記憶陣列(如SRAM記憶陣列)。舉例來說，SRAM記憶陣列位元線及/或控制線的重複結構，可在第一光微影製程中，形成間隔物層於基板上的圖案化光阻層中的最小間距開口其側壁上。在形成間隔物層於側壁上後，可採用第二光微影製程

移除光阻層，使保留之間隔物之間的間距小於第一光微影製程形成的間距(因為單一線路中具有兩個間隔物)。可依間隔物層選擇性地圖案化基板，以形成緻密的線路陣列。

【0010】 切割遮罩(cut mask)可用以形成緻密線路陣列中，線路末端至線路末端的空間。然而現有SADP製程採用第二光微影製程形成之形狀之間的末端至末端空間，大於採用第一光微影製程形成之形狀之間的末端至末端空間。這是因為在光微影形成形狀前，第一光微影製程就形成形狀切割，使間隔物材料可定義空間。相反地，第二光微影製程形成的切割係由光微影製程定義，即受限於光阻其較差的頂部損失輪廓。為了進一步縮小IC佈局(如SRAM單元)的尺寸，需縮小第二光微影製程所能達到的末端至末端空間。

【0011】 綜上所述，本發明的某些實施例係關於進行自我對準微影蝕刻製程的方法與設備，以提供微小的線路末端至線路末端空間。在某些實施例中，此方法包括提供基板，其具有多層硬遮罩如第一層與下方之第二層。第一切割層係形成於基板上。多個第一開口係依據第一切割層切割並形成以露出多個第一位置之第二層，且第一位置對應SALE設計層之多個第一形狀。間隔物材料係沉積於多層硬遮罩的側壁上，以形成第二切割層。多個第二開口可依據第二切割層切割並形成以露出多個第二位置之第二層，且第二位置對應SALE設計層之多個第二形狀。在形成第一開口與第二開口之光微影製程前先形成第一與第二切割層，可縮小第一形狀與第二形狀之末端至末端空間。這是因為末端至末端空間不再受限於光微影解析度。

【0012】 第 1 圖係某些實施例中，進行自我對準微影蝕刻 (SALE) 製程之方法 100 的流程圖。方法 100 包含「先切割」方法，因為在形成開口於多層硬遮罩前，先形成第一切割層以定義線路末端空間的方法可增加加線路末端空間。上述形成開口於多層硬遮罩之步驟對應 SALE 設計層之多個第一形狀。

【0013】 步驟 102 提供基板。在某些實施例中，基板可包含一或多個介電層位於半導體主體上。在某些實施例中，基板更包含多層硬遮罩位於一或多個介電層上。多層硬遮罩可包含第一層與下方之第二層。

【0014】 步驟 104 選擇性地形成第一切割層於基板上，以定義自我對準微影蝕刻 (SALE) 設計層之多個第一形狀的第一切割位置。第一切割層係設置以定義空間或「切割」於沿著線路末端的第一形狀中，以形成多個第一形狀定義的線路之間的末端至末端空間。在某些實施例中，第一切割層之形成方法為陳積阻擋層於多層硬遮罩上。

【0015】 步驟 106 依據第一切割層切割並形成多個第一開口，露出多層硬遮罩的第二層。在某些實施例中，依據第一圖案化光阻層與第一切割層蝕刻多層硬遮罩，以形成多個第一開口。

【0016】 步驟 108 選擇性地形成間隔物材料於基板上，以提供第二切割層，其可定義用於 SALE 設計層之多個第二形狀的第二切割位置。第二切割層設置以沿著線路末端切割多個第二形狀，可形成多個第二形狀定義之線路之間的末端至末端空間。在某些實施例中，多個第一形狀之間隔有多個第二形狀。

【0017】 在某些實施例中，第二切割層的形成方法為形成第二切割層開口於多層硬遮罩中(步驟110)。接著形成間隔物材料於第二切割層開口中，以形成第二切割層(步驟112)。

【0018】 步驟114依據第二切割層切割並形成多個第二開口，露出多層硬遮罩的第二層。在某些實施例中，依據第二圖案化光阻層與包含第二切割層の間隔位材料，蝕刻多層硬遮罩以形成多個第二開口。

【0019】 步驟116依據多個第一開口與多個第二開口，選擇性蝕刻多層硬遮罩的第二層。在某些實施例中，之後可依據多層硬遮罩的第二層蝕刻基板的一或多個介電層。

【0020】 如此一來，在形成多個第一開口與第二開口之光微影製程前，先形成第一切割層與第二切割層之方法100，其形成的多個第一形狀與第二形狀之末端至末端空間不限於光微影解析度。

【0021】 第2圖係某些實施例中，依據自我對準微影蝕刻製程所形成的積體晶片200。

【0022】 積體晶片200包括多個第一形狀204與多個第二形狀206於積體晶片晶粒202上。第一形狀204與第二形狀206包含於SALE設計層(比如採用SALE微影製程形成的設計層)中。在某些實施例中，第一形狀204的形成方法可為SALE製程的第一光微影製程，而第二形狀206的形成方法可為SALE製程的第二光微影製程。在某些實施例中，SALE設計層可包含閘極層或線路末端的金屬化層。

【0023】 多個第一形狀204與第二形狀206於第一方向隔有

空間 S，其小於單一光罩所能達到的最小空間(如 G0 空間)。舉例來說，積體晶片 200 中多個第一形狀 204 之形狀 204a 位於沿著第二方向 210 延伸之第一線路 205 中，而多個第二形狀 206 之相鄰的形狀 206a 與 206b 位於沿著第二方向 210 延伸之第二線路 207 中。形狀 206a 與 206b 於第一方向 208 與形狀 204a 隔有空間 S，其小於 G0 空間。

【0024】 對準第一方向 210 之兩個以上的多個第一形狀 204 係位於一圖案中，此圖案具有第一末端至末端空間 S_1 。對準第二方向 210 之兩個以上的多個第二形狀 206 係位於一圖案中，此圖案具有第二末端至末端空間 S_2 。第一末端至末端空間 S_1 與第二末端至末端空間 S_2 之比例 ($S_1:S_2$) 為約 2.5:1。

【0025】 在某些實施例中，積體晶片 200 可包含靜態隨機存取記憶體 (SRAM) 陣列，其中多個第一形狀 204 與多個第二形狀 206 包含多個位元線。在其他實施例中，積體晶片 200 可包含 SRAM 陣列，其中多個第一形狀 204 與多個第二形狀 206 包含多個控制線。在又一實施例中，積體晶片 200 可包含末段製程部份或電晶體閘極部份。

【0026】 第 3 圖係某些實施例中，自我對準微影蝕刻製程之方法 300 的流程圖。

【0027】 本發明揭露的方法(如方法 100、300、及/或 1200) 包含一系列的步驟或事件，但應理解下述說明中步驟或事件的順序並非用以侷限本發明。舉例來說，某些步驟可採用不同順序進行，及/或與其他步驟或事件同時進行，而不限於說明及/或敘述的順序。此外，本發明的一或多個實施例不必然進行所

有步驟。此外，可分別進行一或多個步驟。

【0028】 步驟 302 提供基板，其包含多層硬遮罩於半導體主體上。在某些實施例中，多層硬遮罩包含三層硬遮罩，其具有較上層、中心層、與較下層。

【0029】 步驟 304 選擇性地形成第一切割層於多層硬遮罩上，用以定義 SALE 設計層之多個第一形狀的第一切割位置。上述第一形狀之形成方法為 SALE 製程之第一光微影製程。第一切割層設置以切割沿著線路末端之多個第一形狀，以形成多個第一形狀定義的線路之間的末端至末端空間。在某些實施例中，第一切割層可包含阻擋層位於多層硬遮罩上。在某些實施例中，SALE 設計層包含 SRAM 陣列。

【0030】 步驟 306 選擇性地形成第二切割層開口於多層硬遮罩中，用以定義 SALE 設計層之多個第二形狀的第二切割位置。上述第二形狀的形成方法為 SALE 製程之第二光微影製程。第二切割層開口定義之第二切割層位置，係設置以切割沿著線路末端之多個第二形狀，以形成多個第二形狀定義的線路之間的末端至末端空間。在某些實施例中，第二切割層開口可包含多層硬遮罩之較上層中的開口。

【0031】 步驟 308 形成第一圖案轉移層於第一切割層與第二切割層開口上。

【0032】 步驟 310 形成第一遮罩層於第一圖案轉移層上。在某些實施例中，第一遮罩層可包含第一圖案化之光阻層。

【0033】 步驟 312 依據第一遮罩層與第一切割層選擇性地蝕刻多層硬遮罩，即依據多個第一形狀形成多個第一開口於多

層硬遮罩中。在某些實施例中，依據第一遮罩層與第一切割層選擇性地蝕刻多層硬遮罩之較上層之步驟，係經由第一圖案轉移層形成多個第一開口於較上層中。

【0034】 步驟 314 移除第一遮罩層、第一圖案轉移層、與第一切割層。

【0035】 步驟 316 選擇性地形成間隔物材料，使其填入多層硬遮罩中的第二切割層開口以形成第二切割層，並使其形成於蝕刻後的多層硬遮罩之側壁上。

【0036】 步驟 318 形成第二圖案轉移層於間隔物材料上。

【0037】 步驟 320 形成第二遮罩層於第二圖案轉移層上。在某些實施例中，第二遮罩層可包含第二圖案化光阻層。

【0038】 步驟 322 依據第二遮罩層與包含第二切割層之間隔物材料選擇性地蝕刻多層硬遮罩，以依據多個第二形狀形成多個第二開口。藉由多層硬遮罩與蝕刻後之多層硬遮罩的側壁上之間隔物材料，可定義多個第二開口。在某些實施例中，依據第二遮罩層選擇性地蝕刻多層硬遮罩的較上層，且此選擇性地蝕刻經由第二圖案轉移層形成多個第二開口於較上層中。

【0039】 步驟 324 依據多個第一開口與第二開口選擇性地蝕刻多層硬遮罩的中心層。

【0040】 在某些實施例中，可依據多層硬遮罩的中心層選擇性地蝕刻多層硬遮罩的較下層，且可依據較下層進一步蝕刻其下之基板(如一或多個介電層)，比如形成用於薄金屬層之開口。

【0041】 第 4 至 11 圖係某些實施例中，自我對準微影蝕刻製程之方法 300 的基板。可以理解的是，雖然第 4 至 11 圖之結構搭

配方法 300 說明，但第 4 至 11 圖之結構不限於只由方法 300 形成。

【0042】 第 4 圖係某些實施例中，依據步驟 302 至 308 之基板的上視圖 418 中，沿著剖線 A-A' 的剖視圖 400。

【0043】 如剖視圖 400 所示，三層硬遮罩 403 位於半導體主體 402 上。三層硬遮罩 403 包含較下層 404、中心層 406、與較上層 408。在某些實施例中，較下層 404 包含氮化鈦層，並位於半導體主體 402 上。在某些實施例中，中心層 406 包含 TEOS 層，並位於氮化鈦層上。在某些實施例中，較上層 408 包含矽層，並位於 TEOS 層上。

【0044】 第一切割層 410 係選擇性地形成於三層硬遮罩 403 上，用以定義 SALE 設計層之多個第一形狀的第一切割位置。上述第一形狀的形成方法為 SALE 微影製程之第一光微影製程。在某些實施例中，第一切割層 410 之形成方法為沉積硬遮罩材料層至三層硬遮罩 403 的較上層 408 上。接著選擇性蝕刻硬遮罩材料層，以移除第一切割層 410 以外之硬遮罩材料。在某些實施例中，硬遮罩材料的蝕刻方法為多重蝕刻製程。舉例來說，硬遮罩材料之蝕刻方法包括具有第一蝕刻選擇性之主要蝕刻，以及蝕刻選擇性大很多的過蝕刻。在某些實施例中，第一切割層 410 之沉積方法為氣相沉積技術(如化學氣相沉積、物理氣相沉積、或類似氣相沉積)。

【0045】 在某些實施例中，硬遮罩材之選擇性蝕刻採用的蝕刻品，對欲蝕刻之硬遮罩材料的蝕刻選擇性大於對三層硬遮罩 403 之較上層 408 之蝕刻選擇性。上述蝕刻選擇性可在圖案化硬遮罩材料時，不移除下方之三層硬遮罩 403 的較上層 408。舉

例來說，某些實施例之第一切割層 410 可包含氮化鈦 (TiN)。在這些實施例中，主要蝕刻步驟之 TiN 與下方之矽層的蝕刻選擇性為 2.3，即 TiN 層比矽層之蝕刻速率快 2.3 倍。在其他實施例中，第一切割層 410 包含氧化鈦 (TiO) 或其他膜狀物，其蝕刻選擇性比三層硬遮罩 403 之較上層 408 (如矽) 高 6 倍，即比較上層 408 之蝕刻速率快 6 倍。

【0046】 第二切割層開口 412 係選擇性地形成於三層硬遮罩 403 中，用以定義 SALE 設計層之多個第二形狀的第二切割位置。上述第二形狀的形成方法為 SALE 微影製程之第二光微影製程。在某些實施例中，第二切割層開口 412 之形成方法為選擇性蝕刻三層硬遮罩 403 之較上層 408，以形成開口露出下方之中心層 406。

【0047】 第一圖案轉移層 413 係形成於第一切割層 410 與第二切割層開口 412 上。第一圖案轉移層 413 係設置自上方的第一光阻層轉移圖案至三層硬遮罩 403 之較上層 408。在某些實施例中，第一圖案轉移層 413 包含底層 414 形成於第一切割層 410 與第二切割層開口 412 上，以及中間層 416 形成於底層 414 上。在某些實施例中，底層 414 可包含碳層或氫層，其沉積方法可為氣相沉積技術或旋轉塗佈技術。在某些實施例中，中間層 416 可為氧化矽。

【0048】 第 5 圖係某些實施例中，對應步驟 310 之基板的剖視圖 500。

【0049】 如剖視圖 500 所示，第一圖案化光阻層 502 係形成於第一圖案轉移層 413 上。第一圖案化光阻層 502 包含開口

504，其對應 SALE 設計層上的多個第一設計形狀之位置。在某些實施例中，第一圖案化光阻層 502 之沉積方法可為旋轉塗佈製程。接著圖案化第一圖案化光阻層 502，且圖案化方法可為光微影製程，以對應光罩之射線圖案選擇性地曝光第一圖案化光阻層 502。接著以顯影液移除圖案化光阻層 502 之選擇區域，以形成開口 504。

【0050】 第 6 圖係某些實施例中，對應步驟 312 之基板的剖視圖 600 與上視圖 606。

【0051】 如剖視圖 600 所示，依據第一圖案化光阻層 502 與第一切割層 410 蝕刻三層硬遮罩 403 之較上層 602，以依據多個第一形狀形成多個第一開口 604 於較上層 602 中。蝕刻三層硬遮罩 403 之步驟可選擇性地移除三層硬遮罩 403 之較上層 602，以形成多個第一開口 604 露出中心層 406。由於第一切割層 410 包含阻擋層於三層硬遮罩 403 之較上層 602 上，因此下方之三層硬遮罩 403 的中心層 406 不露出於第一切割層 410 之區域中。由於第二切割層開口 412 包含開口於較上層 602 中，因此下方之中心層 406 露出於第二切割層開口 412 之區域中。

【0052】 在某些實施例中，三層硬遮罩 403 之較上層 602 的蝕刻方法採用之蝕刻液，其對較上層 602 之蝕刻選擇性大於對第一切割層 410 之蝕刻選擇性。上述蝕刻選擇性可圖案化第一切割層 410 未覆蓋之較上層 602。舉例來說，某些實施例之第一切割層 410 可包含氮化鈦 (TiN)，而較上層 602 可包含矽。在這些實施例中，主要蝕刻步驟對下方矽層的蝕刻選擇性為 TiN 之約 6 倍至 20 倍之間 (即矽層的蝕刻速率比 TiN 層的蝕刻速率快 6

倍至 20 倍之間)。在某些實施例中，矽層的蝕刻方法可採用多重蝕刻製程(比如具有第一蝕刻選擇性之主要蝕刻，以及具有較大蝕刻選擇性之過蝕刻步驟)。

【0053】 在某些實施例中，可經由第一圖案轉移層 413 蝕刻較上層 602。舉例來說，可依據第一圖案化光阻層 502 選擇性蝕刻中間層 416，使第一圖案化光阻層 502 之圖案轉移至中間層 416。同樣地，可依據中間層 416 選擇性蝕刻底層 414，使中間層 416 之圖案轉移至底層 414。藉由將第一圖案化光阻層 502 之圖案轉移至三層硬遮罩層 403 之較上層 602，第一圖案轉移層 413 可改善控制較上層 602 之關鍵尺寸(CD)。舉例來說，上述步驟可降低光阻圖案之粗糙度與垂直度對最終圖案之 CD 一致性的影響。

【0054】 如上視圖 606 所示，依據第一圖案化光阻層 502 與第二切割層開口 412 交會之第一切割層，蝕刻三層硬遮罩 403 之較上層 602 以形成多個第一開口 604，即形成三層硬遮罩 403 之較上層 602 中的「H 型開口」。多個第一開口 604 亦與第一切割層 410 相鄰，即開口 604a 與 604b 之間隔有第一切割層 410。

【0055】 第 7 圖係某些實施例中，對應步驟 314 之基板的剖視圖 700 與上視圖 702。

【0056】 如剖視圖 700 所示，移除第一切割層 410。在某些實施例中，第一切割層 410 可由蝕刻劑移除，且蝕刻劑對第一切割層 410 之蝕刻選擇性比對多層硬遮罩之較上層 602 之蝕刻選擇性快。

【0057】 如上視圖 702 所示，移除第一切割層 410 後的結構

中，三層硬遮罩 403 之較上層 602 延伸於開口 604a 與 604b 之間。位於開口 604a 與 604b 之間的三層硬遮罩 403 之較上層 602，具有寬度 S_0 。

【0058】 第 8 圖係某些實施例中，對應步驟 314 之基板的剖視圖 800 與上視圖 808。

【0059】 如剖視圖 800 所示，間隔物材料 802 係形成於三層硬遮罩 403 中蝕刻後的較上層 602 之開口側壁上。間隔物材料 802 填入三層硬遮罩 403 中的第二切割層開口 412，以形成第二切割層 806。在某些實施例中，間隔物材料 802 的形成方法可為沉積間隔物材料於基板上，接著自水平表面蝕刻移除間隔物材料。最終形成的間隔物材料 802 保留於三層硬遮罩 403 之蝕刻後的較上層 602 其側壁上，並保留寬度縮小之開口 804。上述開口 804 露出下方之三層硬遮罩 403 的中心層 406，且位於定義多個第一形狀之位置。

【0060】 如上視圖 808 所示，間隔物材料 802 形成圍繞三層硬遮罩 403 之較上層 602 中的開口 804 之框狀物，進而縮小露出三層硬遮罩 403 之中心層 406 之開口 804 的寬度。間隔物材料 802 形成第一末端至末端空間 S_1 於開口 804a 與 804b 之間。

【0061】 第 9 圖係對應步驟 318 至 320 之基板的剖視圖 900。

【0062】 如剖視圖 900 所示，第二圖案轉移層 901 係形成於間隔物材料 802 上。在某些實施例中，第二圖案轉移層 901 包含底層 902 沉積於間隔物材料 802 上，以及中間層 904 沉積於底層 902 上。第二圖案化光阻層 906 係形成於第二圖案轉移層 901 上。第二圖案化光阻層 906 包含開口 908，其對應 SALE 設計層

之多個第二形狀的位置。

【0063】 第 10 圖係某些實施例中，對應步驟 322 之基板的剖視圖 1000 與上視圖 1006。

【0064】 如剖視圖 1000 所示，依據第二圖案化光阻層 906 與包含第二切割層 806 之間隔物材料 802 選擇性蝕刻三層硬遮罩 403 之較上層 1002，以形成對應多個第二形狀之多個第二開口 1004。蝕刻較上層 1002 之步驟可移除三層硬遮罩 403 之部份較上層 1002，以形成多個第二開口 1004 露出中心層 406。如上視圖 1006 所示，第二切割層 806 形成第二末端至末端的空間 S_2 於開口 1004a 與 1004b 之間。第一末端至末端的空間 S_1 與第二末端至末端的空間 S_2 的比例為約 2.5:1。

【0065】 第 11 圖係某些實施例中，對應步驟 324 之基板的剖視圖 1100 與上視圖 1108。

【0066】 如剖視圖 1100 與上視圖 1108 所示，依據較上層 1002 及間隔物材料 802 定義之多個第一開口 604 與第二開口 1004，選擇性蝕刻三層硬遮罩 403 之中心層 1102，以分別形成開口 1104 與 1106 於中心層 1102 中。

【0067】 第 12 圖係某些其他實施例中，自我對準微影蝕刻製程之方法 1200 的流程圖。

【0068】 步驟 1202 提供基板，其包含切割定義層於多層硬遮罩上，且多層硬遮罩位於半導體主體上。在某些實施例中，多層硬遮罩包含三層硬遮罩，其具有較上層、中心層、與較下層。在某些實施例中，切割定義層可包含底層、中間層、硬遮罩層、與阻擋層。在某些實施例中，中間層與阻擋層可包含第

一低溫膜，而硬遮罩層可包含第二低溫膜，且第一低溫膜不同於第二低溫膜。

【0069】 步驟 1204 選擇性地形成第一切割層於切割定義層上，用以定義 SALE 設計層之多個第一形狀的第一切割位置。上述第一形狀的形成方法為 SALE 製程之第一光微影製程。在某些實施例中，第一切割層可包含阻擋層位於硬遮罩層上。

【0070】 步驟 1206 選擇性地形成第二切割層開口於切割定義層中，用以定義 SALE 設計層之多個第二形狀的第二切割位置。上述第二形狀的形成方法為 SALE 製程之第二光微影製程。在某些實施例中，第二切割層開口可包含硬遮罩層中的開口。

【0071】 步驟 1208 形成第一圖案轉移層於第一切割層與第二切割層開口上。

【0072】 步驟 1210 形成第一遮罩層於第一圖案轉移層上。在某些實施例中，第一遮罩層可包含第一圖案化光阻層。

【0073】 步驟 1212 依據第一遮罩層與第一切割層選擇性地蝕刻切割定義層。在某些實施例中，經由第一圖案轉移層選擇性蝕刻切割定義層。

【0074】 步驟 1214 移除第一遮罩層與第一圖案轉移層。

【0075】 步驟 1216 依據切割定義層與第二切割層選擇性蝕刻多層硬遮罩，以依據多個第一形狀形成多個第一開口於多層硬遮罩中。依據第二切割層蝕刻多層硬遮罩，可形成多層第二切割層開口於多層硬遮罩中。

【0076】 步驟 1218 移除切割定義層。

【0077】 步驟 1220 選擇性地形成間隔物材料以填入多層第二切割層開口並形成第二切割層，且間隔物材料形成於蝕刻後的多層硬罩之側壁上。

【0078】 步驟 1222 形成第二圖案轉移層於間隔物材料上。

【0079】 步驟 1224 形成第二遮罩層於第二圖案轉移層上。在某些實施例中，第二遮罩層可包含第二圖案化光阻層。

【0080】 步驟 1226 依據第二遮罩層與包含第二切割層之間隔物材料選擇性蝕刻多層硬遮罩，以依據多個第二形狀形成多個第二開口。多層硬遮罩與位於蝕刻後之多層硬遮罩其側壁上的間隔物材料，可定義多個第二開口。在某些實施例中，經由第二圖案轉移層選擇性蝕刻多層硬遮罩，可形成多個第二開口於較上層中。

【0081】 步驟 1228 依據多個第一開口與第二開口選擇性蝕刻多層硬遮罩的中心層。

【0082】 在某些實施例中，可依據多層硬遮罩的中心層選擇性蝕刻多層硬遮罩的較下層。在某些實施例中，可依據較下層進一步蝕刻下方之基板(如一或多個介電層)，比如形成用於薄金屬層之開口。

【0083】 第 13 至 20 圖係某些實施例中，進行自我對準微影蝕刻製程之方法的基板。可以理解的是，雖然第 13 至 20 圖之結構搭配方法 1200 說明，但第 13 至 20 圖之結構不限於只由方法 1200 形成。

【0084】 第 13 圖係某些實施例中，對應步驟 1202 至 1206 之基板的剖視圖 1300。

【0085】 如剖視圖 1300 所示，三層硬遮罩 403 位於半導體主體 402 上。三層硬遮罩 403 包含較下層 404、中心層 406、與較上層 1302。在某些實施例中，較下層 404 包含氮化鈦層，其位於半導體主體 402 上。在某些實施例中，中心層 406 包含 TEOS 層，其位於 TiN 層上。在某些實施例中，較上層 1302 包含矽層，其位於 TEOS 層上。

【0086】 切割定義層 1301 位於三層硬遮罩 403 上。切割定義層 1301 包含底層 1304、中間層 1306、硬遮罩層 1308、與阻擋層 1310。在某些實施例中，底層 1304 包含碳層。在某些實施例中，中間層 1306 與阻擋層 1310 可包含第一低溫膜，而硬遮罩 1308 可包含第二低溫膜，且第一低溫膜不同於第二低溫膜。

【0087】 在某些實施例中，中間層 1306 與阻擋層 1310 之第一低溫膜包含低溫氧化物膜。在某些實施例中，硬遮罩層 1308 之第二低溫膜包含低溫氮化鈦膜。在某些實施例中，低溫氧化物膜與低溫氮化鈦膜的 formed 溫度介於約 100°C 至約 200°C 之間。在其他實施例中，第一低溫膜與第二低溫膜可包含其他材料，且兩者之蝕刻選擇比大於 6。舉例來說，第一低溫膜之蝕刻速率比第二低溫膜之蝕刻速率快超過 6 倍。

【0088】 選擇性蝕刻阻擋層，以形成第一切割層 1310 於硬遮罩層 1308 上。第一切割層 1310 定義用於 SALE 設計層之多個第一形狀的第一切割位置，且第一形狀的形成方法為 SALE 微影製程之第一光微影製程。第二切割層開口 1312 係選擇性地形成於硬遮罩層 1308 中，用以定義 SALE 設計層之多個第二形狀之第二切割位置，且第二形狀的形成方法為 SALE 微影製程之

第二光微影製程。在某些實施例中，第二切割層開口 1312 之形成方法為選擇性蝕刻硬遮罩層 1308 以形成開口。

【0089】 第 14 圖係某些實施例中，對應步驟 1208 至 1210 之基板的剖視圖 1400。

【0090】 如剖視圖 1400 所示，第一圖案轉移層 1401 係形成於第一切割層 1310 與第二切割層開口 1312 上。第一圖案化光阻層 1406 係形成於第一圖案轉移層 1401 上。第一圖案化光阻層 1406 包含開口 1408，其對應多個第一形狀的位置。

【0091】 第一圖案轉移層 1401 設置將圖案自上方的第一圖案化光阻層 1406 轉移至硬遮罩層 1308。在某些實施例中，第一圖案轉移層 1401 可包含底層 1402 形成於第一切割層 1310 上與第二切割層開口 1312 上，以及中間層 1404 形成於底層 1402 上。在某些實施例中，底層 1402 可包含碳層或氫層，其沉積方法為氣相沉積技術或旋轉塗佈技術。在某些實施例中，中間層 1404 可包含氧化矽層。

【0092】 第 15 圖係某些實施例中，對應步驟 1212 之基板的剖視圖 1500 與上視圖 1506。

【0093】 如剖視圖 1500 所示，依據第一圖案化光阻層 1406 與第一切割層 1310 蝕刻硬遮罩層 1502 (對應硬遮罩層 1308)。蝕刻硬遮罩層 1502 之步驟可選擇性移除部份硬遮罩層 1502，以形成開口 1504 露出中間層 1306。由於第一切割層 1310 包含阻擋層於硬遮罩層 1308 上，中間層 1306 不會露出於第一切割層 1310 之區域中。由於第二切割層開口 1312 包含開口於硬遮罩層 1308 中，中間層 1306 將露出於第二切割層開口 1312 之區域中。

【0094】 如上視圖 1506 所示，開口 1504 之形成方法為依據第一圖案化光阻層 1406 與第二切割層開口 1312 之交會處，蝕刻三層硬遮罩 403 的硬遮罩層 1308 以形成 H 型開口於硬遮罩層 1308 中。開口 1504 亦與第一切割層 1310 相鄰，因此開口 1504a 與 1504b 之間隔有第一切割層 1310。

【0095】 第 16 圖係某些實施例中，對應步驟 1214 至 1218 之基板的剖視圖 1600 與上視圖 1608。

【0096】 如剖視圖 1600 所示，依據切割定義層 1301 選擇性蝕刻三層硬遮罩 403 之較上層 1602，使硬遮罩層 1308 中的開口轉移為較上層 1602 之多個第一開口 1604，且第一開口 1604 對應多個第一形狀。接著移除切割定義層 1301。如上視圖 1608 所示，三層硬遮罩 403 之較上層 1602 延伸於開口 1604a 與 1604b 之間。

【0097】 第 17 圖係某些實施例中，對應步驟 1220 之基板的剖視圖 1700 與上視圖 1704。

【0098】 如剖視圖 1700 所示，間隔物材料 802 係形成於三層硬遮罩 403 之蝕刻後的較上層 1602 其側壁上。間隔物材料 802 填入三層硬遮罩 403 中的第二切割層開口 1312，以形成第二切割層 1702。在某些實施例中，間隔物材料 802 之形成方法可為沉積間隔物材料於基板上，接著蝕刻間隔物材料以自水平表面移除間隔物材料。上述步驟使間隔物材料保留於三層硬遮罩 403 之蝕刻後的較上層 1602 其側壁上，使寬度縮小之開口 804 在定義多個第一形狀之位置露出三層硬遮罩 403 之下方的中心層 406。

【0099】 如上視圖 1704 所示，間隔物材料 802 形成之框狀物圍繞三層硬遮罩 403 之較上層 1602 中的開口 1606，即可縮小三層硬遮罩 403 之中間層 406 其露出區域的寬度。

【0100】 第 18 圖係某些實施例中，對應步驟 1222 至 1224 之基板的剖視圖 1800。

【0101】 如剖視圖 1800 所示，第二圖案轉移層 1801 係形成於間隔物材料 802 上。在某些實施例中，第二圖案轉移層 1801 包含底層 1802 沉積於間隔物材料 802 上，以及中間層 1804 沉積於底層 1802 上。第二圖案化光阻層 1806 係形成於第二圖案轉移層 1801 上。第二圖案化光阻層 1806 包含開口 1808，其對應多個第二形狀的位置。

【0102】 第 19 圖係某些實施例中，對應步驟 1226 之基板的剖視圖 1900 與上視圖 1906。

【0103】 如剖視圖 1900 所示，依據第二圖案化光阻層 1806 與包含第二切割層 1702 之間隔物材料 802，選擇性蝕刻三層硬遮罩 403 之較上層 406。蝕刻三層硬遮罩 403 之較上層 406，可形成對應多個第二形狀的多個第二開口 1904。多個第二開口 1904 露出下方之三層硬遮罩 403 的中心層 406。

【0104】 第 20 圖係某些實施例中，對應步驟 1228 之基板的剖視圖 2000 與上視圖 2008。

【0105】 如剖視圖 2000 與上視圖 2008 所示，依據多個第一開口 804 與第二開口 1904 選擇性蝕刻三層硬遮罩 403 之中心層 1102，以分別形成開口 2004 與 2006 於中心層 2002 中。上述第一開口 804 與第二開口 1904 係由三層硬遮罩 403 之較上層 1902 與

間隔物材料 802 所定義。

【0106】 第 21 圖係某些實施例中，用以進行自我對準微影蝕刻製程之遮罩產生工具 2100 的方塊圖。

【0107】 遮罩產生工具 2100 包含記憶單元 2102。在多種實施例中，記憶單元 2102 可包含內部記憶體或計算機可讀介質。記憶單元 2102 設置以儲存積體晶片(IC)佈局 2104，其包含積體晶片之圖形表示。積體晶片佈局 2104 包含自我對準微影蝕刻(SALE)設計層之多個第一形狀與第二形狀，第一形狀的形成方法為第一 SALE 光微影製程，且第二形狀的形成方法為第二 SALE 光微影製程。在某些實施例中，SALE 設計層可包含靜態隨機存取記憶(SRAM)單元中的設計層。在某些實施例中，積體晶片佈局 2104 可包含 GDS 或 GDSII 檔案、CIF 檔案、OASIS 檔案、或其他類似的檔案格式。

【0108】 記憶單元 2120 更設置以儲存第一切割層資料 2106 與第二切割層資料 2108。第一切割層資料 2106 定義用於 SALE 設計層之多個第一形狀的第一切割位置。第二切割層資料 2108 定義用於 SALE 設計層之多個第二形狀的第二切割位置。在某些實施例中，記憶單元 2102 亦設置以儲存計算機可讀指令 2110。計算機可讀指令可依據上述方法(如方法 100、300、或 1200)，提供操作遮罩產生工具之一或多個構件的方法。

【0109】 遮罩切割佈置工具 2112 係設置以存取積體電路佈局 2104，並確認第一與第二切割層之位置。舉例來說，某些實施例中的遮罩切割佈置工具 2112 係由第一切割層資料 2106 確認多個第一形狀中的第一切割位置，以及由第二切割層資料

2108 確認多個第二形狀中的第二切割位置。

【0110】 遮罩寫入工具 2114 係設置以存取第一切割層資料 2106 與第二切割層資料 2108。基於第一切割層資料 2106，遮罩寫入工具 2114 可設置以產生第一切割遮罩。基於第二切割層資料 2108，遮罩寫入工具 2114 可設置以產生第二切割遮罩。第一切割遮罩係設置以切割多個第一形狀，而第二切割遮罩係設置以切割多個第二形狀。

【0111】 可以理解的是，本技術領域中具有通常知識者在閱讀及/或理解說明書與附圖後，應可進行等效置換及/或改良。本發明包含但不限於這些置換與改良。舉例來說，雖然圖示及內容中提及 IC 佈局包含的多個設計形狀可為方形或矩形，但應理解實際形狀不限於此。上述揭露的方法與裝置可用之設計形狀可為符合設計規則的任何幾何形狀。

【0112】 此外，一或多個實施方式揭露的特定結構或實施例，可依需要與其他實施方式中一或多個其他結構及/或實施例隨意組合。此外，用語「包含」、「具有」、「含」、及/或其變化，可延伸解釋為包括性的意義，比如「包括」。此外，「實例」僅僅是某一實例而非最佳實例。可以理解的是，上述結構、層、及/或單元對應另一者之特定尺寸及/或方向，僅用於簡化說明和方便理解，其實際尺寸及/或方向可能不同於上述內容。

【0113】 如此一來，本發明關於進行自我對準微影蝕刻製程的方法與裝置，可提供微小的線路末端至線路末端空間。

【0114】 在某些實施例中，本發明關於自我對準微影蝕刻

製程。上述方法包括形成第一切割層於基板上，基板包括多層硬遮罩層，其具有第一層與下方之第二層。上述方法亦包含依據第一切割層切割形成多個第一開口以露出多個第一位置之第二層，且第一位置對應 SALE 設計層之多個第一形狀。上述方法更包括選擇性形成間隔物材料於多層硬遮罩之側壁上，以形成具有間隔物材料之第二切割層。上述方法亦包括依據第二切割層切割形成多個第二開口以露出多個第二位置之第二層，且第二位置對應 SALE 設計層之多個第二形狀。上述方法亦包括依據第一開口與第二開口蝕刻第二層。

【0115】 在其他實施例中，本發明關於自我對準微影蝕刻製程。此方法包括提供基板，基板包括三層硬遮罩，其具有較上層、中心層、以及較下層於半導體主體上。上述方法亦包含形成第一切割層於較上層上，用以定義 SALE 設計層之多個第一形狀之第一切割位置；以及形成第二切割層開口於較上層中，用以定義 SALE 設計層之多個第二形狀之第二切割位置。此方法亦包含依據第一圖案化光阻層與第一切割層蝕刻較上層，以形成對應第一形狀的多個第一開口。此方法亦包括沉積間隔物材料於第二切割層開口中以形成第二切割層，且間隔物材料亦沉積於較上層之側壁上。此方法亦包括依據第二圖案化光阻層與包含第二切割層之間隔物材料，蝕刻較上層以定義對應第二形狀的多個第二開口。此方法亦包含依據第一開口與第二開口蝕刻中心層。

【0116】 在又一實施例中，本發明關於積體晶片。積體晶片包括：自我對準微影蝕刻 (SALE) 設計層之多個第一形狀，其

具有第一末端至末端空間。積體晶片亦包括自我對準微影蝕刻設計層之多個第二形狀，其具有第二末端至末端空間。第一末端至末端空間與第二末端至末端空間的比例為約 2.5:1。

【符號說明】**【0117】**

A-A' 剖線

S 空間

S₀ 寬度

S₁ 第一末端至末端的空間

S₂ 第二末端至末端的空間

100、300、1200 方法

102、104、106、108、110、112、114、116、302、304、
306、308、310、312、314、316、318、320、322、324、1202、
1204、1206、1208、1210、1212、1214、1216、1218、1220、
1222、1224、1226、1228 步驟

200 積體晶片

202 積體晶片晶粒

204 第一形狀

204a、206a、206b 形狀

205 第一線路

206 第二形狀

207 第二線路

208 第一方向

210 第二方向

400、500、600、700、800、900、1000、1100、1300、1400、
1500、1600、1700、1800、1900、2000 剖視圖

402 半導體主體

403 三層硬遮罩

404 較下層

406、1102、2002 中心層

408、602、1002、1302、1602 較上層

410、1310 第一切割層

412、1312 第二切割層開口

413、1401 第一圖案轉移層

414、902、1304、1402、1802 底層

416、904、1306、1404、1804 中間層

418、606、702、808、1006、1108、1506、1608、1704、
1906、2008 上視圖

502、1406 第一圖案化光阻層

604、1604 第一開口

604a、604b、804、804a、804、908、1004a、1004b、1104、
1106、1408、1504、1504a、1504b、1604a、1604b、1606、1808、
2004、2006 開口

802 間隔物材料

806、1702 第二切割層

901、1801 第二圖案轉移層

906、1806 第二圖案化光阻層

1004、1904 第二開口

- 1301 切割定義層
- 1308、1502 硬遮罩層
- 1310 阻擋層
- 2100 遮罩產生工具
- 2102 記憶單元
- 2104 積體晶片佈局
- 2106 第一切割層資料
- 2108 第二切割層資料
- 2110 計算機可讀指令
- 2112 遮罩切割佈置工具
- 2114 遮罩寫入工具

申請專利範圍

1. 一種自我對準微影蝕刻製程，包括：
形成一第一切割層於一基板上，該基板包括一多層硬遮罩層，其具有一第一層與下方之一第二層；
依據該第一切割層切割形成多個第一開口以露出多個第一位置之該第二層，且該些第一位置對應一SALE設計層之多個第一形狀；
選擇性形成一間隔物材料於該多層硬遮罩之側壁上，以提供具有該間隔物材料之一第二切割層；
依據該第二切割層切割形成多個第二開口以露出多個第二位置之該第二層，且該些第二位置對應該SALE設計層之多個第二形狀；以及
依據該些第一開口與該些第二開口蝕刻該第二層。
2. 如申請專利範圍第1項所述之自我對準微影蝕刻製程，其中提供該第二切割層之步驟包括：
形成一第二切割層開口於該多層硬遮罩中；以及
沉積該間隔物材料於該些第二切割層開口中；
其中該第一切割層包括一阻障層位於該多層硬遮罩之該第一層上；
其中該第二切割層包括該間隔物材料位於該第二切割層開口中，且該第二切割層開口位於該多層硬遮罩之該第一層中。
3. 如申請專利範圍第2項所述之自我對準微影蝕刻製程，其中該第一切割層之蝕刻選擇性比該多層硬遮罩之該第一層高

超過 6 倍。

4. 如申請專利範圍第 2 項所述之自我對準微影蝕刻製程，更包括：

形成一第一圖案轉移層於該第一切割層上；

光微影圖案化位於該第一圖案轉移層上的一第一光阻層；

依據該第一光阻層與該第一切割層蝕刻該多層硬遮罩，以形成該些第一開口；

在依據該第一光阻層與該第一切割層蝕刻該多層硬遮罩後，移除該第一光阻層、該第一圖案轉移層、與該第一切割層；

形成一第二圖案轉移層於該間隔物材料上；

光微影圖案化位於該第二圖案轉移層上的一第二光阻層；

以及

依據該第二光阻層與包括該第二切割層之該間隔物材料蝕刻該多層硬遮罩，以形成該些第二開口。

5. 如申請專利範圍第 1 項所述之自我對準微影蝕刻製程，其中該第一切割層包括一第二低溫膜，其位於一切割定義層之一第一低溫膜上，且該切割定義層位於該多層硬遮罩上；其中該第二切割層包括該間隔物材料位於該多層硬遮罩之該第一層的一開口中，且該第二切割層係由該第一低溫膜中的一開口所定義。

6. 如申請專利範圍第 5 項所述之自我對準微影蝕刻製程，更包括：

形成一第一圖案轉移層於該第一切割層上；

微影圖案化位於該第一圖案轉移層上的一第一光阻層；
依據該第一光阻層與該第一切割層蝕刻該第一低溫膜；
在依據該第一光阻層與該第一切割層蝕刻該第一低溫膜後，移除該第一光阻層與該第一圖案轉移層；
依據該切割定義層蝕刻該多層硬遮罩，以形成該些第一開口；
形成一第二圖案轉移層於該間隔物材料上；
微影圖案化位於該第二圖案轉移層上的一第二光阻層；以及
依據該光阻層與包含該第二切割層的該間隔物材料蝕刻該多層硬遮罩，以形成該些第二開口。

7. 一種自我對準微影蝕刻製程，包括：

提供一基板，該基板包括三層硬遮罩，其具有一較上層、一中心層、以及一較下層於一半導體主體上；
形成一第一切割層於該較上層上，用以定義一 SALE 設計層之多個第一形狀之一第一切割位置；
形成一第二切割層開口於該較上層中，用以定義該 SALE 設計層之多個第二形狀之一第二切割位置；
依據一第一圖案化光阻層與該第一切割層蝕刻該較上層，以形成對應該些第一形狀的多個第一開口；
沉積一間隔物材料於該第二切割層開口中以形成一第二切割層，且該間隔物材料亦沉積於該較上層之側壁上；
依據一第二圖案化光阻層與包含該第二切割層之該間隔物材料，蝕刻該較上層以定義對應該些第二形狀的多個第二

開口；以及

依據該些第一開口與該些第二開口，蝕刻該中心層。

8. 如申請專利範圍第 7 項所述之自我對準微影蝕刻製程，其中該第一切割層包括一阻擋層位於該三層硬遮罩之該較上層上；

其中該第二切割層包括該間隔物材料位於該第二切割層開口中，且該第二切割層開口位於該三層硬遮罩之該較上層中。

9. 如申請專利範圍第 7 項所述之自我對準微影蝕刻製程，其中該第一切割層包括一第二低溫膜，位於一切割定義層之一第一低溫膜上，且該切割定義層位於該三層硬遮罩上；

其中該第二切割層包括該間隔物材料位於該三層硬遮罩之該第一層中的一開口中，且該第二切割層係由該第一低溫膜中的一開口定義。

10. 一種積體晶片，包括：

一自我對準微影蝕刻設計層之多個第一形狀，其具有一第一末端至末端空間；以及

該自我對準微影蝕刻設計層之多個第二形狀，其具有一第二末端至末端空間；

其中該第一末端至末端空間與該第二末端至末端空間的比例為約 2.5:1。