



(12) 发明专利

(10) 授权公告号 CN 111883580 B

(45) 授权公告日 2022. 12. 20

(21) 申请号 202010579501.5

(22) 申请日 2020.06.23

(65) 同一申请的已公布的文献号
申请公布号 CN 111883580 A

(43) 申请公布日 2020.11.03

(73) 专利权人 西安理工大学
地址 710048 陕西省西安市碑林区金花南路5号

(72) 发明人 刘静 史一凡 刘纯

(74) 专利代理机构 西安弘理专利事务所 61214
专利代理师 王丹

(51) Int. Cl.
H01L 29/40 (2006.01)
H01L 29/737 (2006.01)
H01L 21/331 (2006.01)

(56) 对比文件

US 9324846 B1, 2016.04.26

CN 102683401 A, 2012.09.19

US 2004087097 A1, 2004.05.06

杨腾远. 新型集电区场板结构SiGe HBT器件特性与机理研究.《中国知网硕士电子期刊》.2018, (第12期),

审查员 吴艳艳

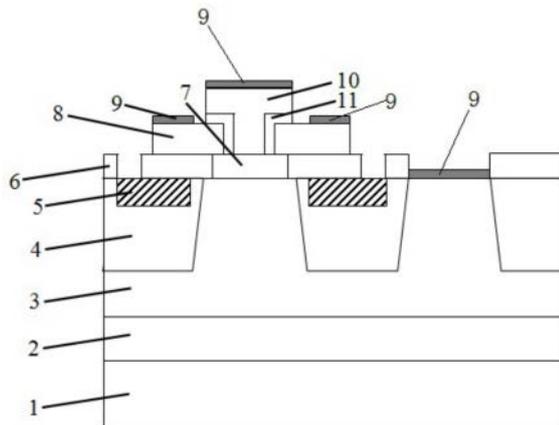
权利要求书2页 说明书5页 附图4页

(54) 发明名称

一种浅沟槽场板SiGe HBT及其制作方法

(57) 摘要

本发明公开了一种浅沟槽场板SiGe HBT,包括p型衬底,衬底上端设有n型埋层,埋层上端设有集电区,集电区中间隔设有浅沟槽隔离区,浅沟槽隔离区中有场板,集电区上端为p型SiGe基区,SiGe基区上设有n+多晶硅发射区,多晶硅发射区的相对两侧分别设有p+多晶硅外基区,集电区与外基区之间设有隔离氧化层,多晶硅发射区与多晶硅外基区间有侧墙,多晶硅外基区、多晶硅发射区、多晶硅发射区的引出端表面均设有硅化钛。本发明还公开了一种浅沟槽场板SiGe HBT的制作方法,本发明中的SiGe HBT能够提高器件电学性能,缓解基区扭结效应造成的器件高频应用时最大稳定增益较低的问题。



1. 一种浅沟槽场板SiGe HBT的制作方法,其特征在于:具体包括如下步骤:

步骤1,在p型衬底表面注入As离子形成集电区埋层,掺杂浓度为 $1e19cm^{-3}$ - $1e20cm^{-3}$;

步骤2,在衬底上外延生长集电区,集电区材料为n型硅,掺杂杂质为P离子,掺杂浓度为 $1e17cm^{-3}$ - $1e18cm^{-3}$,厚度为 $0.3\mu m$ - $0.5\mu m$;

步骤3,在集电区表面淀积掩蔽层,光刻刻蚀掩蔽层,以掩蔽层做掩膜在集电区中刻蚀出浅槽,在该浅槽中,在 $900^{\circ}C$ - $1100^{\circ}C$ 条件下氧化生长 $15nm$ 衬垫氧化层,在衬垫氧化层上,采用化学气相淀积法填充二氧化硅,并对填充后的氧化层表面进行平坦化处理,去除掩蔽层,形成浅沟槽隔离区,浅槽深 $0.25\mu m$ - $0.4\mu m$;

步骤4,在集电区表面淀积掩蔽氧化层,掩蔽氧化层厚度为 $50nm$ - $100nm$;

步骤5,对掩蔽氧化层进行曝光,获得图形化表面;

步骤6,在图形化表面上进行刻蚀,在浅沟槽隔离区的氧化层中形成场板沟槽,在掩蔽氧化层中形成集电区引出端注入窗口;场板沟槽刻蚀深度为 $0.25\mu m$ - $0.3\mu m$,场板沟槽刻蚀深度大于集电区引出端刻蚀深度;

步骤7,在集电区引出端窗口注入As离子;

步骤8,在场板沟槽中填充金属铝;填充采用磁控溅射淀积的方法,淀积材料为 $Al_{0.99}Si_{0.01}$,填充的金属铝厚度为 $0.3\mu m$ - $1\mu m$,淀积至高于掩蔽氧化层的高度;

步骤9,采用化学机械平坦化工艺对场板中填充的金属铝表面进行平整;

步骤10,刻蚀金属铝场板至与集电区表面相平,形成场板区域,刻蚀后的场板厚度为 $0.15\sim 0.2\mu m$;

步骤11,去除掩蔽氧化层,在集电区表面分别淀积隔离氧化层、淀积多晶硅外基区,在多晶硅外基区上分别淀积掩蔽氧化层、掩蔽氮化层;多晶硅外基区掺杂杂质为B离子,掺杂浓度为 $8e19cm^{-3}$ - $1e21cm^{-3}$,厚度为 $0.075\mu m$ - $0.15\mu m$;

步骤12,光刻刻蚀掩蔽氧化层和掩蔽氮化层、多晶硅外基区、隔离氧化层形成基区窗口,在基于窗口外延生长SiGe基区,SiGe基区包括 $10-30nm$ Si缓冲层、 $40-60nm$ SiGe层及 $10-30nm$ Si帽层,掺杂杂质为B离子,Si缓冲层与Si帽层掺杂浓度为 $1e17cm^{-3}$ - $1e18cm^{-3}$,SiGe层Ge的含量为 $5\%\sim 20\%$,掺杂浓度为 $5e18cm^{-3}$ - $5e19cm^{-3}$;

步骤13,在基区窗口中分别淀积侧墙、淀积多晶硅发射区,多晶硅发射区掺杂杂质为P离子,掺杂浓度为 $8e19cm^{-3}$ - $1e21cm^{-3}$,多晶硅发射区厚度为 $0.25\mu m$ - $0.4\mu m$;

步骤14,在多晶硅外基区、多晶硅发射区、集电区引出端表面淀积硅化钛,淀积温度为 $500^{\circ}C$,淀积厚度为 $20nm$ - $50nm$;

步骤15,在氮气或惰性气体保护下,采用尖峰退火与动态表面退火相结合的方式退火,尖峰退火峰值温度为 $1000^{\circ}C$ - $1050^{\circ}C$,退火时间为 $20s$;动态表面退火温度为 $1300^{\circ}C$;

步骤16,淀积引出电极的金属连线。

2. 根据权利要求1所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在于,包括p型衬底,衬底上端设有n型埋层,埋层上端设有集电区,集电区中间隔设有浅沟槽隔离区,浅沟槽隔离区中有场板,集电区上端为p型SiGe基区,SiGe基区上设有n+多晶硅发射区,多晶硅发射区的相对两侧分别设有p+多晶硅外基区,集电区与外基区之间设有隔离氧化层,多晶硅发射区与多晶硅外基区间有侧墙,多晶硅外基区、多晶硅发射区的引出端表面均设有硅化钛。

3. 根据权利要求2所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在於,所述浅沟槽隔离区中引入金属铝场板,场板宽度为 $0.5\mu\text{m}$,场板厚度为 $0.15\sim 0.2\mu\text{m}$ 。

4. 根据权利要求2所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在於,所述埋层掺杂杂质为As离子,掺杂浓度为 $1\text{e}19\text{cm}^{-3}\sim 1\text{e}20\text{cm}^{-3}$,埋层厚度为 $0.2\mu\text{m}\sim 0.4\mu\text{m}$ 。

5. 根据权利要求2所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在於,所述浅沟槽隔离区中的浅沟槽深度为 $0.25\mu\text{m}\sim 0.4\mu\text{m}$,该浅沟槽由二氧化硅填充。

6. 根据权利要求2所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在於,所述隔离氧化层的厚度为 $60\text{nm}\sim 120\text{nm}$ 。

7. 根据权利要求2所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在於,所述隔离氧化层中设有SiGe基区,SiGe基区包括 $10\text{nm}\sim 30\text{nm}$ Si缓冲层、 $40\text{nm}\sim 60\text{nm}$ SiGe层、 $10\text{nm}\sim 30\text{nm}$ Si帽层,掺杂杂质为B离子,Si缓冲层与Si帽层掺杂浓度为 $1\text{e}17\text{cm}^{-3}\sim 1\text{e}18\text{cm}^{-3}$,SiGe层Ge的含量为 $5\%\sim 20\%$,掺杂浓度为 $5\text{e}18\text{cm}^{-3}\sim 5\text{e}19\text{cm}^{-3}$ 。

8. 根据权利要求2所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在於,所述多晶硅发射区的掺杂杂质为P离子,掺杂浓度为 $8\text{e}19\text{cm}^{-3}\sim 1\text{e}21\text{cm}^{-3}$,厚度为 $0.25\mu\text{m}\sim 0.4\mu\text{m}$ 。

9. 根据权利要求2所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在於,所述多晶硅外基区的掺杂杂质为B离子,掺杂浓度为 $8\text{e}19\text{cm}^{-3}\sim 1\text{e}21\text{cm}^{-3}$,厚度为 $0.075\mu\text{m}\sim 0.15\mu\text{m}$ 。

10. 根据权利要求2所述的一种浅沟槽场板SiGe HBT的制作方法制作出的浅沟槽场板SiGe HBT,其特征在於,所述硅化钛厚度为 $20\text{nm}\sim 50\text{nm}$ 。

一种浅沟槽场板SiGe HBT及其制作方法

技术领域

[0001] 本发明属于微电子学与固体电子学技术领域,涉及一种浅沟槽场板SiGe HBT,本发明还涉及上述SiGe HBT的制作方法。

背景技术

[0002] 随着全球无线通信技术(例如:蓝牙技术,手机,固定电话,移动宽带网络接受设备)的高速发展,对于射频放大器的需求量越来越大,同时对于最基本单元器件的性能要求也越来越高。SiGe HBT具备高频,高增益,低噪声的特性,缓解了硅基双极晶体管频率特性与增益特性间的矛盾,提高了器件的设计自由度。同时SiGe HBT工艺与硅工艺兼容,工艺成本较低,因而相对于GaAs、InP等特种工艺技术具有高工艺可控性、高集成度和低成本等优势。SiGe HBT器件取得最大增益的电压偏置点与取得最高频率的电压偏置点偏离较大,最高频率偏置点的电流增益较低。在电路应用中为了获得较高的工作频率,器件偏压通常在最高频率偏置点以上,此时器件电流增益较低,且器件已处于大注入状态,大注入状态下的基区扭结效应会进一步的降低器件的电流增益,影响电路的最大稳定增益,限制了器件在太赫兹领域的应用。

[0003] 鉴于此,针对上述技术问题,有必要研制一种高性能的SiGe HBT,用于改善基区扭结效应造成的器件高频应用时最大稳定增益较低的问题。

发明内容

[0004] 本发明的目的是提供一种浅沟槽场板SiGe HBT,该SiGe HBT能够提高器件电学性能,缓解基区扭结效应造成的器件高频应用时最大稳定增益较低的问题。

[0005] 本发明的另一目的是提供一种浅沟槽场板SiGe HBT的制作方法。

[0006] 本发明所采用的第一种技术方案是,一种浅沟槽场板SiGe HBT,包括p型衬底,衬底上端设有n型埋层,埋层上端设有集电区,集电区中间隔设有浅沟槽隔离区,浅沟槽隔离区中有场板,集电区上端为p型SiGe基区,SiGe基区上设有n+多晶硅发射区,多晶硅发射区的相对两侧分别设有p+多晶硅外基区,集电区与外基区之间设有隔离氧化层,多晶硅发射区与多晶硅外基区间有侧墙,多晶硅外基区、多晶硅发射区、多晶硅发射区的引出端表面均设有硅化钛。

[0007] 本发明第一种技术方案的特点还在于,

[0008] 浅沟槽隔离区中引入金属铝场板,场板宽度为 $0.5\mu\text{m}$,场板厚度为 $0.15\sim 0.2\mu\text{m}$ 。

[0009] 埋层掺杂杂质为As离子,掺杂浓度为 $1\text{e}19\text{cm}^{-3}\sim 1\text{e}20\text{cm}^{-3}$,埋层厚度为 $0.2\mu\text{m}\sim 0.4\mu\text{m}$ 。

[0010] 浅沟槽隔离区中的浅沟槽深度为 $0.25\mu\text{m}\sim 0.4\mu\text{m}$,该浅沟槽由二氧化硅填充。

[0011] 隔离氧化层的厚度为 $60\text{nm}\sim 120\text{nm}$ 。

[0012] 隔离氧化层中设有SiGe基区,SiGe基区包括 $10\text{nm}\sim 30\text{nm}$ Si缓冲层、 $40\text{nm}\sim 60\text{nm}$ SiGe层、 $10\text{nm}\sim 30\text{nm}$ Si帽层,掺杂杂质为B离子,Si缓冲层与Si帽层掺杂浓度为 $1\text{e}17\text{cm}^{-3}$ 。

$1e18cm^{-3}$, SiGe层Ge的含量为5%~20%, 掺杂浓度为 $5e18cm^{-3}$ - $5e19cm^{-3}$ 。

[0013] 多晶硅发射区的掺杂杂质为P离子, 掺杂浓度为 $8e19cm^{-3}$ - $1e21cm^{-3}$, 厚度为 $0.25\mu m$ - $0.4\mu m$ 。

[0014] 多晶硅外基区的掺杂杂质为B离子, 掺杂浓度为 $8e19cm^{-3}$ - $1e21cm^{-3}$, 厚度为 $0.075\mu m$ - $0.15\mu m$ 。

[0015] 硅化钛厚度为20nm-50nm。

[0016] 本发明所采用的第二种技术方案是, 一种浅沟槽场板SiGe HBT的制作方法, 具体包括如下步骤:

[0017] 步骤1, 在p型衬底表面注入As离子形成集电区埋层, 掺杂浓度为 $1e19cm^{-3}$ - $1e20cm^{-3}$;

[0018] 步骤2, 在衬底上外延生长集电区, 集电区材料为n型硅, 掺杂杂质为P离子, 掺杂浓度为 $1e17cm^{-3}$ - $1e18cm^{-3}$, 厚度为 $0.3\mu m$ - $0.5\mu m$;

[0019] 步骤3, 在集电区表面淀积掩蔽层, 光刻刻蚀掩蔽层, 以掩蔽层做掩膜在集电区中刻蚀出浅槽, 在该浅槽中, 在 $900^{\circ}C$ - $1100^{\circ}C$ 条件下氧化生长15nm衬垫氧化层, 在衬垫氧化层上, 采用化学气相淀积法填充二氧化硅, 并对填充后的氧化层表面进行平整化处理, 去除掩蔽层, 形成浅沟槽隔离区, 浅槽深 $0.25\mu m$ - $0.4\mu m$;

[0020] 步骤4, 在集电区表面淀积掩蔽氧化层, 掩蔽氧化层厚度为50nm-100nm;

[0021] 步骤5, 对掩蔽氧化层进行曝光, 获得图形化表面;

[0022] 步骤6, 在图形化表面上进行刻蚀, 在浅沟槽隔离区的氧化层中形成场板沟槽, 在掩蔽氧化层中形成集电区引出端注入窗口; 场板沟槽刻蚀深度为 $0.25\mu m$ - $0.3\mu m$, 场板沟槽刻蚀深度大于集电区引出端刻蚀深度;

[0023] 步骤7, 在集电区引出端窗口注入As离子;

[0024] 步骤8, 在场板沟槽中填充金属铝; 填充采用磁控溅射淀积的方法, 淀积材料为 $Al_{0.99}Si_{0.01}$, 填充的金属铝厚度为 $0.3\mu m$ - $1\mu m$, 淀积至高于掩蔽氧化层的高度;

[0025] 步骤9, 采用化学机械平坦化工艺对场板中填充的金属铝表面进行平整;

[0026] 步骤10, 刻蚀金属铝场板至与集电区表面相平, 形成场板区域, 刻蚀后的场板厚度为 $0.15\sim 0.2\mu m$;

[0027] 步骤11, 去除掩蔽氧化层, 在集电区表面分别淀积隔离氧化层、淀积多晶硅外基区, 在多晶硅外基区上分别淀积掩蔽氧化层、掩蔽氮化层; 多晶硅外基区掺杂杂质为B离子, 掺杂浓度为 $8e19cm^{-3}$ - $1e21cm^{-3}$, 厚度为 $0.075\mu m$ - $0.15\mu m$;

[0028] 步骤12, 光刻刻蚀掩蔽氧化层和掩蔽氮化层、多晶硅外基区、隔离氧化层形成基区窗口, 在基于窗口外延生长SiGe基区, SiGe基区包括10-30nm Si缓冲层、40-60nm SiGe层及10-30nm Si帽层, 掺杂杂质为B离子, Si缓冲层与Si帽层掺杂浓度为 $1e17cm^{-3}$ - $1e18cm^{-3}$, SiGe层Ge的含量为5%~20%, 掺杂浓度为 $5e18cm^{-3}$ - $5e19cm^{-3}$;

[0029] 步骤13, 在基区窗口中分别淀积侧墙、淀积多晶硅发射区, 多晶硅发射区掺杂杂质为P离子, 掺杂浓度为 $8e19cm^{-3}$ - $1e21cm^{-3}$, 多晶硅发射区厚度为 $0.25\mu m$ - $0.4\mu m$ 。

[0030] 步骤14, 在多晶硅外基区、多晶硅发射区、集电区引出端表面淀积硅化钛, 淀积温度为 $500^{\circ}C$, 淀积厚度为20nm-50nm;

[0031] 步骤15, 在氮气或惰性气体保护下, 采用尖峰退火与动态表面退火相结合的方式

进行退火,尖峰退火峰值温度为1000℃-1050℃,退火时间为20s。动态表面退火温度为1300℃;

[0032] 步骤16,淀积引出电极的金属连线。

[0033] 本发明的有益效果是,在SiGe HBT器件浅沟槽隔离区中引入金属场板,通过调节场板电位,提高了器件电流增益与特征频率,同时改善了集电结电场,加快了载流子的运输速度,增大了器件的电子流密度,延缓了kirk效应的发生,抑制了基区扭结效应。

附图说明

[0034] 图1是本发明一种浅沟槽场板SiGe HBT器件的结构示意图;

[0035] 图2是本发明一种浅沟槽场板SiGe HBT的制作方法中浅沟槽隔离后的结构示意图;

[0036] 图3是本发明一种浅沟槽场板SiGe HBT的制作方法中淀积掩蔽氧化层并进行表面图形化后的结构示意图;

[0037] 图4是本发明一种浅沟槽场板SiGe HBT的制作方法中表面刻蚀后的结构示意图;

[0038] 图5是本发明一种浅沟槽场板SiGe HBT的制作方法中集电区引出端离子注入的结构示意图;

[0039] 图6是本发明一种浅沟槽场板SiGe HBT的制作方法中金属铝填充并进行化学机械平坦化后的结构示意图;

[0040] 图7是本发明一种浅沟槽场板SiGe HBT的制作方法中铝场板刻蚀后的结构示意图;

[0041] 图8为本发明一种浅沟槽场板SiGe HBT的制作方法中各个电极的位置结构示意图。

[0042] 图中,1.衬底,2.埋层,3.集电区,4.浅沟槽隔离区,5.场板,6.隔离氧化层,7.SiGe基区,8.多晶硅外基区,9.硅化钛,10.多晶硅发射区,11.侧墙,12.掩蔽氧化层,13.光刻胶。

具体实施方式

[0043] 下面结合附图和具体实施方式对本发明进行详细说明。

[0044] 本发明一种浅沟槽场板SiGe HBT,结构如图1所示,包括p型衬底1,衬底1上端有n型埋层2,埋层2上为n型集电区3,集电区3中有浅沟槽隔离区4,浅沟槽隔离区4中有场板5,集电区3上为p型SiGe基区7,SiGe基区7上有n+多晶硅发射区10,多晶硅发射区10两侧有p+多晶硅外基区8,集电区3与多晶硅外基区8间有隔离氧化层6,多晶硅发射区10与多晶硅外基区间有侧墙11,多晶硅外基区8、多晶硅发射区10、集电区3引出端表面均有硅化钛9。

[0045] 衬底1材料为p型Si,掺杂杂质为B离子,掺杂浓度为 $1e14cm^{-3}$ - $1e16cm^{-3}$,厚度为150 μm -250 μm ;

[0046] 埋层2掺杂杂质为As离子,掺杂浓度为 $1e19cm^{-3}$ - $1e20cm^{-3}$,埋层2厚度为0.2 μm -0.4 μm ;

[0047] 埋层2上设有集电区3,集电区3材料为n型Si,掺杂杂质为P离子,掺杂浓度为 $1e17cm^{-3}$ - $1e18cm^{-3}$,厚度为0.3 μm -0.5 μm ;

[0048] 集电区3中设有浅沟槽隔离区4,浅槽深0.25 μm -0.4 μm ,由二氧化硅填充;

- [0049] 浅沟槽隔离区4中设有金属铝场板5,场板宽度为 $0.5\mu\text{m}$,场板5高度(厚度)为 $0.15\sim 0.2\mu\text{m}$;
- [0050] 集电区上设有隔离氧化层6,厚度为 $60\text{nm}-120\text{nm}$;
- [0051] 隔离氧化层中设有SiGe基区7,基区由 $10\text{nm}-30\text{nm}$ Si缓冲层, $40\text{nm}-60\text{nm}$ SiGe层, $10\text{nm}-30\text{nm}$ Si帽层组成,掺杂杂质为B离子,Si缓冲层与Si帽层掺杂浓度为 $1\text{e}17\text{cm}^{-3}-1\text{e}18\text{cm}^{-3}$,SiGe层Ge的含量为 $5\%\sim 20\%$,掺杂浓度为 $5\text{e}18\text{cm}^{-3}-5\text{e}19\text{cm}^{-3}$;
- [0052] SiGe基区7上设有多晶硅发射区10,掺杂杂质为P离子,掺杂浓度为 $8\text{e}19\text{cm}^{-3}-1\text{e}21\text{cm}^{-3}$,厚度为 $0.25\mu\text{m}-0.4\mu\text{m}$;
- [0053] 多晶硅发射区10两侧设有多晶硅外基区8,掺杂杂质为B离子,掺杂浓度为 $8\text{e}19\text{cm}^{-3}-1\text{e}21\text{cm}^{-3}$,厚度为 $0.075\mu\text{m}-0.15\mu\text{m}$;
- [0054] 多晶硅外基区8与多晶硅发射区10之间有二氧化硅侧墙11,宽度为 50nm ;
- [0055] 多晶硅外基区8、多晶硅发射区10、集电区3引出端表面均设有硅化钛9,降低电极接触电阻,硅化钛厚度为 $20\text{nm}-50\text{nm}$;
- [0056] 本发明的浅沟槽场板SiGe HBT的制作方法,按照以下步骤实施:
- [0057] 步骤1,在p型衬底1表面注入As离子形成集电区埋层2,掺杂浓度为 $1\text{e}19\text{cm}^{-3}-1\text{e}20\text{cm}^{-3}$;
- [0058] 步骤2,在衬底1上外延生长集电区3,集电区3材料为n型硅,掺杂杂质为P离子,掺杂浓度为 $1\text{e}17\text{cm}^{-3}-1\text{e}18\text{cm}^{-3}$,厚度为 $0.3\mu\text{m}-0.5\mu\text{m}$;
- [0059] 步骤3,在集电区3表面淀积掩蔽层,光刻刻蚀掩蔽层,以掩蔽层做掩膜在集电区3中刻蚀出浅槽,在该浅槽中,在 $900^{\circ}\text{C}-1100^{\circ}\text{C}$ 条件下氧化生长 15nm 衬垫氧化层,在衬垫氧化层上,采用化学气相淀积法填充二氧化硅,并对填充后的氧化层表面进行平整化处理,去除掩蔽层,形成浅沟槽隔离区,浅槽深 $0.25\mu\text{m}-0.4\mu\text{m}$;见图2;
- [0060] 步骤4,在集电区3表面淀积掩蔽氧化层12,掩蔽氧化层12用于集电区引出端注入时,主集电区的掩蔽,氧化层厚度为 $50\text{nm}-100\text{nm}$;
- [0061] 步骤5,旋涂光刻胶13,进行曝光显影,获得图形化表面,见图3;
- [0062] 步骤6,在图形化表面上进行刻蚀,在浅沟槽隔离区4的氧化层中形成场板沟槽,在掩蔽氧化层中形成集电区引出端注入窗口,见图4。刻蚀方法为反应离子刻蚀。场板沟槽刻蚀深度为 $0.25\mu\text{m}-0.3\mu\text{m}$,大于集电区引出端刻蚀深度($0.1\mu\text{m}$),刻蚀气体使用 CHF_3 ,提高刻蚀氧化层的选择比,降低对集电区引出端表面的损伤;
- [0063] 步骤7,在集电区3引出端注入As离子,注入能量为 80keV ,注入剂量为 $5\text{e}15\text{cm}^{-2}$,见图5;
- [0064] 步骤8,在场板5沟槽中填充金属铝。填充采用磁控溅射淀积的方法,淀积材料为 $\text{Al}_{0.99}\text{Si}_{0.01}$,厚度为 $0.3\mu\text{m}-1\mu\text{m}$,淀积至高于掩蔽氧化层的高度;
- [0065] 步骤9,对填充的金属铝进行化学机械平坦化工艺,平整金属铝表面,见图6;
- [0066] 步骤10,刻蚀金属铝场板5至与集电区3表面相平,形成场板区域,刻蚀后的场板厚度为 $0.15\sim 0.2\mu\text{m}$,见图7;
- [0067] 步骤11,去除掩蔽氧化层12,在集电区表面分别淀积隔离氧化层6、淀积多晶硅外基区8,在多晶硅外基区8上分别淀积掩蔽氧化层、掩蔽氮化层;多晶硅外基区掺杂杂质为B离子,掺杂浓度为 $8\text{e}19\text{cm}^{-3}-1\text{e}21\text{cm}^{-3}$,厚度为 $0.075\mu\text{m}-0.15\mu\text{m}$;

[0068] 步骤12,光刻刻蚀掩蔽氧化层和掩蔽氮化层、多晶硅外基区8、隔离氧化层6形成基区窗口,外延生长SiGe基区7。基区由10-30nm Si缓冲层,40-60nm SiGe层,10-30nm Si帽层组成,掺杂杂质为B离子,Si缓冲层与Si帽层掺杂浓度为 $1e17cm^{-3}$ - $1e18cm^{-3}$,SiGe层Ge的含量为5%~20%,掺杂浓度为 $5e18cm^{-3}$ - $5e19cm^{-3}$;

[0069] 步骤13,在步骤12形成的基区窗口中淀积侧墙11、淀积多晶硅发射区10,侧墙宽度50nm,发射区掺杂杂质为P离子,掺杂浓度为 $8e19cm^{-3}$ - $1e21cm^{-3}$,厚度为 $0.25\mu m$ - $0.4\mu m$;

[0070] 步骤14,在多晶硅外基区8、多晶硅发射区10、集电区3引出端表面淀积硅化钛,淀积温度为 $500^{\circ}C$,淀积厚度为20nm-50nm;

[0071] 步骤15,在氮气或惰性气体保护下,采用尖峰退火与动态表面退火相结合的方式进行退火。尖峰退火峰值温度为 $1000^{\circ}C$ - $1050^{\circ}C$,退火时间为20s。动态表面退火温度为 $1300^{\circ}C$;

[0072] 步骤16,淀积引出电极的金属连线。

[0073] 本发明提供的浅沟槽场板SiGe HBT在浅沟槽区域内引入金属铝场板,通过调节场板电位,改善集电结电场,加快载流子的输运速度,增大了器件的电子流密度,在提高器件电学特性的同时,延缓了kirk效应的发生,抑制了基区扭结效应。

[0074] 图8为电极位置示意图,电极采用BEBC的布局方式,集电区3引出端在集电区中进行离子注入形成,掺杂杂质为As离子,掺杂浓度为 $4e20cm^{-3}$ 。E为发射极,B为基极,C为集电极,FP为场板电极。

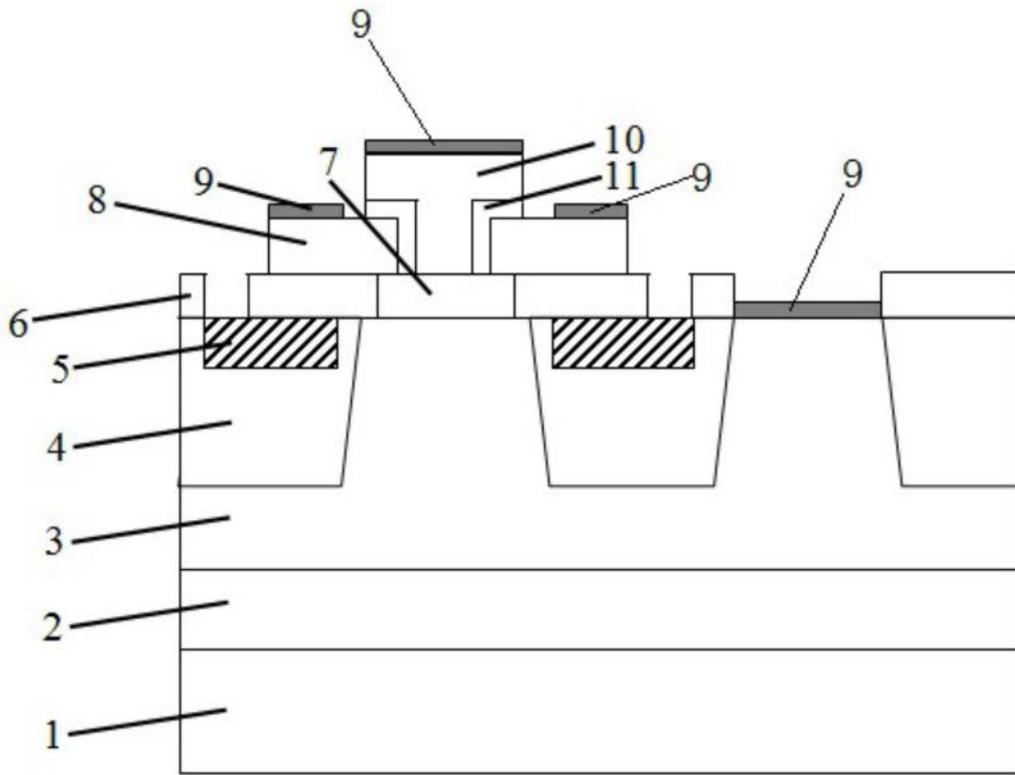


图1

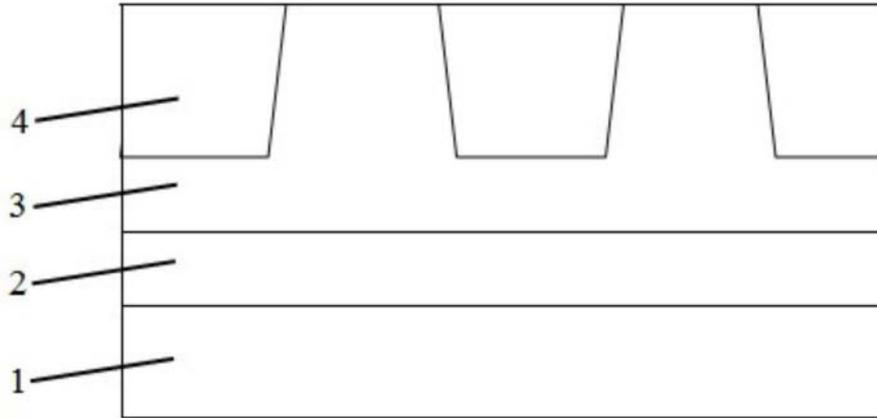


图2

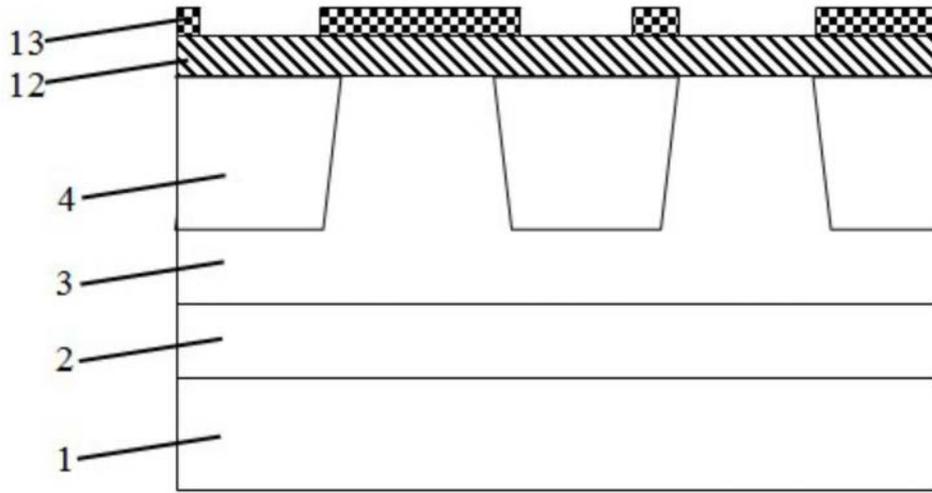


图3

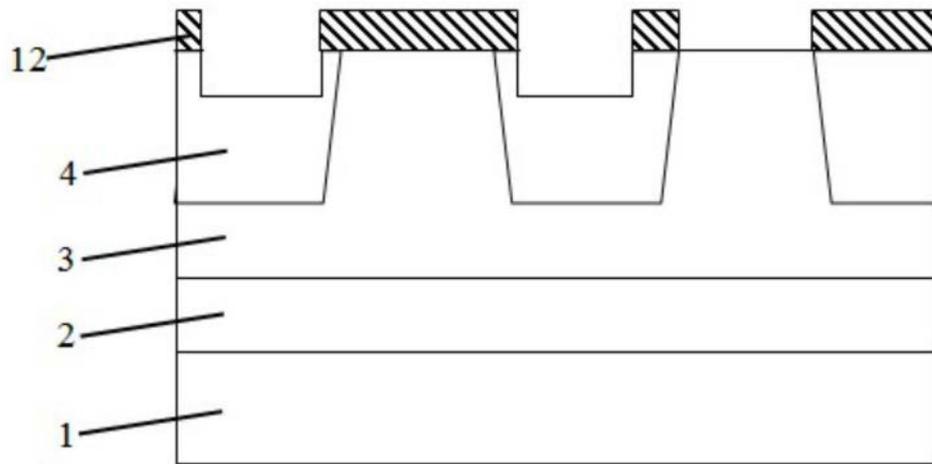


图4

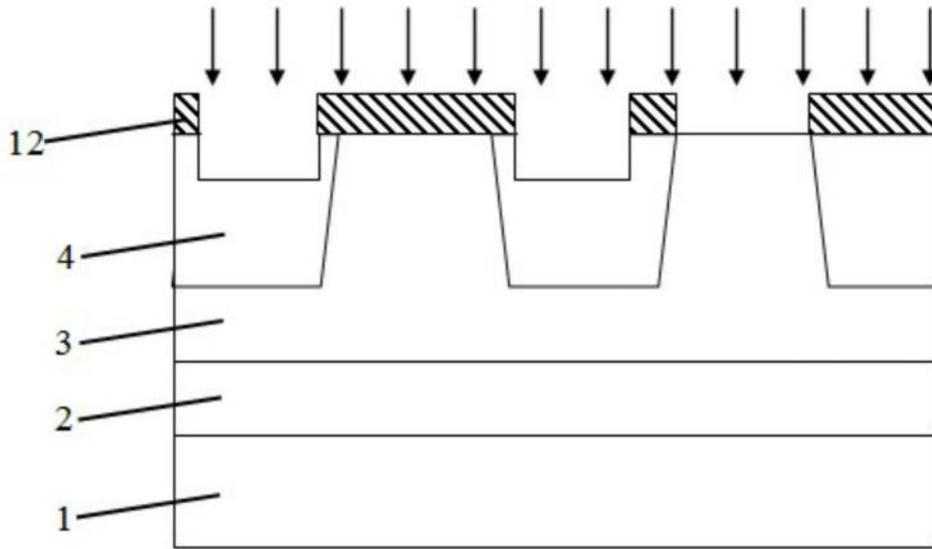


图5

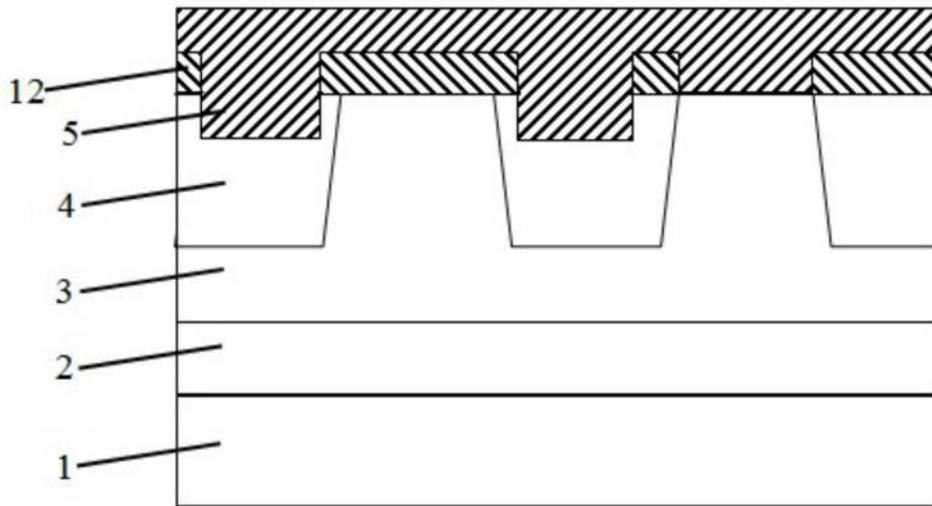


图6

