(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. 7
G02F 1/1335

(45) 공고일자 2002년08월01일
(11) 등록번호 10 - 0345965
(24) 등록일자 2002년07월12일

(21) 출원번호 10 - 2000 - 0054147
(22) 출원일자 2000년09월15일

(65) 공개번호 특2002 - 0021445
(43) 공개일자 2002년03월21일

(73) 특허권자 페어차일드코리아반도체 주식회사
경기 부천시 원미구 도당동 82 - 3

(72) 발명자 이상우
경기도부천시원미구도당동82 - 3
허동영
경기도부천시원미구도당동82 - 3

(74) 대리인 이원일
유미특허법인

심사관 : 양재석

(54) 복합 디밍 회로

요약

본 발명의 복합 디밍 회로는 소정 진폭을 가지는 삼각파와 디밍 단자를 통하여 그 최대값이 소정 진폭의 최대값보다 큰 신호 전압을 인가받아 소정 진폭의 최대값보다 작은 영역에서의 신호 전압과 삼각파를 비교하여 버스트 디밍을 수행하는 메인 스위치 제어부, 신호 전압이 소정 진폭의 최대값보다 큰 영역에서 변할 경우, 전류 공급 시동 신호를 형성하는 전류 공급 시동부, 전류 공급 시동부의 전류 공급 시동 신호에 따라 기준 전압을 변동시키기 위한 전류를 공급하는 전류 공급부, 전류 공급부를 통하여 전류가 공급될 때에는 공급 전류의 크기에 커플링되는 기준 전압을 형성하는 기준전압 형성부 및 기준전압 형성부에서 인가된 기준 전압과 부하 전류의 크기에 의하여 형성된 비교 전압을 비교하여 기준 전압이 변할 때 램프의 밝기를 조절하는 아날로그 디밍을 수행하는 피드백부를 포함한다.

대표도

도 1

색인어

디밍, 버스트 디밍, 아날로그 디밍

명세서

도면의 간단한 설명

도1은 본 발명의 실시예에 따른 복합 디밍 회로의 회로도이다.

도2는 본 발명의 실시예에 따른 복합 디밍 회로의 파형도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 램프의 밝기를 조절할 수 있는 디밍(dimming) 회로에 관한 것으로, 보다 상세하게는 아날로그 디밍(analog dimming)과 버스트 디밍(burst dimming)을 혼합하여 램트의 밝기를 조절할 수 있는 디밍 회로에 관한 것이다.

LCD 백라이트(backlight) 인버터에 있어서, 냉음극관의 불밝기를 제어하기 위한 목적으로 아날로그 디임과 버스트 디밍 기능을 사용하고 있다.

아날로그 디밍은 램프에 흐르는 전류를 전압의 형태로 피드백할 때, 오차 증폭기의 기준 전압을 가변함으로써 램프의 밝기를 조절하는 방식이며, 버스트 디밍은 보통 100KHz의 메인 스위치의 스위칭 주파수에 200Hz의 버스트 디밍 주파수를 실어주고, 이 버스트 디밍 주파수의 온-듀티(on-duty)를 조절하여 메인 스위치의 온-오프 기간을 결정하기 때문에 스위칭이 간헐적으로 일어나도록 함으로써 밝기를 제어하는 방식이다.

이렇게 아날로그 디밍 외에 버스트 디밍을 사용하는 이유는 오차 증폭기의 기준 전압만을 가변시키는 아날로그 디밍방식으로는 램프의 밝기를 0 - 100%의 완전 디밍이 불가능하기 때문에 버스트 디밍 기능을 병행하여 사용하고 있다.

그러나, 이와 같은 방법을 제어용 IC에 구현하기 위해서 사용되고 있는 종래 기술은 아날로그 디밍과 버스트 미딩 회로가 각각 별개로 구성되어 동작하고 있기 때문에 결과적으로 2개의 핀(pin)이 필요하다.

발명이 이루고자 하는 기술적 과제

본 발명은 이와 같은 문제점을 해결하기 위한 것으로, 아날로그 디밍과 버스트 디밍 기능을 1개의 핀으로 구성할 수 있는 새로운 복합 디밍 방식으로 제어 IC의 핀 수를 줄일 수 있는 복합 디밍 회로를 제공하기 위한 것이다.

발명의 구성 및 작용

이와 같은 목적을 달성하기 위하여 본 발명의 복합 디밍 회로는 버스트 디밍 오실레이터와 아날로그 디밍을 구현하기 위한 전류원으로 구성되어 하나의 디밍 핀에 인가되는 전압 레벨이 낮은 전압 영역에서는 피드백부의 기준 전압이 일정 전압으로 고정되어 버스트 디밍이 되며, 높은 전압 영역에서는 디밍 핀에 인가되는 전압에 비례하는 전류에 의해 피드백부의 기준 전압이 증가하여 아날로그 디밍되도록 하였다.

본 발명의 복합 디밍 회로는 메인 스위치 제어부, 전류 공급 시동부, 전류 공급부, 기준전압 형성부 및 피드백부를 포함한다.

메인 스위치 제어부는 소정 주파수와 소정 진폭을 가지는 삼각파와 디밍 단자를 통하여 그 최대값이 소정 진폭의 최대값보다 큰 신호 전압을 인가받아 소정 진폭의 최대값보다 작은 영역에서의 신호 전압과 삼각파를 비교하여 비교 결과에 따라 메인 스위치의 온/오프를 제어하기 위한 신호를 형성함으로써 버스트 디밍을 수행한다.

전류 공급 시동부는 신호 전압이 소정 진폭의 최대값보다 큰 영역에서 변할 경우, 전류 공급 시동 신호를 형성한다.

전류 공급부는 전류 공급 시동부의 전류 공급 시동 신호에 따라 기준 전압을 변동시키기 위한 전류를 공급한다.

기준전압 형성부는 전류 공급부를 통하여 공급되는 전류가 없을 때에는 일정한 크기의 기준전압을 형성하다가 전류 공급부를 통하여 전류가 공급될 때에는 공급 전류의 크기에 커플링되는 기준 전압을 형성한다.

피드백부는 기준전압 형성부에서 인가된 기준 전압과 부하 전류의 크기에 의하여 형성된 비교 전압을 비교하여 기준 전압이 변할 때 램프의 밝기를 조절하는 아날로그 디밍을 수행한다.

이 때, 전류 공급 시동부는 두 개의 트랜지스터를 포함하는 전류 미러를 포함하여 신호 전압이 상기 소정 진폭의 최대값보다 큰 영역에서 변할 경우, 하나의 트랜지스터에 흐르는 전류의 크기에 커플링되는 전류가 다른 하나의 트랜지스터에 흐르면서 전류 공급 시동 신호를 형성한다.

또한, 전류 공급부는 두 개의 트랜지스터를 포함하는 전류 미러를 포함하여 전류 형태의 전류 공급 시동 신호가 하나의 트랜지스터로 흐르면, 다른 하나의 트랜지스터로 전류 공급 시동 신호의 크기에 커플링되는 전류를 공급한다.

그리고, 메인 스위치 제어부는 제1 단자로는 삼각파가 인가되고, 제1 단자와는 극성이 반대인 제2 단자로는 신호 전압을 인가받는 비교기를 포함한다.

이하, 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.

도1은 본 발명의 실시예에 따른 복합디밍회로의 회로도이다. 도1에 도시된 바와 같이, 본 발명의 실시예에 따른 복합디밍회로는 메인 스위치 제어부(110), 전류 공급 시동부(120), 전류 공급부(130), 기준전압 형성부(140) 및 피드백부(150)를 포함한다. 이 때, 메인 스위치 제어부(110)와 스위칭부는 하나의 디밍 핀(160)에 연결되어 일정 범위의 전압 레벨을 인가받는다.

메인 스위치 제어부(110)는 하나의 비교기를 포함하고 있으며, 비반전 단자로는 삼각파를 입력받고, 반전 단자로는 디밍 핀(160)으로부터 일정 범위의 신호 전압(Vdim)을 인가받아 이 두 신호를 비교하여 메인 스위치의 온/오프를 제어하기 위한 구형파를 형성함으로써 버스트 디밍을 수행한다.

이 때, 삼각파의 진폭은 0.1V에서 1.5V 사이이고, 주파수는 200Hz이다. 또한, 디밍 핀(160)에서 인가되는 신호 전압(Vdim)은 0V에서 5V 사이의 신호가 인가된다. 만약, 디밍 핀(160)으로 인가되는 신호 전압(Vdim)이 0V에서 1.5V 사이라면, 메인 스위치 제어부(110)는 이 신호 전압(Vdim)과 삼각파를 비교하여 삼각파가 신호 전압(Vdim)에 비하여 큰 구간에서 '하이'를 출력하고, 이 '하이'출력 구간에서 메인 스위치를 오프시킨다. 또한, 신호 전압(Vdim)이 1.5V에서 점차 낮아지면 메인 스위치 제어부(110)의 출력이 '하이'되는 구간 또한 길어므로 메인 스위치의 OFF구간도 길어져 램프는 점점 어두워지게 된다.

전류 공급 시동부(120)는 전류 미러를 포함하고 있으며 신호 전압(Vdim)이 일정 전압 이상이 되었을 때, 디밍 핀(160)으로 입력되는 전류에 의하여 턴 온되어 전류 공급 시동 신호를 형성한다. 이와 같은 전류 공급 시동부(120)는 제1 트랜지스터(Q1), 제2 트랜지스터(Q2), 제3 트랜지스터(Q3), 제1 저항(R1), 제2 저항(R2) 및 제3 저항(R3)을 포함한다.

도1에 도시된 바와 같이, 제1 저항(R1)의 한쪽 단은 디밍 핀(160)과 메인 스위치 제어부(110)의 반전 단자의 공통단과 연결된다.

제1 트랜지스터(Q1)의 컬렉터단은 제1 저항(R1)과 메인 스위치 제어부(110)의 반전 단자 및 디밍 핀(160)의 공통단에 연결되고, 베이스단은 제1 저항(R1)의 다른 쪽에 연결된다.

제2 트랜지스터(Q2)의 컬렉터단은 제1 저항(R1)의 다른 쪽단과 제1 트랜지스터(Q1)의 베이스단의 공통단에 연결되고, 베이스단은 제1 트랜지스터(Q1)의 이미터단과 연결된다.

제3 트랜지스터(Q3)의 베이스단은 제1 트랜지스터(Q1)의 이미터단과 제2 트랜지스터(Q2)의 베이스단의 공통단에 연결된다.

제2 저항(R2)의 한쪽 단은 제2 트랜지스터(Q2)의 이미터단에 연결되고, 다른 쪽단은 접지된다.

제3 저항(R3)의 한쪽 단은 제3 트랜지스터(Q3)의 이미터단에 연결되고, 다른 쪽단은 접지된다.

이와 같이 연결되어 있는 전류 공급 시동부(120)는 제2 트랜지스터(Q2)와 제3 트랜지스터(Q3)는 전류 미러를 이루어 제2 저항(R2)과 제3 저항(R3)의 크기의 비에 따라 제3 트랜지스터(Q3)에 흐르는 전류의 크기가 정해진다.

다음으로 전류 공급 시동부(120)의 동작을 설명하겠다. 제1 트랜지스터(Q1)과 제2 트랜지스터(Q2)를 턴온하기 위해서는 Vbe1과 Vbe2의 합이 1.4V 이상이 되어야 한다. 따라서, 디밍 핀(160)에 인가되는 신호 전압(Vdim)이 0V에서 1.4V 미만일 때는 제1 트랜지스터(Q1)와 제2 트랜지스터(Q2)가 턴 오프 상태를 유지한다. 따라서, 메인 스위치 제어부(110)에 의하여 버스트 디밍만을 수행한다.

하지만, 디밍 핀(160)에 인가되는 신호 전압(Vdim)이 1.4V에서 1.5V 미만일 때에는 제1 트랜지스터(Q1)와 제2 트랜지스터(Q2)가 턴온되면서 다음의 수학식1과 같은 전류가 제2 트랜지스터(Q2)에 흐르고, 따라서 전류 미러를 이루고 있는 제3 트랜지스터(Q2)에도 제2 저항(R2)과 제3 저항(R3)의 크기비에 따라 전류가 흐른다. 본 발명의 실시예에서는 제2 저항(R2)과 제3 저항(R3)의 크기는 같으므로 제2 트랜지스터(Q2)와 제3 트랜지스터(Q2)는 공히 아래의 수학식1과 같은 전류가 동일하게 흐르고, 이 제3 트랜지스터(Q2)에 흐르는 전류가 전류 공급 시동 신호가 된다.

수학식 1

$$I_{\mathrm{dim}} = \frac{V_{\mathrm{dim}} - 2V_{be}}{R1 + R2}$$

또한, 이 영역에서는 메인 스위치 제어부(110)도 계속하여 버스트 디밍을 수행한다.

전류 공급부(130)는 전류 미러를 포함하여 전류 공급 시동부(120)에서 출력하는 전류 공급 시동 신호에 의하여 기준 전압을 변동시키기 위한 전류를 공급하는 것으로, 제4 트랜지스터(Q4), 제5 트랜지스터(Q5), 제6 트랜지스터(Q6), 제7 트랜지스터(Q7), 제4 저항(R4), 제5 저항(R5) 및 제6 저항(R6)을 포함한다.

제4 저항(R4)의 한쪽 단은 5V 전압원과 연결되고, 제4 트랜지스터(Q4)의 이미터단은 제4 저항(R4)의 다른쪽 단과 연결된다. 또한, 제5 저항(R5)의 한쪽 단은 상기 5V 전압원과 연결되고, 다른쪽 단은 제4 트랜지스터(Q4)의 베이스단과 연결된다.

제6 저항(R6)의 한쪽 단은 상기 5V 전압원과 연결된다. 제5 트랜지스터(Q5)의 이미터 단은 제6 저항(R6)의 다른쪽 단과 연결되고, 베이스단은 제4 트랜지스터 (Q4)의 베이스단과 제5 저항(R5)의 다른쪽 단의 공통단에 연결된다.

제6 트랜지스터(Q6)의 베이스단은 제4 트랜지스터(Q4)의 컬렉터단과 연결되고, 이미터단은 제4 트랜지스터(Q4)의 베이스단과 제5 저항(R5)의 다른쪽 단의 공통단에 연결되고, 컬렉터단은 접지된다. 따라서, 제4 트랜지스터(Q4)와 제5 트랜지스터(Q5)는 전류 미러를 형성한다.

다음으로 전류 공급부(130)의 동작을 도면을 참조하여 설명한다.

전류 공급 시동부(120)로부터 전류 공급 시동 신호를 입력받기 전, 즉, 디밍 핀(160)으로 인가되는 전압이 0V에서 1.4V 사이일 경우에는 전류 공급 시동부(120)가 동작하지 않으므로 전류 공급부(130) 또한 동작하지 않는다. 그러나, 디밍 핀(160)으로 인가되는 전압이 1.4V 이상인 경우에는 상기 수학식1과 같은 전류 공급 시동 신호가 전류 공급부(130)의 제4 트랜지스터(Q4)를 통하여 전류 공급 시동부(120)로 입력되고, 전류 공급부(130)는 제4 트랜지스터(Q4)와 전류 미러를 형성하는 제5 트랜지스터(Q5)를 통하여 동일한 전류를 공급한다. 따라서, 디밍 핀(160)에 인가되는 전압이 1.4V에서 계속하여 증가하면 제2 트랜지스터(Q2), 제3 트랜지스터(Q3)및 제4 트랜지스터(Q4)를 지나는 전류의 크기가 증가하므로 제5 트랜지스터(Q5)를 통하여 공급되는 전류의 크기 또한 증가한다.

기준전압 형성부(140)는 전류 공급부(130)를 통하여 공급되는 전류의 크기에 커플링되어 기준 전압을 형성하며, 제7 저항(R7)과 제8 저항(R8)을 포함한다.

제7 저항(R7)의 한쪽 단은 상기 5V 전압원과 연결되고, 다른쪽 단은 제5 트랜지스터(Q5)의 컬렉터단과 연결된다.

제8 저항(R8)의 한쪽 단은 제7 저항(R7)의 다른쪽 단과 제5 트랜지스터(Q5)의 컬렉터단의 공통단에 연결되고, 다른쪽 단은 접지된다.

다음으로, 도면을 참조하여 기준전압 형성부(140)의 동작을 설명한다.

디밍 핀(160)으로 0V에서 1.4V 사이의 신호 전압(Vdim)이 인가되면, 전류 공급 시동부(120)는 동작하지 않으므로 전류 공급부(130) 또한 동작하지 않는다. 따라서, 5V 전압원은 제7 저항(R7)과 제8 저항(R8)에 의하여 분배되어 기준 전압은 다음의 수학식2에 의하여 일정하게 유지된다.

수학식 2

$$V_{ref} = \frac{R8}{R7+R8} \times 5V$$

그러나, 디밍 핀(160)으로 인가되는 신호 전압(Vdim)이 1.4V이상이면, 전류 공급 시동부(120)가 작동하면서 전류 공급 시동 신호가 발생하면서, 전류(Idim)이 제8 저항(R8)으로 흘러들어가면서 기준 전압을 변화시키고, 신호 전압(Vdim)이 점차 증가함에 따라 전류(Idim)도 증가하므로 기준 전압은 전류(Idim)의 크기에 비례하여 커진다. 이와 같은 기준 전압의 변화는 램프의 아날로그 디밍을 가능하게 한다.

피드백부(150)는 비교기를 포함하여 비반전 단자는 기준전압 형성부(140)의 제8 저항(R8)의 한쪽 단과 연결되어 기준 전압을 인가받고, 비반전 단자로는 램프에 흐르는 부하 전류의 크기에 의하여 형성된 비교 전압이 입력되어 이 두 전압을 비교함으로써 램프의 밝기를 조절한다. 이 때, 피드백부(150)는 디밍 핀(160)으로 인가되는 신호 전압(Vdim)이 0V에서 1.4V 일 경우에는 수학식2와 같은 크기의 기준 전압을 인가받고, 신호 전압(Vdim)이 1.4V에서 5V 사이인 경우에는 신호 전압(Vdim)의 크기에 비례하여 기준 전압이 크기가 커짐으로써 아날로그 디밍을 수행한다.

이하, 도면을 참조하여 본 발명의 실시예에 따른 복합 디밍 회로의 동작을 설명한다.

도2는 본 발명의 실시예에 따른 복합 디밍 회로의 파형도이다.

도2에 도시된 바와 같이, 최고 1.5V, 최저 0.1V의 진폭과 200Hz 내외의 주파수를 갖는 톱니파가 메인 스위치 제어부(110)의 비반전 단자로 인가되고, 0V에서 5V 사이에서 인가되는 신호 전압(Vdim)이 디밍 핀(160)을 통하여 메인 스위치 제어부(110)의 반전 단자로 인가되면, 신호 전압(Vdim)이 1.5V 미만에서는 메인 스위치 제어부(110)의 출력이 '하이'가 되는 구간동안 메인 스위치는 오프된다.

따라서, 신호 전압(Vdim)이 1.5V에서 점차 낮아져 메인 스위치 제어부(110)의 출력이 '하이'되는 구간이 길어지면 길어질수록 메인 스위치의 오프구간이 길어지므로, 램프는 점점 어두워지게 된다.

이러한 버스트 디밍이 이루어지기 위한 신호 전압(Vdim)은 1.5V 이하이므로 전류(Idim)는 무시할 수 있는 양이 되고, 이 때 피드백부(150)의 기준 전압(Vref)은 제7 저항(R7)과 제8 저항(R8)에 의해 결정되어 버스트 디밍이 일어나는 동안에는 기준 전압(Vref)은 상기 수학식2와 같이 고정된다.

그리고, 신호 전압(Vdim)이 상승하여 제1 저항(R1), 제1 트랜지스터(Q1), 제2 트랜지스터(Q2), 제2 저항(R2)을 통하여 전류가 흐르기 시작하면, 전류(Idim)에 비례하여 제7 저항(R7)과 제8 저항(R8)에 의해 일정하게 고정되어 있던 기준 전압(Vref)이 상승하게 되므로 아날로그 디밍이 이루어진다.

트랜지스터의 베이스와 에미터 간에 걸리는 전압(Vbe)를 대략 0.7V로 보면, 제1 저항(R1), 제1 트랜지스터(Q1), 제2 트랜지스터(Q2), 제2 저항(R2)을 통하여 전류 패스가 형성되는 시점은 신호 전압(Vdim)이 2Vbe를 넘어서는 순간부터이며, 이 때 흐르는 전류(Idim)는 상기 수학식1과 같다.

도2에 도시된 바와 같이, 신호 전압(Vdim)이 1.4V 이상부터 아날로그 디밍이 시작되기 때문에 신호 전압(Vdim)이 1.4V에서 1.5V 사이의 구간에서는 버스트 디밍과 아날로그 디밍이 동시에 이루어진다. 이와 같이 버스트 디밍과 아날로그 디밍이 동시에 이루어지는 순간에, 불 밝기가 선형적으로 가변되게 함으로써 전환이 이루어지는 과도기에 램프가 깜박거리는 현상을 제거하기 위함에 있다.

신호 전압(Vdim)이 1.5V를 넘게 되면, 버스트 디밍이 없어지고 오로지 아날로그 디밍에 의해 불 밝기가 변화한다. 신호 전압(Vdim)이 증가하여 아날로그 디밍이 이루어지는 기간에는 제2 트랜지스터(Q2), 제3 트랜지스터(Q3), 제4 트랜지스터 (Q4) 및 제5 트랜지스터(Q5)로 구성되는 전류 미러 구조에 의해 항상 같은 전류가 흐르도록 되어 있다.

또한, 제1 저항(R1), 제1 트랜지스터(Q1), 제2 트랜지스터(Q2), 제2 저항 (R2)에 의해 결정되는 전류(Idim)는 온도 변화에 대한 Vbe의 변화가 제1 저항(R1), 제2 저항(R2)에 의해 상쇄되는 구조로 되어 있기 때문에 외부 온도 변화에 대해 영향을 받지 않는 일정한 전류원이 되며, 제8 저항(R8)으로 입력되는 전류(Idim)와 같은 크기의 전류 또한 온도 변화에 대해 변하지 않는 장점이 있다.

따라서, 아날로그 디밍이 이루어지는 기간에서는 전류(Idim)의 변화로 인해 기준 전압(Vref)가 일정 범위에서 변하게 되며, 피드백부(150)의 기준 전압이 변함으로써 불 밝기를 제어한다. 이 때, 피드백부(150)의 기준 전압 변화량은 적용 시스템에 따른 적절한 동작 영역을 설정한 후, 제1 저항(R1), 제2 저항(R2), 제7 저항(R7) 및 제8 저항(R8)을 조절함으로써 얻을 수 있다.

이상에서 설명한 본 발명의 실시예는 하나의 실시예일 뿐 본 발명이 야기한 실시예에 한정되는 것은 아니며, 또한 상기 실시예 외에 많은 변경이나 변형이 가능한 것은 물론이다.

발명의 효과

이와 같은 본 발명은 하나의 핀으로 버스트 디밍과 아날로그 디밍을 동시에 수행할 수 있으며 온도에 영향을 받지 않고 디밍 제어를 수행할 수 있다.

(57) 청구의 범위

청구항 1.

소정 주파수와 소정 진폭을 가지는 삼각파와 디밍 단자를 통하여 그 최대값이 상기 소정 진폭의 최대값보다 큰 신호 전압을 인가받아 상기 소정 진폭의 최대값보다 작은 영역에서의 신호 전압과 상기 삼각파를 비교하여 비교 결과에 따라 메인 스위치의 온/오프를 제어하기 위한 신호를 형성함으로써 버스트 디밍을 수행하는 메인 스위치 제어부;

상기 신호 전압이 상기 소정 진폭의 최대값보다 큰 영역에서 변할 경우, 전류 공급 시동 신호를 형성하는 전류 공급 시동부;

상기 전류 공급 시동부의 전류 공급 시동 신호에 따라 기준 전압을 변동시키기 위한 전류를 공급하는 전류 공급부;

상기 전류 공급부를 통하여 공급되는 전류가 없을 때에는 일정한 크기의 기준전압을 형성하다가 상기 전류 공급부를 통하여 전류가 공급될 때에는 상기 공급 전류의 크기에 커플링되는 기준 전압을 형성하는 기준전압 형성부; 및

상기 기준전압 형성부에서 인가된 기준 전압과 부하 전류의 크기에 의하여 형성된 비교 전압을 비교하여 상기 기준 전압이 변할 때 램프의 밝기를 조절하는 아날로그 디밍을 수행하는 피드백부를 포함하는 복합 디밍 회로.

청구항 2.

제1항에 있어서,

상기 전류 공급 시동부는,

두 개의 트랜지스터를 포함하는 전류 미러를 포함하여 상기 신호 전압이 상기 소정 진폭의 최대값보다 큰 영역에서 변할 경우, 하나의 트랜지스터에 흐르는 전류의 크기에 커플링되는 전류가 다른 하나의 트랜지스터에 흐르면서 전류 공급 시동 신호를 형성하는 것을 특징으로 하는 복합 디밍 회로.

청구항 3.

제1항 또는 제2항에 있어서,

상기 전류 공급부는,

두 개의 트랜지스터를 포함하는 전류 미러를 포함하여 상기 전류 형태의 전류 공급 시동 신호가 하나의 트랜지스터로 흐르면, 다른 하나의 트랜지스터로 상기 전류 공급 시동 신호의 크기에 커플링되는 전류를 공급하는 것을 특징으로 하는 복합 디밍 회로.

청구항 4.

제1항에 있어서,

상기 메인 스위치 제어부는,

제1 단자로는 상기 삼각파가 인가되고, 상기 제1 단자와는 극성이 반대인 제2 단자로는 상기 신호 전압을 인가받는 비교기를 포함하는 것을 특징으로 하는 복합 디밍 회로.

청구항 5.

제1항에 있어서,

상기 전류 공급 시동부는,

한쪽 단은 상기 디밍 단자와 상기 메인 스위치 제어부와 연결되는 제1 저항(R1);

컬렉터단은 상기 제1 저항(R1)과 상기 디밍 단자의 공통단에 연결되고, 베이스단은 상기 제1 저항(R1)의 다른쪽 단에 연결되는 제1 트랜지스터(Q1);

컬렉터단은 상기 제1 저항(R1)의 다른쪽 단과 상기 제1 트랜지스터(Q1)의 베이스단의 공통단에 연결되고, 베이스단은 상기 제1 트랜지스터(Q1)의 이미터단과 연결되는 제2 트랜지스터(Q2);

베이스단은 상기 제1 트랜지스터(Q1)의 이미터단과 상기 제2 트랜지스터(Q2)의 베이스단의 공통단에 연결되는 제3 트랜지스터(Q3);

한쪽 단은 상기 제2 트랜지스터(Q2)의 이미터단에 연결되고 다른 쪽단은 접지되는 제2 저항(R2); 및

한쪽 단은 상기 제3 트랜지스터(Q3)의 이미터단에 연결되고 다른 쪽단은 접지되는 제3 저항(R3)을 포함하는 것을 특징으로 하는 복합 디밍 회로.

청구항 6.

제1항에 있어서,

상기 전류 공급부는,

한쪽 단은 전압원과 연결되는 제4 저항(R4);

이미터단은 상기 제4 저항(R4)의 다른쪽 단과 연결되는 제4 트랜지스터(Q4);

한쪽 단은 상기 전압원과 연결되고, 다른쪽 단은 상기 제4 트랜지스터(Q4)의 베이스단과 연결되는 제5 저항(R5);

한쪽 단은 상기 전압원과 연결되는 제6 저항(R6);

이미터 단은 상기 제6 저항(R6)의 다른쪽 단과 연결되고, 베이스단은 상기 제4 트랜지스터(Q4)의 베이스단과 상기 제5 저항(R5)의 다른쪽 단의 공통단에 연결되는 제5 트랜지스터(Q5); 및

베이스단은 상기 전류 공급부와 상기 제4 트랜지스터(Q4)의 컬렉터단의 공통단과 연결되고, 이미터단은 상기 제4 트랜지스터(Q4)의 베이스단과 상기 제5 저항(R5)의 다른쪽 단의 공통단에 연결되고, 컬렉터단은 접지되는 제6 트랜지스터(Q6)를 포함하는 것을 특징으로 하는 복합 디밍 회로.

청구항 7.

제1항에 있어서,

상기 기준 전압 형성부는,

한쪽 단은 전압원과 연결되고, 다른쪽 단은 상기 전류 공급부와 연결되는 제7 저항(R7); 및

한쪽 단은 상기 제7 저항(R7)의 다른쪽 단과 연결되고, 다른쪽 단은 접지되는 제8 저항(R8)을 포함하는 것을 특징으로 하는 복합 디밍 회로.

청구항 8.

제1항 또는 제5항에 있어서,

턴온하기 위한 상기 제1 트랜지스터(Q1)와 상기 제2 트랜지스터(Q2) 각각의 베이스-이미터 사이의 전압의 합이 상기 삼각파 진폭의 최대치보다 낮은 것을 특징으로 하는 복합 디밍 회로.

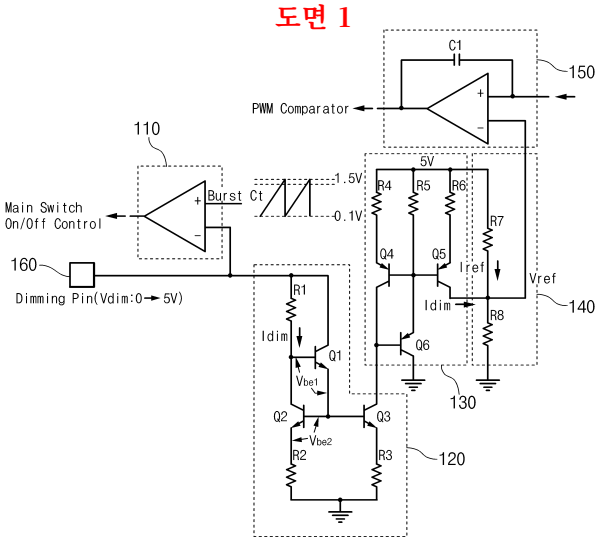
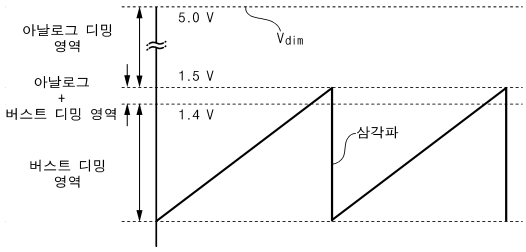
청구항 9.

제5항에 있어서,

상기 제1 저항(R1)과 상기 제2 저항(R2)에 의하여 온도 변화에 대한 상기 제1 트랜지스터(Q1)와 제2 트랜지스터(Q2) 각각의 베이스-이미터가 전압 변화가 상쇄되는 것을 특징으로 하는 복합 디밍 회로.

도면

도면 1



도면 2