

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利说明书

专利号 ZL 200610127482.2

G02F 1/133 (2006.01)
G02F 1/136 (2006.01)
G02F 1/1343 (2006.01)
G09G 3/36 (2006.01)

[45] 授权公告日 2009 年 4 月 29 日

[11] 授权公告号 CN 100483197C

[22] 申请日 2006.9.15

[21] 申请号 200610127482.2

[73] 专利权人 友达光电股份有限公司
地址 中国台湾新竹市

[72] 发明人 江明峰 黄雪瑛 赖明升

[56] 参考文献

CN1713262A 2005.12.28

CN1501343A 2004.6.2

CN1550854A 2004.12.1

CN1821842A 2006.8.23

JP2005-326793A 2005.11.24

US7042447B2 2006.5.9

审查员 吴松江

[74] 专利代理机构 北京市柳沈律师事务所
代理人 王志森 黄小临

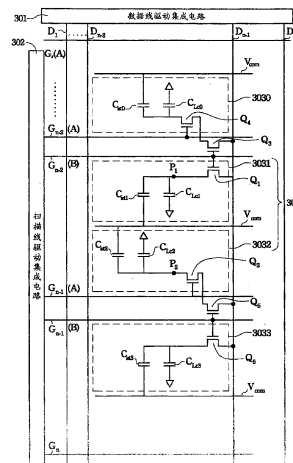
权利要求书 3 页 说明书 9 页 附图 5 页

[54] 发明名称

液晶显示器装置及其驱动方法

[57] 摘要

本发明的每一像素区域被分隔成两子像素，且在每一子像素中均具有各自的晶体管、液晶电容与储存电容。而两子像素中的晶体管分别耦接至不同的扫描线，且其中之一晶体管是通过位在两相邻扫描线间的晶体管耦接至数据线，因此可于像素中产生两种不同的像素电压。



1. 一种液晶显示器装置，是形成于基板上，该装置至少包含：
 - 多条数据线，排列于该基板上，并以互相平行方式排列在第一方向上；
 - 多条扫描线，平行排列于第二方向上，并与该些数据线交叉，其中任相邻的两条数据线，分别为第一与第二数据线，与任相邻两条扫描线，分别为第一与第二扫描线，共同围出一像素区域，其中每一像素区域至少包括：
 - 第一像素电极；
 - 第二像素电极；
 - 共同电极，沿第二方向排列，其中该共同电极与该第一像素电极构成第一子像素区，而该共同电极与该第二像素电极构成第二子像素区；
 - 第一晶体管，位于该第一子像素区，该第一晶体管的栅极端耦接至该第一扫描线，该第一晶体管的第一源/漏极端耦接于该第一数据线，该第一晶体管的第二源/漏极端耦接于该第一像素电极；以及
 - 第二晶体管，位于该第二子像素区，该第二晶体管的栅极端耦接至该第二扫描线，该第二晶体管的第二源/漏极端耦接于该第二像素电极；以及
 - 第三晶体管，位于相邻两像素区域间，其中该第三晶体管的第二源/漏极端耦接至该第二晶体管的第一源/漏极端，该第三晶体管的第一源/漏极端耦接于该第一数据线，使得该第二晶体管通过该第三晶体管连接于该第一数据线，且该第三晶体管的栅极端是耦接于该第一扫描线。
2. 根据权利要求1所述的液晶显示器装置，其中该共同电极与对应的像素电极形成储存电容。
3. 根据权利要求1所述的液晶显示器装置，其中该第一方向与该第二方向是实质上垂直。
4. 根据权利要求1所述的液晶显示器装置，其中该装置还包含数据线驱动集成电路。
5. 根据权利要求1所述的液晶显示器装置，其中该装置还包含扫描线驱动集成电路。
6. 一种驱动方法，用以驱动权利要求1所述的液晶显示器装置，该方法包含：
 - 依序提供脉冲信号给该些扫描线，其中相邻两扫描线的脉冲信号具时间

差；以及

依序提供二阶信号给该些数据线，其中该二阶信号包含第一电压信号与第二电压信号，其中当形成像素区域的第一与第二扫描线同时受到该脉冲信号驱动时，该第一电压信号会经由该第一晶体管写入第一子像素区，而当第一扫描线没受脉冲信号驱动且第二扫描线与相邻像素区的第一扫描线受该脉冲信号驱动时，该第二电压信号会经由该第三晶体管与第二晶体管写入第二子像素，使得该像素区域呈现两种不同电压信号。

7. 根据权利要求6所述的驱动方法，其中该时间差为脉冲宽度的一半。

8. 根据权利要求6所述的驱动方法，其中该第一电压信号的绝对值大于该第二电压信号。

9. 一种驱动方法，用以驱动权利要求1所述的液晶显示器装置，该方法包含：

依序提供脉冲信号给该些扫描线，其中相邻两扫描线的脉冲信号具时间差；以及

依序提供二阶信号给该些数据线，其中该二阶信号包含第一电压信号与第二电压信号，其中当形成像素区域的第一扫描线受到该脉冲信号驱动时，该第一电压信号会经由该第一晶体管写入第一子像素区，而当第一扫描线未受脉冲信号驱动，且第二扫描线与相邻像素区的第一扫描线受该脉冲信号驱动时，该第二电压信号会经由该第三晶体管与第二晶体管写入第二子像素，使得该像素区域呈现两种不同电压信号。

10. 根据权利要求9所述的驱动方法，其中当该第一扫描线受到该脉冲信号驱动时，还包括该第二扫描线亦受到该脉冲信号驱动。

11. 根据权利要求9所述的驱动方法，其中当该第一扫描线受到该脉冲信号驱动时，还包括该第二扫描线未受到该脉冲信号驱动。

12. 一种驱动方法，用以驱动权利要求1所述的液晶显示器装置，该方法包含：

提供第一信号给第一扫描线；

提供第二信号给第二扫描线，其中该第一信号与该第二信号具时间差；
以及

依序提供二阶信号给该些数据线，其中该二阶信号包含第一电压信号与第二电压信号，其中当形成像素区域的第一扫描线受到该第一信号驱动时，

该第一电压信号会经由该第一晶体管写入第一子像素区，而当第一扫描线未受该第一信号驱动、第二扫描线受第二信号驱动，且相邻像素区的第一扫描线受第一信号驱动时，该第二电压信号会经由该第三晶体管与第二晶体管写入第二子像素，使得该像素区域呈现两种不同电压信号。

13. 根据权利要求 12 所述的驱动方法，其中该时间差为该第一信号宽度的一半。

14. 根据权利要求 12 所述的驱动方法，其中该第一信号与该第二信号均为脉冲信号。

15. 根据权利要求 14 所述的驱动方法，其中当该第一扫描线受到脉冲信号时，还包括该第二扫描线亦受到脉冲信号驱动。

16. 根据权利要求 2 所述的驱动方法，其中该第一信号为脉冲信号，该第二信号为时钟信号。

17. 根据权利要求 16 所述的驱动方法，其中当该第一扫描线受到该脉冲信号驱动时，该第二扫描线亦受到该时钟信号驱动。

18. 根据权利要求 12 所述的驱动方法，其中该第一电压信号的绝对值大于该第二电压信号。

液晶显示器装置及其驱动方法

技术领域

本发明与一种像素有关，特别是与液晶显示器的具改善视角的像素有关。

背景技术

液晶显示器已被广泛地使用在各种电子产品中，例如电子手表或计算机中。为了提供广视角，富士通(Fujitsu)公司于1997年提出一种，像素分割垂直配向(Multi-Domain Vertical Alignment, MVA)技术。MVA技术可以获得160度的视角，而且，也可提供高对比及快速响应的优秀表现。然而，MVA技术有一个极大的缺点，即是当斜视时对人的皮肤颜色，尤其是亚洲人皮肤颜色，会产生色偏(color shift)。

图1是绘示使用MVA技术的液晶分子的灰阶电压与穿透率的关系图，其中横轴表示液晶分子的灰阶电压，单位为伏特(V)，以及纵轴表示穿透率。当人眼正视此液晶显示器时，其透射率与电压的关系曲线是以虚线101表示，当所施加的灰阶电压增加时，其透射率随之改变。而当人眼以倾斜角度斜视此液晶显示器，其透射率与电压的关系曲线是以虚线102表示，虽然施加电压增加其透射率亦随之改变，但在区域100中，其透射率的变化并未随着施加电压的增加而增加，反而下降此为造成色偏的主要原因。

传统上解决上述问题的方法，是通过在一像素中形成两组可产生不同透射率与灰阶电压关系曲线的子像素来补偿斜视时的透射率与灰阶电压的关系曲线。参阅图2所示，其中的虚线为原本的透射率与灰阶电压的关系曲线，而细的实线则为同一像素中的另一子像素所产生的透射率与灰阶电压的关系曲线。通过虚线201与虚线202两者间的光学特性的混合，可获至较平滑的透射率与灰阶电压的关系曲线，如图2中的实线203所示。

因此，如何在一像素中产生两个子像素，且在同一驱动波形下可形成不同电压，及成为追求的目标。

发明内容

因此,本发明的主要目的是在提供一种具有两个独立子像素的像素。

本发明的另一目的是在提供一种在同一驱动波形下具不同像素电压的像素。

本发明的再一目的是在提供一种具有两个子像素的像素,在同一驱动波形下此两子像素可分别形成不同的像素电压。

鉴于上述目的,本发明提出一种液晶显示器装置,该装置至少包含:多条数据线;多条与该些数据线交叉的扫描线,其中该些扫描线被分成彼此交错排列的第一群与第二群,其中任相邻的两条数据线与任相邻两条扫描线共同围出一像素区域;多条共同电极线,分别位于每一像素区域中,而将每一像素区域分隔成第一子像素区与第二子像素区;多个切换元件形成于该些数据线与该些扫描线的交叉点邻近处,其中与该第二群中同一条扫描线相接的多个切换元件是排列在扫描线上下两侧,其中位在上侧的该些切换元件用以与相邻的第一群扫描线耦接,位在下侧的该些切换元件分别排列在该第一子像素区,而与该第一群中同一条扫描线相接的多个切换元件是排列在扫描线一侧,并位在第二子像素区,且是通过耦接于相邻的第二群扫描线上侧的该些切换晶体管与数据线相接;以及多个像素电极分别位在每一像素区域中,且与像素区域中的该些切换元件连接。

根据一实施例,该装置还包含数据线驱动集成电路。

根据一实施例,该装置还包含扫描线驱动集成电路。

根据一实施例,本发明提出一种液晶显示器装置,是形成于基板上,该装置至少包含:多条数据线,排列于该基板上,并沿第一方向互相平行排列;多条扫描线,沿第二方向平行排列,并与该些数据线交叉,其中该些扫描线被分成第一群与第二群,且该第一群扫描线与该第二群扫描线彼此交错排列,其中任相邻的两条数据线,与任相邻两条扫描线共同围出一像素区域;多个第一与第二切换元件形成于该些数据线与该第二群扫描线的交叉点邻近处,其中该些第一切换元件排列在该第二群扫描线上侧,用以与相邻的该第一群扫描线耦接,而该些第二切换元件分别排列在由该第二群扫描线所围出的像素区域中;多个第三切换元件形成于该些数据线与该第一群扫描线的交叉点邻近处,其中该些第三切换元件排列在由该第一群扫描线所围出的像素区域中,其中该些第三切换元件是通过对应的该些第一切换晶体管与对应数据线相接;以及多个像素电极分别位在每一像素区域中,且与像素区域中的第二

与第三切换元件连接。

根据一实施例，本发明提出一种液晶显示器装置，是形成于基板上，该装置至少包含：多条扫描线；多条与这些数据线交叉的扫描线，其中任相邻第一与第二数据线与任相邻的第一与第二扫描线，共同围出一像素区域，其中每一像素区域至少包括：第一像素电极；第二像素电极；共同电极，其中该共同电极与该第一像素电极构成第一子像素区，与该第二像素电极构成第二子像素区；第一晶体管，位于该第一子像素区，该第一晶体管的栅极端耦接至该第一扫描线，该第一晶体管的第一源/漏极端耦接于该第一数据线，该第一晶体管的第二源/漏极端耦接于该第一像素电极；以及第二晶体管，位于该第二子像素区，该第二晶体管的栅极端耦接至该第二扫描线，该第二晶体管的第二源/漏极端耦接于该第二像素电极；以及第三晶体管，位于相邻两像素区域间，其中该第三晶体管的第二源/漏极端耦接至该第二晶体管的第一源/漏极端，该第三晶体管的第一源/漏极端耦接于该第一数据线，使得该第二晶体管通过该第三晶体管连接于该第一数据线，且该第三晶体管的栅极端是耦接于该第一扫描线。

根据一实施例，其中该共同电极与对应的像素电极形成储存电容。

根据另一实施例，本发明提出一种驱动方法，用以驱动上述的液晶显示器，此方法包含：提供第一信号给第一扫描线；提供第二信号给第二扫描线，其中该第一信号与该第二信号具时间差，且第一扫描线和第二扫描线彼此相邻；以及依序提供包含第一电压信号与第二电压信号的二阶信号给这些数据线，其中当第一与第二扫描线同时受到该脉冲信号驱动时，该第一电压信号会经由该第一晶体管写入第一子像素区，而当第一扫描线没受脉冲信号驱动且第二扫描线与相邻像素区的第一扫描线受该脉冲信号驱动时，该第二电压信号会经由该第三晶体管与第二晶体管写入第二子像素，使得该像素区域呈现两种不同电压信号。

根据一实施例，其中该时间差为该第一信号宽度的一半。

根据一实施例，其中该第一信号与该第二信号均为脉冲信号。

根据一实施例，其中该第一信号为脉冲信号，该第二信号为时钟信号。

根据一实施例，当该第一扫描线受到第一信号驱动时，还包括该第二扫描线亦受到第二信号驱动。

根据一实施例，当该第一扫描线受到第一信号驱动时，还包括该第二扫

描线未受到第二信号驱动。

根据另一实施例，本发明提出一种驱动方法，用以驱动上述的液晶显示器装置，该方法包含：依序提供脉冲信号给该些扫描线，其中相邻两扫描线的脉冲信号具时间差；以及依序提供二阶信号给该些数据线，其中该二阶信号包含第一电压信号与第二电压信号，其中当形成像素区域的第一与第二扫描线同时受到该脉冲信号驱动时，该第一电压信号会经由该第一晶体管写入第一子像素区，而当第一扫描线没受脉冲信号驱动且第二扫描线与相邻像素区的第一扫描线受该脉冲信号驱动时，该第二电压信号会经由该第三晶体管与第二晶体管写入第二子像素，使得该像素区域呈现两种不同电压信号。

根据另一实施例，本发明提出一种驱动方法，用以驱动上述的液晶显示器装置，该方法包含：依序提供脉冲信号给该些扫描线，其中相邻两扫描线的脉冲信号具时间差；以及依序提供二阶信号给该些数据线，其中该二阶信号包含第一电压信号与第二电压信号，其中当形成像素区域的第一扫描线受到该脉冲信号驱动时，该第一电压信号会经由该第一晶体管写入第一子像素区，而当第一扫描线未受脉冲信号驱动，且第二扫描线与相邻像素区的第一扫描线受该脉冲信号驱动时，该第二电压信号会经由该第三晶体管与第二晶体管写入第二子像素，使得该像素区域呈现两种不同电压信号。

由于本发明的每一像素区被分隔成两子像素，且在每一子像素中均具有各自的晶体管、液晶电容与储存电容。而两子像素中的晶体管分别耦接至不同的扫描线，且其中之一晶体管是通过其它晶体管耦接至数据线，因此可于一像素中产生两种不同的像素电压。

附图说明

为使本发明的上述和其它目的、特征、和优点能更明显易懂，配合所附图式，加以说明如下：

图 1 与图 2 是绘示液晶分子的驱动电压与穿透率的关系图。

图 3A 为本发明的液晶显示器架构的上视图。

图 3B 为一像素的放大图示。

图 4A 所示为根据本发明一实施例用以驱动本发明像素的驱动波形及相邻四子像素的对应电压。

图 4B 所示为根据本发明另一实施例用以驱动本发明像素的驱动波形及

相邻四子像素的对应电压。

[元件代表标号简单说明]

100 区域	101、102、201 和 202 虚线
203 实线	301 数据线驱动集成电路
302 扫描线驱动集成电路	303 像素
3030、3031、3032 和 3033 子像素	

具体实施方式

请参照图 3A，为根据本发明实施例的液晶显示器架构的上视图，其中该液晶显示器是由数据线 D_1 、 D_2 、 D_3 ... D_n 、以及群组 A 的扫描线 $G_1(A)$ 、 $G_2(A)$ 、 $G_3(A)$... $G_n(A)$ 和群组 B 的扫描线 $G_2(B)$ 、 $G_3(B)$ 、 $G_4(B)$... $G_{n-1}(B)$ 共同所组成。而扫描线 $G_1(A)$ 、 $G_2(A)$ 、 $G_3(A)$... $G_n(A)$ 和扫描线 $G_2(B)$ 、 $G_3(B)$ 、 $G_4(B)$... $G_{n-1}(B)$ 是以彼此平行且交错排列的方式形成于液晶显示器的基板(未显示于图中)上。其中数据线与扫描线彼此垂直交叉，相邻的两数据线以及相邻的群组 A 的扫描线和群组 B 的扫描线所围绕出的区域被称为像素，在每一像素中包含平行于扫描线的共同电极 V_{com} 。而根据本发明，相邻两像素间的群组 B 扫描线，会耦接两晶体管，藉以控制此两像素是否接受对应数据线所传送的像素电压数据。

根据本发明，一像素被分隔成两子像素。在每一子像素中包括由像素电极和共同电极结构而成的储存电容、由像素电极和上基板导电电极结构而成的液晶电容以及晶体管形成在数据线与扫描线的交叉点上。根据本发明，每一子像素中的晶体管是分别耦接于不同的栅极线，而相邻像素的两扫描线则是通过晶体管相连，而此晶体管是由群组 B 的扫描线所控制。数据线驱动集成电路 301 控制数据线 D_1 、 D_2 、 D_3 ... D_n ，扫描线驱动集成电路 302 控制扫描线 $G_1(A)$ 、 $G_2(A)$ 、 $G_3(A)$... $G_n(A)$ 以及扫描线 $G_2(B)$ 、 $G_3(B)$ 、 $G_4(B)$... $G_{n-1}(B)$ 。

为说明起见，不同子像素区域中的储存电容和液晶电容是以不同的标号表示，并不代表电容值的大小。

参阅图 3B 为一像素的放大图示。以像素 303 为例，其是由数据线 D_{n-2} 和 D_{n-1} 以及扫描线 $G_{n-2}(B)$ 和 $G_{n-1}(A)$ 共同围出，而平行于扫描线的共同电极 V_{com} 排列于扫描线 $G_{n-2}(B)$ 和 $G_{n-1}(A)$ 中。像素 303 被分隔成两子像素，其中子像素 3031 位于扫描线 $G_{n-2}(B)$ 和共同电极 V_{com} 间，而子像素 3032 则位于扫描线 $G_{n-1}(A)$ 和

共同电极 V_{com} 间。子像素 3031 包含晶体管 Q_1 ，其栅极耦接于扫描线 G_{n-2} (B)、第一源/漏极耦接于对应的数据线 D_{n-1} ，而第二源/漏极则耦接于像素电极 P_1 ，其中像素电极 P_1 和共同电极 V_{com} 结构而成储存电容 C_{st1} ，像素电极 P_1 和上基板导电电极结构而成液晶电容 C_{lc1} 。子像素 3032 中亦包含一晶体管 Q_2 ，其栅极耦接于扫描线 G_{n-1} (A)，第一源/漏极通过另一晶体管 Q_5 与对应的数据线 D_{n-1} 连接，而第二源/漏极连接于像素电极 P_2 ，像素电极 P_2 和共同电极 V_{com} 结构而成储存电容 C_{st2} ，像素电极 P_2 和上基板导电电极结构而成液晶电容 C_{lc2} 。晶体管 Q_5 栅极耦接于扫描线 G_{n-1} (B)，第一源/漏极则与对应的数据线 D_{n-1} 连接。而相邻像素的两扫描线，例如扫描线 G_{n-1} (A) 和 G_{n-1} (B) 则通过晶体管 Q_5 相连。依此类推。

其中晶体管 Q_1 、 Q_2 和 Q_5 就好似开关。当扫描电压施加于对应晶体管的栅极时，此时数据线上所载的数据电压会经由晶体管传送至第二源/漏极，并施加在和第二源/漏极相接的储存电容和液晶电容上。而在本发明的像素中晶体管 Q_2 并不直接耦接至数据线 D_{n-1} ，而是通过晶体管 Q_5 来耦接于数据线 D_{n-1} 。换言之，子像素 3032 是否呈现的数据线所载的像素电压，是受晶体管 Q_3 和晶体管 Q_2 的共同控制。因此，当欲将数据写入至储存电容 C_{st2} 和液晶电容 C_{lc2} 时，晶体管 Q_2 和 Q_5 需同时打开。而本发明即是利用扫描电压波形来控制晶体管 Q_1 、 Q_2 和 Q_5 的开启时间，同时配合数据线的写入电压波形，来使得子像素 3031 以及子像素 3032 呈现出不同的像素电压。

参阅图 4A 所示为根据本发明一实施例用以驱动本发明像素的驱动波形及相邻四子像素的对应电压。其中各扫描线的驱动波形均为脉冲形式，并以相差半波形时间差的方式循序输出来驱动各扫描线。因此，任相邻两条扫描线，在半波形的时间周期内是同时受扫描信号所扫描，因此，在此时间周期内，与此两扫描线耦接的晶体管会同时被导通。此外本发明数据线的驱动波形是采用二阶式驱动方法，其正驱动脉波包含两驱动电压 V_a 与 V_b ，负驱动脉波中亦包含两驱动电位 $-V_a$ 与 $-V_b$ ，其中驱动电压 V_a 的绝对值大于驱动电压 V_b 的绝对值。

请同时参阅图 3A 与图 4A。于周期 t_1 时，扫描线 G_{n-2} (A) 与 G_{n-2} (B) 均处于高电平状态，而扫描线 G_{n-1} (A) 与 G_{n-1} (B) 为低电平状态，因此晶体管 Q_1 、 Q_3 和 Q_4 将被导通而晶体管 Q_2 、 Q_5 和 Q_6 被关闭。此时数据线 D_{n-1} 上所传送的电压信号 $-V_b$ ，会经由晶体管 Q_3 和 Q_4 对液晶电容 C_{lc0} 与储存电容 C_{st0} 进行充电使得子像

素 3030 呈现 $-V_b$ 的像素电压。此外，数据线 D_{n-1} 上所传送的电压信号 $-V_b$ ，亦会经由晶体管 Q_1 对液晶电容 C_{LC1} 与储存电容 C_{S11} 进行充电子像素 3031 呈现 $-V_b$ 的像素电压。而晶体管 Q_2 、 Q_5 和 Q_6 被关闭，因此子像素 3032 和子像素 3033 保持在上一像素电压状态，于本实施例中，假设子像素 3032 的上一像素电压为 $-V_b$ ，而子像素 3033 的上一像素电压为 V_a 。

于周期 t_2 时，扫描线 G_{n-2} (B) 与 G_{n-1} (A) 均处于高电平状态，而扫描线 G_{n-2} (A) 与 G_{n-1} (B) 为低电平状态，因此晶体管 Q_1 、 Q_3 和 Q_2 将被导通而晶体管 Q_4 、 Q_5 和 Q_6 被关闭。此时数据线 D_{n-1} 上所传送的电压信号 V_a ，会经由晶体管 Q_1 对液晶电容 C_{LC1} 与储存电容 C_{S11} 进行充电，使得子像素 3031 呈现 V_a 的像素电压。而晶体管 Q_4 、 Q_5 和 Q_6 被关闭，因此由晶体管 Q_4 所控制的子像素 3030、由晶体管 Q_5 所控制的子像素 3032 和由晶体管 Q_6 所控制的子像素 3033 均保持在上一像素电压状态。因此，子像素 3030 呈现 $-V_b$ 的像素电压，子像素 3032 呈现 $-V_b$ 的像素电压，而子像素 3033 呈现 V_a 像素电压。

于周期 t_3 时，扫描线 G_{n-1} (A) 与 G_{n-1} (B) 均处于高电平状态，而扫描线 G_{n-2} (A) 与 G_{n-2} (B) 为低电平状态，因此晶体管 Q_2 、 Q_5 和 Q_6 将被导通而晶体管 Q_1 、 Q_3 和 Q_4 被关闭。此时数据线 D_{n-1} 上所传送的电压信号 V_b ，会经由晶体管 Q_2 和 Q_5 对液晶电容 C_{LC2} 与储存电容 C_{S12} 进行充电使得子像素 3032 呈现 V_b 的像素电压。此外，数据线 D_{n-1} 上所传送的电压信号 V_b ，亦会经由晶体管 Q_6 对液晶电容 C_{LC3} 与储存电容 C_{S13} 进行充电子像素 3033 呈现 V_b 的像素电压。而晶体管 Q_1 、 Q_3 和 Q_4 被关闭，因此由晶体管 Q_1 所控制的子像素 3031 和晶体管 Q_3 和 Q_4 所控制的子像素 3030 均保持在上一像素电压状态。因此，子像素 3030 呈现 $-V_b$ 的像素电压，子像素 3031 呈现 V_a 的像素电压。

于周期 t_4 时，扫描线 G_{n-1} (B) 处于高电平状态，而扫描线 G_{n-1} (A)、 G_{n-2} (A) 与 G_{n-2} (B) 为低电平状态，因此晶体管 Q_5 和 Q_6 将被导通而晶体管 Q_1 、 Q_2 、 Q_3 和 Q_4 被关闭。此时数据线 D_{n-1} 上所传送的电压信号 $-V_b$ ，会经由晶体管 Q_6 对液晶电容 C_{LC3} 与储存电容 C_{S13} 进行充电使得子像素 3033 呈现 $-V_b$ 的像素电压。而晶体管 Q_1 、 Q_2 、 Q_3 和 Q_4 被关闭，因此由晶体管 Q_1 所控制的子像素 3031、由晶体管 Q_2 所控制的子像素 3032 和晶体管 Q_3 和 Q_4 所控制的子像素 3030 均保持在上一像素电压状态。因此，子像素 3030 呈现 $-V_b$ 的像素电压，子像素 3031 呈现 V_a 的像素电压，子像素 3032 呈现 V_b 的像素电压。

换言之，在像素 303 中，从周期 t_1 至 t_4 ，其子像素 3031 和 3032 具有

至少两种不同的像素电压, V_b 和 V_a , 藉此两种不同像素电压所形成的不同光学特性的互相补偿与平均, 可和缓像素内的色偏现象。

参阅图 4B 所示为根据本发明另一实施例用以驱动本发明像素的驱动波形及相邻四子像素的对应电压。其中本发明群组 A 中各扫描线的驱动波形均为时钟形式, 而群组 B 中各扫描线的驱动波形则为脉冲形式, 并以循序输出方式来分别驱动群组 B 中的各扫描线。其中, 群组 B 驱动波形的宽度等于群组 A 的时钟周期。因此, 任相邻两条扫描线, 在半时钟周期内是同时受扫描信号所扫描, 因此, 在此时间周期内, 与此两扫描线耦接的晶体管会同时被导通。此外本发明数据线的驱动波形是采用二阶式驱动方法, 其正驱动脉冲包含两驱动电压 V_a 与 V_b , 负驱动脉冲中亦包含两驱动电位 $-V_a$ 与 $-V_b$, 其中驱动电压 V_a 的绝对值大于驱动电压 V_b 的绝对值。

请同时参阅图 3A 与图 4B。于周期 t_1 时, 扫描线 $G_{n-2}(A)$ 、 $G_{n-1}(A)$ 与 $G_{n-2}(B)$ 均处于高电平状态, 而扫描线 $G_{n-1}(B)$ 为低电平状态, 因此晶体管 Q_1 、 Q_2 、 Q_3 和 Q_4 将被导通而晶体管 Q_5 和 Q_6 被关闭。此时数据线 D_{n-1} 上所传送的电压信号 $-V_b$, 会经由晶体管 Q_3 和 Q_4 对液晶电容 C_{LC0} 与储存电容 C_{St0} 进行充电使得子像素 3030 呈现 $-V_b$ 的像素电压。此外, 数据线 D_{n-1} 上所传送的电压信号 $-V_b$, 亦会经由晶体管 Q_1 对液晶电容 C_{LC1} 与储存电容 C_{St1} 进行充电使得子像素 3031 呈现 $-V_b$ 的像素电压。而晶体管 Q_5 和 Q_6 被关闭, 因此由晶体管 Q_5 所控制的子像素 3032 和由晶体管 Q_6 所控制的子像素 3033 保持在上一像素电压状态, 于本实施例中, 假设子像素 3032 的上一像素电压为 $-V_b$, 而子像素 3033 的上一像素电压为 V_a 。

于周期 t_2 时, 扫描线 $G_{n-2}(B)$ 处于高电平状态, 而扫描线 $G_{n-2}(A)$ 、 $G_{n-1}(A)$ 与 $G_{n-1}(B)$ 为低电平状态, 因此晶体管 Q_1 和 Q_3 将被导通而晶体管 Q_2 、 Q_4 、 Q_5 和 Q_6 被关闭。此时数据线 D_{n-1} 上所传送的电压信号 V_a , 会经由晶体管 Q_1 对液晶电容 C_{LC1} 与储存电容 C_{St1} 进行充电, 使得子像素 3031 呈现 V_a 的像素电压。而晶体管 Q_2 、 Q_4 、 Q_5 和 Q_6 被关闭, 因此由晶体管 Q_4 所控制的子像素 3030、由晶体管 Q_2 和 Q_5 所控制的子像素 3032 和由晶体管 Q_6 所控制的子像素 3033 均保持在上一像素电压状态。因此, 子像素 3030 呈现 $-V_b$ 的像素电压, 子像素 3032 呈现 $-V_b$ 的像素电压, 而子像素 3033 呈现 V_a 像素电压。

于周期 t_3 时, 扫描线 $G_{n-1}(A)$ 、 $G_{n-2}(A)$ 与 $G_{n-1}(B)$ 均处于高电平状态, 而扫描线 $G_{n-2}(B)$ 为低电平状态, 因此晶体管 Q_2 、 Q_4 、 Q_5 和 Q_6 将被导通而晶体管 Q_1

和 Q_3 被关闭。此时数据线 D_{n-1} 上所传送的电压信号 V_b ，会经由晶体管 Q_2 和 Q_5 对液晶电容 C_{LC2} 与储存电容 C_{S12} 进行充电使得子像素 3032 呈现 V_b 的像素电压。此外，数据线 D_{n-1} 上所传送的电压信号 V_b ，亦会经由晶体管 Q_6 对液晶电容 C_{LC3} 与储存电容 C_{S13} 进行充电使得子像素 3033 呈现 V_b 的像素电压。而晶体管 Q_1 和 Q_3 被关闭，因此由晶体管 Q_1 所控制的子像素 3031 和晶体管 Q_3 和 Q_4 所控制的子像素 3030 均保持在上一像素电压状态。因此，子像素 3030 呈现 $-V_b$ 的像素电压，子像素 3031 呈现 V_a 的像素电压。

于周期 t_4 时，扫描线 G_{n-1} (B) 处于高电平状态，而扫描线 G_{n-1} (A)、 G_{n-2} (A) 与 G_{n-2} (B) 为低电平状态，因此晶体管 Q_5 和 Q_6 将被导通而晶体管 Q_1 、 Q_2 、 Q_3 和 Q_4 被关闭。此时数据线 D_{n-1} 上所传送的电压信号 $-V_b$ ，会经由晶体管 Q_6 对液晶电容 C_{LC3} 与储存电容 C_{S13} 进行充电使得子像素 3033 呈现 $-V_b$ 的像素电压。而晶体管 Q_1 、 Q_2 、 Q_3 和 Q_4 被关闭，因此由晶体管 Q_1 所控制的子像素 3031、由晶体管 Q_2 所控制的子像素 3032 和晶体管 Q_3 和 Q_4 所控制的子像素 3030 均保持在上一像素电压状态。因此，子像素 3030 呈现 $-V_b$ 的像素电压，子像素 3031 呈现 V_a 的像素电压，子像素 3032 呈现 V_b 的像素电压。

换言之，在像素 303 中，从周期 t_1 至 t_4 ，其子像素 3031 和 3032 具有至少两种不同的像素电压， V_b 和 V_a ，藉此两种不同像素电压所形成的不同光学特性的互相补偿与平均，可和缓像素内的色偏现象。

综合上述所言，本发明通过将一像素区隔成两子像素，而在每一子像素中均具有各自的晶体管、液晶电容与储存电容。且两子像素中的晶体管分别耦接至不同的扫描线，且其中之一晶体管是通过另一晶体管耦接至数据线，因此除非两晶体管同时开启，否则一像素中，将同时具有两种不同的像素电压。藉此两种不同像素电压所形成的不同光学特性的互相补偿与平均，可和缓一像素内的色偏现象。

此外不等宽的双脉冲扫描信号与二阶式数据信号被用以驱动本发明的像素，使得两子像素分别呈现此两种数据信号的像素电压。

虽然本发明已以较佳实施例揭露如上，然其并非用以限定本发明，任何本领域技术人员，在不脱离本发明的精神和范围内，当可作各种的更动与润饰，因此本发明的保护范围当视所附的权利要求范围所界定者为准。

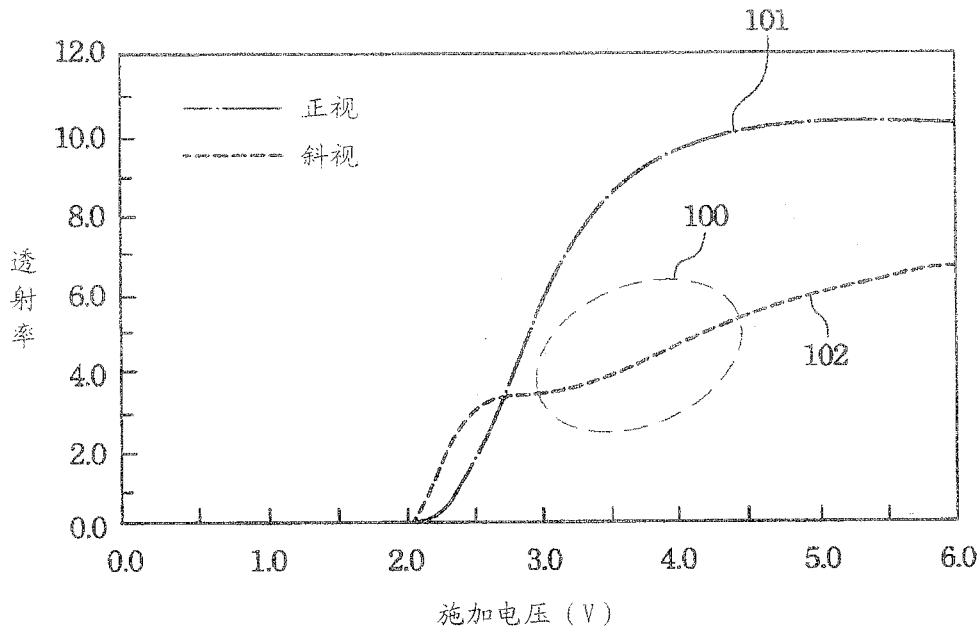


图 1

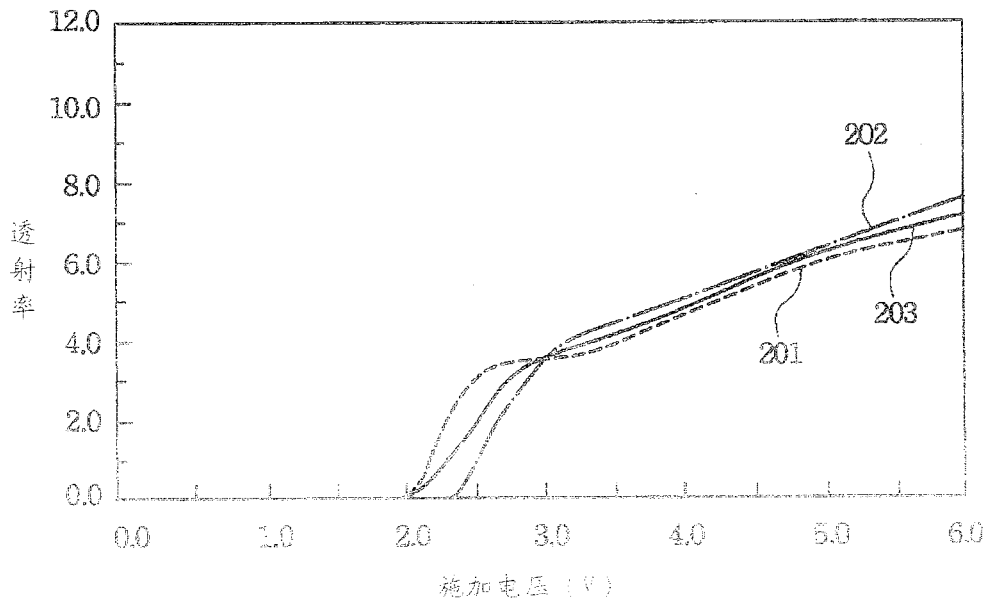


图 2

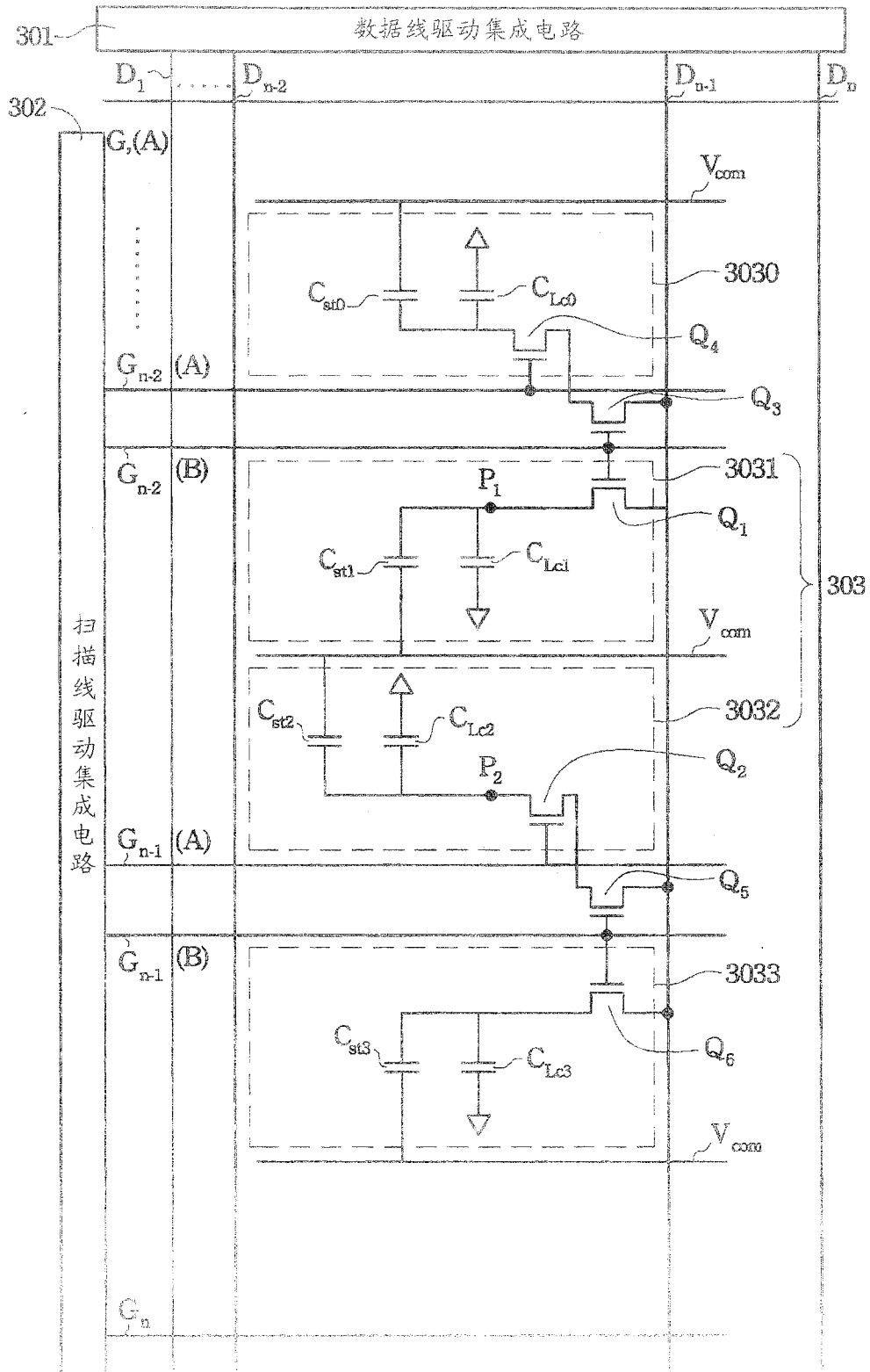


图 3A

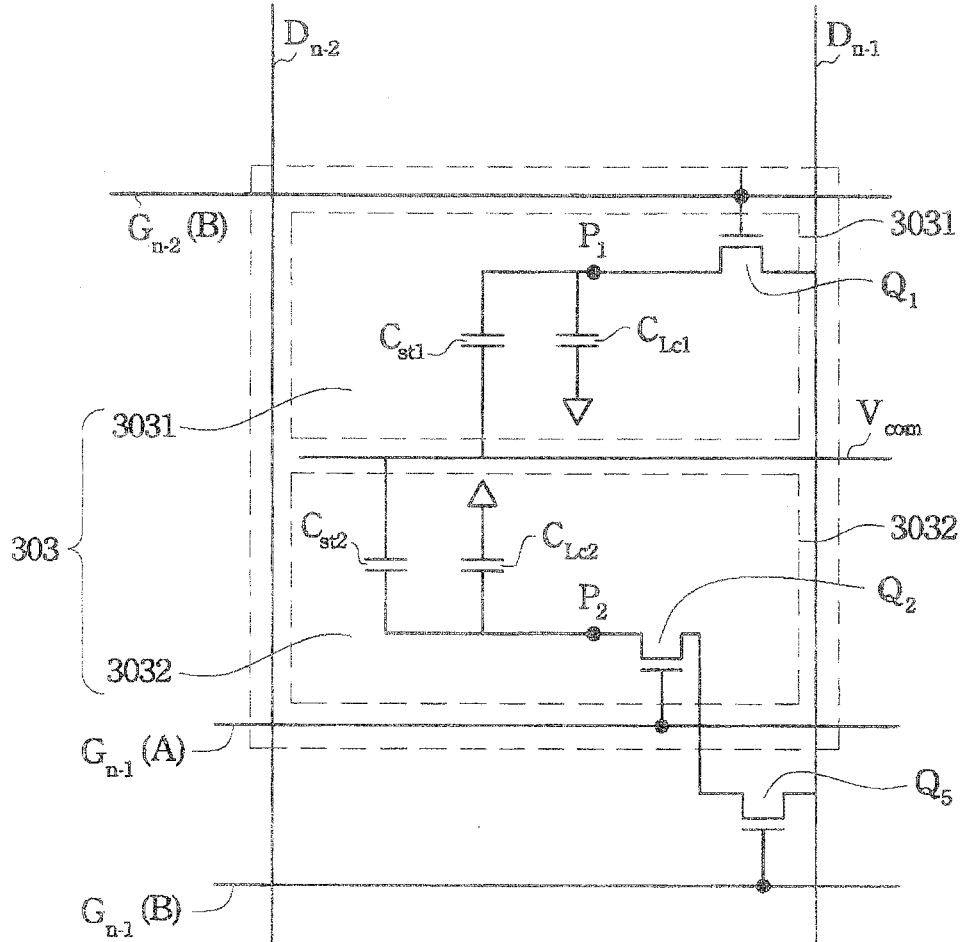


图 3B

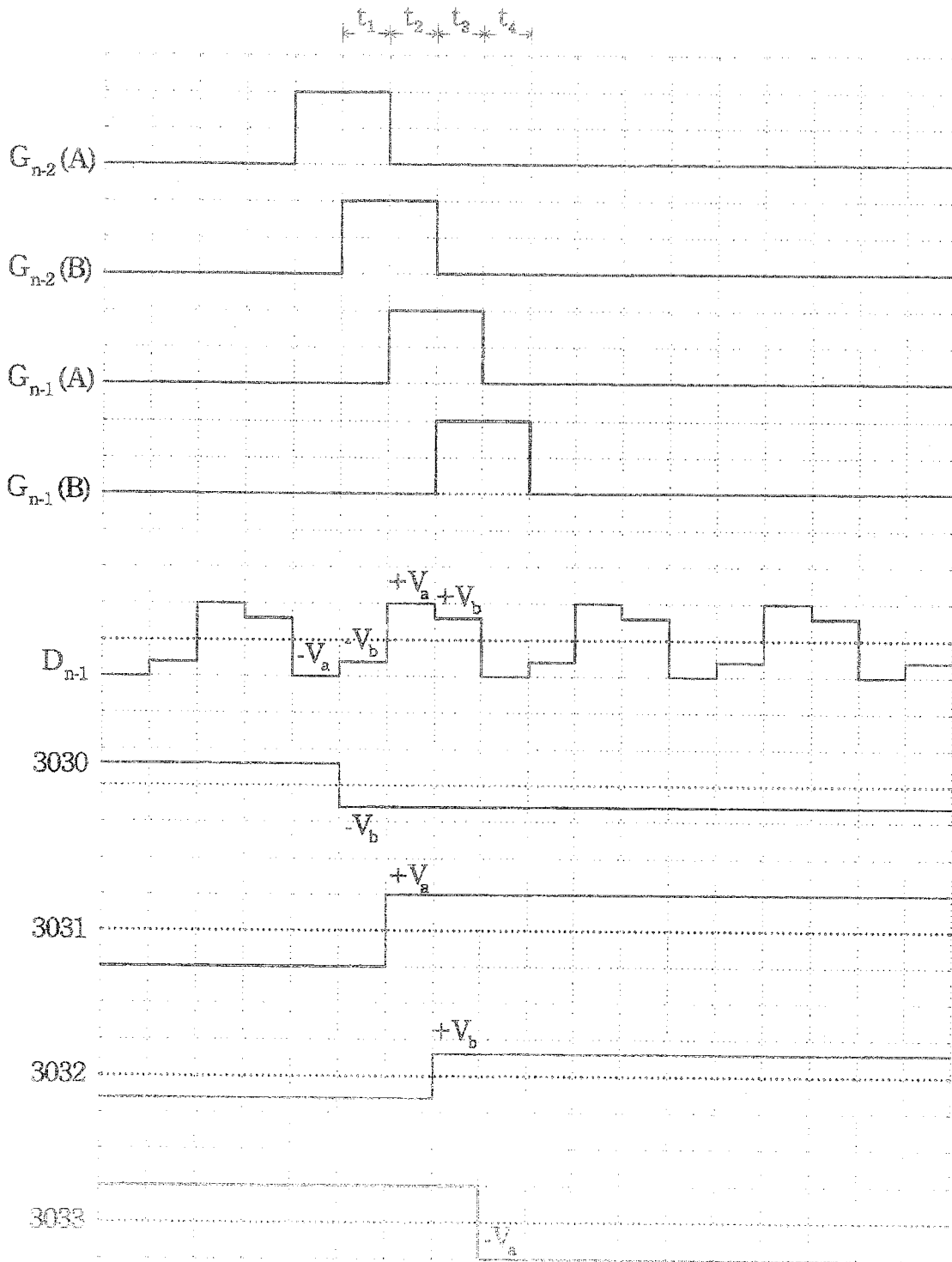


图 4A

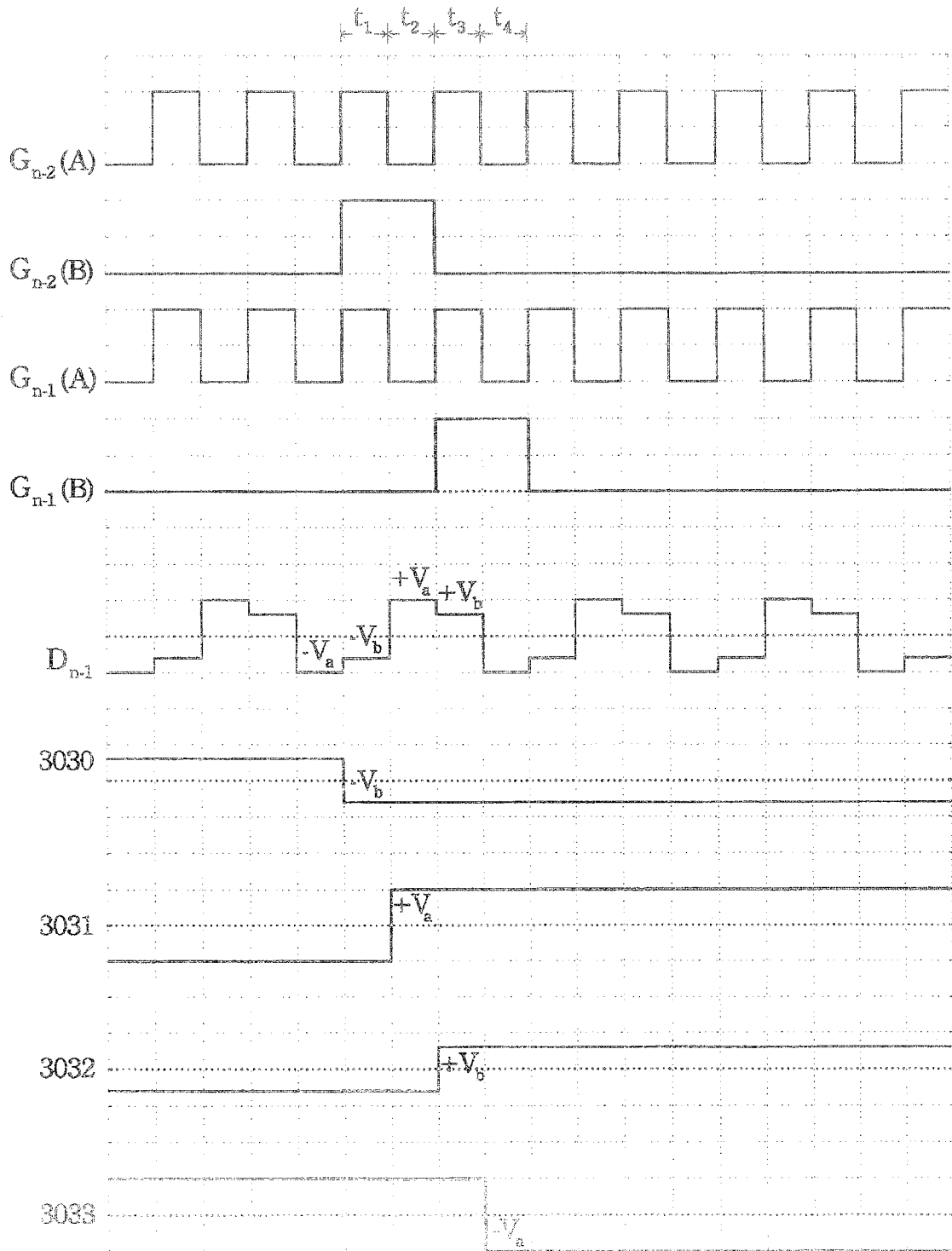


图 4B