



(12)发明专利申请

(10)申请公布号 CN 106817258 A

(43)申请公布日 2017.06.09

(21)申请号 201710024897.5

(22)申请日 2017.01.13

(71)申请人 郑州云海信息技术有限公司

地址 450000 河南省郑州市郑东新区心怡路278号16层1601室

(72)发明人 吕佳鹏

(74)专利代理机构 郑州大通专利商标代理有限公司 41111

代理人 陈勇

(51) Int. Cl.

H04L 12/24(2006.01)

H04L 25/03(2006.01)

G06F 13/42(2006.01)

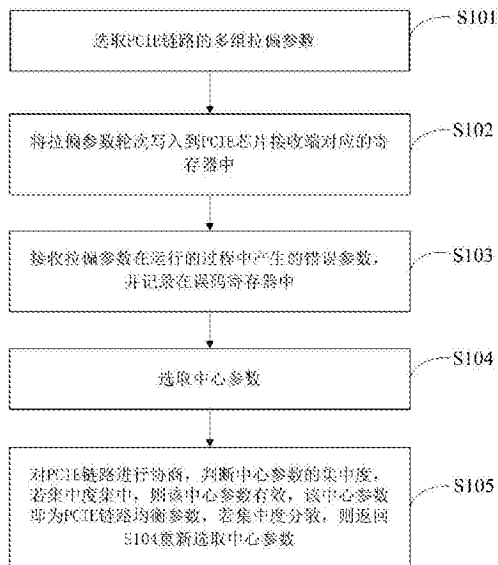
权利要求书2页 说明书5页 附图3页

(54)发明名称

一种选取及验证PCIE链路均衡参数的方法及装置

(57)摘要

本发明涉及通信领域,公开了一种选取及验证PCIE链路均衡参数的方法及装置,方法包括选取PCIE链路的多组拉偏参数,将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中,接收拉偏参数在运行的过程中产生的错误参数,并记录在误码寄存器中,选取中心参数,判断中心参数的集中度;装置包括第一选取模块,用于选取PCIE链路的多组拉偏参数;写入模块,用于将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中;记录模块,用于接收拉偏参数在运行的过程中产生的错误参数,并记录在误码寄存器中;第二选取模块,用于选取中心参数;判断模块,用于判断中心参数的集中度。本发明有效的避免了信号的衰减,提高了信号传输的质量。



1. 一种选取及验证PCIE链路均衡参数的方法,其特征在于,包括:  
选取PCIE链路的多组拉偏参数;  
将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中;  
接收拉偏参数在运行的过程中产生的错误参数,并记录在误码寄存器中;  
选取中心参数;  
对PCIE链路进行协商,判断中心参数的集中度,若集中度集中,则该中心参数有效,该中心参数为PCIE链路均衡参数,若集中度分散,则重新选取中心参数。
2. 根据权利要求1所述的一种选取及验证PCIE链路均衡参数的方法,其特征在于,在选取PCIE链路的多组拉偏参数之前,还包括:预设PCIE链路的初始参数。
3. 根据权利要求2所述的一种选取及验证PCIE链路均衡参数的方法,其特征在于,在预设PCIE链路的初始参数之前,还包括:关闭PCIE芯片接收端的自适应功能。
4. 根据权利要求2所述的一种选取及验证PCIE链路均衡参数的方法,其特征在于,选取PCIE链路的多组拉偏参数,包括:选取预设PCIE链路的初始参数的周边一定范围内的多个参数。
5. 根据权利要求1所述的一种选取及验证PCIE链路均衡参数的方法,其特征在于,将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中,具体包括:  
将每组拉偏参数生成不同的寄存器文件;  
使用自动化脚本的方式将寄存器文件轮次写入到PCIE芯片接收端对应的寄存器中。
6. 根据权利要求1所述的一种选取及验证PCIE链路均衡参数的方法,其特征在于,选取中心参数,具体包括:  
导出接收的错误参数;  
将接收的错误参数与拉偏参数对应,形成可视表格;  
对可视表格一定范围内的拉偏参数的上下左右选择多个参数进行眼图读取,记录眼高,绘制眼高曲线图;  
选取眼高曲线图处于上升段的参数为中心参数。
7. 一种选取及验证PCIE链路均衡参数的装置,其特征在于,包括:  
第一选取模块,用于选取PCIE链路的多组拉偏参数;  
写入模块,用于将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中;  
记录模块,用于接收拉偏参数在运行的过程中产生的错误参数,并记录在误码寄存器中;  
第二选取模块,用于选取中心参数;  
判断模块,用于对PCIE链路进行协商,判断中心参数的集中度,若集中度集中,则该中心参数有效,该中心参数为PCIE链路均衡参数,若集中度分散,则重新选取中心参数。
8. 根据权利要求7所述的一种选取及验证PCIE链路均衡参数的装置,其特征在于,还包括:  
预设模块,预设PCIE链路的初始参数。
9. 根据权利要求7所述的一种选取及验证PCIE链路均衡参数的装置,其特征在于,还包括:  
开关模块,用于关闭PCIE芯片接收端的自适应功能。

10. 根据权利要求7所述的一种选取及验证PCIE链路均衡参数的装置,其特征在于,还包括:

误码导出模块,用于导出接收的错误参数;

优选地,还包括:表格生成模块,用于将接收的错误参数与拉偏参数对应,形成可视表格;

优选地,还包括:眼高曲线绘制模块,用于对可视表格内一定范围内的拉偏参数的上下左右选择多个参数进行眼图读取,记录眼高,绘制眼高曲线图。

## 一种选取及验证PCIE链路均衡参数的方法及装置

### 技术领域

[0001] 本发明涉及通信领域,特别涉及一种选取及验证PCIE链路均衡参数的方法及装置。

### 背景技术

[0002] PCIE总线(快速外设组件互联总线(Peripheral Component Interconnect Express))现已被广泛应用,从PCIE1.0的速率2.5Gbps到PCIE2.0的速率5Gbps再到PCIE3.0的速率8.0Gbps,传输速率是越来越高,要在原有的廉价 PCB 和接插件上实现可靠传输也还要解决一些新的问题,其中最大的问题是信号的损耗,为了解决这个问题,在PCIE1.0和PCIE2.0中使用了去加重(De-emphasis)技术,即信号的发射端(TX)在发送信号时对跳变bit加大幅度发送,这样可以部分补偿一下传输线路对高频成分的衰减,从而得到比较好的眼图;而对于PCIE3.0来说,由于信号速率更高,需要采用更加复杂的2阶去加重技术。即除了跳变bit增大幅度发送去加重信号以外,在跳变bit的前1个bit也要增大幅度发送,这种方法解决了PCIE3.08Gbps传输速率的发射端的问题,但是经过研究发现,仅仅在发射端对信号高频进行补偿还是不够,如是PCIE3.0标准中又规定在芯片接收端(RX端)还要对信号做均衡(Equalization),也就是在芯片接收端的芯片内部增加一个均衡电路,这个均衡电路可以抬高接收到的信号中的高频分量,从而对线路的损耗进行进一步的补偿,在链路训练阶段发射端和芯片接收端会协商一个合适的参数。由于一些芯片串并收发均衡算法不完善,若完全按照PCIE3.0协议标准发射端、芯片接收端采用自适应方式,可能会造成在协议状态机跳转时间段内无法协商到合适的参数,从而造成链路不稳定。亟需寻找一个方法有效选取最合适稳定的芯片接收端的均衡参数,并固定下来。

### 发明内容

[0003] 下面对本发明中出现的名词作以下解释:

PCIE:英文全称Peripheral Component Interconnect Express,中文全称为快速外设组件互联总线,是最新的总线和接口标准,属于高速串行点对点双通道高带宽传输,所连接的设备分配独享通道带宽,不共享总线带宽,主要支持主动电源管理,错误报告,端对端的可靠性传输,热插拔以及服务质量等功能。

[0004] 自适应:本文中的自适应是指自适应滤波器,它是能够根据输入信号自动调整性能进行数字信号处理的数字滤波器。

[0005] 眼图:是由于示波器的余辉作用,将扫描所得的每一个码元波形重叠在一起,从而形成眼图,其是指利用实验的方法估计和改善(通过调整)传输系统性能时在示波器上观察到的一种图形。观察眼图的方法是:用一个示波器跨接在接收滤波器的输出端,然后调整示波器扫描周期,使示波器水平扫描周期与接收码元的周期同步,这时示波器屏幕上看到的图形像人的眼睛,故称为“眼图”。

[0006] 去加重:英文全称De-emphasis,将已经加重的发射信号恢复为原来信号形式的过

程。去加重是相对于预加重而言的。预加重后的信号在分析处理之后需要进行去加重处理，即加上-6dB/倍频程下降的频率特性来还原成原来的特性。

[0007] 均衡：指芯片接收端的均衡器产生与信道相反的特性，用来抵消信道的时变多径传播特性引起的码间干扰。码间干扰是移动无线通信信道中传输高速数据时的主要障碍，而均衡是对付码间干扰的有效手段。由于移动衰落信道具有随机性和时变性，这就要求均衡器必须能够实时地跟踪移动通信信道的时变特性，这种均衡器称为自适应均衡器。

[0008] 针对以上技术问题，本发明的目的是提供一种选取及验证PCIE链路均衡参数的方法及装置，有效的选取了芯片接收端的均衡参数。

[0009] 为了实现上述目的，本发明采用以下的技术方案：

本发明提供一种选取及验证PCIE链路均衡参数的方法，包括：

选取PCIE链路的多组拉偏参数；

将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中；

接收拉偏参数在运行的过程中产生的错误参数，并记录在误码寄存器中；

选取中心参数；

对PCIE链路进行协商，判断中心参数的集中度，若集中度集中，则该中心参数有效，该中心参数为PCIE链路均衡参数，若集中度分散，则重新选取中心参数。

[0010] 进一步地，在选取PCIE链路的多组拉偏参数之前，还包括：预设PCIE链路的初始参数。

[0011] 进一步地，在预设PCIE链路的初始参数之前，还包括：关闭PCIE芯片接收端的自适应功能。

[0012] 进一步地，选取PCIE链路的多组拉偏参数，包括：选取预设PCIE链路的初始参数的周边一定范围内的多个参数。

[0013] 进一步地，将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中，具体包括：

将每组拉偏参数生成不同的寄存器文件；

使用自动化脚本的方式将寄存器文件轮次写入到PCIE芯片接收端对应的寄存器中。

[0014] 进一步地，选取中心参数，具体包括：

导出接收的错误参数；

将接收的错误参数与拉偏参数对应，形成可视表格；

对可视表格一定范围内的拉偏参数的上下左右选择多个参数进行眼图读取，记录眼高，绘制眼高曲线图；

选取眼高曲线图处于上升段的参数为中心参数。

[0015] 一种选取及验证PCIE链路均衡参数的装置，包括：

第一选取模块，用于选取PCIE链路的多组拉偏参数；

写入模块，用于将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中；

记录模块，用于接收拉偏参数在运行的过程中产生的错误参数，并记录在误码寄存器中；

第二选取模块，用于选取中心参数；

判断模块，用于对PCIE链路进行协商，判断中心参数的集中度，若集中度集中，则该中心参数有效，该中心参数为PCIE链路均衡参数，若集中度分散，则重新选取中心参数。

[0016] 进一步地,还包括:

预设模块,预设PCIE链路的初始参数。

[0017] 进一步地,还包括:

开关模块,用于关闭PCIE芯片接收端的自适应功能。

[0018] 进一步地,还包括:

误码导出模块,用于导出接收的错误参数;

优选地,还包括:表格生成模块,用于将接收的错误参数与拉偏参数对应,形成可视表格;

优选地,还包括:眼高曲线绘制模块,用于对可视表格内一定范围内的拉偏参数的上下左右选择多个参数进行眼图读取,记录眼高,绘制眼高曲线图。

[0019] 与现有技术相比,本发明的有益效果如下:

1、使用自动化脚本的方式将寄存器文件轮次写入到PCIE芯片接收端对应的寄存器中代替原先以手动方式将寄存器文件轮次写入到PCIE芯片接收端对应的寄存器中,降低了人工劳动强度和风险,保证了机械、重复性工作的精准度,节省了人力成本;

2、由参数的集中度确认拉偏参数的选取的有效性,保障了PCIE链路传输过程中最低的误码率,有效的避免了信号的衰减,提高了链路传输的可靠性,提高了信号传输的质量。

## 附图说明

[0020] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍。

[0021] 图1为本发明一种选取及验证PCIE链路均衡参数的方法的流程示意图之一。

[0022] 图2为本发明一种选取及验证PCIE链路均衡参数的方法的流程示意图之二。

[0023] 图3为本发明一种选取及验证PCIE链路均衡参数的装置的结构示意图。

## 具体实施方式

[0024] 为了使本技术领域的人员更好地理解本发明方案,下面结合附图和具体实施方式,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分的实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0025] 实施例1

本发明一种选取及验证PCIE链路均衡参数的方法,如图1所示,包括:

S101:选取PCIE链路的多组拉偏参数;

S102:将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中;

S103:接收拉偏参数在运行的过程中产生的错误参数,并记录在误码寄存器中;

S104:选取中心参数;

S105:对PCIE链路进行协商,判断中心参数的集中度,若集中度集中,则该中心参数有效,该中心参数即为PCIE链路均衡参数,若集中度分散,则返回S104重新选取中心参数。

[0026] 作为一种可实施方式,PCIE链路为PCIE3.0链路,PCIE3.0链路需要事先选取20组拉偏参数,然后将选取的20组拉偏参数轮次写入到PCIE3.0芯片接收端对应的寄存器中,接

收拉偏参数在运行的过程中产生的错误参数,并记录在误码寄存器中,然后导出接收的错误参数,将接收的错误参数与得到这个结果当时所运行的拉偏参数对应,形成可视表格,对可视表格内 $\pm 6$ dB范围内的拉偏参数上下左右各选择2个参数读取眼图,记录眼高,绘制眼高曲线图,选取眼高曲线图处于上升段的参数为中心参数,重启实验机台,对PCIE3.0链路进行反复协商,判断中心参数的集中度,若集中度集中,则该中心参数有效,该中心参数即为PCIE3.0链路均衡参数,若集中度分散,则需重新进行中心参数的选取,直到选出有效的中心参数。

#### [0027] 实施例2

本发明另一种选取及验证PCIE链路均衡参数的方法,如图2所示,包括:

S201:关闭PCIE芯片接收端的自适应功能;

S202:预设PCIE链路的多组初始参数;

S203:选取PCIE链路初始参数的周边一定范围内的多个参数为拉偏参数;

S204:将每组拉偏参数生成不同的寄存器文件;

S205:使用自动化脚本的方式将寄存器文件轮次写入到PCIE芯片接收端对应的寄存器中;

S206:接收拉偏参数在运行的过程中产生的错误参数,并记录在误码寄存器中;

S207:导出接收的错误参数,将接收的错误参数与拉偏参数对应,形成可视表格;

S208:对可视表格内一定范围内的拉偏参数上下左右选择一定数量的参数进行眼图读取,记录眼高,绘制眼高曲线图;

S209:选取眼高曲线图处于上升段的参数为中心参数。

[0028] S210:对PCIE链路进行协商,判断中心参数的集中度,若集中度集中,则该中心参数有效,该中心参数为即PCIE链路均衡参数,若集中度分散,则返回S209重新选取中心参数。

[0029] 作为一种可实施方式,PCIE链路为PCIE3.0链路,步骤中一定范围是指 $\pm 4$ dB的范围;首先需要先关闭PCIE3.0芯片接收端的具有的自适应功能,并预设PCIE3.0链路的20组初始参数,选取这20组初始参数的周边 $\pm 4$ dB的参数为拉偏参数,将得到的20组拉偏参数生成不同的寄存器文件,使用自动化脚本的方式将寄存器文件轮次写入到PCIE3.0芯片接收端对应的寄存器中,在拉偏参数运行的过程中会产生错误,将接收的错误参数记录在误码寄存器中,然后导出接收的错误参数,将接收的错误参数与得到这个结果当时所运行的那组拉偏参数对应,形成可视表格;对可视表格内 $\pm 4$ dB范围内的所有拉偏参数上下左右各选择3组参数读取眼图,记录眼高,绘制眼高曲线图;选取眼高曲线图处于上升段的参数为中心参数,重启实验机台,对PCIE3.0链路进行反复协商,判断中心参数的集中度,若集中度集中,则该中心参数有效,该中心参数即为PCIE3.0链路均衡参数,若集中度分散,则返回S209重新选取中心参数。

#### [0030] 实施例3

本发明一种选取及验证PCIE链路均衡参数的装置,如图3所示,包括:第一选取模块101,写入模块102,记录模块103,第二选取模块104,判断模块105,开关模块106,误码导出模块107,表格生成模块108,眼高曲线绘制模块109,预设模块110。

[0031] 开关模块106用于关闭PCIE芯片接收端的自适应功能;预设模块110用于预设PCIE

链路的初始参数;第一选取模块101用于选取PCIE链路初始参数的周边一定范围内的20个参数为拉偏参数;写入模块102用于将拉偏参数轮次写入到PCIE芯片接收端对应的寄存器中;记录模块103用于接收拉偏参数在运行的过程中产生的错误参数,并记录在误码寄存器中;误码导出模块107用于导出接收的错误参数;表格生成模块108用于将接收的错误参数与拉偏参数对应,形成可视表格;眼高曲线绘制模块109:用于对可视表格内 $\pm 4$ dB范围内的拉偏参数上下左右各选择3组参数进行眼图读取,记录眼高,绘制眼高曲线图;第二选取模块104用于选取眼高曲线图处于上升段的参数为中心参数;判断模块105用于判断中心参数的集中度,若集中度集中,则该中心参数有效,该中心参数为PCIE链路均衡参数,若集中度分散,则重新选取中心参数。

[0032] 本领域普通技术人员可以理解实现上述实施例的全部或部分步骤可以通过硬件来完成,也可以通过程序来指令相关的硬件完成。最后需要说明的是:以上所述仅为本发明的较佳实施例,仅用于说明本发明的技术方案,并非用于限定本发明的保护范围。凡在本发明的精神和原则之内所做的任何修改、等同替换、改进等,均包含在本发明的保护范围内。



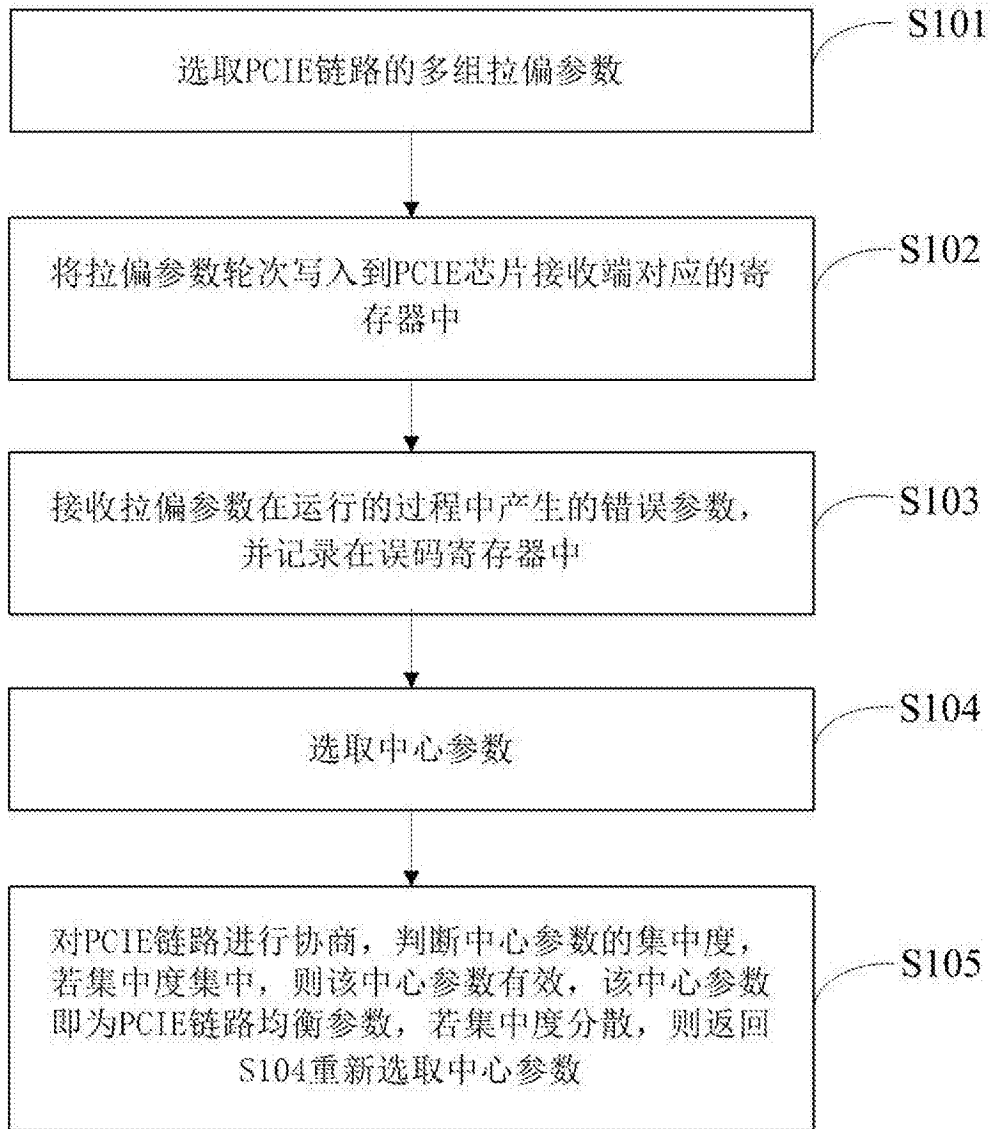


图1

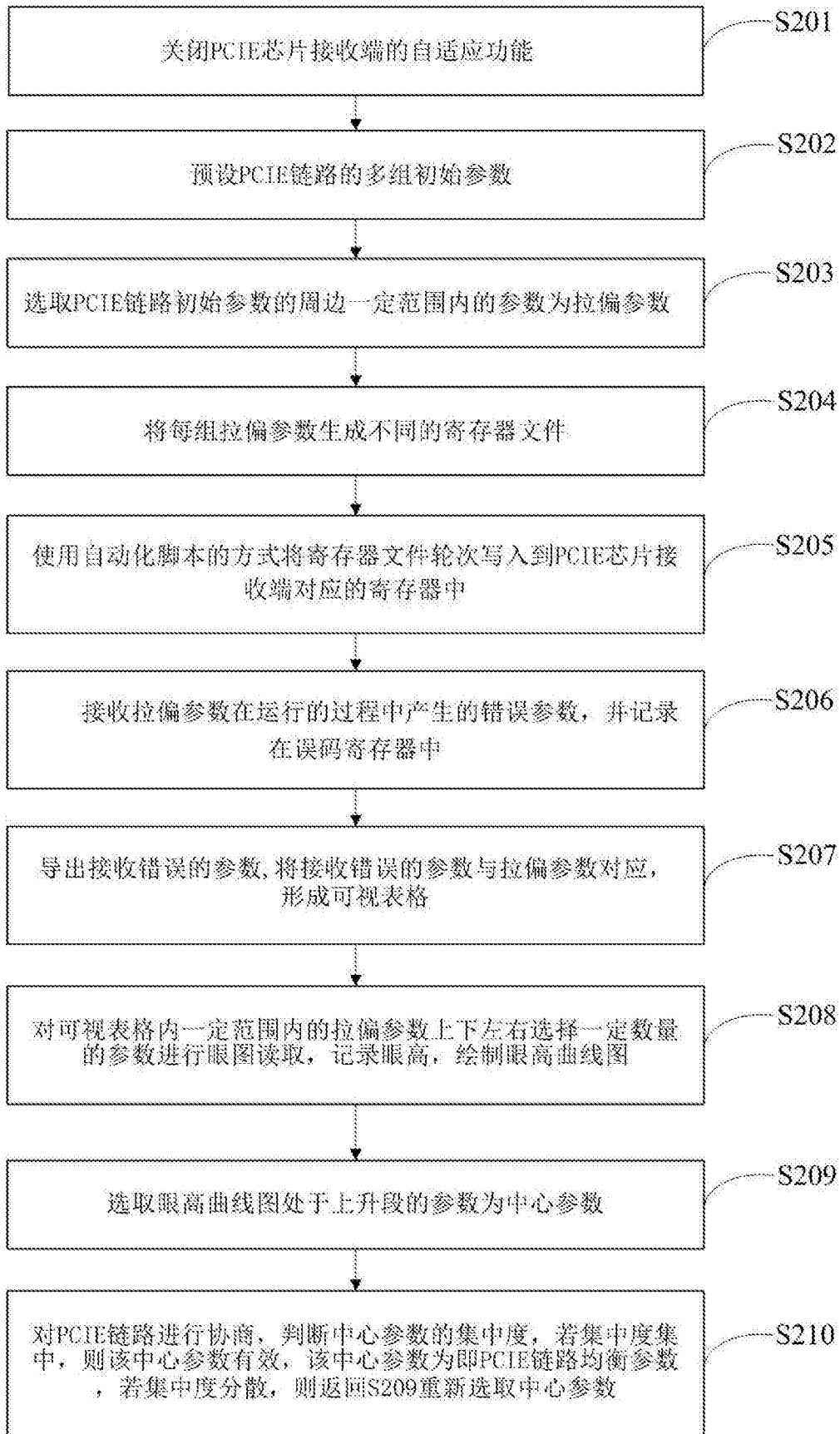


图2

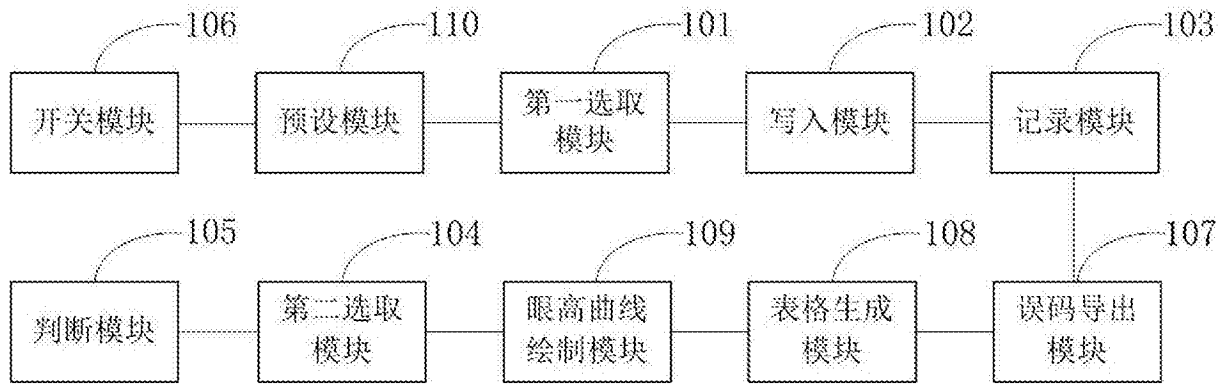


图3