

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6155168号  
(P6155168)

(45) 発行日 平成29年6月28日(2017.6.28)

(24) 登録日 平成29年6月9日(2017.6.9)

(51) Int. Cl. F I  
**HO2M 3/155 (2006.01)**  
 HO2M 3/155 C  
 HO2M 3/155 W

請求項の数 2 (全 10 頁)

<p>(21) 出願番号 特願2013-225188 (P2013-225188)</p> <p>(22) 出願日 平成25年10月30日(2013.10.30)</p> <p>(65) 公開番号 特開2015-89210 (P2015-89210A)</p> <p>(43) 公開日 平成27年5月7日(2015.5.7)</p> <p>審査請求日 平成27年11月4日(2015.11.4)</p> <p>前置審査</p>	<p>(73) 特許権者 501137636                  東芝三菱電機産業システム株式会社                  東京都中央区京橋三丁目1番1号</p> <p>(74) 代理人 110001737                  特許業務法人スズエ国際特許事務所</p> <p>(72) 発明者 清田 一樹                  東京都港区三田三丁目13番16号 東芝                  三菱電機産業システム株式会社内</p> <p>審査官 宮本 秀一</p>
---	--

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

直流入力電源の電圧を、直流リアクトルとチョッパ素子が直列接続されたチョッパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置において、

前記各チョッパ素子を点弧するゲート信号を発信する共通のチョッパ素子用ゲート信号生成回路と、

前記1つのチョッパ素子に流れる電流を検出する第1のホール電流検出器と、

前記第1のホール電流検出器の出力から一つのチョッパ回路の電流値を検出する電流検出回路と、

前記直流入力電源と前記チョッパ回路との接続部に流れる総電流を検出する第2のホール電流検出器と、

第2のホール電流検出器の出力から総電流値を検出する総電流検出回路と、

前記総電流検出回路で求めた総電流値の過電流レベルが設定された総過電流レベル設定器と、

前記総電流検出回路で求めた総電流値と前記総過電流レベル設定器で設定された電流設定値を比較し、前記総電流値が電流設定値を超えたときに1を出力する総過電流比較器と、

前記総電流検出回路で検出した総電流値を前記チョッパ回路の並列数で除算することにより個別電流の平均値を算出する個別電流算出回路と、

10

20

前記個別電流算出回路の出力と前記電流検出回路の出力の差を求める減算器と、  
前記減算器の出力を絶対値にする全波整流回路と、  
前記全波整流回路の出力のアンバランスレベルを設定するアンバランスレベル設定器と

、  
前記アンバランスレベル設定器のアンバランスレベルと前記全波整流回路の出力とが比較され、前記全波整流回路の出力が前記アンバランスレベルの設定値を上回ったとき 1 が出力されるアンバランス比較器と、

前記総過電流比較器の出力と前記アンバランス比較器の出力の内、いずれかが 1 を出力した時に 1 を出力する論理和素子と、

前記論理和素子の反転出力と前記チョッパ素子用ゲート信号生成回路出力の論理積から前記各チョッパ素子の点弧、消弧を制御する論理積素子と、

を備え、少なくとも一つの前記チョッパ回路の電流値は検出せずに、前記電力変換回路の過電流及び前記各チョッパ回路毎の過電流から保護するようにしたことを特徴とする電力変換装置。

【請求項 2】

直流入力電源の電圧を、直流リアクトルとチョッパ素子が直列接続されたチョッパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置において、

前記各チョッパ素子を点弧するゲート信号を発信する共通のチョッパ素子用ゲート信号生成回路と、

前記 1 つのチョッパ素子の入力側に流れる電流を検出する第 1 のホール電流検出器と、  
前記第 1 のホール電流検出器の出力から一つのチョッパ回路の電流値を検出する電流検出回路と、

前記電力変換回路と前記電力母線との接続部に流れる総電流を検出する第 2 のホール電流検出器と、

第 2 のホール電流検出器の出力から出力電流値を検出する出力電流検出回路と、

前記出力電流検出回路で求めた出力電流値の過電流レベルが設定された総過電流レベル設定器と、

前記出力電流検出回路で求めた出力電流値と前記総過電流レベル設定器で設定された電流設定値を比較し、前記出力電流値が電流設定値を超えたときに 1 を出力する総過電流比較器と、

前記出力電流検出回路で検出した出力電流値を前記チョッパ回路の並列数で除算することにより前記チョッパ回路の出力の個別電流の平均値を算出する個別電流算出回路と、

前記個別電流算出回路の出力と前記電流検出回路の出力の差を求める減算器と、

前記減算器の出力を絶対値にする全波整流回路と、

前記全波整流回路の出力のアンバランスレベルを設定するアンバランスレベル設定器と

、  
前記アンバランスレベル設定器のアンバランスレベルと前記全波整流回路の出力とが比較され、前記全波整流回路の出力が前記アンバランスレベルの設定値を上回ったとき 1 が出力されるアンバランス比較器と、

前記総過電流比較器の出力と前記アンバランス比較器の出力の内、いずれかが 1 を出力した時に 1 を出力する論理和素子と、

前記論理和素子の反転出力と前記チョッパ素子用ゲート信号生成回路出力の論理積から前記各チョッパ素子の点弧、消弧を制御する論理積素子と、

を備え、少なくとも一つの前記チョッパ回路の電流値は検出せずに、前記電力変換回路の過電流及び前記各チョッパ回路毎の過電流から保護するようにしたことを特徴とする電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本実施形態は、直流入力電源の電圧を、直流リアクトルとチョップパ素子が直列接続されたチョップパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置に関する。

【背景技術】

【0002】

従来、直流入力電源の電圧を、直流リアクトルとチョップパ素子が直列接続されたチョップパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置がある。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開平5-260726号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

前述の電力変換装置にあっては、電力変換回路全体、および、並列構成のチョップパ回路毎の過電流を防ぐことができる電力変換装置の開発が望まれていた。

【0005】

本実施形態は、電力変換回路全体、および、並列構成のチョップパ回路毎の過電流を防ぐことができる電力変換装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

本実施形態の代表例は、直流入力電源の電圧を、直流リアクトルとチョップパ素子が直列接続されたチョップパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置において、前記各チョップパ素子を点弧するゲート信号を発信する共通のチョップパ素子用ゲート信号生成回路と、前記1つのチョップパ素子に流れる電流を検出する第1のホール電流検出器と、前記第1のホール電流検出器の出力から一つのチョップパ回路の電流値を検出する電流検出回路と、前記直流入力電源と前記チョップパ回路との接続部に流れる総電流を検出する第2のホール電流検出器と、第2のホール電流検出器の出力から総電流値を検出する総電流検出回路と、前記総電流検出回路で求めた総電流値の過電流レベルが設定された総過電流レベル設定器と、前記総電流検出回路で求めた総電流値と前記総過電流レベル設定器で設定された電流設定値を比較し、前記総電流値が電流設定値を超えたときに1を出力する総過電流比較器と、前記総電流検出回路で検出した総電流値を前記チョップパ回路の並列数で除算することにより個別電流の平均値を算出する個別電流算出回路と、前記個別電流算出回路の出力と前記電流検出回路の出力の差を求める減算器と、前記減算器の出力を絶対値にする全波整流回路と、前記全波整流回路の出力のアンバランスレベルを設定するアンバランスレベル設定器と、前記アンバランスレベル設定器のアンバランスレベルと前記全波整流回路の出力とが比較され、前記全波整流回路の出力が前記アンバランスレベルの設定値を上回ったとき1が出力されるアンバランス比較器と、

前記総過電流比較器の出力と前記アンバランス比較器の出力の内、いずれかが1を出力した時に1を出力する論理和素子と、前記論理和素子の反転出力と前記チョップパ素子用ゲート信号生成回路出力の論理積から前記各チョップパ素子の点弧、消弧を制御する論理積素子と、を備え、少なくとも一つの前記チョップパ回路の電流値は検出せずに、前記電力変換回路の過電流及び前記各チョップパ回路毎の過電流から保護するようにしたことを特徴とする電力変換装置である。

【0007】

上記実施形態によれば、電力変換回路全体、および、並列構成のチョップパ回路毎の過電流を防ぐことができる電力変換装置を提供できる。

【図面の簡単な説明】

【0008】

10

20

30

40

50

【図1】実施形態1を説明するための概略構成図。  
 【図2】実施形態2を説明するための概略構成図。  
 【図3】実施形態3を説明するための概略構成図。  
 【図4】実施形態4を説明するための概略構成図。  
 【図5】実施形態5を説明するための概略構成図。  
 【発明を実施するための形態】

【0009】

以下、各実施形態について、図面を参照して説明する。

【0010】

図1は実施形態1を説明するための概略構成図であり、これは直流入力電源11の電圧を、直流リアクトル1とチョップパ素子3が直列接続されたチョップパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置において、以下のようになっている。

10

【0011】

各チョップパ素子3を点弧するゲート信号を発信する共通のチョップパ素子用ゲート信号生成回路9と、電力変換回路の出力を平滑化する共通のコンデンサ例えば電解コンデンサ4と、各チョップパ素子3に流れる電流をそれぞれ検出する複数のホール電流検出器2と、各ホール電流検出器2の出力から電流値をそれぞれ検出する複数の電流検出回路5と、各電流検出回路5毎の電流値から総電流値を算出する共通の算出器例えば加算器6と、加算器6で求めた総電流の過電流レベルが設定された総過電流レベル設定器7と、加算器6で求めた総電流値と総過電流レベル設定器7で設定された電流設定値を比較し、検出レベルを超えた時に1を出力する総過電流比較器8と、各電流検出回路5で検出した電流値の過電流レベルが設定された複数の個別過電流レベル設定器12と、各電流検出回路5で検出した電流値と各個別過電流レベル設定器12の値を比較し、検出レベルを超えた時に1を出力する複数の個別過電流比較器13と、総過電流比較器8の出力と各個別過電流比較器13の出力の内、いずれかが1を出力した時に1を出力する論理和素子14と、論理和素子14の反転出力とチョップパ素子用ゲート信号生成回路9の出力の論理積から各チョップパ素子3の点弧、消弧を制御する論理積素子10とを備えたものである。

20

【0012】

以上説明した実施形態1によれば、チョップパ回路の並列回路毎に設置されたホール電流検出器2と、電流検出回路5の組み合わせにより検出された並列回路毎の電流値と、個別過電流レベル設定器12の値が個別過電流比較器13により比較され、個別過電流レベルを上回ったときに1が出力される。個別過電流比較器13の出力と、総過電流比較器8の出力のいずれが1になると論理和素子14から1が出力される。このとき、チョップパ素子用論理積素子10の出力が0となり、チョップパ素子3を停止させる信号が発信される。

30

【0013】

このように実施形態1によれば、チョップパ回路を複数個並列接続された電力変換回路において、チョップパ回路の並列回路毎に検出された電流の合計値だけでなく、個別の電流値でも過電流を検出してチョップパ素子3のインタロックをかけることで、電力変換回路全体だけでなく個々のチョップパ回路の過電流まで防ぐことができる。

40

【0014】

図2は実施形態2を説明するための概略構成図であり、これは直流入力電源11の電圧を、直流リアクトル1とチョップパ素子3が直列接続されたチョップパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置において、以下のようになっている。

【0015】

図1と同様に各チョップパ素子3を点弧するゲート信号を発信する共通のチョップパ素子用ゲート信号生成回路9と、電力変換回路の出力を平滑化する共通のコンデンサ例えば電解コンデンサ4と、各チョップパ素子3に流れる電流をそれぞれ検出する複数のホール電流検出器2と、各ホール電流検出器2の出力から電流値をそれぞれ検出する複数の電流検出回

50

路5と、各電流検出回路5毎の電流値から総電流値を算出する共通の算出器例えば加算器6と、加算器6で求めた総電流の過電流レベルが設定された総過電流レベル設定器7と、加算器6で求めた総電流値と総過電流レベル設定器7で設定された電流設定値を比較し、検出レベルを超えた時に1を出力する総過電流比較器8を備えている。

【0016】

これ以外は、図1とは異なる点で、加算器6で算出された総電流値を、チョッパ回路の並列回路数で除算して個別電流値の平均値を求める個別電流算出回路15と、各電流検出回路5の出力と個別電流算出回路15の出力の差をそれぞれ求める複数の減算器16と、各減算器16の出力の絶対値をそれぞれ求める複数の全波整流回路18と、各全波整流回路18からの絶対値のアンバランスレベルをそれぞれ設定する複数のアンバランスレベル設定器17と、各アンバランスレベル設定器17の設定値と各全波整流回路18の出力をそれぞれ比較し、アンバランスレベルの設定値を超えた時に1を出力する複数のアンバランス比較器19と、総過電流比較器8の出力と各アンバランス比較器19の出力の内、いずれかが1を出力した時に1を出力する論理和素子14と、論理和素子14の反転出力とチョッパ素子用ゲート信号生成回路の9出力の論理積から各チョッパ素子3の点弧、消弧を制御する論理積素子10とを備えたものである。

【0017】

以上述べた実施形態2によれば、チョッパ回路の並列回路毎に設置されたホール電流検出器2と、電流検出回路5と、加算器6と、個別電流算出回路15の組み合わせにより算出された個別電流算出値とホール電流検出器2と、5の電流検出回路の組み合わせにより検出された並列回路毎の電流値の差が、減算器16により出力される。全波整流回路18により、減算器16の出力の絶対値が取られ、アンバランス比較器19により、アンバランスレベル設定器17の値と比較され、アンバランスレベルを上回ったときに1が出力される。アンバランス比較器19の出力と、総過電流比較器8の出力のいずれかが1になると論理和素子14から1が出力される。このとき、チョッパ素子用論理積素子10の出力が0となり、チョッパ素子3を停止させる信号が発信される。

【0018】

この結果、実施形態2によれば、加算器6の出力である総電流が総過電流レベル設定器7の設定値を上回るか、各電流検出回路5の出力である検出値と加算器6で求めた総電流から算出した各チョッパ回路の平均値との差の絶対値が、各アンバランスレベル設定器17の設定値を上回った時に、チョッパ素子3の駆動を停止させる信号を発生することで、回路全体の過電流だけでなく、並列回路間のアンバランスによる過電流を防ぐことができる。

【0019】

図3は実施形態3を説明するための概略構成図であり、これは直流入力電源11の電圧を、直流リアクトル1とチョッパ素子3が直列接続されたチョッパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置において、以下のようになっている。

【0020】

図1と同様に各チョッパ素子3を点弧するゲート信号を発信する共通のチョッパ素子用ゲート信号生成回路9と、電力変換回路の出力を平滑化する共通のコンデンサ例えば電解コンデンサ4と、各チョッパ素子3に流れる電流をそれぞれ検出する複数のホール電流検出器2と、各ホール電流検出器2の出力から電流値をそれぞれ検出する複数の電流検出回路5と、各電流検出回路5毎の電流値から総電流値を算出する共通の算出器例えば加算器6と、加算器6で求めた総電流の過電流レベルが設定された総過電流レベル設定器7と、加算器6で求めた総電流値と総過電流レベル設定器7で設定された電流設定値を比較し、検出レベルを超えた時に1を出力する総過電流比較器8を備えている。

【0021】

これ以外は、図1とは異なる点で、各電流検出回路5で検出した各チョッパ回路の電流値に、チョッパ回路の並列数を積算して電力変換回路の総電流を算出する複数の総電流算

10

20

30

40

50

出器 20 と、各総電流算出器 20 の出力と加算器 6 で求めた総電流の差を求める複数の減算器 16 と、各減算器 16 の出力の絶対値をそれぞれ求める複数の全波整流回路 18 と、各全波整流回路 18 からの絶対値のアンバランスレベルをそれぞれ設定する複数のアンバランスレベル設定器 17 と、各アンバランスレベル設定器 17 の設定値と各全波整流回路 18 の出力をそれぞれ比較し、アンバランスレベルの設定値を超えた時に 1 を出力する複数のアンバランス比較器 19 と、総過電流比較器 8 の出力と各アンバランス比較器 19 の出力の内、いずれかが 1 を出力した時に 1 を出力する論理和素子 14 と、論理和素子 14 の反転出力とチョップ素子用ゲート信号生成回路の 9 出力の論理積から各チョップ素子 3 の点弧、消弧を制御する論理積素子 10 とを備えたものである。

【0022】

10

以上述べた実施形態 3 において、チョップ回路毎に設置されたホール電流検出器 2 及び電流検出回路 5 と、加算器 6 の組み合わせにより出力される電力変換回路の総電流値と、ホール電流検出器 2 と、電流検出回路 5 と、総電流算出器 20 の組み合わせにより算出される総電流算出値の差が、減算器 16 により出力される。全波整流回路 18 により、減算器 16 の出力の絶対値が取られ、アンバランス比較により、アンバランスレベル設定器 17 の値と比較され、アンバランスレベル上回ったときに 1 が出力される。アンバランス比較器 19 の出力と、総過電流比較器 8 の出力のいずれかが 1 になると論理和素子 14 から 1 が出力される。このとき、チョップ素子用論理積素子 10 の出力が 0 となり、チョップ素子 3 を停止させる信号が発信される。

【0023】

20

この結果、実施形態 3 によれば、チョップ回路が並列に構成された電力変換回路において、チョップ回路毎の電流値から算出された総電流値とチョップ回路毎の電流値の合計値を比較し、両者の差が大きいときにアンバランスを検出してチョップ素子 3 のインタロックをかけることで、チョップ回路間のアンバランスを防ぐことができる。

【0024】

図 4 は実施形態 4 を説明するための概略構成図であり、これは直流入力電源 11 の電圧を、直流リアクトル 1 とチョップ素子 3 が直列接続されたチョップ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置において、以下のようになっている。

【0025】

30

図 1 と同様に各チョップ素子 3 を点弧するゲート信号を発信する共通のチョップ素子用ゲート信号生成回路 9 と、電力変換回路の出力を平滑化する共通のコンデンサ例えば電解コンデンサ 4 を備えている。

【0026】

これ以外は、図 1 とは異なる点で、1 つのチョップ素子 3 に流れる電流を検出する第 1 のホール電流検出器 2 と、ホール電流検出器 2 の出力から一つのチョップ回路の電流値を検出する電流検出回路 5 と、直流入力電源 11 とチョップ回路との接続部に流れる総電流を検出する第 2 のホール電流検出器 21 と、ホール電流検出器 21 の出力から総電流値を検出する総電流検出回路 22 と、総電流検出回路 22 で求めた総電流値の過電流レベルが設定された総過電流レベル設定器 7 と、総電流検出回路 22 で求めた総電流値と総過電流レベル設定器 7 で設定された電流設定値を比較し、総電流値が電流設定値を超えたときに 1 を出力する総過電流比較器 8 と、総電流検出回路 22 で検出した総電流値をチョップ回路の並列数で除算することにより個別電流を算出する個別電流算出回路 15 と、個別電流算出回路 15 の出力と電流検出回路 5 の出力の差を求める減算器 16 と、減算器 16 の出力を絶対値にする全波整流回路 18 と、全波整流回路 18 の出力のアンバランスレベルを設定するアンバランスレベル設定器 17 と、アンバランスレベル設定器 17 のアンバランスレベルと全波整流回路 18 の出力とが比較され、全波整流回路 18 の出力がアンバランスレベルの設定値を上回ったとき 1 が出力されるアンバランス比較器 19 と、総過電流比較器 8 の出力とアンバランス比較器 19 の出力の内、いずれかが 1 を出力した時に 1 を出力する論理和素子 14 と、論理和素子 14 の反転出力とチョップ素子用ゲート信号生成回路

40

50

9の出力の論理積から前記各チョッパ素子の点弧、消弧を制御する論理積素子10とを備えたものである。

【0027】

以上述べた実施形態4において、電力変換回路全体の総電流を検出できる位置に設置されたホール電流検出器21と、総電流検出回路22と、総電流検出回路22の出力をチョッパ回路の並列数で除算することで個別電流を算出する個別電流算出回路器15の組み合わせにより算出された個別電流算出値と、任意のチョッパ回路に設置されたホール電流検出器2と、電流検出回路5の組み合わせにより検出された電流値の差が、減算器16により出力される。全波整流回路18により、減算器16の出力の絶対値が取られ、アンバランス比較器19により、アンバランスレベル設定器17の値と比較され、アンバランスレベルを上回ったときに1が出力される。アンバランス比較器19の出力と、総過電流比較器8の出力のいずれかが1になると論理和素子14から1が出力される。このとき、チョッパ素子用論理積素子10の出力が0となり、チョッパ素子3を停止させる信号が発信される。

10

【0028】

この結果、実施形態4によれば、並列に構成された電力変換回路において、並列に分岐する前のチョッパ回路に流れる総電流から算出されたチョッパ回路毎の電流値と任意のチョッパ回路の電流実測値を比較し、両者の差が大きいときのアンバランスを検出してチョッパ素子のインタロックをかけることで、少数のホール電流検出器2、および、電流検出回路5にて並列回路間のアンバランスを防ぐことができる。

20

【0029】

図5は実施形態5を説明するための概略構成図であり、これは直流入力電源11の電圧を、直流リアクトル1とチョッパ素子3が直列接続されたチョッパ回路を複数個並列接続された電力変換回路により昇圧して電力母線に印加する電力変換装置において、以下のようになっている。

【0030】

図1と同様に各チョッパ素子3を点弧するゲート信号を発信する共通のチョッパ素子用ゲート信号生成回路9と、電力変換回路の出力を平滑化する共通のコンデンサ例えば電解コンデンサ4を備えている。

【0031】

これ以外は、図1とは異なる点で、1つのチョッパ素子3に流れる電流を検出する第1のホール電流検出器2と、ホール電流検出器2の出力から一つのチョッパ回路の電流値を検出する電流検出回路5と、電力変換回路と電力母線との接続部に流れる電流を検出する第2のホール電流検出器23と、ホール電流検出器23の出力から出力電流値を検出する出力電流検出回路24と、出力電流検出回路24で求めた出力電流値の過電流レベルが設定された総過電流レベル設定器7と、出力電流検出回路24で求めた出力電流値と総過電流レベル設定器7で設定された電流設定値を比較し、出力電流値が電流設定値を超えたときに1を出力する総過電流比較器8と、出力電流検出回路24で検出した出力電流値をチョッパ回路の並列数で除算することにより個別電流を算出する個別電流算出回路15と、個別電流算出回路15の出力と電流検出回路5の出力の差を求める減算器16と、減算器16の出力を絶対値にする全波整流回路18と、全波整流回路18の出力のアンバランスレベルを設定するアンバランスレベル設定器17と、アンバランスレベル設定器17のアンバランスレベルと全波整流回路18の出力とが比較され、全波整流回路18の出力がアンバランスレベルの設定値を上回ったとき1が出力されるアンバランス比較器19と、総過電流比較器8の出力とアンバランス比較器19の出力の内、いずれかが1を出力した時に1を出力する論理和素子14と、論理和素子14の反転出力とチョッパ素子用ゲート信号生成回路9の出力の論理積から各チョッパ素子3の点弧、消弧を制御する論理積素子10とを備えたものである。

30

40

【0032】

以上述べた実施形態5において、電力変換回路の出力側に設置されたホール電流検出器

50

23と、出力電流検出回路24と、個別電流算出回路15の組み合わせにより算出された個別電流算出値と、任意の並列回路に設置されたホール電流検出器2と、電流検出回路5の組み合わせにより検出された電流値の差が、減算器16により出力される。全波整流回路18により、減算器16の出力の絶対値が取られ、アンバランス比較器19により、アンバランスレベル設定器17の値と比較され、アンバランスレベルを上回ったときに1が出力される。アンバランス比較器19の出力と、総過電流比較器8の出力のいずれかが1になると論理和素子14から1が出力される。このとき、チョッパ素子用論理積素子10の出力が0となり、チョッパ素子3を停止させる信号が発信される。

【0033】

この結果、実施形態5によれば、チョッパ回路が並列に構成された電力変換回路において、出力側に流れる電流から算出された並列回路毎の電流値と任意の並列回路の電流実測値を比較し、両者の差が大きいときにアンバランスを検出してチョッパ素子のインタロックをかけることで、少数のホール電流検出器、および、電流検出回路にて並列回路間のアンバランスを防ぐことができる。

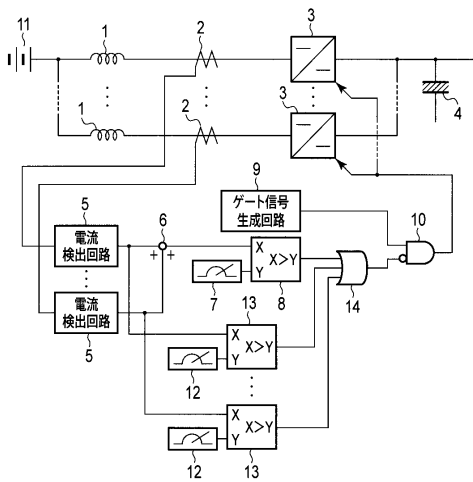
【符号の説明】

【0034】

1...直流リアクトル、2...ホール電流検出器、3...チョッパ素子、4...電解コンデンサ、5...電流検出回路、6...加算器、7...総過電流レベル設定器、8...総過電流比較器、9...チョッパ素子用ゲート信号生成回路、10...チョッパ素子用論理積素子、11...直流入力電源、12...個別過電流レベル設定器、13...個別過電流比較器、14...論理和素子、15...個別電流算出回路、16...減算器、17...アンバランスレベル設定器、18...全波整流回路、19...アンバランス比較器、20...総電流算出器、21...ホール電流検出器、22...総電流検出回路、23...ホール電流検出器、24...出力電流検出回路。

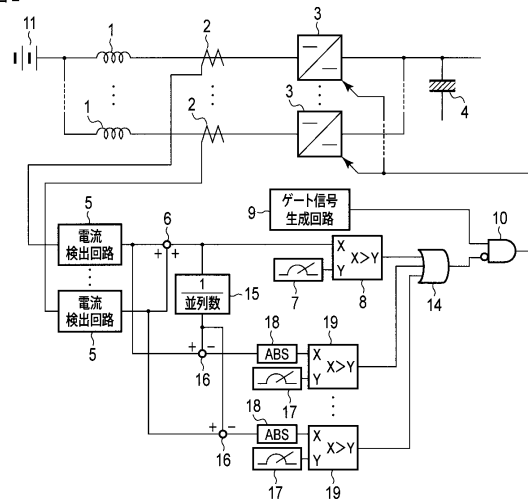
【図1】

図1



【図2】

図2



10

20





---

フロントページの続き

- (56)参考文献 特開2006-271069(JP,A)  
特開2013-059228(JP,A)  
特開2003-284333(JP,A)  
特開2012-016230(JP,A)  
特開平08-084465(JP,A)

- (58)調査した分野(Int.Cl., DB名)  
H02M3/00-3/44