

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication : **2 635 929**
(à n'utiliser que pour les
commandes de reproduction)

②1 N° d'enregistrement national : **89 11516**

⑤1 Int Cl⁵ : H 03 K 17/08; H 01 L 27/04.

①2 **DEMANDE DE BREVET D'INVENTION**

A1

②2 Date de dépôt : 1^{er} septembre 1989.

③0 Priorité : JP, 1^{er} septembre 1988, n° 218766/88.

④3 Date de la mise à disposition du public de la
demande : BOP1 « Brevets » n° 9 du 2 mars 1990.

⑥0 Références à d'autres documents nationaux appa-
rentés :

⑦1 Demandeur(s) : Société dite : FUJI ELECTRIC CO., LTD.
— JP.

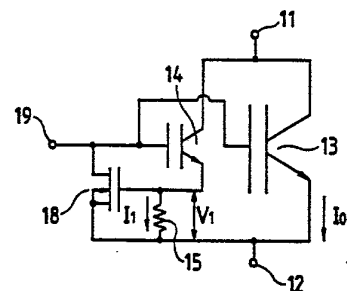
⑦2 Inventeur(s) : Tatsuhiro Fujihira, Fuji Electric Co., Ltd

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : Cabinet Beau de Loménie.

⑤4 Dispositif à semi-conducteur possédant un circuit de protection contre les courts-circuits.

⑤7 L'invention concerne un dispositif à semi-conducteur qui possède un circuit de protection contre les courts-circuits. Il comprend deux bornes principales 11 et 12 dont l'une est connectée à une charge, plusieurs éléments semi-conducteurs 13, 14 connectés en parallèle entre les bornes principales de manière à commander l'intensité du courant qui passe entre ces bornes, les éléments semi-conducteurs possédant une borne de commande commune 19 qui commande l'intensité de courant passant dans chaque élément semi-conducteur, un moyen de commutation 18 connecté entre la borne de commande et l'une, choisie, des bornes principales et servant à court-circuiter la borne de commande et la borne principale choisie de façon que l'intensité de courant passant dans les éléments semi-conducteurs entre les bornes principales soit limitée à chaque fois que la charge connectée à la borne principale est court-circuitée.



FR 2 635 929 - A1

D

La présente invention concerne un dispositif à semi-conducteur dans lequel plusieurs éléments de puissance semiconducteurs, tels que des transistors bipolaires à grille isolée MOSFET de puissance (appelés "IGBT" ci-après), des
05 transistors de puissance ou des transistors à influence électrostatique de puissance, sont formés sur un substrat semiconducteur commun. Chacun des éléments semiconducteurs est connecté en parallèle avec un autre élément et est protégé contre un court-circuit de la charge à laquelle il est couplé.

10 Un dispositif semiconducteur selon la technique antérieure, possédant des bornes principales 11 et 12, est représenté sur la figure 1. Une charge est connectée à l'une des bornes principales. Un sous-élément 14 et un élément principal 13 (dans ce cas, des IGBT) sont connectés en parallèle entre les
15 bornes principales 11 et 12 et protègent les éléments de puissance semiconducteurs connectés en parallèle entre les bornes principales vis-à-vis d'un court-circuit de la charge. Une résistance détectrice 15 possédant une petite valeur de résistance est connectée en série avec le sous-élément 14 entre le sous-élément 14
20 et la borne principale 12. La tension V_1 aux bornes de la résistance 15 est fournie à un amplificateur opérationnel 16. Le signal de sortie de l'amplificateur 16 est fourni à un circuit de commande 17 de l'élément principal 13 et du sous-élément 14 et fournit une tension de commande commune à l'élément principal 13 et
25 au sous-élément 14.

Un problème posé par ce dispositif de la technique antérieure est que l'intensité de courant entre les bornes principales est limitée à l'intensité constante de courant électrique passant dans le sous-élément 14, indépendamment de la
30 tension appliquée à l'élément principal 13.

Pour résoudre ce problème, il serait nécessaire d'avoir un circuit CMOS, par exemple, pour l'amplificateur opérationnel 16. Toutefois, de tels circuits compliquent le processus de fabrication et nécessitent une aire supplémentaire de substrat semiconducteur
35 pour le dispositif à semiconducteur, ce qui augmente sensiblement le coût du dispositif. De plus, lorsqu'une importante intensité de

courant électrique est demandée dans le dispositif pendant une certaine durée, par exemple lors du démarrage ou du blocage d'une charge constituée par un moteur, ou bien lors de l'allumage d'une charge constituée par une lampe, puisque l'intensité du courant
05 électrique du dispositif de la technique antérieure est limitée même si la tension appliquée au dispositif est faible, le courant demandé ne peut pas alors être fourni.

L'invention surmonte les problèmes et inconvénients de la technique antérieure en fournissant un dispositif à semiconducteur
10 dans lequel l'intensité de courant électrique du dispositif n'est limitée que lorsque la charge est en court-circuit, et elle présente l'avantage supplémentaire selon lequel le dispositif peut être fabriqué économiquement.

Selon un mode de réalisation de l'invention, un
15 dispositif à semiconducteur possède deux bornes principales à des extrémités opposées pouvant être connectées à une charge. Le dispositif comporte plusieurs éléments semiconducteurs possédant une borne de commande commune qui permet de commander l'intensité du courant électrique passant entre les bornes principales. Les
20 éléments semiconducteurs sont connectés en parallèle entre les bornes principales et sont intégrés sur un substrat semiconducteur commun. Une résistance détectrice est connectée entre l'une, choisie, des bornes principales et l'un, choisi, des éléments semiconducteurs. La résistance détectrice possède une valeur de
25 résistance supérieure ou égale à la valeur de résistance de fonctionnement de l'élément semiconducteur choisi.

La tension aux bornes de la résistance détectrice est fournie à la borne d'entrée d'un élément de commutation auxiliaire. Lorsque la tension aux bornes de la résistance détectrice atteint
30 la tension de seuil de l'élément de commutation auxiliaire, l'élément de commutation devient conducteur et met en court-circuit la borne de commande des éléments semiconducteurs et la borne principale choisie, ce qui limite le courant électrique passant entre les bornes principales.

35 En d'autres termes, on réalise la limitation de l'intensité de courant électrique du dispositif en fixant une

tension de seuil appropriée pour l'élément de commutation auxiliaire. On peut choisir la tension de seuil appropriée de façon que la limitation du courant électrique ne se produise que lorsque la charge connectée aux bornes principales est en court-circuit.

05 Lorsque la valeur de résistance de la résistance
détectrice est inférieure à la valeur de résistance de fonction-
nement de l'élément semiconducteur choisi, la résistance détectrice
fournit une tension à la borne de commande commune, si bien que
10 l'intensité de courant passant entre les bornes principales est
limitée, même lorsque la tension appliquée à la borne de commande
commune est extrêmement basse. Ainsi, on fixe la valeur de
résistance de la résistance détectrice de façon qu'elle soit
supérieure ou égale à la valeur de résistance de fonctionnement du
15 sous-élément semiconducteur choisi, de sorte que la limitation de
l'intensité de courant entre les bornes principales ne se produit
que lorsque la charge est en court-circuit.

La description suivante, conçue à titre d'illustration de
l'invention, vise à donner une meilleure compréhension de ses
caractéristiques et avantages ; elle s'appuie sur les dessins
20 annexés, parmi lesquels :

La figure 1 est un schéma de circuit du dispositif à
semiconducteur doté d'un circuit de protection classique ;

la figure 2 est un schéma de circuit d'un dispositif à
semiconducteur selon un mode de réalisation de l'invention ;

25 la figure 3 montre des courbes de fonctionnement
associées au dispositif à semiconducteur de la figure 2 ;

la figure 4 est une vue en plan du dispositif à semi-
conducteur de la figure 2 ;

30 la figure 5 est une vue en section droite du dispositif à
semiconducteur, prise suivant la ligne A-A de la figure 4 ; et

la figure 6 est une vue en section droite du dispositif à
semiconducteur, prise suivant la ligne B-B de la figure 4.

A chaque fois que cela sera possible, on utilisera les
mêmes numéros de référence sur tous les dessins pour désigner des
35 pièces identiques ou analogues. Par exemple, les pièces identiques

ou analogues des figures 1 et 2 sont désignées par les mêmes numéros de référence respectifs.

La figure 2 représente un circuit selon un mode de réalisation d'un dispositif à semiconducteur de l'invention. Sur la
05 figure 2, un élément IGBT principal 13 et un sous-élément IGBT 14 sont connectés en parallèle entre des bornes principales 11 et 12.

Un circuit de protection pour l'élément principal 13 et le sous-élément 14 est prévu dans le dispositif, qui comporte un élément de commutation, ou MOSFET 18, connecté entre une borne de
10 commande 19 et la borne principale 12. La tension V_1 présente entre les bornes d'une résistance détectrice 15 est fournie à la grille du MOSFET 18. Le drain et la source du MOSFET 18 sont respectivement connectés à la borne de commande 19 et à la borne principale 12.

On va maintenant brièvement décrire, en relation avec la
15 figure 3, le fonctionnement de ce circuit. Sur la figure 3, l'axe d'ordonnée représente l'intensité de courant électrique de l'élément principal 13 et du sous-élément 14, et l'axe d'abscisse représente la tension appliquée à l'élément principal 13 et au
20 sous-élément 14. Les courbes de fonctionnement 31 et 32 correspondent respectivement à l'élément principal 13 et au sous-élément 14 lorsqu'une tension constante est appliquée à la grille de l'élément principal 13 et du sous-élément 14, et lorsque le circuit de protection de l'élément principal 13 et du
25 sous-élément 14 ne fonctionne pas. Les courbes 33 et 34 correspondent respectivement à l'élément principal 13 et au sous-élément 14 lorsque le circuit de protection de l'élément principal 13 et du sous-élément 14 fonctionne, et, en résultat, la tension de grille de l'élément principal 13 et du sous-élément 14 est abaissée.
30

Le point de fonctionnement de l'élément de commutation 18 est fixé en b_2 . Une grande intensité de courant électrique I_0 dans l'élément principal 13 passe d'une valeur correspondant à un point de fonctionnement a_0 à une valeur correspondant à un point de
35 fonctionnement a_1 et atteint la région de saturation en un point de fonctionnement a_2 de la courbe de fonctionnement 31 jusqu'à ce que

L'intensité de courant électrique I_1 dans le sous-élément 14 atteint une valeur qui correspond à un point de fonctionnement b_2 , à partir du point a_0 , via le point b_1 , de la courbe de fonctionnement 32.

05 Lorsque la charge se trouve court-circuitée, par exemple par accident, la tension appliquée à l'élément principal 13 et au sous-élément 14 augmente et, par conséquent, se déplace dans le sens positif en s'écartant de l'axe d'ordonnée dans les courbes de fonctionnement respectives 31 et 32. A ce moment, la tension V_1 aux bornes de la résistance détectrice 15 atteint la tension de seuil du MOSFET 18, et ce dernier devient conducteur et met en court-circuit la borne de commande 19 et la borne principale 12. Ainsi, la tension de grille de l'élément principal 13 et du sous-élément 14 s'abaisse.

15 Ensuite, la tension appliquée à la grille du sous-élément 14 et la tension aux bornes de la résistance détectrice 15 varient d'une valeur correspondant au point b_2 jusqu'en un point C, en se déplaçant dans le sens positif de manière à s'écarter de l'axe d'ordonnée. Le point de fonctionnement C indiqué sur la figure 3 est déterminé par la tension appliquée extérieurement au dispositif. La tension appliquée à l'élément principal 13 passe d'une valeur correspondant au point a_2 à la valeur correspondant au point C, en se déplaçant dans le sens descendant de manière à s'écarter de l'axe d'ordonnée.

20 25 Ainsi, avec une configuration de circuit telle que ci-dessus décrite, l'intensité de courant électrique de l'élément principal 13 et du sous-élément 14 n'est limitée que lorsque la charge est en court-circuit. Lorsque ce point de fonctionnement C s'écarte encore de l'axe d'ordonnée ou que la tension correspondant au point C augmente, la valeur de la résistance détectrice 15 augmente encore de manière à maintenir une relation appropriée entre la valeur de la résistance détectrice 15 et le sous-élément 14.

30 35 La figure 4 est une vue en plan d'un substrat de silicium du dispositif à semiconducteur de la figure 1. La figure 5 est une vue en section droite du substrat de silicium de la figure 4, prise

suivant la ligne A-A, tandis que la figure 6 est une vue en section droite prise suivant la ligne B-B.

Sur la figure 4, plusieurs éléments IGBT sont formés en plusieurs parties du substrat de silicium. L'un des éléments IGBT fait fonction de sous-élément 14, et les autres d'élément principal 13. Le sous-élément 14 est connecté à la résistance détectrice 15. La résistance détectrice 15 est constituée par une pellicule de silicium polycristallin que l'on forme en même temps que l'électrode de grille de chacun des éléments IGBT se trouvant sur le substrat.

Le MOSFET 18 est formé dans une partie du substrat dans laquelle aucun élément IGBT n'est disposé. Le drain du MOSFET 18 est en contact avec la pellicule de silicium polycristallin partiellement formée au titre de l'électrode de grille de chaque élément IGBT. La source du MOSFET 18 est en contact avec une électrode de câblage en aluminium commune à l'électrode de source de chaque élément IGBT et à une première extrémité de la résistance détectrice 15. On donnera ci-après une description détaillée de ces connexions.

La figure 5 représente la structure des éléments IGBT principaux 13. Des couches de base de type p 4 sont formées dans une couche épitaxiale de type n^- 3. La couche épitaxiale 3 de type n^- est formée sur une couche tampon de type n^+ 2. La couche tampon 2 de type n^+ est formée sur un substrat silicium de type p^+ 1. Une paire de couches de source annulaires séparées 5 est formée dans chaque couche de base 4 du type p. Des électrodes de grille 7, constituées chacune d'une pellicule de silicium polycristallin, sont formées dans des pellicules d'oxyde de grille respectives 6, si bien qu'un canal est formé dans chaque couche de base 4 de type p entre les couches de source respectives 5 et la couche 3 de type n^- . Chaque électrode de grille 7 est en outre recouverte par une pellicule d'isolation 8. Des électrodes de source 9 sont formées par un câblage d'aluminium en contact avec les couches de base 4 et les couches de source 5 respectives dans une ouverture 81 des pellicules isolantes 8 respectives. De plus, une électrode de drain

10 est en contact avec une surface du substrat 1 de type p^+ au voisinage de la couche tampon 2 de type n^+ .

La figure 6 représente la structure du MOSFET 18. On forme le MOSFET 18 en plaçant une couche de source 51 et une couche
05 de drain 52 dans une couche de base de type p 4, et une électrode de grille 71 dans la pellicule d'oxyde de grille 6 au voisinage de la couche de source 51 et de la couche de drain 52. On forme une pellicule d'oxyde épaisse 61 sur une couche de type n^- 3 afin
10 d'empêcher la formation d'un canal entre les couches de source et de drain 51 et 52, et la couche 3 de type n^- .

La couche de source 51 et la couche de base 4 sont en contact avec une première extrémité d'un câblage en aluminium 91 dans une ouverture 82 de la pellicule isolante 8 qui recouvre une pellicule de silicium polycristallin de l'électrode de grille 11.
15 La couche de drain 52 est en contact avec une première extrémité d'un câblage en aluminium 92 dans une ouverture 83 de la pellicule isolante 8. Une autre extrémité du câblage en aluminium 92 est connectée à l'électrode de grille 7 dans une ouverture 84 de la pellicule isolante 8. Une autre extrémité du câblage en aluminium
20 91 est connectée à l'électrode de source 9 de l'élément IGBT principal 13.

On peut former la couche de base 4 de type p du MOSFET 18 par un procédé analogue à celui de la couche de base 4 de type p de l'élément principal 13. On peut former la couche de source 51 et la
25 couche de drain 52 du MOSFET 18 par un procédé analogue à celui de la couche de source 5 de l'élément IGBT principal 13. Le sous-élément IGBT 14 possède la même structure que l'élément IGBT principal 13, de sorte que la structure du sous-élément IGBT 14 ne sera pas ici représentée.

30 Sur la figure 4, la ligne en trait continu 70 indique la région des pellicules de silicium polycristallin constituant les électrodes de grille 7 et 71 et la résistance détectrice 15. Chaque électrode de grille 7 est formée continûment. Les lignes en trait interrompu 90 indiquent la région d'une pellicule d'aluminium
35 correspondant aux électrodes de câblage en aluminium. La ligne 80 en trait mixte indique la région des pellicules isolantes.

La pellicule d'aluminium est en contact avec la surface du substrat de silicium dans une ouverture 8 de la pellicule isolante de manière à former l'électrode de source de l'élément principal 13. De même, la pellicule en aluminium est en contact
05 avec la surface du substrat de silicium dans l'ouverture 81 de la pellicule isolante de manière à former l'électrode de source du sous-élément 14. La pellicule en aluminium est en contact avec la surface du substrat de silicium dans l'ouverture 82 de la pellicule isolante afin de former l'électrode de source 91 de l'élément de
10 commutation 18. De plus, la pellicule en aluminium est en contact avec la surface du substrat de silicium dans l'ouverture 83 de la pellicule isolante afin de former l'électrode de drain 92 de l'élément de commutation 18.

Une première extrémité de la pellicule de silicium polycristallin formant la résistance 15 et la grille 71 est en contact
15 avec la pellicule en aluminium connectée à l'électrode de source de chaque élément principal 13 et à l'électrode de source 91 du MOSFET 18 dans une partie d'ouverture 85 de la pellicule isolante. L'autre extrémité de la pellicule de silicium polycristallin est en
20 contact avec la pellicule en aluminium connectée à l'électrode de source du sous-élément 14 dans une partie d'ouverture 86 de la pellicule isolante. La ligne 88 en trait mixte double indique la région de la pellicule d'oxyde épaisse.

En résumé, selon le mode de réalisation de l'invention, plusieurs éléments semiconducteurs se partageant une borne de
25 commande commune sont formés sur un substrat semiconducteur commun et connectés en parallèle entre deux bornes principales. Au moins l'un des éléments semiconducteurs constitue un sous-élément et les autres constituent des éléments principaux. Une résistance
30 détectrice est connectée avec le sous-élément entre le sous-élément et l'une, choisie, des bornes principales. La tension aux bornes de la résistance détectrice est fournie à un élément de commutation
auxiliaire. Lorsque la charge connectée aux bornes principales est en court-circuit, la tension existant entre les bornes principales
35 augmente, ce qui a pour effet de faire augmenter la tension aux bornes de la résistance détectrice jusqu'à la valeur de seuil de

L'élément de commutation. Ceci amène l'élément de commutation à devenir conducteur et, par conséquent, à court-circuiter l'entrée de commande commune des éléments semiconducteurs et la borne principale choisie. Ceci abaisse la tension présente sur la borne
05 de commande principale des éléments semiconducteurs d'une manière qui limite l'augmentation de l'intensité de courant électrique entre les bornes principales.

Dans le mode de réalisation de l'invention, puisque la valeur de résistance de la résistance détectrice est supérieure ou
10 égale à la valeur de résistance de fonctionnement du sous-élément, la limitation du courant électrique passant entre les bornes principales ne se produit pas lorsqu'il existe une faible tension sur la borne de commande, aussi longtemps que la charge n'est pas en court-circuit. Un semblable circuit de protection peut être, de
15 manière économique, complètement intégré, en un substrat semi-conducteur commun, avec les éléments semiconducteurs, puisque le nombre d'opérations de fabrication ne doit pas être sensiblement augmenté.

Dans le mode de réalisation ci-dessus décrit, on a
20 utilisé un MOSFET du type unipolaire comme élément de commutation, puisque le fonctionnement d'un élément parasite peut être mieux encore limité par comparaison avec le transistor bipolaire, ou IGBT. Toutefois, l'invention n'est pas limitée à ce MOSFET de type unipolaire.

25 Bien entendu, l'homme de l'art sera en mesure d'imaginer, à partir du dispositif à semiconducteur dont la description vient d'être donnée à titre simplement illustratif et nullement limitatif, diverses autres variantes et modifications ne sortant pas du cadre de l'invention.

REVENDEICATIONS

05 1. Dispositif à semiconducteur possédant un circuit de protection contre les courts-circuits, caractérisé en ce qu'il comprend :

deux bornes principales (11, 12), dont l'une est connectée à une charge ;

10 plusieurs éléments semiconducteurs (13, 14) connectés en parallèle entre les bornes principales afin de commander l'intensité du courant passant entre les bornes principales, les éléments semiconducteurs ayant une borne de commande commune (19) permettant de commander l'intensité du courant passant dans chaque élément semiconducteur ;

15 un moyen de commutation (18) connecté entre la borne de commande et l'une, choisie, des bornes principales afin de court-circuiter la borne de commande et la borne principale choisie, si bien que l'intensité de courant passant dans les éléments semiconducteurs entre les bornes principales est limitée à chaque fois que la charge connectée à la borne principale est court-circuitée.

20 2. Dispositif selon la revendication 1, caractérisé en ce que les éléments semiconducteurs sont complètement intégrés en un unique substrat semiconducteur.

25 3. Dispositif selon la revendication 1, caractérisé en ce que le moyen de commutation est un transistor de commutation.

4. Dispositif selon la revendication 3, caractérisé en ce que le transistor de commutation est un MOSFET.

30 5. Dispositif selon la revendication 1, caractérisé en ce qu'une résistance détectrice (15) est connectée au moyen de commutation afin de fournir une tension au moyen de commutation, si bien que le moyen de commutation court-circuite la borne de commande et la borne principale choisie à chaque fois que la charge est court-circuitée.

35 6. Dispositif selon la revendication 5, caractérisé en ce que la tension fournie est supérieure ou égale à la tension de seuil du moyen de commutation.

7. Dispositif selon la revendication 5, caractérisé en ce que la résistance détectrice comprend une pellicule de silicium polycristallin.

05 8. Dispositif selon la revendication 5, caractérisé en ce que la résistance détectrice est connectée à l'un, choisi, des éléments semiconducteurs, et en ce que la valeur de résistance de la résistance détectrice est supérieure ou égale à la valeur de la résistance de fonctionnement de l'élément semiconducteur choisi, si bien que l'intensité de courant passant entre les bornes
10 principales n'est pas limitée aussi longtemps que la charge n'est pas court-circuitée.

1/3

FIG. 1

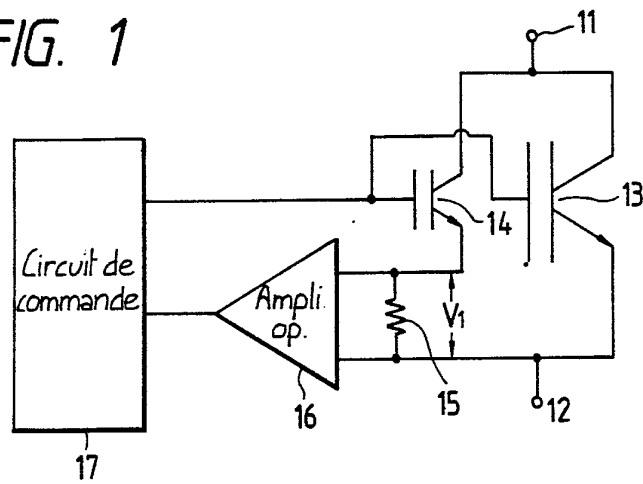


FIG. 2

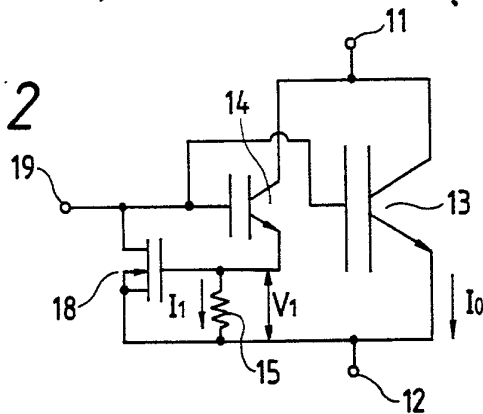
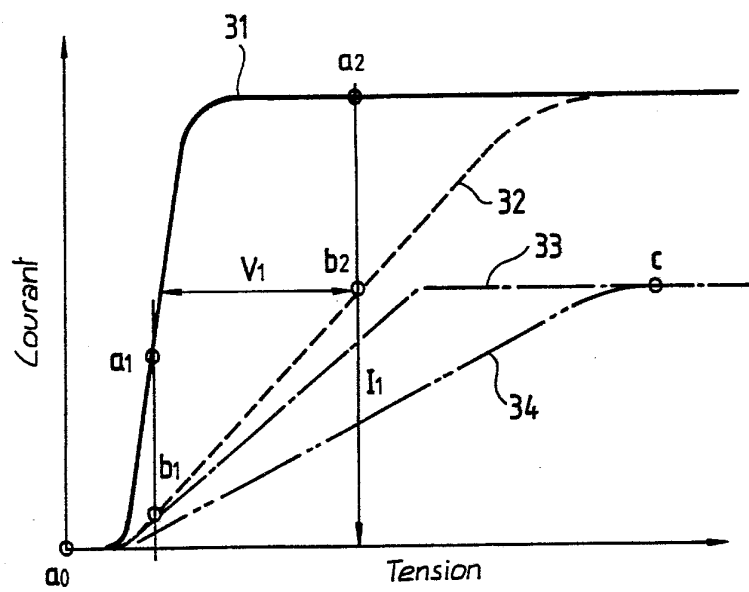
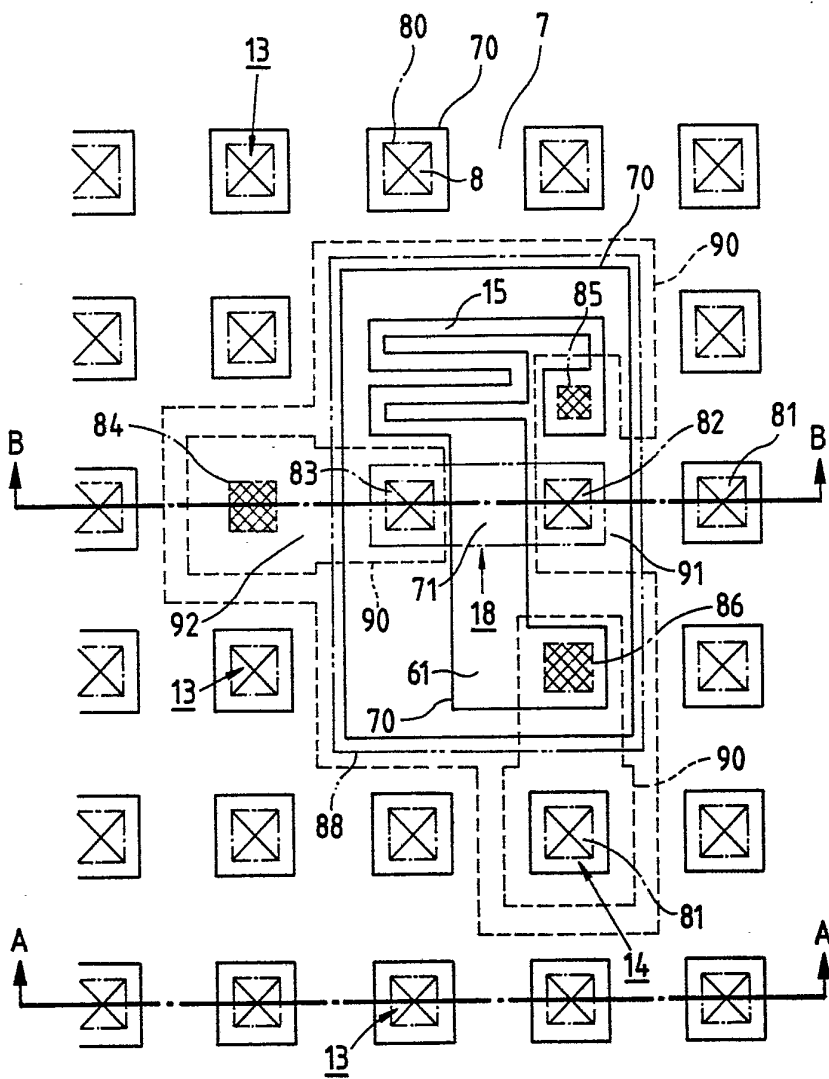


FIG. 3



2/3

FIG. 4



3/3

FIG. 5

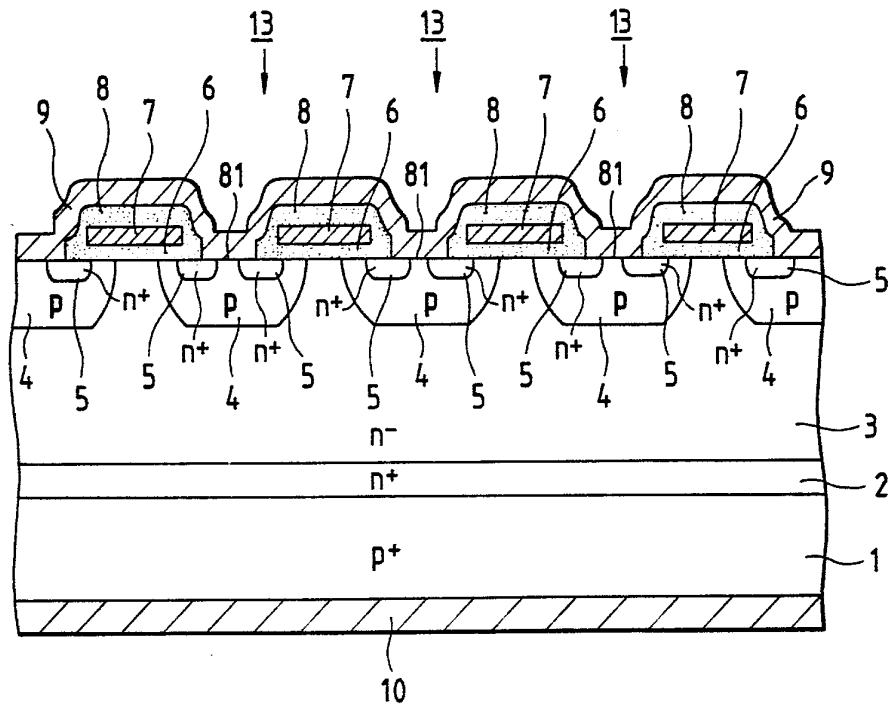


FIG. 6

