



(12)发明专利

(10)授权公告号 CN 105308748 B

(45)授权公告日 2020.09.18

(21)申请号 201580000937.1

(22)申请日 2015.04.27

(65)同一申请的已公布的文献号
申请公布号 CN 105308748 A

(43)申请公布日 2016.02.03

(30)优先权数据
2014-097341 2014.05.09 JP

(85)PCT国际申请进入国家阶段日
2015.12.04

(86)PCT国际申请的申请数据
PCT/JP2015/062689 2015.04.27

(87)PCT国际申请的公布数据
W02015/170628 JA 2015.11.12

(73)专利权人 索尼公司
地址 日本东京

(72)发明人 中村明弘

(74)专利代理机构 北京信慧永光知识产权代理
有限责任公司 11290

代理人 曹正建 陈桂香

(51)Int.Cl.
H01L 27/146(2006.01)
H01L 27/14(2006.01)
H04N 5/369(2006.01)
H04N 5/372(2006.01)
H04N 5/374(2006.01)

(56)对比文件
CN 102655569 A, 2012.09.05
JP 特开2009-158800 A, 2009.07.16
JP 特开2014-33107 A, 2014.02.20
JP 特开2013-149757 A, 2013.08.01
JP 特开2004-172273 A, 2004.06.17
WO 2013/145433 A1, 2013.10.03

审查员 张斌

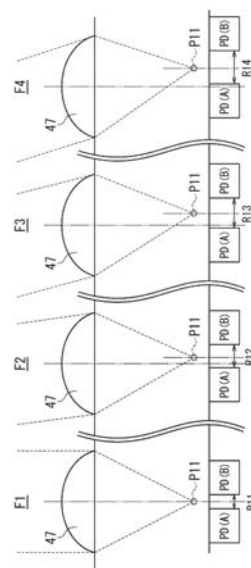
权利要求书3页 说明书15页 附图17页

(54)发明名称

固态成像装置和电子设备

(57)摘要

本发明涉及固态成像装置和电子设备,其中,在不包括形成相位差的遮光层的相位差像素中,无论图像高度如何均可以使相位差检测特性保持一致。固态成像装置包括像素阵列单元,在像素阵列单元中,多个像素二维地布置成矩阵构造。像素阵列单元中的一部分像素包括第一光电转换元件和第二光电转换元件,第一光电转换元件和第二光电转换元件构造成接收并光电转换入射光。第一光电转换元件的光接收特性分布的中心位置和第二光电转换元件的光接收特性分布的中心位置被构造成在像素阵列单元的中央部分和周边部分之间是相同的。例如,本发明的技术可以应用至固态成像装置。



1. 一种固态成像装置,其包括:

像素阵列单元,在所述像素阵列单元中,多个像素二维地布置成矩阵构造,

其中,所述像素阵列单元中的一部分所述像素包括第一光电转换元件和第二光电转换元件,所述第一光电转换元件和所述第二光电转换元件被构造成接收并光电转换入射光,

所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的,并且

其中,随着从所述像素阵列单元的中央部分朝着周边部分过渡,所述第一光电转换元件和所述第二光电转换元件形成在更远离光轴中心的位置上。

2. 根据权利要求1所述的固态成像装置,

其中,所述光接收特性分布的所述中心位置为光接收角度分布的质心位置。

3. 根据权利要求1所述的固态成像装置,

其中,所述第一光电转换元件和所述第二光电转换元件以如下方式被构造:随着从所述像素阵列单元的中央部分朝着周边部分过渡,具有与主光线的角度接近的角度的对象光变得更不易被接收。

4. 根据权利要求1所述的固态成像装置,

其中,在所述第一光电转换元件和所述第二光电转换元件之间形成有绝缘层。

5. 根据权利要求4所述的固态成像装置,

所述第一光电转换元件和所述第二光电转换元件之间的所述绝缘层形成为与所述第一光电转换元件和所述第二光电转换元件之间的距离相一致。

6. 根据权利要求4所述的固态成像装置,

其中,在所述第一光电转换元件与所述绝缘层之间或在所述第二光电转换元件与所述绝缘层之间形成钉扎层。

7. 根据权利要求1所述的固态成像装置,

其中,所述像素至少包括:电荷保持单元,其被构造成临时保持由所述第一光电转换元件和所述第二光电转换元件生成的电荷;以及复位晶体管,其被构造成通过使用复位电压来复位所述电荷保持单元的电荷,并且

随着从所述像素阵列单元的中央部分朝着周边部分过渡,所述像素的所述复位晶体管的所述复位电压设定成越低。

8. 根据权利要求7所述的固态成像装置,

其中,所述像素还包括:

选择晶体管,其被构造成控制所述像素的选择;以及

输出晶体管,其被构造成当所述像素被所述选择晶体管选择时,将所述电荷保持单元的信号作为像素信号输出。

9. 根据权利要求7所述的固态成像装置,

其中,通过根据所述复位电压使所述第一光电转换元件的耗尽区域和所述第二光电转换元件的耗尽区域变得更小,使所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的。

10. 根据权利要求1所述的固态成像装置，

其中，所述像素阵列单元包括：第一垂直传输寄存器，其被构造成沿列方向传输由所述像素的所述第一光电转换元件生成的电荷；以及第二垂直传输寄存器，其被构造成沿列方向传输由所述第二光电转换元件生成的电荷。

11. 根据权利要求1-10中任一项所述的固态成像装置，其中，
在所述像素阵列单元中以像素为单位形成微透镜。

12. 根据权利要求1-10中任一项所述的固态成像装置，其中，
在所述像素阵列单元中以多个像素为单位形成微透镜。

13. 根据权利要求1-10中任一项所述的固态成像装置，其是通过层叠第一半导体基板和第二半导体基板而被构造的。

14. 一种固态成像装置，其包括：

像素阵列单元，在所述像素阵列单元中，多个像素二维地布置成矩阵构造，

其中，所述像素阵列单元中的一部分所述像素包括第一光电转换元件和第二光电转换元件，所述第一光电转换元件和所述第二光电转换元件被构造成接收并光电转换入射光，

所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的，并且

其中，所述像素至少包括：电荷保持单元，其被构造成临时保持由所述第一光电转换元件和所述第二光电转换元件生成的电荷；以及复位晶体管，其被构造成通过使用复位电压来复位所述电荷保持单元的电荷，并且

随着从所述像素阵列单元的中央部分朝着周边部分过渡，所述像素的所述复位晶体管的所述复位电压设定成越低。

15. 根据权利要求14所述的固态成像装置，

其中，所述光接收特性分布的所述中心位置为光接收角度分布的质心位置。

16. 根据权利要求14所述的固态成像装置，

其中，所述第一光电转换元件和所述第二光电转换元件以如下方式被构造：随着从所述像素阵列单元的中央部分朝着周边部分过渡，具有与主光线的角度接近的角度的对象光变得更不易被接收。

17. 根据权利要求16所述的固态成像装置，

其中，所述第一光电转换元件和所述第二光电转换元件以如下方式被构造：随着从所述像素阵列单元的中央部分朝着周边部分过渡，通过将所述第一光电转换元件和所述第二光电转换元件形成在更远离光轴中心的位置上，使具有与主光线的角度接近的角度的对象光变得更不易被接收。

18. 根据权利要求14所述的固态成像装置，

其中，在所述第一光电转换元件和所述第二光电转换元件之间形成有绝缘层。

19. 根据权利要求18所述的固态成像装置，

其中，随着从所述像素阵列单元的中央部分朝着周边部分过渡，所述第一光电转换元件和所述第二光电转换元件形成在更远离光轴中心的位置上，并且

所述第一光电转换元件和所述第二光电转换元件之间的所述绝缘层形成为与所述第

一光电转换元件和所述第二光电转换元件之间的距离相一致。

20. 根据权利要求18所述的固态成像装置，

其中，在所述第一光电转换元件与所述绝缘层之间或在所述第二光电转换元件与所述绝缘层之间形成钉扎层。

21. 根据权利要求14所述的固态成像装置，

其中，所述像素还包括：

选择晶体管，其被构造成控制所述像素的选择；以及

输出晶体管，其被构造成当所述像素被所述选择晶体管选择时，将所述电荷保持单元的信号作为像素信号输出。

22. 根据权利要求14所述的固态成像装置，

其中，通过根据所述复位电压使所述第一光电转换元件的耗尽区域和所述第二光电转换元件的耗尽区域变得更小，使所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的。

23. 根据权利要求14所述的固态成像装置，

其中，所述像素阵列单元包括：第一垂直传输寄存器，其被构造成沿列方向传输由所述像素的所述第一光电转换元件生成的电荷；以及第二垂直传输寄存器，其被构造成沿列方向传输由所述第二光电转换元件生成的电荷。

24. 根据权利要求14-23中任一项所述的固态成像装置，其中，

在所述像素阵列单元中以像素为单位形成微透镜。

25. 根据权利要求14-23中任一项所述的固态成像装置，其中，

在所述像素阵列单元中以多个像素为单位形成微透镜。

26. 根据权利要求14-23中任一项所述的固态成像装置，其是通过层叠第一半导体基板和第二半导体基板而被构造的。

27. 一种电子设备，其包括根据权利要求1-26中任一项所述的固态成像装置。

固态成像装置和电子设备

技术领域

[0001] 本发明涉及固态成像装置和电子设备,具体地,涉及在不包括用于形成相位差的遮光层的相位差像素中无论图像高度如何均可以使相位检测特性保持一致的固态成像装置和电子设备。

背景技术

[0002] 提出如下一种固态成像装置,在该固态成像装置中的使用遮光层来遮挡部分光接收区域并检测相位差的相位差像素中,通过根据图像高度的变化来改变穿过微透镜的对象光的成像点的位置以及遮光层的开口端部的位置来使无论图像高度如何均可以使相位差检测特性保持一致(例如,参见专利文献1)。

[0003] 引用列表

[0004] 专利文献

[0005] 专利文献1:JP2012-182332A

发明内容

[0006] 技术问题

[0007] 然而,在将多个光接收区域设置在一个像素中且基于从光接收区域中获得的信号来检测相位差的相位差像素的类型中,不能够采用专利文献1中披露的技术,这是因为不存在遮光层。也就是说,虽然专利文献1中披露的技术可以应用至包括遮光层的像素,但是在不包括遮光层并对光接收区域进行划分的像素中不能够采用专利文献1中披露的技术。

[0008] 本发明是鉴于这种情况提出的,并且在不包括形成相位差用的遮光层的相位差像素中,无论图像高度如何均可以使相位检测特性保持一致。

[0009] 技术方案

[0010] 根据本发明的第一方面,提供了一种固态成像装置,所述固态成像像素包括:像素阵列单元,在所述像素阵列单元中,多个像素二维地布置成矩阵构造。所述像素阵列单元中的一部分所述像素包括第一光电转换元件和第二光电转换元件,所述第一光电转换元件和所述第二光电转换元件被构造成接收并光电转换入射光。所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的。

[0011] 根据本发明的第二方面,提供了一种包括固态成像装置的电子设备,所述固态成像装置包括:像素阵列单元,在所述像素阵列单元中,多个像素二维地布置成矩阵构造。所述像素阵列单元中的一部分所述像素包括第一光电转换元件和第二光电转换元件,所述第一光电转换元件和所述第二光电转换元件被构造成接收并光电转换入射光。所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的。

[0012] 在本发明的第一方面和第二方面中,以矩阵构造二维地布置有多个像素的像素阵列单元的一部分像素包括包括第一光电转换元件和第二光电转换元件,所述第一光电转换元件和所述第二光电转换元件被构造成接收并光电转换入射光。所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的。

[0013] 所述固态成像装置和所述电子设备可以是独立的装置,或者可以为结合在其他装置中的模块。

[0014] 有益效果

[0015] 根据本发明的第一方面和第二方面,在不包括形成相位差用的遮光层的相位差像素中,无论图像高度如何均可以使相位检测特性保持一致。

[0016] 这里说明的效果并非限制性的,并且本发明中所说明的任何效果均可以实现。

附图说明

[0017] 图1是示出了根据本发明的作为电子设备的成像设备的构造示例的框图。

[0018] 图2是示出了根据本发明的固态成像装置的简略构造的示图。

[0019] 图3是示出了固态成像装置的成像像素和相位差像素的截面构造的示图。

[0020] 图4是示出了相位差像素的电路构造示例的示图。

[0021] 图5是说明固态成像装置的图像高度和主光线(principal ray)之间的关系关系的示图。

[0022] 图6是说明图像高度和光电二极管之间的关系关系的示图。

[0023] 图7是说明图像高度和光电二极管之间的关系关系的示图。

[0024] 图8是说明周边暗角(vignetting)对相位差检测的影响的示图。

[0025] 图9是示出了第一实施例的光电二极管的布置示例的示图。

[0026] 图10是说明相位差像素的第一实施例的效果的示图。

[0027] 图11是示出了相位差像素的第一实施例的另一个结构示例的示图。

[0028] 图12是示出了相位差像素的第一实施例的另一个结构示例的示图。

[0029] 图13是示出了相位差像素的第一实施例的另一个结构示例的示图。

[0030] 图14是示出了相位差像素的第二实施例的示图。

[0031] 图15是说明相位差像素的第二实施例的效果的示图。

[0032] 图16是示出了应用至CCD固态成像装置的示例的示图。

[0033] 图17是示出了微透镜的另一个构造示例的示图。

[0034] 图18是示出了微透镜的另一个构造示例的示图。

[0035] 图19是说明固态成像装置的基板构造示例的示图。

具体实施方式

[0036] 下面,将对本发明(在下文中称为实施例)进行说明。按照以下顺序进行说明。

[0037] 1. 电子设备的构造示例

[0038] 2. 固态成像装置的简略构造示例

[0039] 3. 关于周边暗角对相位差检测的影响

[0040] 4. 相位差像素的第一实施例(光电二极管的布置发生变化的构造)

[0041] 5. 相位差像素的第二实施例(复位电压发生变化的构造)

[0042] 6. 应用至CCD的示例

[0043] 7. 其他应用示例

[0044] 1. 电子设备的构造示例

[0045] 图1是示出了根据本发明的作为电子设备的成像设备的构造示例的框图。

[0046] 图1示出的成像设备1被构造成包括光学系统11、快门装置12、固态成像装置13、控制电路14、信号处理电路15、监视器16以及存储器17。例如,成像设备1为数字相机、数码相机等,并且可以成像静态图像或动态图像。

[0047] 光学系统11被构造成包括一个或多个透镜,并且将来自对象的光(入射光)引导至固态成像装置13,并在固态成像装置13的光接收表面上形成图像。

[0048] 快门装置12布置在光学系统11和固态成像装置13之间,并且根据控制电路14的控制来控制固态成像装置13的光照时间和遮光时间。

[0049] 根据经由光学系统11和快门装置12在光接收表面上形成为图像的光,固态成像装置13在一定的时间段内存储信号电荷。根据从控制电路14提供的驱动信号(时序信号)对存储在固态成像装置13中的信号电荷进行传输。固态成像装置13可自身形成为一个芯片,或者可以形成为与光学系统11、信号处理电路15等一起封装的相机模块。

[0050] 控制电路14输出用于控制固态成像装置13的传输操作和快门装置12的快门操作的驱动信号,并驱动固态成像装置13和快门装置12。

[0051] 信号处理电路15对从固态成像装置13输出的像素信号执行各种信号处理。通过信号处理电路15执行的信号处理获得的图像(图像数据)被提供至监视器16并在其上显示,或者将图像提供至存储器17并在其中存储(记录)。

[0052] 2. 固态成像装置的简略构造示例

[0053] 图2示出了图1的固态成像装置13的简略构造。

[0054] 固态成像装置13被构造成在将硅(Si)用作半导体的半导体基板32上包括像素阵列单元23以及位于像素阵列单元23周围的周边电路单元,在像素阵列单元23中,像素22二维地布置成矩阵构造。周边电路单元包括垂直驱动电路24、列信号处理电路25、水平驱动电路26、输出电路27、控制电路28等。

[0055] 在像素阵列单元23中,二维地布置成矩阵构造的像素22包括用于产生图像生成用信号的成像像素22X和用于产生焦点检测用信号的相位差像素22Y。相位差像素22Y规则地或任意地布置在像素阵列单元23中。尽管在图2的示例中相位差像素22Y以每隔多个像素的方式布置,但是,例如,相位差像素22Y可以布置成使得整个一行或整个一列由相位差像素22Y构成。稍后将参照图3等对成像像素22X和相位差像素22Y之间的差异进行说明。

[0056] 像素22被构造成包括多个像素晶体管(被称为MOS晶体管)和作为光电转换元件的光电二极管。例如,多个像素晶体管由传输晶体管、选择晶体管、复位晶体管以及放大晶体管这四个MOS晶体管构成。

[0057] 像素22可以为共用像素结构。像素共用结构由多个光电二极管、多个传输晶体管、一个共用浮动扩散部(浮动扩散区域)以及其它的一个一个的共用(shared one-by-one)像素晶体管构成。也就是说,在共用像素中,用于组成多个单元像素的光电二极管和

传输晶体管被构造成共用其它的一个一个的共用像素晶体管。

[0058] 控制电路28接收输入时钟和命令操作模式等的的数据,并且输出固态 成像装置13的内部信息等的的数据。也就是说,控制电路28基于垂直同步信号、水平同步信号和主时钟产生用作垂直驱动电路24、列信号处理 电路25、水平驱动电路26等的操作标准的时钟信号和控制信号。接着,控制电路28将所产生的时钟信号和控制信号输出至垂直驱动电路24、列 信号处理电路25、水平驱动电路26等。

[0059] 例如,垂直驱动电路24由移位寄存器构成,并且选择像素驱动布线 30并将用于驱动像素22的脉冲提供至选定的像素驱动布线30,以便以 行为单位驱动像素22。也就是说,垂直驱动电路24在垂直方向上以行为 单位依次扫描像素阵列单元23中的各像素22,并经由垂直信号线29将 基于根据在各像素22中的光电转换元件所接收光量生成的信号电荷的像 素信号提供至列信号处理电路25。

[0060] 例如,列信号处理电路25针对各列像素22布置,并且针对各像素 列执行诸如对从一行的各像素22中输出的信号进行去噪等信号处理。例 如,列信号处理电路25执行诸如用于移除像素特有的固定模式噪声的相 关双采样(CDS)、A/D转换等信号处理。

[0061] 例如,水平驱动电路26由移位寄存器构成,并且通过依次输出水平 扫描脉冲对列信号处理电路25中的各者进行依次选择,使得像素信号从 列信号处理电路25中的各者输出至水平信号线31。

[0062] 输出电路27对经由水平信号线31依次从列信号处理电路25中的各 者提供的信号执行信号处理,并输出经处理的信号。例如,输出电路27 可以仅执行缓冲,或者可以执行黑电平调节、列变化校正、各种数字信 号处理等。输入/输出端子33与外部交换信号。

[0063] 由此构造的固态成像装置13是被称为列A/D系统的CMOS图像传 感器,其中针对各像素列布置用于执行CDS处理和A/D转换处理的列信 号处理电路25。

[0064] 固态成像装置13以及图1的成像设备1可以安装在诸如具有成像功 能的移动电话或具有成像功能的音频播放器等各种电子设备中。

[0065] 像素的截面构造图

[0066] 图3是示出了图1的固态成像装置13的成像像素22X和相位差像素 22Y的截面构造的示意图。

[0067] 在固态成像装置1的成像像素22X中,例如,通过在半导体基板32 的P型(第一导电类型)半导体区域41中形成N型(第二导电类型)半导体 区域42来以像素为单位形成光电二极管PD。

[0068] 另一方面,在相位差像素22Y中,通过在半导体基板32的P型半 导体区域41中形成两个N型半导体区域42A和42B来针对一个像素形 成两个光电二极管PD(A)和PD(B)。

[0069] 这里,位于两个N型半导体区域42A和42B之间的内侧(像素中心 侧)的P型半导体区域41的杂质浓度形成为低于位于半导体区域42A和 半导体区域42B的外侧(像素边界侧)的P型半导体区域41的杂质浓度。换言之,位于光电二极管PD(A)和PD(B)的内侧的P-N结的 浓度梯度形 成为比位于光电二极管PD(A)和PD(B)的外侧的P-N结的浓度梯度平缓。

[0070] 在半导体基板32的前表面侧(图的下侧)上形成有用于对存储在光电 二极管PD、PD(A)及PD(B)中的电荷执行读取的多个像素晶体管以及由 多个布线层和层间绝缘膜构成的多层式布线层(均为在图中示出)。

[0071] 例如,在半导体基板32的背表面侧的界面(图的上侧)处形成有例如由氧化硅膜等构成的防反射膜(绝缘层)43。

[0072] 在防反射膜43的上侧的像素边界处形成有遮光膜44。遮光膜44仅需要为遮挡光的材料,并且优选地为具有强遮光效应并能够通过诸如蚀刻等微处理以良好准确度进行处理的材料。例如,遮光膜44可以由钨(W)、铝(Al)、铜(Cu)、钛(Ti)、钼(Mo)、镍(Ni)等的金属膜形成。

[0073] 隔着诸如TEOS膜等氧化膜45,在防反射膜43以及遮光膜44上形成彩色滤光片46。例如,通过旋转涂覆来涂敷包含诸如色素或染料等着色剂的光敏树脂来形成彩色滤光片46。对于彩色滤光片46,红(R)、绿(G)和蓝(B)各颜色针对各像素形成成为诸如拜耳排列等指定排列。

[0074] 在彩色滤光片46上形成有微透镜(片上透镜)47。例如,微透镜47由诸如苯乙烯树脂、丙烯酸基树脂、苯乙烯-丙烯酸共聚物基树脂、或硅氧烷基树脂等树脂基材料形成。

[0075] 成像像素22X和相位差像素22Y以上述方式构造,并且固态成像装置1为背侧照射型CMOS固态成像装置,其中,光从半导体基板32的与形成有像素晶体管的前表面侧相反的侧(即半导体基板的背面侧)入射。

[0076] 通常存在具有如下结构的相位差像素,在该结构中,光电二极管的光接收区域的右半部或左半部被遮光膜遮光。然而,本实施例的相位差像素22Y不包括用于形成相位差的遮光膜,且在像素中形成有两个单独的光电转换元件(即,光电二极管PD(A)和PD(B))。由于光电二极管PD(A)和PD(B)的形成位置不同,因此在从光电二极管PD(A)和PD(B)产生的图像中出现偏移。图像中的偏移用于计算相移量以计算离焦量(defocus amount),并且调节(移动)拍摄透镜,由此可以实现自动对焦。

[0077] 相位差像素的电路构造示例

[0078] 图4示出了相位差像素22Y的电路构造示例。

[0079] 相位差像素22Y包括光电二极管PD(A)和PD(B)、传输晶体管61A和61B、浮动扩散部(FD)62、复位晶体管63、放大晶体管64以及选择晶体管65。

[0080] 光电二极管PD(A)和PD(B)中的各者根据所接收光量生成并存储电荷(信号电荷)。光电二极管PD(A)和PD(B)的阳极端子接地,且阴极端子经由传输晶体管61A和61B连接至FD62。

[0081] 传输晶体管61A在被传输信号TRX(A)切换至导通时读取由光电二极管PD(A)生成的电荷,并将电荷传输至FD62。传输晶体管61B在被传输信号TRX(B)切换至导通时读取由光电二极管PD(B)生成的电荷,并将电荷传输至FD62。

[0082] FD62保持从光电二极管PD(A)或PD(B)读取的电荷。复位晶体管63在被复位信号RST切换至导通时通过将存储在FD62中的电荷释放至漏极(恒定电压源Vdd)来复位FD62的电位。

[0083] 放大晶体管64输出与FD62的电位相一致的像素信号。也就是说,放大晶体管64与经由垂直信号线29连接的作为恒定电流源负载MOS(未示出)一起形成源极跟随器电路;并且经由选择晶体管65将用于表示与存储在FD62中的电荷相一致的电平的像素信号从放大晶体管64输出至列信号处理电路25。

[0084] 当通过选择信号SEL选择相位差像素22Y时,选择晶体管65切换至导通,并且经由

垂直信号线29将相位差像素22Y的像素信号输出至列信号处理电路25。用于传输传输信号TRX(A)和TRX(B)、选择信号SEL以及复位信号RST中的各者的各信号线对应于图2的像素驱动布线30。

[0085] 相位差像素22Y可以以上述方式构造,但不局限于该构造并且可以采用其他构造。

[0086] 例如,在图4的示例的构造中,由光电二极管PD(A)和PD(B)生成的电荷被传输至相同的FD 62,并且经由垂直信号线29输出至列信号处理电路25。然而,也可能具有如下构造,在该构造中,单独地设置FD 62、复位晶体管63、放大晶体管64和选择晶体管65以对应于光电二极管PD(A)和PD(B)中的各者,并且光电二极管PD(A)和PD(B)的信号电荷被同时输出至列信号处理电路25。

[0087] 图像高度和主光线之间的关系

[0088] 下面,将参照图5说明固态成像装置13的图像高度和主光线之间的关系。

[0089] 图5示出了由成像设备1的光学系统11形成的出瞳(exit pupil)E1以及固态成像装置13的像素阵列单元23的光接收表面81。

[0090] 此外,在图5中还示出了光接收表面81中的指定位置F1至F4以及位置F1至F4处的主光线(穿过中心C1的四根虚线)。

[0091] 位置F1是与出瞳E1的光轴平行(角度为 0°)的主光线在光接收表面81中穿过的位置。位置F2是相对于光轴以约 5° 倾斜的主光线穿过的位置,位置F3是相对于光轴以约 10° 倾斜的主光线穿过的位置,并且位置F4是相对于光轴以约 15° 倾斜的主光线穿过的位置。这里,光轴是表示穿过整个光学系统11的光通量的直线,且是指连接光学系统11的中心的轴线。

[0092] 因此,入射在像素阵列单元23中的各像素22上的主光线的入射角度根据像素阵列单元23中的图像高度(从光接收表面81上的光轴开始的距离)变化。更具体地,随着图像高度增加,主光线的角度也增加。由于主光线是穿过出瞳E1的中心C1的光线,因此,为了以良好准确度执行相位差检测,需要使相位差像素22Y的光电二极管PD(A)和PD(B)之间的中心位置与主光线的成像点(已穿过微透镜47的对象光的成像点的中心)重合。

[0093] 图像高度和光电二极管PD(A)和PD(B)之间的关系

[0094] 因此,如图6所示,在固态成像装置13中,相位差像素22Y的光电二极管PD(A)和PD(B)之间的中心位置布置成与入射到微透镜47上的主光线的成像点P11重合。

[0095] 图6示出了像素阵列单元23的光接收表面81中的位置F1至F4与相位差像素22Y的光电二极管PD(A)和PD(B)的布置之间的关系。

[0096] 在图6中,最左侧示出了像素阵列单元23中的位于位置F1上的穿过光学系统11的中心(光轴)的相位差像素22Y,并且在向右的方向上依次示出了位于位置F2至F4上的相位差像素22Y。

[0097] 在图6中,省略了相位差像素22Y的构造中的除光电二极管PD(A)和PD(B)以及微透镜47之外的构造示图。

[0098] 在图6中,通过虚线示出了入射在各微透镜47上的主光线中的穿过微透镜47的左端和右端的光线。入射在微透镜47上的主光线聚集至成像点P11(主光线成像点P11)。

[0099] 在图6中,通过交替的长划线和双短划线示出了微透镜47的中心,并且通过交替

的长短划线示出了相位差像素22Y的光电二极管PD(A)和PD(B)之间的中心位置。

[0100] 在固态成像装置13的像素阵列单元23中,为了使光电二极管PD(A)和PD(B)完全接收由微透镜47收集的光,随着图像高度增加,将微透镜47的中心位置布置成朝着像素阵列单元23的中心侧偏移。

[0101] 相位差像素22Y的光电二极管PD(A)和PD(B)之间的中心位置布置在入射在微透镜47上的主光线的成像点P11的位置处。

[0102] 然而,图6示出的光电二极管PD(A)和PD(B)的布置并不是最优地布置成防止周边暗角(vignetting)的结构。周边暗角是指如下现象:入射在像素阵列单元23的周边部分上的光线未穿过整个有效孔径(光圈直径),而是被存在于光圈的前部和后部的透镜、边框等的边缘遮挡,因此像素阵列单元23的周边部分中的像素22的光量减少。

[0103] 因此,在图6所示的光电二极管PD(A)和PD(B)的布置中,可以推测出由于周边暗角的影响而会降低相位差检测的准确度。

[0104] 3. 关于周边暗角对相位差检测的影响

[0105] 在这点上,下面将参照图7和图8来说明周边暗角对相位差检测的影响。

[0106] 图7是出瞳的示意图,其图示了周边暗角的影响。

[0107] 在图7中示出了出现周边暗角的位于图5的位置F1至F4上的出瞳E11至E14。

[0108] 位于光接收表面81的位置F1上的像素22中的出瞳E11的形状与透镜的形状(圆形)相同,这是因为未出现周边暗角。

[0109] 相反,随着光接收表面81中的位置从像素阵列单元23的中央部分朝着周边部分过渡(类似从位置F2至位置F4),穿过透镜并入射在像素22上的对象光变得更容易被存在于光圈的前部和后部处的透镜、边框等的边缘遮挡(晕映)。因此,随着从像素阵列单元23的中央部分朝着周边部分过渡,位置F2至F4的出瞳E12至E14的形状从圆形变化成椭圆形。

[0110] 在图7中,在像素22为相位差像素22Y的情况下,使用不同的浓度示出了由光电二极管PD(A)和PD(B)接收的对象光穿过的区域。

[0111] 具体地,在出瞳E11至E14中,由稠浓度(高浓度)标记的右部区域表示由相位差像素22Y的左侧上的光电二极管PD(A)接收的对象光穿过的区域,并且由稀浓度(低浓度)标记的左部区域表示由相位差像素22Y的右侧上的光电二极管PD(B)接收的对象光穿过的区域。

[0112] 位置J11A至J14A表示在出瞳E11至E14中由光电二极管PD(A)接收的对象光穿过的高浓度区域的质心位置,并且位置J11B至J14B表示由光电二极管PD(B)接收的对象光穿过的低浓度区域的质心位置。

[0113] 在出瞳E11至E14中,光电二极管PD(A)和光电二极管PD(B)的对象光穿过区域的质心位置之间的距离表示相位差像素22Y的相位差检测特性。相位差检测特性是在基于相位差像素22Y的信号检测相位差时的准确度,并且当对象光的分离程度(准确度)增加时,可以精细地执行图像偏移量的测量,并且提高相位差检测的准确度。因此,光电二极管PD(A)和光电二极管PD(B)的对象光穿过区域的质心位置之间的距离越大,相位差检测的准确度越高。

[0114] 如图7所示,在出瞳E11至E14中,随着从像素阵列单元23的中央部分朝着周边部分过渡,光电二极管PD(A)和光电二极管PD(B)的对象光穿过区域的质心位置之间的距离

D11至D14变短。

[0115] 图8示出了位于光接收表面81的位置F2至F4上的光电二极管PD(A)和PD(B)中各者的光接收特性分布。

[0116] 通过以下方式示出了光接收角度分布:将水平轴限定为表示入射在微透镜47上的入射光的入射角度的轴,并将垂直轴限定为表示由光电二极管PD(A)或PD(B)产生的信号的输出(信号强度)的轴。这里,对于入射角度,假定与微透镜47的光轴平行的光线为“0°”,并且假定在像素分割方向(对于光电二极管PD(A)和PD(B)来说,是向左的方向和向右的方向)上从左上角朝着右下角传播的光线是正侧角度(plus-side angle)。

[0117] 光接收角度分布91A示出了位于光接收表面81的位置F1上的光电二极管PD(A)的光接收角度分布,并且光接收角度分布91B示出了位于光接收表面81的位置F1上的光电二极管PD(B)的光接收角度分布。光接收角度分布91A和91B的平均值分别对应于图7的质心位置J11A和J11B。

[0118] 光接收角度分布92A示出了位于光接收表面81的位置F2上的光电二极管PD(A)的光接收角度分布,并且光接收角度分布92B示出了位于光接收表面81的位置F2上的光电二极管PD(B)的光接收角度分布。光接收角度分布92A和92B的平均值分别对应于图7的质心位置J12A和J12B。

[0119] 光接收角度分布93A示出了位于光接收表面81的位置F3上的光电二极管PD(A)的光接收角度分布,并且光接收角度分布93B示出了位于光接收表面81的位置F3上的光电二极管PD(B)的光接收角度分布。光接收角度分布93A和93B的平均值分别对应于图7的质心位置J13A和J13B。

[0120] 光接收角度分布94A示出了位于光接收表面81的位置F4上的光电二极管PD(A)的光接收角度分布,并且光接收角度分布94B示出了位于光接收表面81的位置F4上的光电二极管PD(B)的光接收角度分布。光接收角度分布94A和94B的平均值分别对应于图7的质心位置J14A和J14B。

[0121] 如图7所示,当周边暗角出现时,根据图像高度的增加,出瞳E11至出瞳E14变得更小。也就是说,随着从像素阵列单元23的中央部分朝着周边部分过渡,入射至相位差像素22Y上的对象光的角度范围减小。例如,对于光电二极管PD(A),如光接收角度分布91A至94A所示,较小入射角度侧上的对象光未被接收。对于光电二极管PD(B),如光接收角度分布91B至94B所示,较大入射角度侧上的对象光未被接收。也就是说,当周边暗角出现时,具有远离主光线(光轴中心位置)的角度的对象光未被接收。

[0122] 当由于周边暗角而导致具有远离主光线的角度的对象光未被接收时,如参照图7所述,由相位差像素22Y接收的对象光的质心位置(J11A至J14A和J11B至J14B)朝着主光线的角度侧偏移。因此,质心(D11至D14)之间的距离变短,使得相位差检测特性随着像素阵列单元23中的位置(中央部分、周边部分等)而变化。

[0123] 因此,如果不考虑周边暗角的影响,则相位差检测特性会随着像素阵列单元23中的位置(中央部分、周边部分等)而变化,因此相位差检测的准确度不高。

[0124] 4. 相位差像素的第一实施例

[0125] 第一实施例的光电二极管PD(A)和PD(B)的布置示例

[0126] 因此,在第一实施例的固态成像装置13中,如图9所示,为了抑制周边暗角的影

响,在像素阵列单元23的光接收表面81的位置F1至F4上(而不是按照图6示出的布置)形成相位差像素22Y的光电二极管PD(A)和PD(B)。

[0127] 图9是示出了第一实施例的固态成像装置13的像素阵列单元23的光接收表面81中的位置F1至F4与相位差像素22Y的光电二极管PD(A)和PD(B)的布置之间的关系关系的示图。

[0128] 在第一实施例的固态成像装置13中,如图9所示,随着光接收表面81的位置按照位置F1、F2、F3和F4的顺序(也就是说,从像素阵列单元23的中央部分朝着周边部分过渡的像素位置)过渡,光电二极管PD(A)和PD(B)之间的距离R11至R14增加。换言之,随着像素位置从像素阵列单元23的中央部分朝着周边部分过渡,光电二极管PD(A)和PD(B)形成在更远离光轴中心的位置上。

[0129] 图10示出了图9所示的光电二极管PD(A)和PD(B)中各者的光接收角度分布。

[0130] 光接收角度分布101A示出了位于光接收表面81的位置F1上的光电二极管PD(A)的光接收角度分布,并且光接收角度分布101B示出了位于光接收表面81的位置F1上的光电二极管PD(B)的光接收角度分布。

[0131] 光接收角度分布102A示出了位于光接收表面81的位置F2上的光电二极管PD(A)的光接收角度分布,并且光接收角度分布102B示出了位于光接收表面81的位置F2上的光电二极管PD(B)的光接收角度分布。

[0132] 光接收角度分布103A示出了位于光接收表面81的位置F3上的光电二极管PD(A)的光接收角度分布,并且光接收角度分布103B示出了位于光接收表面81的位置F3上的光电二极管PD(B)的光接收角度分布。

[0133] 光接收角度分布104A示出了位于光接收表面81的位置F4上的光电二极管PD(A)的光接收角度分布,并且光接收角度分布104B示出了位于光接收表面81的位置F4上的光电二极管PD(B)的光接收角度分布。

[0134] 由于光电二极管PD(A)和PD(B)随着像素位置从像素阵列单元23的中央部分朝着周边部分过渡而形成在更远离光轴中心的位置上,具有与主光线的角度接近的角度的对象光变得更不易被接收。另外,随着图9示出的光电二极管PD(A)和PD(B)之间的距离R11至R14增加,具有与主光线的角度接近的角度的未被接收的对象光的量也增加。

[0135] 因此,光电二极管PD(A)的光接收角度分布101A至104A的质心位置J21A至J24A变成相同位置,并且光电二极管PD(B)的光接收角度分布101B至104B的质心位置J21B至J24B变成相同位置。

[0136] 换言之,将图9的光电二极管PD(A)和PD(B)之间的距离R11至R14确定并布置成使得质心位置J21A至J24A为相同位置,并且质心位置J21B至J24B为相同位置。

[0137] 因此,像素阵列单元23的光接收表面81的位置F1至F4上的质心之间的距离D21至D24也变得相同。

[0138] 因此,通过第一实施例的固态成像装置13,无论图像高度如何均可以使相位差检测特性保持一致。换言之,通过第一实施例的固态成像装置13,相位差检测特性不随像素阵列单元23中的位置(中央部分、周边部分等)而变化,因此可以抑制相位差检测的准确度的劣化。

[0139] 第一实施例的相位差像素22Y的其他结构示例

[0140] 下面,将说明第一实施例的相位差像素22Y的其他结构示例。

[0141] 图11示出了第一实施例的相位差像素22Y的第一变形例,且图12 示出了相位差像素22Y的第二变形例。

[0142] 在图3中,用于形成光电二极管PD (A) 和PD (B) 的N型半导体区域 42A和42B之间的部分由半导体基板32的P型半导体区域41制成。

[0143] 然而,例如,如图11所示,如下结构也是可能的:在深度方向上挖掘N型半导体区域42A和42B之间的P型半导体区域41,并且使用已 形成在N型半导体区域42A和42B的上侧上的防反射膜(绝缘层) 43进行 嵌入。

[0144] 另外,如图12所示,在将防反射膜43嵌入至N型半导体区域42A 和42B之间的沟槽结构中,可以使用例如氧化铪(HfO₂)、氧化钽(Ta₂O₅) 等在防反射膜43与N型半导体区域42A、42B之间进一步形成钉扎层 (pinning layer) 111。钉扎层111使用具有负固定电荷的高介电材料形成, 并且具有形成正电荷(空穴) 存储区域和抑制暗电流出现的效果。

[0145] 尽管在图11和图12中示出了与图9的位置F1相对应的位于像素阵列单元23的中央部分中的相位差像素22Y的结构示例,但是如上所述, 在第一实施例中,随着像素位置朝着像素阵列单元23的周边部分过渡, N型半导体区域42A和42B之间的距离增加。在这种情况下,在N型半 导体区域42A和42B之间挖掘出的沟槽可以形成在相同的区域中, 或者可以根据N型半导体区域42A和42B之间的距离形成成为更大。

[0146] 在像素阵列单元23的周边部分中,如图13所示,在N型半导体区 域42A和42B之间挖掘出的沟槽的位置与遮光膜44的位置重叠的区域 中,遮光膜44可以通过在半导体基板 32中挖掘而形成。

[0147] 5. 相位差像素的第二实施例

[0148] 下面说明能抑制周边暗角的影响的相位差像素22Y的第二实施例。

[0149] 与第一实施例不同,在第二实施例中,如图6所示,无论像素阵列 单元23的光接收表面81中的位置F1至F4如何,光电二极管PD (A) 和 PD (B) 之间的距离均不变。

[0150] 然而,在第二实施例中,随着从像素阵列单元23的中央部分朝着周 边部分过渡,各相位差像素22Y的复位晶体管63的漏极电压设定成越低。

[0151] 图14示出了布置在像素阵列单元23的指定像素行中的多个相位差 像素22Y(相位差像素22Y-1至22Y-3)的像素电路。

[0152] 例如,图14示出的相位差像素22Y-1至22Y-3布置成夹持像素阵列 单元23中的指定数量的成像像素22X。

[0153] 复位电压V1从多重电压式电源121被提供至像素阵列单元23的中 央部分中的相位差像素22Y-1的复位晶体管63。

[0154] 低于复位电压V1的复位电压V2从电压电源121被提供至比相位差 像素22Y-1更靠近周边部分的相位差像素22Y-2的复位晶体管63。

[0155] 低于复位电压V2的复位电压V3从电压电源121被提供至比相位差 像素22Y-2更靠近周边部分的相位差像素22Y-3的复位晶体管 63 (V1>V2>V3)。

[0156] 图15是使用灰度示出了通过将各相位差像素22Y的复位晶体管63 的复位电压(漏极电压) 设置成随着从像素阵列单元23的中央部分朝着周 边部分过渡变得更低而形成的光电二极管PD (A) 和光电二极管PD (B) 的 耗尽区域的示图。

[0157] 如参照图3所说明,在光电二极管PD (A) 和PD (B) 的内侧(像素中心 侧)的P-N结的

浓度梯度形成为比在光电二极管PD(A)和PD(B)的外侧(像素边界侧)的P-N结的浓度梯度平缓。因此,在光电二极管PD(A)和PD(B)的内侧的P-N结处复位电压的电压依赖性较大,而在光电二极管PD(A)和PD(B)的外侧的P-N结处复位电压的电压依赖性较小。

[0158] 如图15所示,根据复位电压,随着从像素阵列单元23的中央部分朝着周边部分过渡,光电二极管PD(A)和光电二极管PD(B)的耗尽区域变得越小,由此,光电二极管PD(A)和光电二极管PD(B)的对象光穿过区域的质心位置之间的距离增加。

[0159] 因此,与图10类似,位置F1至F4上的光电二极管PD(A)的光接收角度分布101A至104A的质心位置J21A至J24A变成相同位置,并且位置F1至F4上的光电二极管PD(B)的光接收角度分布101B至104B的质心位置J21B至J24B变成相同位置。

[0160] 因此,像素阵列单元23的光接收表面81的位置F1至F4上的质心之间的距离D21至D24也变得相同。

[0161] 因此,通过第二实施例的固态成像装置13,无论图像高度如何均可以使相位差检测特性保持一致。换言之,通过第二实施例的固态成像装置13,相位差检测特性不随像素阵列单元23中的位置(中央部分、周边部分等)而变化,因此可以抑制相位差检测的准确度的劣化。

[0162] 也可以通过将第一实施例和第二实施例的相位差像素22Y进行结合的构造使无论图像高度如何相位差检测特性均可以保持一致。也就是说,随着像素位置从像素阵列单元23的中央部分朝着周边部分过渡,可以将光电二极管PD(A)和PD(B)形成在远离光轴中心的位置中,并可以将复位电压设定成越低,由此可以使像素阵列单元23的光接收表面81的位置F1至F4上的质心之间的距离D21至D24相同。

[0163] 6.应用至CCD的示例

[0164] 通过使用CMOS固态成像装置的构造作为图1的成像设备1的固态成像装置13说明了上述示例。

[0165] 然而,本发明的技术也可以应用至CCD固态成像装置。

[0166] 图16是示出了在固态成像装置13为CCD固态成像装置的情况下的简略构造的示图。

[0167] 图16的固态成像装置13在使用例如硅(Si)作为半导体的半导体基板131上包括像素阵列单元142,在像素阵列单元142中,多个像素141二维地布置成矩阵构造。

[0168] 二维地布置的像素141各者包括作为光电转换元件的光电二极管,光电二极管执行光电转换,根据所接收光量将入射光转换成信号电荷,并存储信号电荷。像素141各者包括用于读取存储在光电二极管中的信号电荷的多个像素晶体管。例如,多个像素晶体管包括电荷读取晶体管、复位晶体管、放大晶体管和选择晶体管等。

[0169] 例如,与图3的相位差像素22Y类似,在像素141各者中,两个N型半导体区域形成在作为半导体基板131的P型半导体区域中,因此,形成两个光电二极管141A和141B。

[0170] 由于形成位置不同,因此像素141中的两个光电二极管141A和141B可以用作相位差像素。另外,通过使像素141的两个光电二极管141A和141B的像素信号相加,它们也可以用作成像像素。

[0171] 通过使用上述第一实施例或第二实施例的构造,像素141中的两个光电二极管141A和141B被构造成无论图像高度如何均使相位差检测特性保持一致。

[0172] 更具体地,如参照图9所说明,两个光电二极管141A和141B被构造造成使得两个光电二极管141A和141B之间的距离根据像素阵列单元 142中的像素位置而变化。可选地,两个光电二极管141A和141B被构造造成使得提供至像素141中的复位晶体管的复位电压根据像素阵列单元 142中的像素位置而变化。

[0173] 在像素阵列单元142中,在沿列方向对齐的多个像素141的两侧上,针对各像素列设置两个垂直传输寄存器143A和143B。两个垂直传输寄存器143A和143B各者由垂直CCD构成。垂直传输寄存器143A传输沿垂直方向从像素141的左侧上的光电二极管141A读取信号电荷,并且垂直传输寄存器143B传输沿垂直方向从像素141的右侧上的光电二极管 141B读取信号电荷。

[0174] 水平传输寄存器144沿水平方向设置在垂直传输寄存器143A和 143B的末端。水平传输寄存器144沿水平方向传输由垂直传输寄存器 143A和143B各者在垂直方向上传输的信号电荷,并且由水平CCD形成。由水平传输寄存器144传输的信号电荷的传输目的地设置有输出放大器 145。

[0175] 输出放大器145将由水平传输寄存器144沿水平方向传输的信号电荷转换为电压,并输出该电压。从输出放大器145输出的信号输入至信号处理电路146。信号处理电路146接收从输出放大器145输出的信号并执行预先确定的信号处理,并由此产生指定图像信号。所产生的图像信号输出至固态成像装置13的外部。

[0176] 驱动电路147生成用于传输信号电荷的传输脉冲,并且根据该传输脉冲控制垂直传输寄存器143A和143B以及水平传输寄存器144的驱动。此时,驱动电路147将垂直传输脉冲提供至垂直传输寄存器143A和 143B,并将水平传输脉冲提供至水平传输寄存器144。

[0177] 图16的固态成像装置13具有以上简略构造。

[0178] 图16的固态成像装置13被构造造成无论图像高度如何均使像素141 中的两个光电二极管141A和141B的相位差检测特性保持一致。由此,相位差检测特性不随像素阵列单元142中的位置(中央部分、周边部分等)而变化,因此可以抑制相位差检测的准确度的劣化。

[0179] 7.其他应用示例

[0180] 在上述实施例中,针对一个像素形成一个微透镜47。

[0181] 然而,如图17所示,固态成像装置13可以具有如下构造:在 $M \times N$ (垂直方向 \times 水平方向)个像素202之间共用一个微透镜201。这里, M 和 N 为1以上的整数,并且 M 和 N 中至少一者为大于1的值。

[0182] 如图17所示,本发明的技术也可以应用至具有在多个像素202之间共用一个微透镜201的构造的固态成像装置13。

[0183] 例如,图18示出了在四个像素212之间共用一个微透镜211的构造。

[0184] 在像素阵列单元210中,二维地布置成矩阵构造的像素212包括用于产生图像生成用信号的成像像素212X以及用于产生焦点检测用信号的相位差像素212Y。与图3类似,相位差像素212Y包括两个光电二极管PD(A)和PD(B)。

[0185] 两个光电二极管PD(A)和PD(B)具有上述第一实施例或第二实施例的构造,由此被构造造成无论图像高度如何均使相位差检测特性保持一致。由此,相位差检测特性不随像素阵列单元210中的位置(中央部分、周边部分等)而变化,因此可以抑制相位差检测的准确度的劣化。

[0186] 当然这种在 $M \times N$ 个像素202之间共用一个微透镜201的构造也可以应用至图16示出的CCD型固态成像装置13。

[0187] 固态成像装置的基板构造示例

[0188] 图2或图16的固态成像装置13可以具有图19的A至图19的C示出的任意基板构造。

[0189] 在图19的A示出的基板构造中,在一个半导体基板301上形成布置有多个像素的像素区域321、用于控制各像素的控制电路322以及包括像素信号的信号处理电路的逻辑电路323。例如,控制电路322为垂直驱动电路24、列信号处理电路25、水平驱动电路26、输出电路27以及控制电路28等。

[0190] 在图19的B示出的基板构造中,将形成有像素区域321和控制电路322的第一半导体基板331与形成有逻辑电路323的第二半导体基板332层叠。例如,经由通孔或Cu-Cu的金属结合将第一半导体基板331和第二半导体基板332电连接。

[0191] 在图19的C示出的基板构造中,将仅形成有像素区域321的第一半导体基板341与形成有控制电路322和逻辑电路323的第二半导体基板342层叠。例如,经由通孔或Cu-Cu的金属结合将第一半导体基板341和第二半导体基板342电连接。

[0192] 通过将根据上述各实施例的构造用作固态成像装置13,图19的A至图19的C的所有基板构造均可以抑制相位差检测的准确度的劣化。因此,可以提高在诸如视频相机、数码相机以及用于移动装置(诸如移动电话等)的相机模块等的成像设备1中创建的成像图像的质量。

[0193] 虽然在以上示例中对将第一导电类型设定为P型,第二导电类型设定为N型,并将电子用作信号电荷的固态成像装置进行了说明,但是本发明的技术也可以应用至将空穴用作信号电荷的固态成像装置。也就是说,可以将第一导电类型设定为N型,第二导电类型设定为P型,并上述各半导体区域可以形成为相反导电类型的半导体区域。

[0194] 本发明的实施例不局限于上述实施例,并且在不背离本发明的精神的范围内各种替换是可能的。

[0195] 例如,可以采用将上述多个实施例全部或部分地结合的构造。

[0196] 本说明书中所述的效果仅为示例,并且不是限制性的,可以存在除本说明书中说明的那些效果之外的效果。

[0197] 额外地,本技术可以也可以如下构造。

[0198] (1) 一种固态成像装置,其包括:

[0199] 像素阵列单元,在所述像素阵列单元中,多个像素二维地布置成矩阵构造,

[0200] 其中,所述像素阵列单元中的一部分所述像素包括第一光电转换元件和第二光电转换元件,所述第一光电转换元件和所述第二光电转换元件被构造成接收并光电转换入射光,并且

[0201] 所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的。

[0202] (2) 根据(1)所述的固态成像装置,

[0203] 其中,所述光接收特性分布的所述中心位置为光接收角度分布的质心位置。

[0204] (3) 根据(1)或(2)所述的固态成像装置,

[0205] 其中,所述第一光电转换元件和所述第二光电转换元件以如下方式被构造:随着从所述像素阵列单元的中央部分朝着周边部分过渡,具有与主光线的角度接近的角度的对象光变得更不易被接收。

[0206] (4) 根据(1)至(3)任一项所述的固态成像装置,

[0207] 其中,所述第一光电转换元件和所述第二光电转换元件以如下方式被构造:随着从所述像素阵列单元的中央部分朝着周边部分过渡,通过将所述第一光电转换元件和所述第二光电转换元件形成在更远离光轴中心的位置上,使具有与主光线的角度接近的角度的对象光变得更不易被接收。

[0208] (5) 根据(1)至(4)任一项所述的固态成像装置,

[0209] 其中,在所述第一光电转换元件和所述第二光电转换元件之间形成有绝缘层。

[0210] (6) 根据(5)所述的固态成像装置,

[0211] 其中,随着从所述像素阵列单元的中央部分朝着周边部分过渡,所述第一光电转换元件和所述第二光电转换元件形成在更远离光轴中心的位置上,并且

[0212] 所述第一光电转换元件和所述第二光电转换元件之间的所述绝缘层形成为与所述第一光电转换元件和所述第二光电转换元件之间的距离相一致。

[0213] (7) 根据(5)或(6)所述的固态成像装置,

[0214] 其中,在所述第一光电转换元件与所述绝缘层之间或在所述第二光电转换元件与所述绝缘层之间形成钉扎层。

[0215] (8) 根据(1)至(7)任一项所述的固态成像装置,

[0216] 其中,所述像素至少包括:电荷保持单元,其被构造成临时保持由所述第一光电转换元件和所述第二光电转换元件生成的电荷;以及复位晶体管,其被构造成通过使用复位电压来复位所述电荷保存单元的电荷,并且

[0217] 随着从所述像素阵列单元的中央部分朝着周边部分过渡,所述像素的所述复位晶体管的所述复位电压设定成越低。

[0218] (9) 根据(8)所述的固态成像装置,其中,所述像素还包括:

[0219] 选择晶体管,其被构造成控制所述像素的选择;以及

[0220] 输出晶体管,其被构造成当所述像素被所述选择晶体管选择时,将所述电荷保存单元的信号作为像素信号输出。

[0221] (10) 根据(1)至(9)任一项所述的固态成像装置,

[0222] 通过根据所述复位电压使所述第一光电转换元件的耗尽区域和所述第二光电转换元件的耗尽区域变得更小,所述第一光电转换元件的光接收特性分布的中心位置和所述第二光电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元的中央部分和周边部分之间是相同的。

[0223] (11) 根据(1)至(10)任一项所述的固态成像装置,其中,所述像素阵列单元包括:

[0224] 第一垂直传输寄存器,其被构造成沿列方向传输由所述像素的所述第一光电转换元件生成的电荷;以及

[0225] 第二垂直传输寄存器,其被构造成沿列方向传输由所述第二光电转换元件生成的电荷。

[0226] (12) 根据(1)至(11)任一项所述的固态成像装置,

- [0227] 其中,在所述像素阵列单元中以像素为单位形成微透镜。
- [0228] (13) 根据(1)至(11)任一项所述的固态成像装置,
- [0229] 其中,在所述像素阵列单元中以多个像素为单位形成微透镜。
- [0230] (14) 根据(1)至(13)任一项所述的固态成像装置,其是通过层叠第一 半导体基板第二半导体基板而被构造的。
- [0231] (15) 一种电子设备,其包括:
- [0232] 固态成像装置,所述固态成像装置包括像素阵列单元,在所述像素 阵列单元中,多个像素二维地布置成矩阵构造,
- [0233] 其中,所述像素阵列单元中的一部分所述像素包括第一光电转换元 件和第二光电转换元件,所述第一光电转换元件和所述第二光电转换元 件被构造成接收并光电转换入射光,并且
- [0234] 所述第一光电转换元件的光接收特性分布的中心位置和所述第二光 电转换元件的光接收特性分布的中心位置被构造成在所述像素阵列单元 的中央部分和周边部分之间是相同的。
- [0235] 附图标记列表
- | | |
|----------------------|-------------------|
| [0236] 1 成像设备 | 13 固态成像装置 |
| [0237] 22 像素 | 22X 成像像素 |
| [0238] 22Y 相位差像素 | 23 像素阵列单元 |
| [0239] 32 半导体基板 | PD(A)、PD(B) 光电二极管 |
| [0240] 43 防反射膜(绝缘层) | 47 微透镜 |
| [0241] 61A、61B 传输晶体管 | 62 FD(浮动扩散) |
| [0242] 63 复位晶体管 | 64 放大晶体管 |
| [0243] 65 选择晶体管 | 111 钉扎层 |
| [0244] 121 多重电压式电源 | 143A、143B 垂直传输寄存器 |
| [0245] 201、211 微透镜 | 212 像素 |
| [0246] 331 第一半导体基板 | 332 第二半导体基板 |

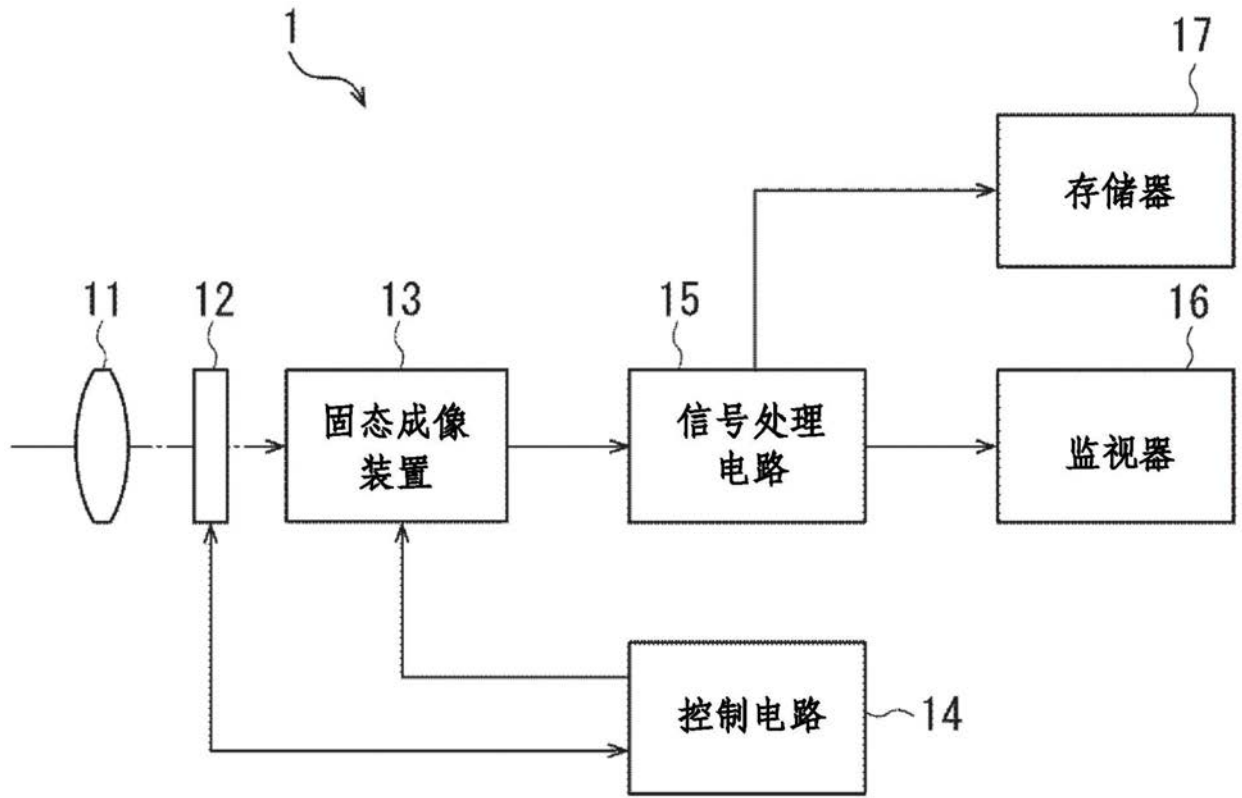


图1

13
↓

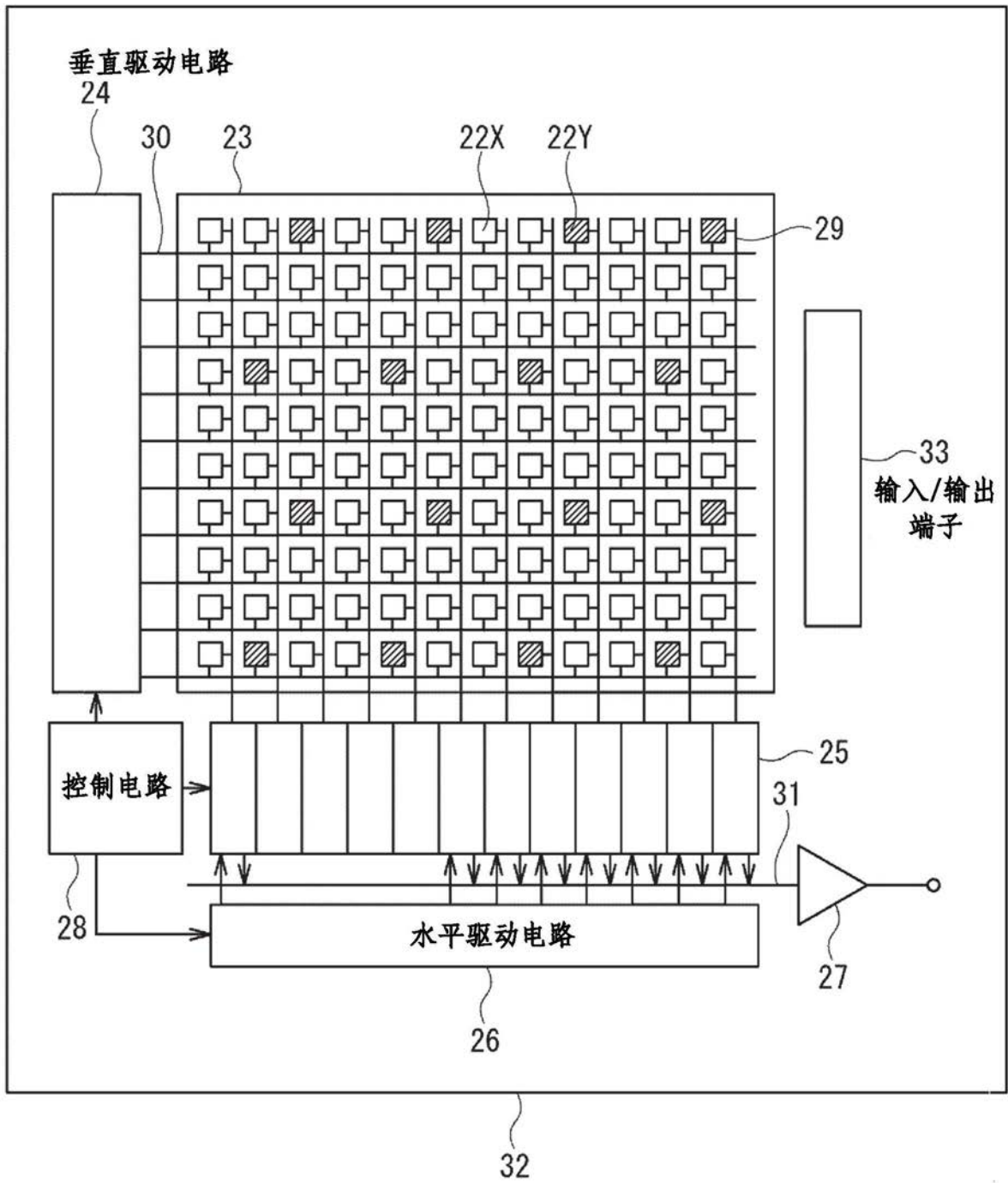


图2

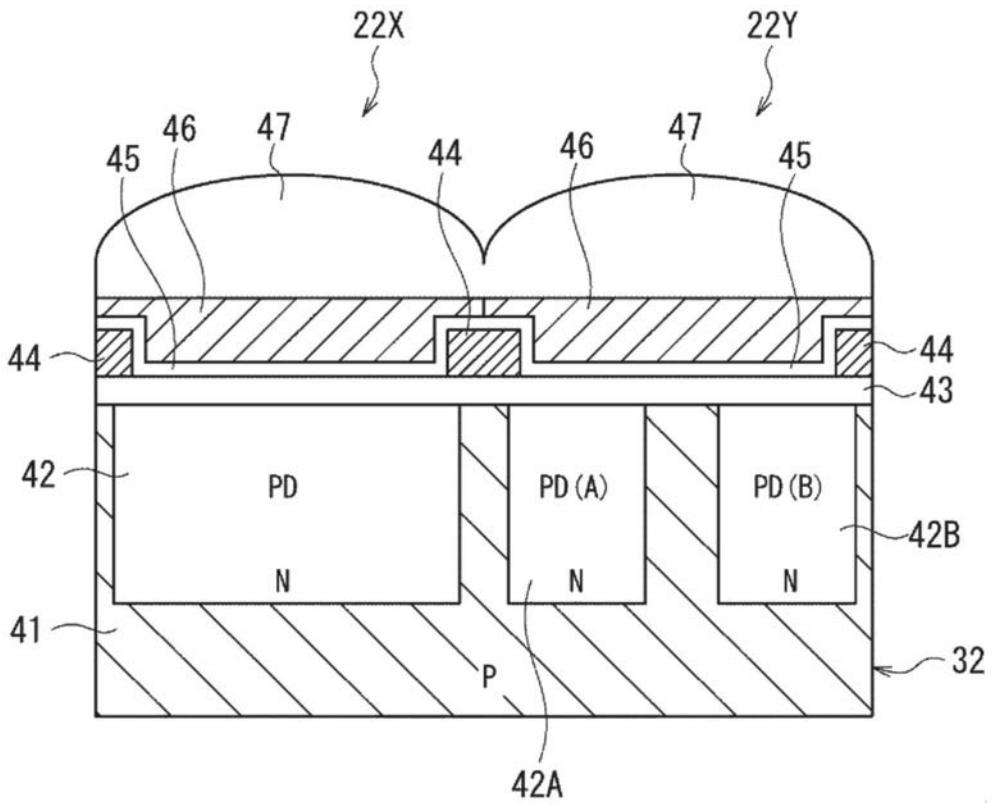


图3

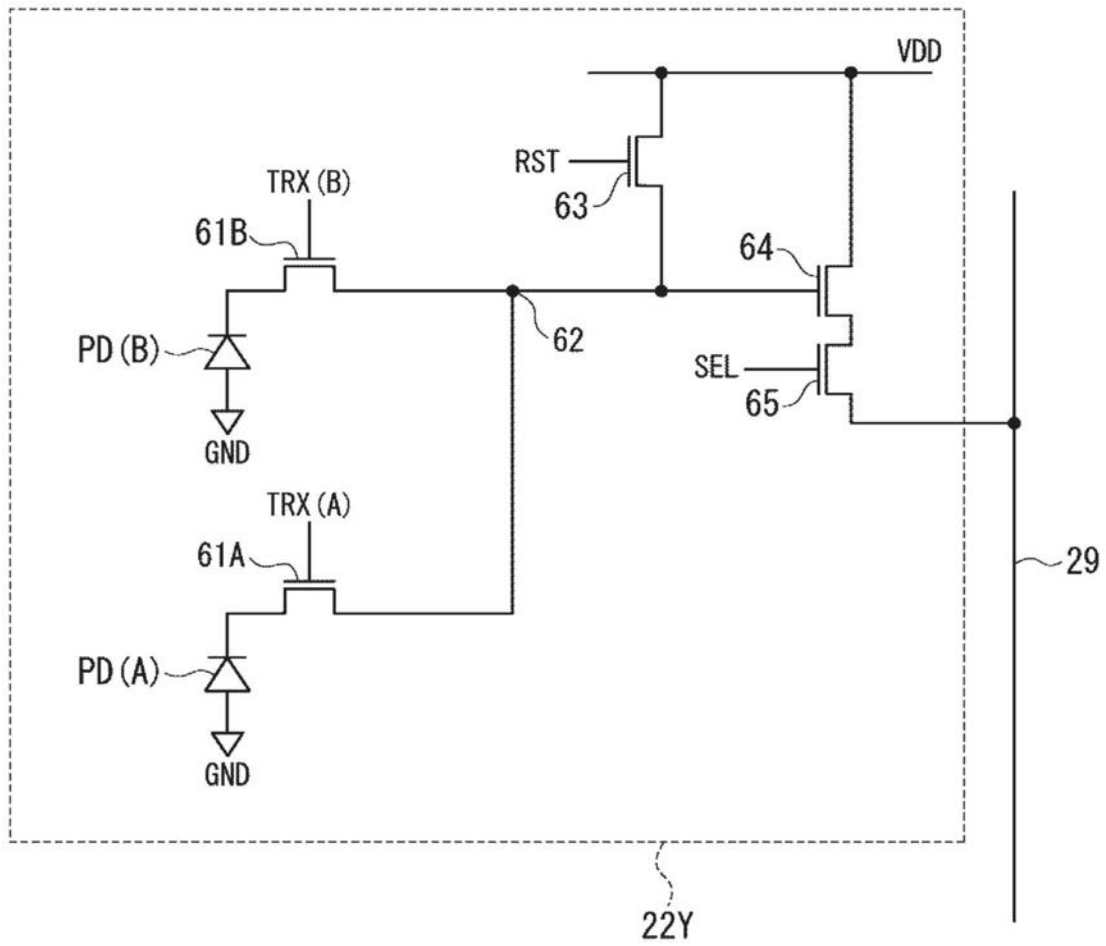


图4

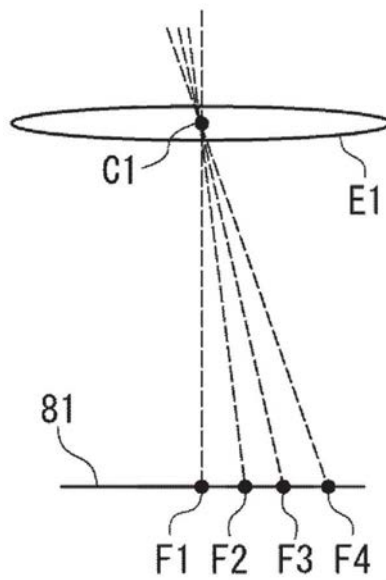


图5

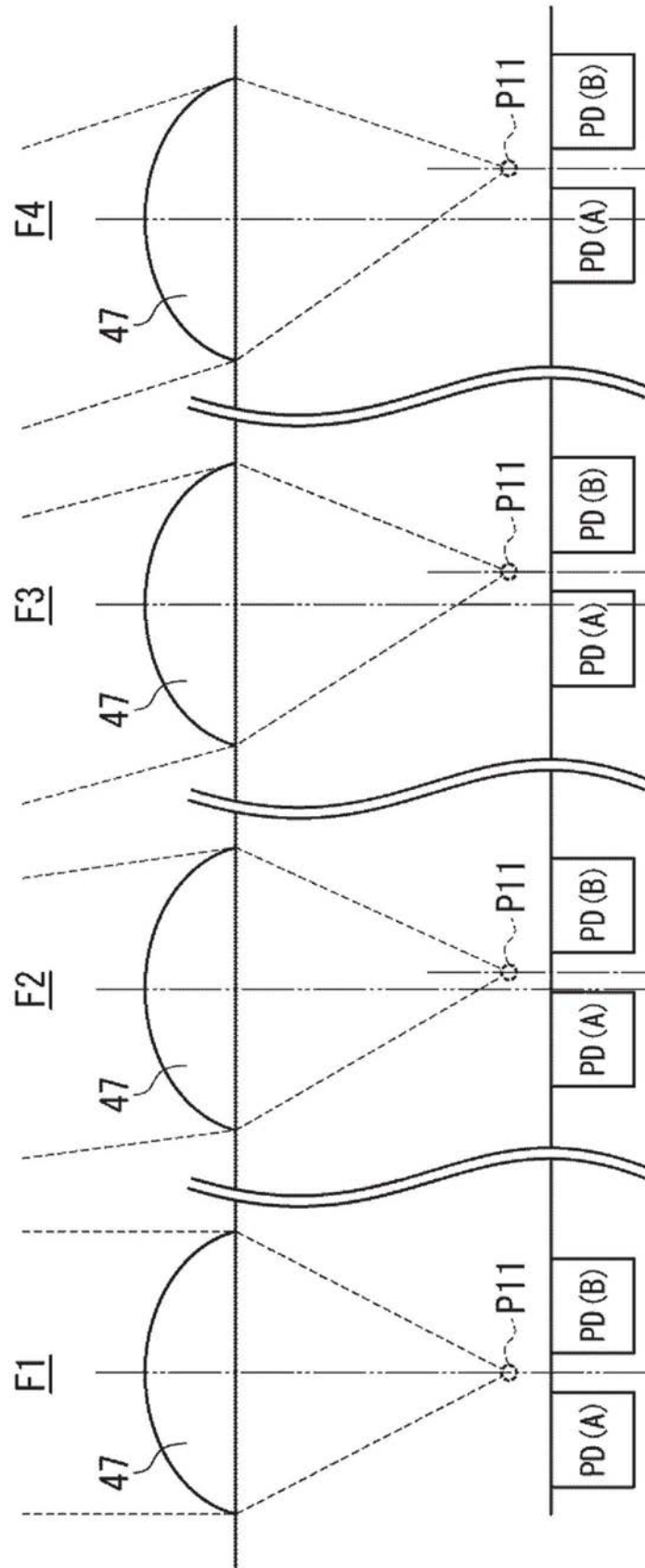


图6

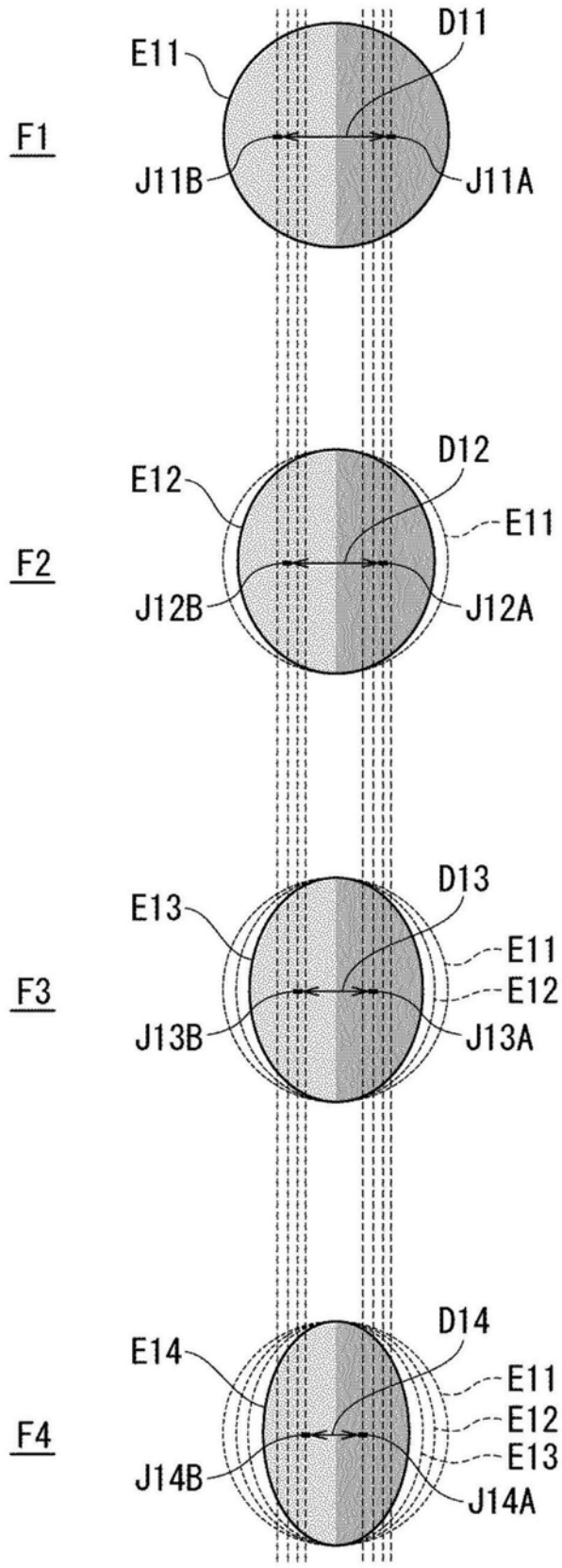


图7

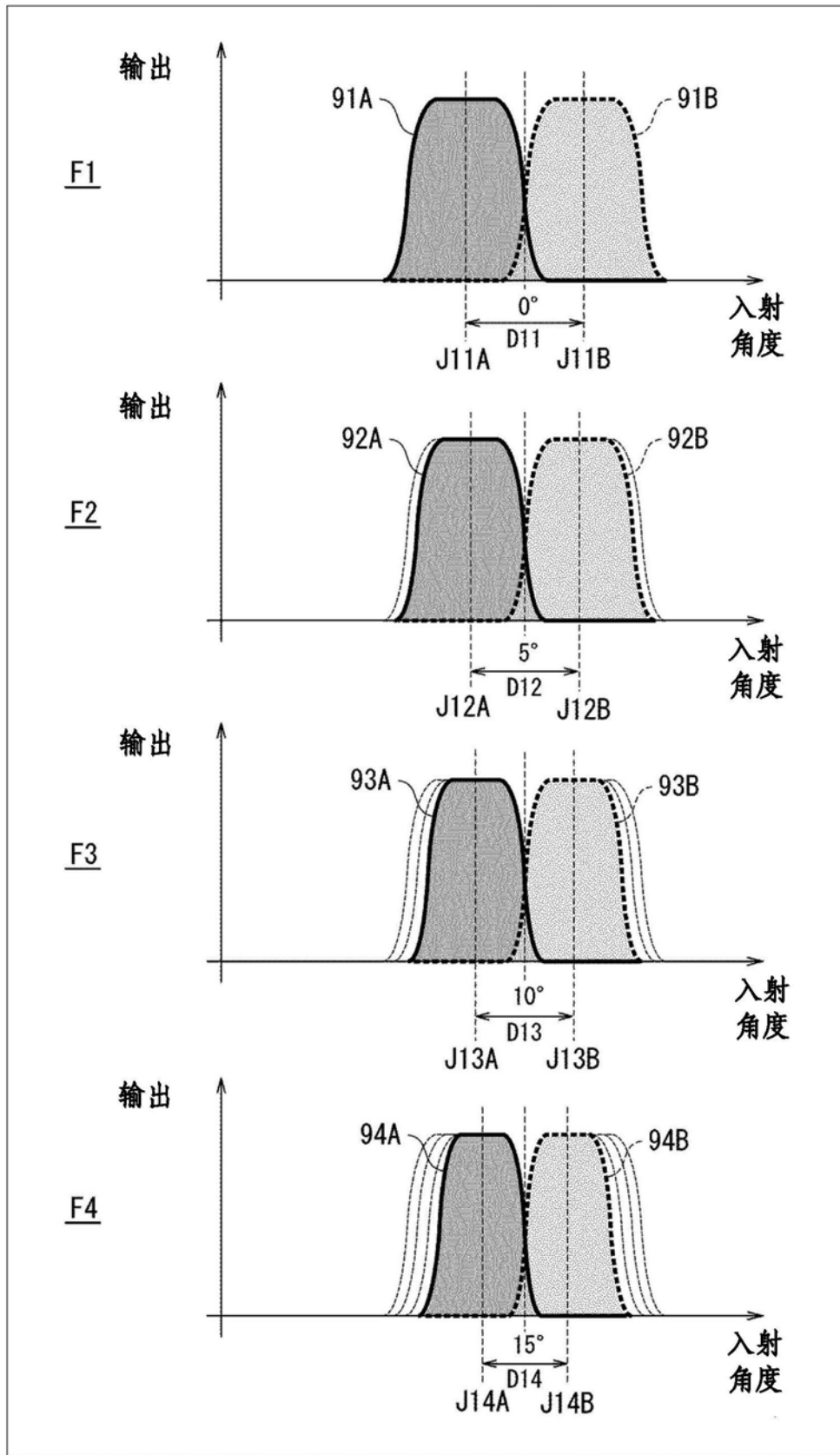


图8

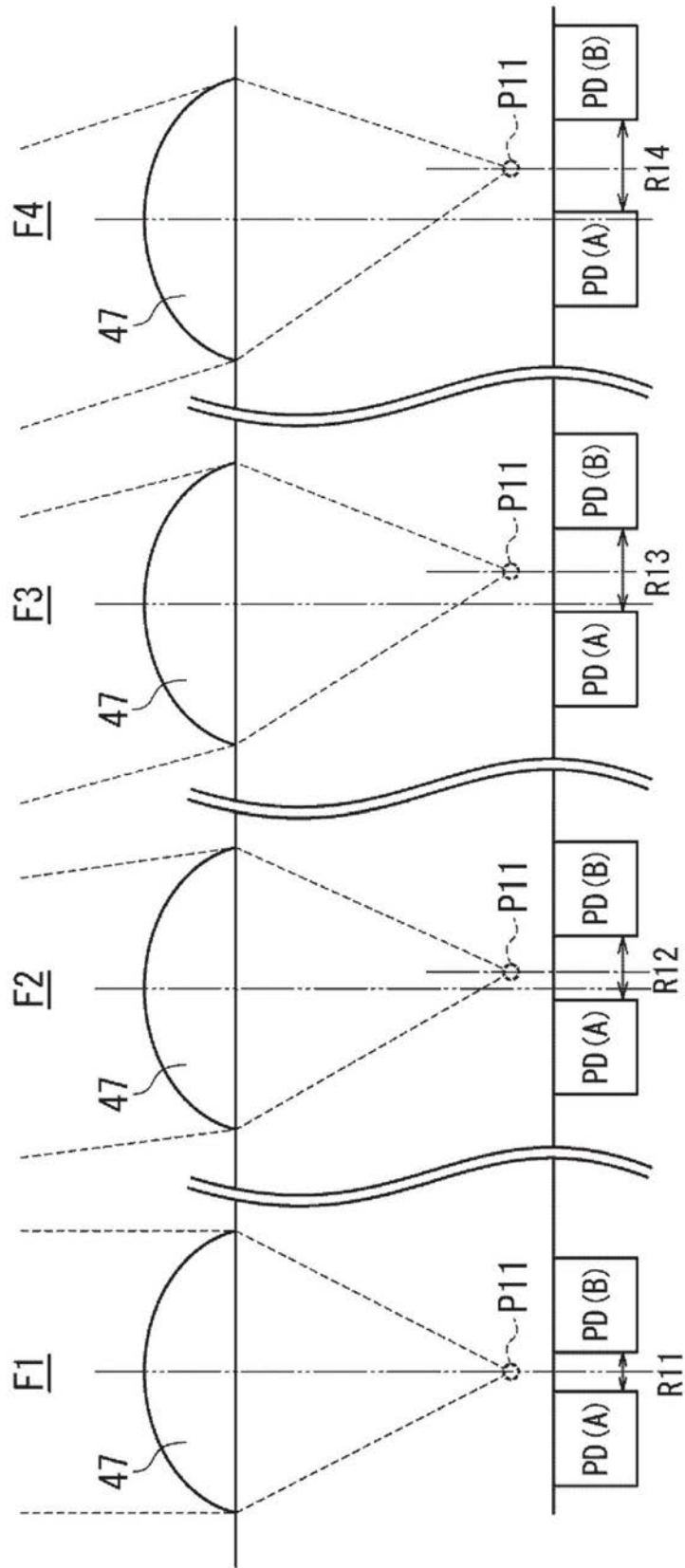


图9

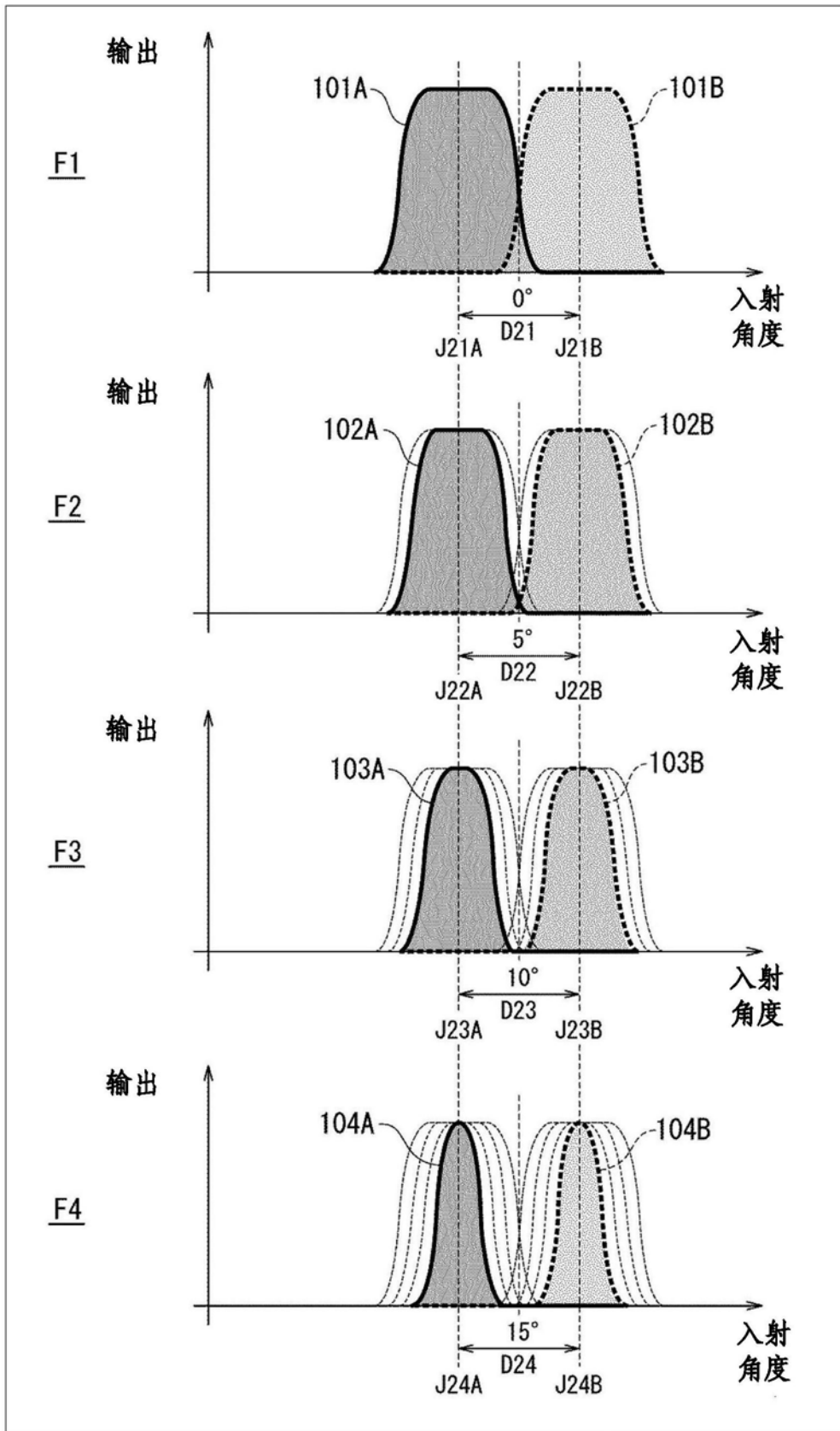


图10

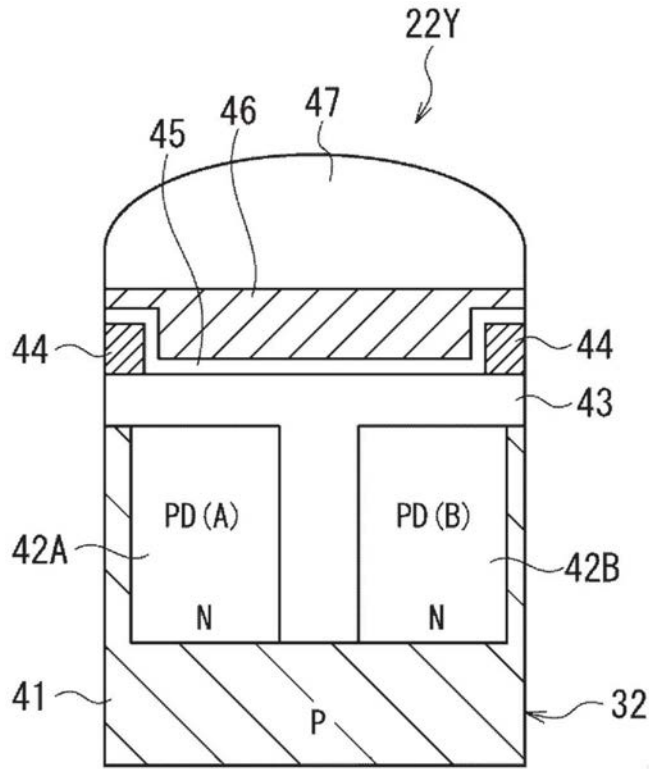


图11

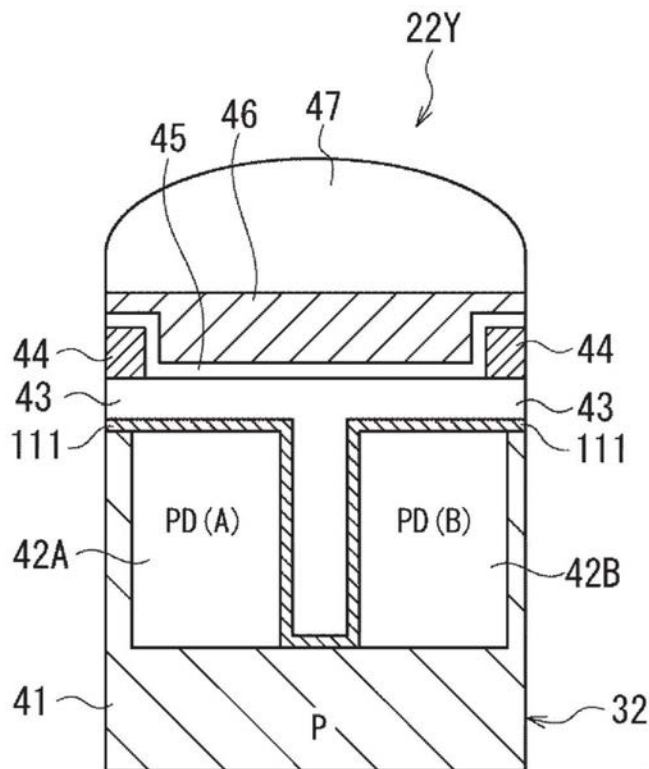


图12

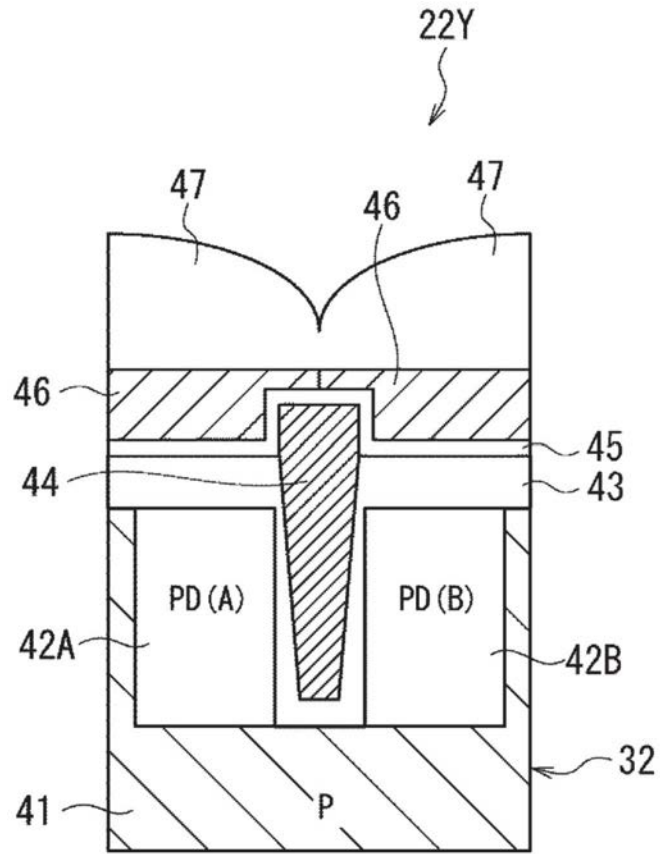


图13

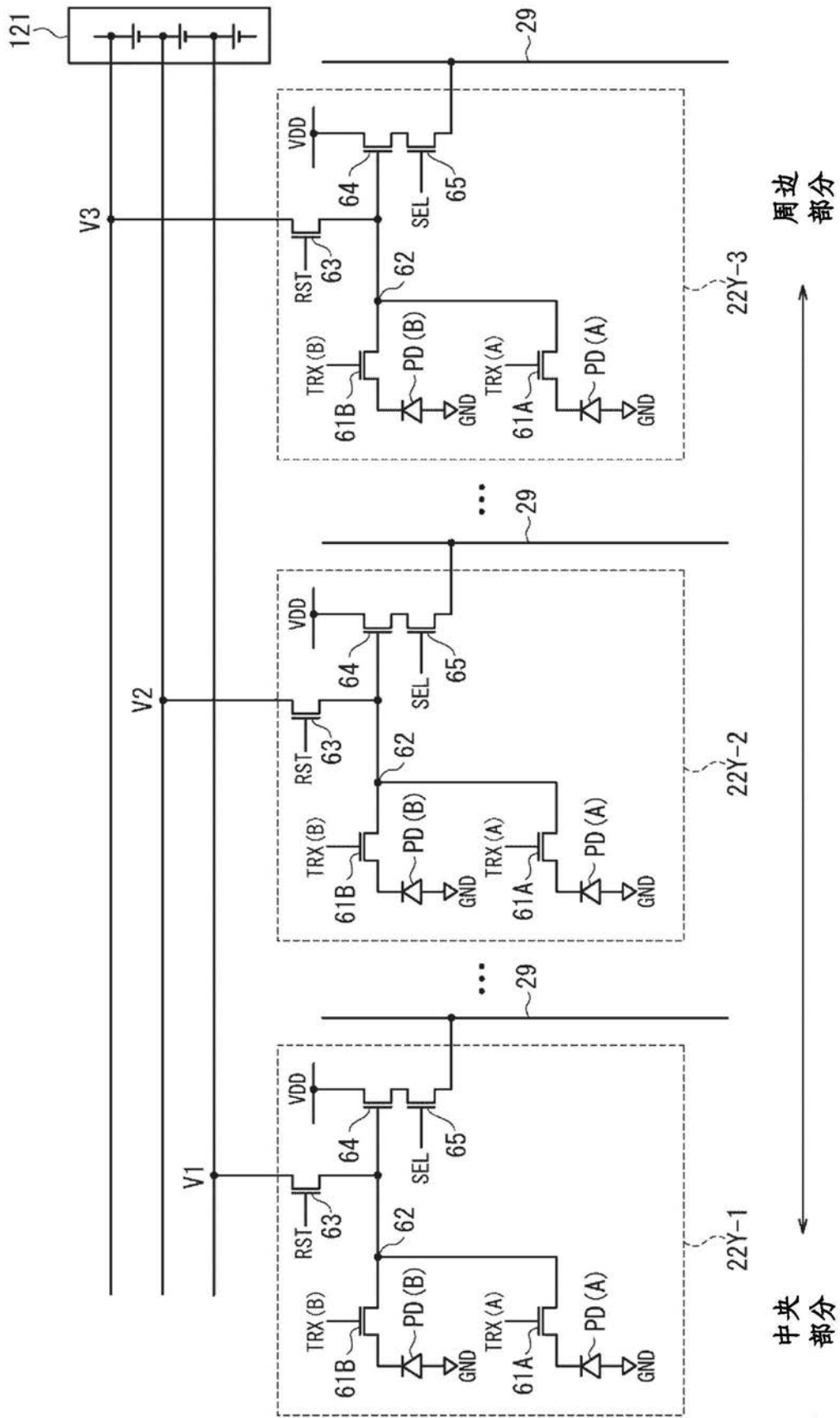


图14

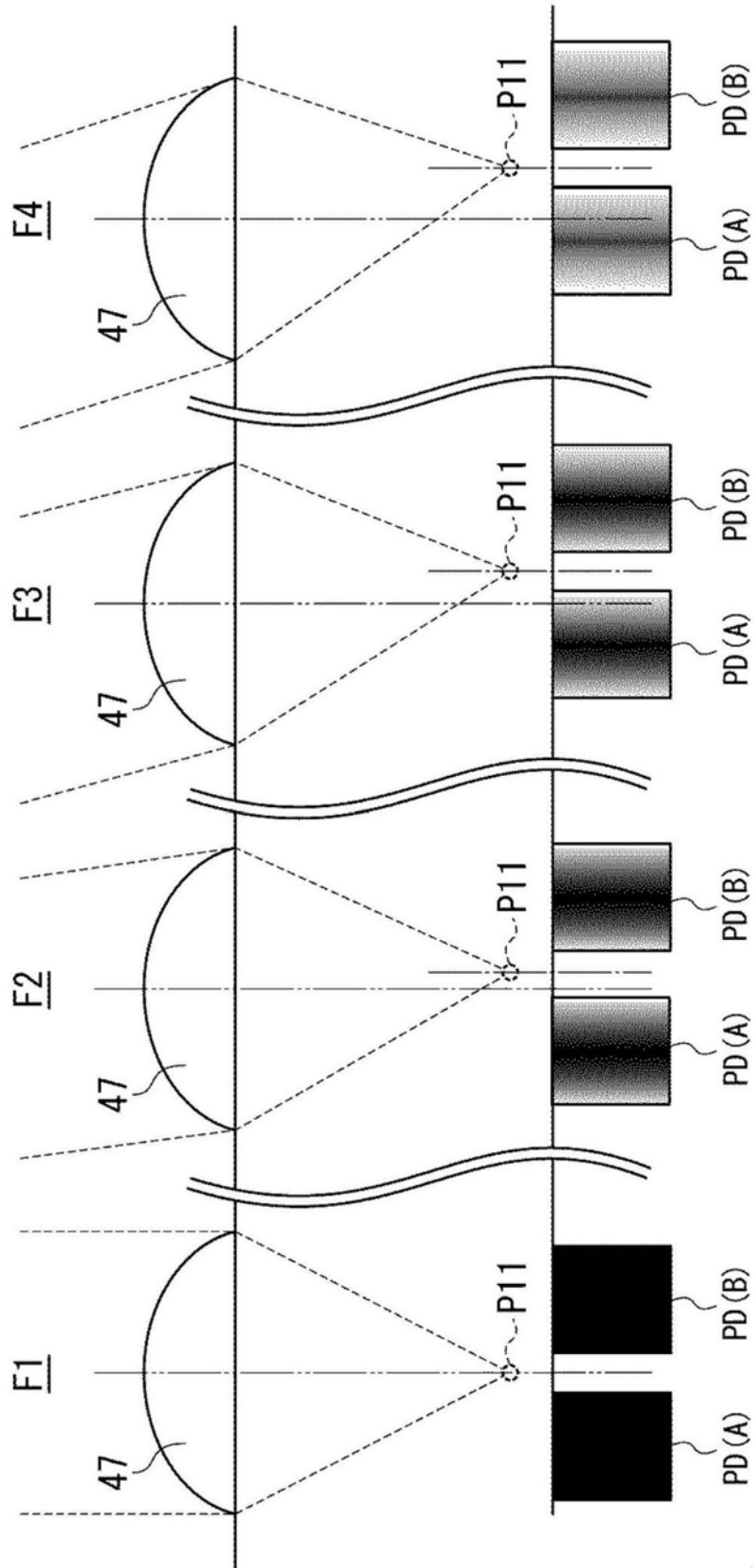


图15

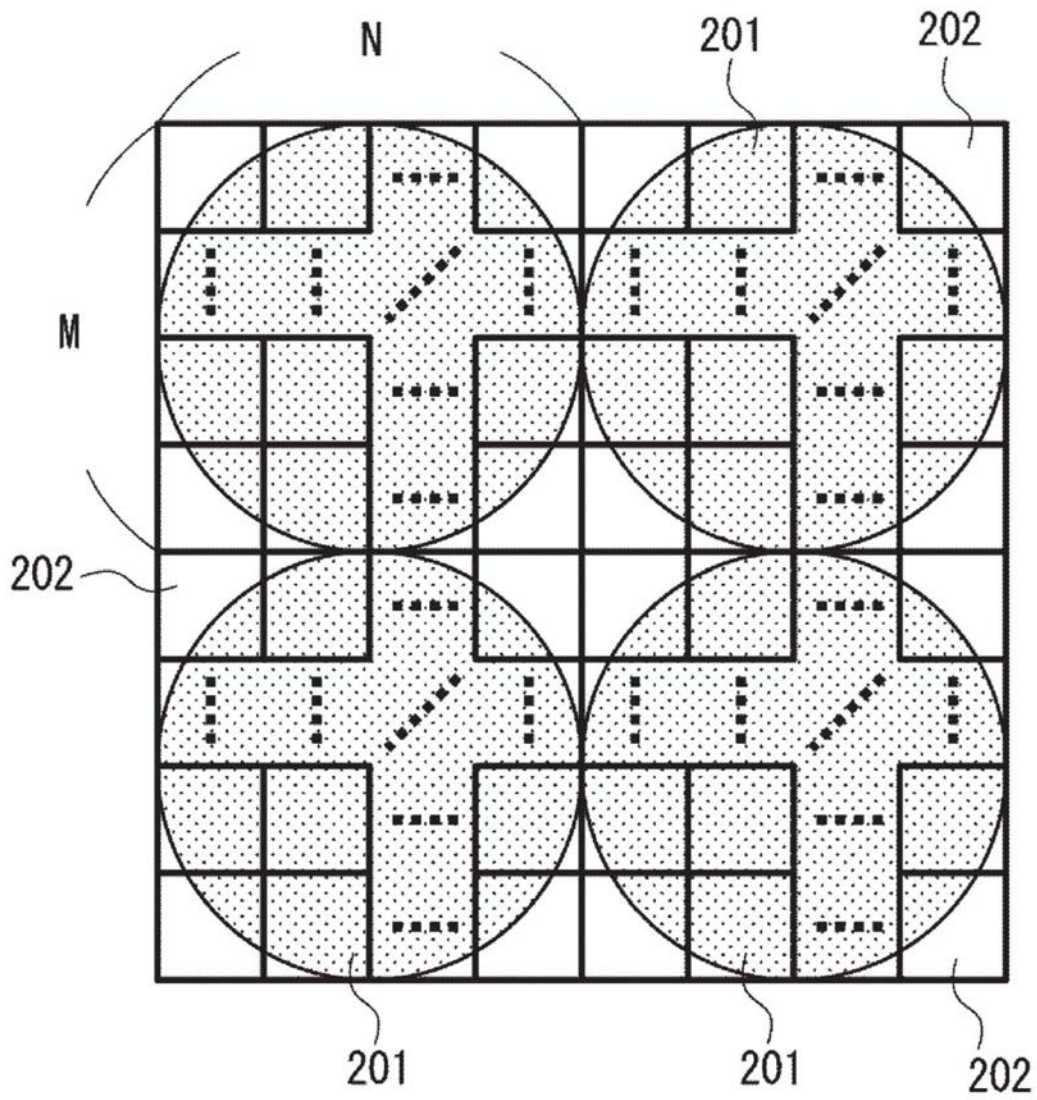


图17

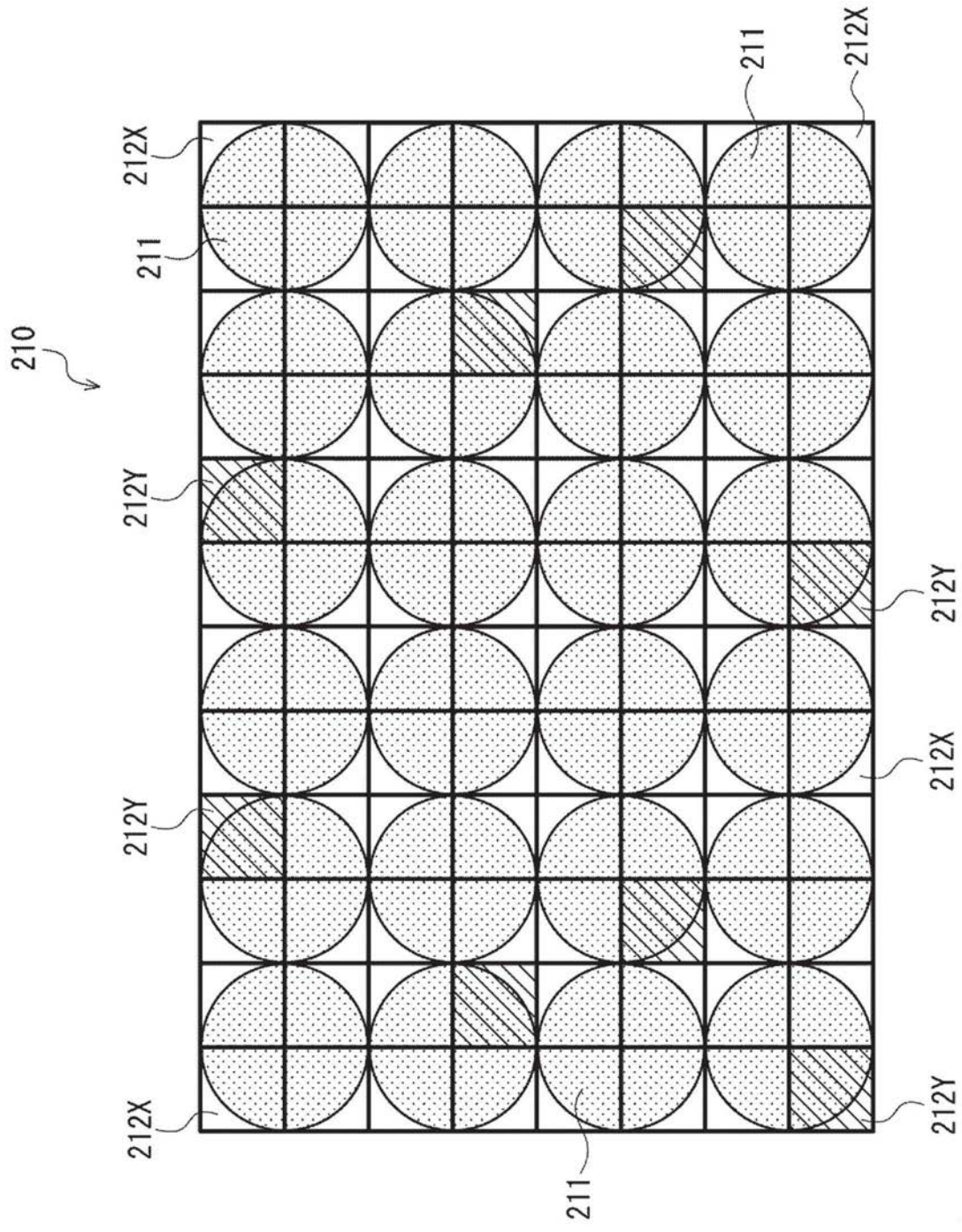


图18

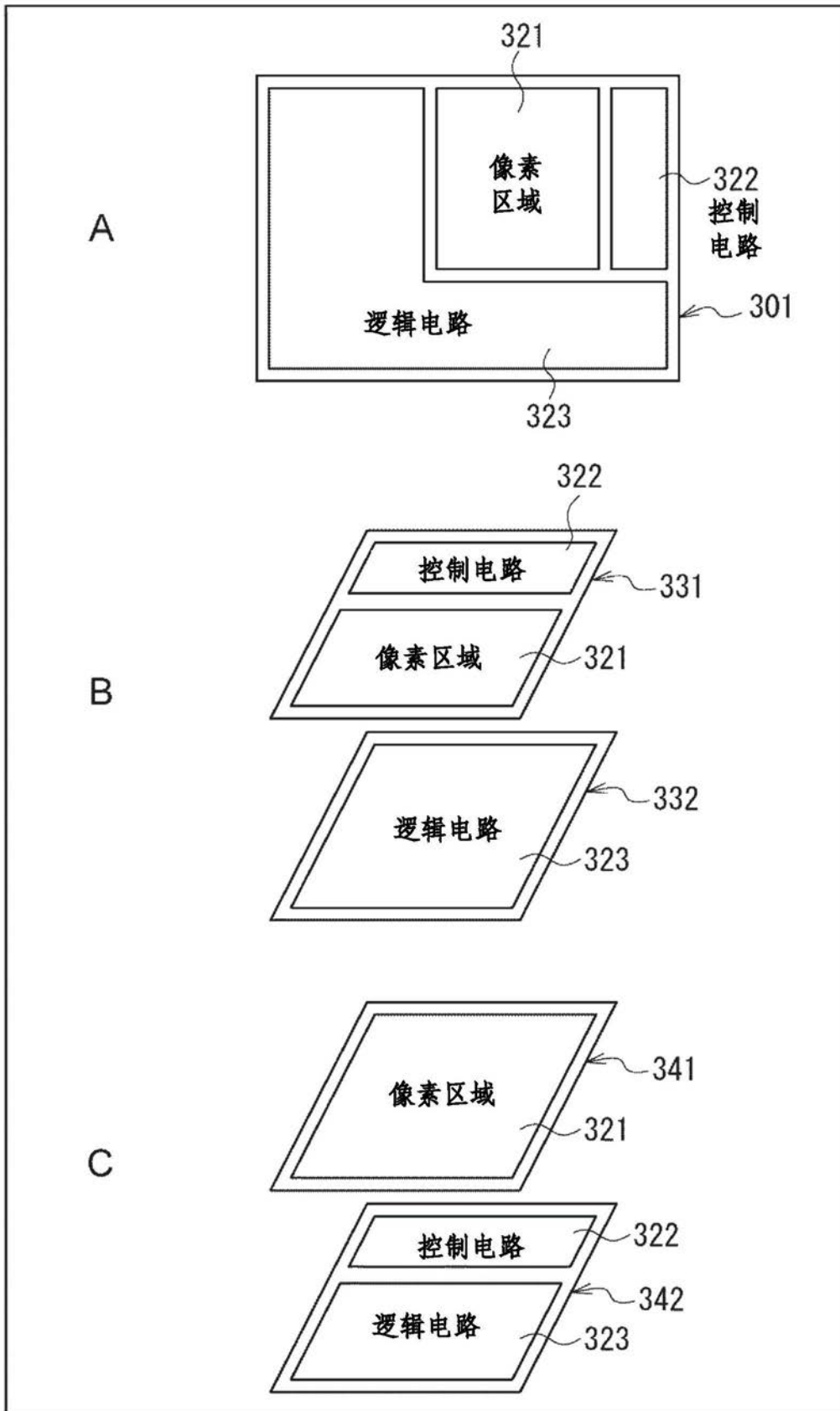


图19