

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3638099号
(P3638099)

(45) 発行日 平成17年4月13日(2005.4.13)

(24) 登録日 平成17年1月21日(2005.1.21)

(51) Int. Cl.⁷

F I

G09G 3/28
G09G 3/20G09G 3/28 K
G09G 3/20 611E
G09G 3/20 641E
G09G 3/20 641R

請求項の数 6 (全 13 頁)

(21) 出願番号	特願平11-213582	(73) 特許権者	000232151
(22) 出願日	平成11年7月28日(1999.7.28)		パイオニアプラズマディスプレイ株式会社
(65) 公開番号	特開2001-42818(P2001-42818A)		鹿児島県出水市大野原町2080番地
(43) 公開日	平成13年2月16日(2001.2.16)	(74) 代理人	100079119
審査請求日	平成12年6月20日(2000.6.20)		弁理士 藤村 元彦
前置審査		(72) 発明者	田中 晶
			東京都港区芝五丁目7番1号 日本電気株式会社内
		審査官	橋本 直明

最終頁に続く

(54) 【発明の名称】 サブフィールド階調表示方法及びプラズマディスプレイ

(57) 【特許請求の範囲】

【請求項1】

垂直同期信号が50Hzの映像信号をサブフィールド方式で表示する階調表示方法であって、最上位から順に4個以上の階調ビットに対応するサブフィールドはそれぞれ半分の重みになるように2分割され、一方の分割サブフィールドと該一方の分割サブフィールドに対応する他方の分割サブフィールドは、 10 ± 1.4 [ms]の時間間隔を置いて時間的に配列されることを特徴とするサブフィールド階調表示方法。

【請求項2】

分割しない非分割サブフィールドは、上位のものから優先して前記一方の分割サブフィールドの群と前記他方の分割サブフィールドの群の間の時間に配列されることを特徴とする請求項1に記載のサブフィールド階調表示方法。

10

【請求項3】

前記一方の分割サブフィールドの群と前記他方の分割サブフィールドの群の間の時間に配列されなかった前記非分割サブフィールドは、フィールドの先頭部分又は最後尾部分に時間的に配列されることを特徴とする請求項2に記載のサブフィールド階調表示方法。

【請求項4】

前記一方及び他方の分割サブフィールドの群内のサブフィールドが重みの小さいサブフィールドから順に配列される昇順配列の場合、非分割サブフィールドも昇順配列で配列され、前記一方及び他方の分割サブフィールドの群内のサブフィールドが重みの大きいサブフィールドから順に配列される降順配列の場合、非分割サブフィールドも降順配列で配列

20

されることを特徴とする請求項2又は3に記載のサブフィールド階調表示方法。

【請求項5】

請求項1乃至4の何れか一項に記載のプラズマディスプレイの表示方法。

【請求項6】

請求項5に記載のプラズマディスプレイの表示方法により中間調を有する動画表示を行うためのサブフィールド生成部を有することを特徴とするプラズマディスプレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はサブフィールド方式による階調表示を行うプラズマディスプレイにおいて、比較的低い垂直同期周波数のテレビジョン信号等を表示したときに発生する大面積フリッカを低減する表示方法の改善に関する。また大面積フリッカを低減する表示を行ったときの動画偽輪郭の発生を抑制する表示方法の改善にも関する。

【0002】

【従来の技術】

メモリ効果を利用して表示を行うプラズマディスプレイ等のように本質的に2値表示しかできない表示装置においては、中間階調を表示するのに一般的な方法としてサブフィールド法を用いている。これはプラズマディスプレイなどのように応答速度の高い表示装置に適用できる方法で、映像信号を量子化し、得られた1フィールドのデータを各階調ビット毎に時分割で表示するというものである。詳しく説明すると、1フィールド期間を各階調ビットに対応した発光回数で重みを付けられた複数個のサブフィールドと呼ばれる細分化された一種のフィールド群に分割する。この時分割手法であるサブフィールドで画像を順次に再現し、視覚の積分効果により1フィールドに渡る画像を蓄積し、自然な中間調の映像としている。

【0003】

この方法では、例えば256階調の表示を実現する為には、入力されたアナログ映像信号は一般的に、まず輝度が2倍ずつ異なる階調輝度データに対応する8ビットの輝度信号に量子化(A/D変換)される。次に量子化された映像信号データはフレームバッファメモリに蓄積される。最も輝度の高いビットであるMSBをB1、次のビットをB2、以下B3、B4、B5、B6、B7、B8と表示すると、各ビットの輝度比は128:64:32:16:8:4:2:1に相当する。これらのビットを各画素が選択することにより輝度0から255のレベルに相当する計256階調の表示が可能となる。

【0004】

AC型カラープラズマディスプレイで利用されている走査維持分離駆動でのサブフィールド表示を図12で簡単に説明する。1フィールドは図12に示すように、走査期間と維持放電期間からなるSF1からSF8の8個のサブフィールドに分割されている。SF1の走査期間では、最上位ビットのB1の表示データに基づき各画素に書き込が行われる。全面書き込が終了した後、パネル全面に維持放電パルスが印加され、書き込画素だけ発光表示させる。次いでSF2以下のサブフィールドに於いても同様の駆動が行われる。各サブフィールドの維持放電期間には、十分な輝度を得るため、例えばSF1では256回、SF2では128回、SF3からSF8ではそれぞれ64、32、16、8、4、2回のパルスが印加され発光させられる。図12の数字は重み付けを示している。

【0005】

上述の例のように輝度の相対比が時間とともに小さくなるようにして1フィールドを構成した場合を降順サブフィールド配列と呼び、その逆に時間とともに輝度の相対比が大きくなっていくように構成した場合を昇順サブフィールド配列と呼ぶ。これらのサブフィールド配列は、特別なものではなくこれまで一般的に用いられてきたものである。またこれら2つの配列以外にも、中間階調を表示するという目的のみであれば種々の物が考えられる。しかしながら、これらのサブフィールド配列の場合、単純に配列を入れ替えただけの場合は、いずれの配列をとっても下記のような不都合を生じる。

10

20

30

40

50

【0006】

CRT方式のディスプレイでもプラズマディスプレイでも画面の更新速度は通常、垂直同期信号と同一であるように設定される。このため、実際に画面から人間の目の受ける光刺激は垂直同期信号に比例した輝度の明滅として認識される。この輝度の明滅は繰り返し周期が長くなるとはっきりとした点滅として認識できるようになるし、繰り返し周期が短くなると連続的に点灯しているように感じる。この連続点灯と感ずるか、点滅かの境目の周期を「臨界融合周期」と呼んでいる。この臨界融合周期については信学技報EID 90-97頁に記載されている鴻上氏、御子柴氏の論文「メモリ型ガス放電パネルを用いたテレビの中間調表示方式」に詳細が述べられている。

【0007】

欧州TV標準で採用されている垂直同期周波数は一般に50Hzとなっていて、垂直同期信号の繰り返し周期および映像信号の繰り返し周期は、上記臨界融合周期とほぼ同じ周期である20msとなっている。前記輝度の明滅が点滅として感ずるか連続点灯と感ずるかは、表示する映像信号の輝度レベルによって変化し、同じような映像を表示しても輝度レベルが高いほど点滅として感ずるようになる。この点滅として感ずる状態は一般にフリッカと呼ばれるが、垂直同期周波数の低さが原因で感ずる画面全体のフリッカのことを特に大面積フリッカと呼んでいる。大面積フリッカは特に輝度レベルの高い信号を表示したときに画面鑑賞の妨害となるので問題になることが多い。

【0008】

このような大面積フリッカの対策として、近年「100HzTV」と呼ばれる受像側で垂直周波数を2倍に上げる技術がCRT方式のテレビで使われるようになってきた。これは簡単に言えば、1画面分の画像データをメモリに蓄積しておき、2倍の速度で2回繰り返してデータを読み出すことにより実現できる。この方式では大面積フリッカがほとんど検知できないレベルにまで減少する。

【0009】

プラズマディスプレイにおいては上位のサブフィールドの幾つかを2分割して、分割した2つのサブフィールド群を適宜配置する事により大面積フリッカを低減できることが知られている。特開平5-127612には、ジャーキネス低減を目的として、フィールド周波数を2倍以上に上げる処理として上記の手法が提示されている。また特開平5-127613、特開平5-127614、特開平5-127636にも類似の技術が提示されているが、特開平5-127614と特開平5-127636との2者はフリッカを低減することを目的としている。

【0010】

大面積フリッカは高輝度であればあるほど目立つので、プラズマディスプレイの場合は全ての階調ビットを2分割することは必ずしも必要なく、特に低輝度部の階調表示に寄与する下位ビットは2分割しても大面積フリッカ低減を目的にした場合はあまり効果的ではない。そこで比較的上位のビットを2分割し、大面積フリッカを低減することが考えられるが、上記公開公報においては上位ビットを2分割することによって動画としての動きの不自然さを低減する手法を述べている。これらの公報においてはフリッカを低減させることが主目的ではないために、その分割すべきビット数および、時間的配置および配列について明確に開示されているものはない。このために、そのまま実施しても十分な効果があるとは言えない状態である。

【0011】

また近年では、プラズマディスプレイにとっては動画偽輪郭の低減を行うという技術課題が大きく注目されている。この動画偽輪郭は上位ビットを2分割することによってかなり低減することができる。しかし、それだけではまだ十分とは言えない。また、分割されない比較的下位の階調ビットの処理についても、暗い場面での動画偽輪郭発生という現象がある。このため上記公開公報に見られるように大面積フリッカを対策するために下位ビットを時間的に分散配置する方法では下位ビットが原因で発生する動画偽輪郭の発生レベルが悪化する。これは下位のサブフィールド間での階調遷移に伴う発光重心の移動量が非常

10

20

30

40

50

に大きくなることから簡単に説明できる。

【0012】

本発明の発明者は高輝度化の進んできた最近のプラズマディスプレイパネルを用いて、欧州のTV標準の信号を映像表示させ、十分な大面積フリッカ低減を果たすには最上位から少なくとも4ビット分の階調ビットを2分割し、かつそれらを10ms内外の時間間隔を置いて配置しないと実用的に十分な低減性能が得られないことを確認した。また、暗部の動画偽輪郭を低減するには下位の非分割ビットを集中配置するのが有利であることを確認することもできた。したがって、上記公開公報の対策レベルではいずれの観点からも十分な効果があるとは言えない状態であった。

【0013】

【発明が解決しようとする課題】

欧州のTV標準のように比較的垂直同期周波数が低い映像信号をプラズマディスプレイに表示したときにはCRTディスプレイと同様な大面積フリッカが生じる。プラズマディスプレイは中間階調表示を実現するためにサブフィールド法を用いているが、上位のサブフィールドについてはさらに2分割して、適当な時間間隔を置けば比較的容易に大面積フリッカの対策が行える。また、コンピュータディスプレイとしてプラズマディスプレイを使用する際、その垂直同期周波数は欧州のTV標準よりは高く設定されていることが多いが、十分に高い垂直同期周波数の信号ばかりではない。長い時間このような比較的低めの垂直同期周波数の映像信号を見続けることは目の疲労を招くので良いことではない。サブフィールド法を用いてフリッカ対策を施したプラズマディスプレイを用いると、実質上垂直同期信号周波数を2倍に引き上げることができるので、VDT作業者にとっては大きな利益享受となる。これらの大面積フリッカを低減するために、これまでの方法、たとえば特開平5-127614の実施例などのように上位2ビットを2分割して配置しただけではいろいろな絵柄のパターンに対して十分なフリッカ低減効果が得られなかった。この理由は絵柄が使用するサブフィールドの組合せにより非分割のサブフィールドの時間的配置が変動するからである。また、下位ビットの処理の中で動画偽輪郭の低減という観点が見られないので、フリッカだけは良くなるが暗部の偽輪郭が発生しやすい状態になっていた。また、前記理由により大面積フリッカの低減効果も十分とは言えない状態となっていた。これらは本発明の発明者により確認できた。

【0014】

本発明の目的は、欧州のTV標準のように低い垂直同期周波数の映像信号をPDPに表示する際に問題となりやすい大面積フリッカを実用上ほとんど検知できないレベルにまで低減し、同時に動画偽輪郭をも低減する手法を提供することにある。また映像信号を冗長符号化することで、大面積フリッカを抑えながら動画偽輪郭のさらなる低減を行うことも目的としている。

【0015】

【課題を解決するための手段】

本願発明は前記目的を達成するために、垂直同期信号が50Hzの映像信号をサブフィールド方式で表示する階調表示方法であって、最上位から順に4個以上の階調ビットに対応するサブフィールドはそれぞれ半分の重みになるように2分割され、一方の分割サブフィールドと該一方の分割サブフィールドに対応する他方の分割サブフィールドは、 10 ± 1.4 [ms]の時間間隔を置いて時間的に配列されることを特徴とするサブフィールド階調表示方法である。

【0016】

さらに、前記一方及び他方の分割サブフィールドの群内のサブフィールドが重みの小さいサブフィールドから順に配列される昇順配列の場合、非分割サブフィールドも昇順配列で配列され、前記一方及び他方の分割サブフィールドの群内のサブフィールドが重みの大きいサブフィールドから順に配列される降順配列の場合、非分割サブフィールドも降順配列で配列されることを特徴とするサブフィールド階調表示方法である。

【0017】

10

20

30

40

50

また本願発明は、上記のような特徴を有するプラズマディスプレイの表示方法である。

【0018】

さらに本願発明は、上記のプラズマディスプレイの表示方法により中間調を有する動画表示を行うためのサブフィールド生成部を有することを特徴とするプラズマディスプレイである。

【0019】

【作用】

本発明によれば最上位から順に4個以上の階調ビットを2分割し、フィールド周期の約半分の時間間隔を置いて時間的に配列することにより、大面積フリッカを検知することができないレベルまで低減することができる。また、非分割の比較的下位の階調ビットのサブフィールドを2個の階調ビット群の中間位置に配置することにより、下位のビットが原因で発生する表示画面上で暗部の動画偽輪郭を低減することができる。非分割サブフィールドは、階調ビット群の中間位置に挿入することで、上記のようにフィールド周期の1/2という時間間隔を保つための時間調整用サブフィールドという役割を持っている。その中の上位から可能な限り多くのサブフィールドを抽出し、上記中間位置に配置することにより、暗部の動画偽輪郭を改善することができるが、フィールド周期の1/2という条件を大きく外れる程多くのサブフィールドを配置すると大面積フリッカのレベルが悪化する。実用上支障ない範囲で、中間位置にどれだけ多数のサブフィールドを配置できるかは許容限度があり、この範囲を本発明では階調ビット群の時間配置が1/2フィールド時間を中心にして±1/14フィールド期間としている。ただし、この条件を限度一杯使用した場合は前述のように検知できないレベルにまで低減というレベルまでには達しない。しかしながら、この範囲であれば後の実施例で詳述する知見のように、大面積フリッカが実用範囲内に収まることが分かっている。従って本発明によれば、2個の階調ビット群の時間間隔を調整するための空白時間を設定する必要もなく、可能な限り多くの下位の非分割サブフィールドを1カ所に集中できるという特徴を有する。空白時間設定の必要がないということは、限りある1フィールドの中で有効に駆動シーケンス全体の時間配分を設定できる自由度を提供することになる。自由な時間配分で使える時間は、プラズマディスプレイの高輝度化や動画での高画質化などを推進する上できわめて有効なものとなる。

【0020】

このように本発明では、大面積フリッカを大きく低減しながら、動画偽輪郭を同時に低減することができ、かつサブフィールドシーケンスの組立を行うに当たって無駄な時間を発生しないプラズマディスプレイの表示方法を提供する。

【0021】

【発明の実施の形態】

【構成の説明】

図3には本発明の検証に使用したプラズマディスプレイの映像信号の流れを示すブロック図を記載する。RGBの3系統の映像信号に対し、それぞれ設けられたA/D変換器21で量子化された映像信号は逆ガンマ補正部22で、明るさのデータの補正を受ける。このデータ信号はフレームバッファメモリ25で格納しやすい形になるように、データ並び替え部1(23)でRGBの3系統が混合され、各階調ビット毎に異なるアドレスが得られるように整列される。メモリ入出力制御部24はフレームバッファメモリと、前段または後段との間で、リードライト制御を行うI/Oバッファである。各サブフィールド毎に読み出された映像の各階調ビットを表すデータは、先ほどのメモリ入出力制御部24を経由して、データ並び替え部2(26)により最終的なデータの並び方に変換された後、例えば2系統あるデータドライバ27, 28に送出される。映像信号の中から同期分離部29で分離された同期信号の内、垂直同期信号はサブフィールド生成部31に送られ、サブフィールドシーケンス全体の基準信号として使用される。サブフィールド生成部31はシステムクロックジェネレータ30からシステムクロックを供給され、前述の垂直同期信号を基準にしてサブフィールドの順序を生成する。タイミングジェネレータ42はサブフィールド生成部31の出力を受けて、メモリ入出力制御部などに細かいタイミング信号を送り

、走査ドライバ33にも同様に細かいタイミング信号を送り出す。走査ドライバ33はPDP34上の走査電極を駆動する。

【0022】

走査電極には、順次に走査パルスが印加され、それに同期して選択されたデータ電極にデータパルスが印加される。この線順次走査がパネル全面に渡って行われた後、パネル全面で維持放電を行わせ、カラー発光が得られる。このような動作を、欧州TV標準の映像信号を入力しながら、50分の1秒のフィールド期間に、量子化された階調データに対応させた複数のサブフィールドで行い、中間階調を有する動画表示を行った。

【0023】

256階調表示を行うに当たっては、通常プラズマディスプレイの階調表示の為に、MSBのB1からLSBのB8までの8ビットの階調ビットに対応してSF1からSF8のサブフィールドが設定される。本発明の第1の実施例としては、最上位のB1から3つ下位の階調ビットであるB4までの階調ビットに対応するサブフィールドをそれぞれ二つずつのサブフィールドに分割する。そして通常はバイナリコーディングの場合、8サブフィールドで構成されるサブフィールドを、下記のように全体として昇順または昇順配列の繰り返しとなるような12個のサブフィールドの配列に再構成する。すなわち、

$SF1 = B4 / 2$ 、 $SF2 = B3 / 2$ 、 $SF3 = B2 / 2$ 、 $SF4 = B1 / 2$ 、
 $SF5 = B8$ 、 $SF6 = B7$ 、 $SF7 = B6$ 、 $SF8 = B5$ 、 $SF9 = B4 / 2$ 、
 $SF10 = B3 / 2$ 、 $SF11 = B2 / 2$ 、 $SF12 = B1 / 2$

であるが、このなかのSF1～SF4とSF9～SF12のように2分割されたサブフィールドの集合がこれまで説明してきた2個の階調ビット群である。この階調ビット群の時間間隔を $1/2 \pm 1/14$ フィールド時間（欧州TV標準の場合、特に $10ms \pm 1.4ms$ ）になるように配置する。順序に注目すると、全体としては階調ビット群1、下位の非分割サブフィールド、階調ビット群2という順序で並ぶ構成をとっている。そして、階調ビット群1が本実施例のように昇順配列になっている場合は、階調ビット群2も昇順とし、さらに2個の階調ビット群に挟まれた下位のサブフィールドも昇順であるように配置する。このサブフィールド配列の重み付けを具体的な数字で表現すると、

$SF1 = 8$ 、 $SF2 = 16$ 、 $SF3 = 32$ 、 $SF4 = 64$ 、 $SF5 = 1$ 、
 $SF6 = 2$ 、
 $SF7 = 4$ 、 $SF8 = 8$ 、 $SF9 = 8$ 、 $SF10 = 16$ 、 $SF11 = 32$ 、
 $SF12 = 64$

となる。このサブフィールド配列を図8に示す。

【0024】

【発明の他の実施の形態】

第2の実施例として先ほどとは逆に、全体の流れが降順配列のものを記載する。この場合は階調ビット群1も階調ビット群2も下位の非分割サブフィールドもそれぞれのサブフィールドの並び方が降順になる。すなわち、

$SF1 = B1 / 2$ 、 $SF2 = B2 / 2$ 、 $SF3 = B3 / 2$ 、 $SF4 = B4 / 2$ 、
 $SF5 = B5$ 、 $SF6 = B6$ 、 $SF7 = B7$ 、 $SF8 = B8$ 、 $SF9 = B1 / 2$ 、
 $SF10 = B2 / 2$ 、 $SF11 = B3 / 2$ 、 $SF12 = B4 / 2$

であるが、階調ビット群1が本実施例のように降順配列になっている場合は、階調ビット群2も降順とし、さらに2個の階調ビット群に挟まれた下位のサブフィールドも降順であるように配置する。このサブフィールド配列の重み付けを具体的な数字で表現すると、

$SF1 = 64$ 、 $SF2 = 32$ 、 $SF3 = 16$ 、 $SF4 = 8$ 、 $SF5 = 8$ 、
 $SF6 = 4$ 、
 $SF7 = 2$ 、 $SF8 = 1$ 、 $SF9 = 64$ 、 $SF10 = 32$ 、 $SF11 = 16$ 、
 $SF12 = 8$

となる。このサブフィールド配列を図2に示す。

【0025】

上記実施例では下位の非分割サブフィールドを全て階調ビット群1と階調ビット群2の間

10

20

30

40

50

に配置したが、このようにすると階調ビット群 1 と階調ビット群 2 との時間的間隔がサブフィールドシーケンスの組立方によっては 1 フィールド時間の 1 / 2 を大きく越えることがある。このような場合は大面積フリッカが増加するので、これを防止するために階調ビット群 1 と階調ビット群 2 との間に配置するサブフィールドの数を減じることを考える。第 1 の実施例の昇順の場合では 2 個の階調ビット群の時間間隔を短縮するために B 8 のビットを 1 フィールド期間の先頭に持っていき、B 7、B 6、B 5 のビットはそのまま階調ビット群に挟まれた位置に残すようにする。このようなサブフィールド配列を第 3 の実施例とし、図 4 に示す。この場合は下位ビット間での時間的なつながりが、第 1 の実施例よりも悪化するが、時間的に分離されるのは最下位ビットの L S B であるため、画質の全体に与える影響は小さいものになる。このため実用的には問題になることがない。

10

【 0 0 2 6 】

この例とは逆に降順の場合を第 4 の実施例として図 5 に示す。この場合、B 8 のビットは 1 フィールド期間の最後尾に配置する。

【 0 0 2 7 】

さらに上記第 3 の実施例においても第 4 の実施例においても階調ビット群 1 と階調ビット群 2 の時間間隔がまだ 1 フィールド時間の 1 / 2 を大きく越えている場合は、さらに B 8 に加えて B 7 のビットも 1 フィールドの先頭位置または最後尾の位置に持ってくるようにし、階調ビット群 1 と階調ビット群 2 との時間間隔を調整する。すなわち、ここではより上位のビットである B 6 と B 5 を階調ビット群の中間位置に残すように配置する。

【 0 0 2 8 】

20

ここで、2 個の階調ビット群の時間的間隔について考察を加える。上記のように階調ビット群の中間位置に配置できるサブフィールド数の最大値を求めることが必要だからである。この時間間隔は理想的には 1 フィールドの時間の 1 / 2 になるように配置するのが最も好ましい。しかし、現実にはサブフィールドシーケンスの組立方によってはこの時間を大きく外れることが考えられる。本発明の発明者は階調ビット群の時間間隔の 1 / 2 フィールド時間に対するオフセット量について、どこまで許容できるのかを計算で求めてみた。

【 0 0 2 9 】

最初に 1 0 0 H z で点滅する例えば L E D のような光源を考える。この光源には 1 0 m s 間隔に駆動パルスが印加され、そこから発する光は人間の目には連続的に (D C 的に) 点灯しているように感じられる。しかし、この 1 0 m s 間隔にオフセットをつけて、例えば

30

【 0 0 3 0 】

単純化のために上記光源はパルス幅が 0 のパルスによって駆動されるものとする。すると、オフセットのない場合の周波数成分は下記で求められる。

周期 T のパルス列 (f (t)) は、周期関数に関するフーリエ展開の定理から

$$f (t) = \sum_{n=0, \pm 1, \pm 2, \dots} F_n \exp(i 2 \pi \cdot n \cdot t / T)$$

40

と展開できる。従って、その周波数スペクトルは $n = 2 \pi \cdot n / T$

($n = 0, \pm 1, \pm 2, \dots$) 以外の周波数ではゼロになる。

例えば 6 0 H z の周期パルスでは、D C 成分以外で最も低い周波数の成分は 6 0 H z の成分になり、特に、周期 $T = 1 / 6 0$ 秒間隔でパルスが 1 発である場合には、パルス幅をゼロと近似すると、

$$\text{パワー} (6 0 \text{ H z }) / \text{パワー} (\text{D C 成分}) = 2$$

となる。

【 0 0 3 1 】

次に、光源の発光時間間隔が 1 0 0 H z に対してオフセットした場合を考えてみる。

T = 1 / 5 0 s e c の周期を持つパルス列で、

50

$t=0, T/2+dt, T, 3T/2+dt, 2T, \dots$

の各時刻にパルスがある場合（即ち100Hzの周期性が少し乱れた場合）には、DC成分以外で最も低い周波数成分（50Hzの成分）は、フーリエ変換を計算すると、

$$\text{パワー}(50\text{Hz}) / \text{パワー}(\text{DC成分}) = 2 \sin^2(dt/T)$$

となる。なぜなら、

$$F(50\text{Hz}) = F_1 = 1 + \exp\{-i(2\pi/T)(T/2+dt)\} = 1 - \exp(-i2\pi dt/T)$$

であり、

$$\text{パワー}(50\text{Hz}) = |F_1|^2 + |F_1 - 1|^2 = 4\{1 - \cos(2\pi dt/T)\} = 8\sin^2(\pi dt/T)$$

$$\text{パワー}(\text{DC成分}) = 2^2 = 4$$

となるからである。従ってこのパワー比を仮に0.1（10%の50Hzフリッカを許容する）以下に抑えたとすると dt/T は0.0718以下、従って dt は1.44ms以下が得られる。図7には発光間隔のオフセットが原因で発生する50Hz成分のDC成分に対するパワー比を示す。

【0032】

また別の考え方として、50Hz成分によって発生するフリッカレベルを60Hz相当のフリッカーレベルに抑えるように制御することが考えられる。60Hzの垂直同期周波数を持つ映像信号を表示した場合、人間の網膜の特性上、周辺視ではフリッカが感じられるものの、目の正面から中心部で見た場合にはほとんどの人がフリッカが感じられないとされている。従って、大面積フリッカの発生レベルをこの垂直同期周波数が60Hz映像信号と同程度のレベルに引き上げることは、実用的に大きな意味を持っている。60Hz相当に抑えるためには以下のように計算を行う。

【0033】

Kellyによる視覚系の周波数感度曲線を参照すると、50Hzと60Hzとにおける感度は（振幅で）0.23倍の差がある。これは「60Hzのフリッカーが知覚されるためには50Hzに比べて1/0.23倍の振幅で光強度を変調する必要がある」ことを意味しているので、パワーでは0.0529倍の感度差があることになる（参考文献：T.N.Cornsweet著、Visual Perception, Academic Press, New York 1970, p. 389）。60Hzの周期パルスと、上記の100Hzの周期性が少し乱れた50Hzのパルスとで同じDC輝度を表示するとする。その時後者における50Hzのパワー成分と前者における60Hzのパワー成分との比は、

$$\text{パワー}(50\text{Hz}) / \text{パワー}(60\text{Hz}) = \sin^2(\pi dt/T) \quad (T = 20\text{ms})$$

となるので、これがパワーでの感度の比0.0529に等しいとして $dt = 1.48\text{ms}$ が得られる。

【0034】

以上のような計算結果から、60Hz表示相当のフリッカー以下に抑えるためには2個の階調ビット群の時間間隔を 10 ± 1.48 [ms]とし、別の考え方として50Hzの成分（パワー）をDC成分の0.1以内に抑えるには 10 ± 1.44 [ms]とすれば良いということが分かった。すなわち、いずれの考え方に立ってもオフセット量として1.4ms以内になるように設定しておけば、大面積フリッカが表示映像の妨害信号として認識されにくい実用的な限界を満足することができる。

【0035】

同様な計算方法は、映像信号の垂直同期信号の持つ基本波成分と、2倍の周波数成分という風に考えれば、基本波成分をDC成分に対して0.1に抑えるためには1フィールド周期の約1/14にオフセット量を抑えておけば実用的であることも分かる。これはコンピュータからの映像信号を表示するときなどのように欧州TV標準よりも高い垂直同期周波数を持つ映像信号を表示するときの指針になる。

【0036】

本発明の第5の実施例として冗長符号を用いたものを以下に説明する。冗長符号は最近盛んに使われているが、動画偽輪郭の対策として有効性の高い方法である。通常は1、2、4、8、16、32、64、128の8ビットの重み付けの組合せで256階調を表現す

10

20

30

40

50

るが、本実施例では1、2、4、8、16、32、48、64、80という上位5ビット間の隣り合ったビット間の差分が16という等差数列を用い、同じ階調数を全部で9ビットにて表現する。下位については従来通りのバイナリ符号化が使われているので、これらの部分の処理は従来と変わらない。冗長符号が動画偽輪郭に対して有効に作用するのは、その冗長性を利用して、常にある一定数以上のビットの点灯を階調遷移時に確保できるからで、そのために発光重心を大きく移動させないで済むからである。

【0037】

最上位のB1から4つ下位の階調ビットであるB5までの階調ビットに対応するサブフィールドをそれぞれ二つずつのサブフィールドに分割する。そして上記のような符号化を用いたときに9サブフィールドで構成されるサブフィールドを、下記のように全体として昇順または昇順配列の繰り返しとなるような14個のサブフィールドの配列に再構成する。

すなわち、
 $SF1 = B5 / 2$ 、 $SF2 = B4 / 2$ 、 $SF3 = B3 / 2$ 、 $SF4 = B2 / 2$ 、
 $SF5 = B1 / 2$ 、 $SF6 = B9$ 、 $SF7 = B8$ 、 $SF8 = B7$ 、 $SF9 = B6$ 、
 $SF10 = B5 / 2$ 、 $SF11 = B4 / 2$ 、 $SF12 = B3 / 2$ 、
 $SF13 = B2 / 2$ 、 $SF14 = B1 / 2$

であるが、これまで説明してきた2個の階調ビット群は、このなかのSF1～SF5とSF10～SF14のように2分割されたサブフィールドの集合である。バイナリ符号化の実施例の時と説明が重複するが、階調ビット群1が本実施例のように昇順配列になっている場合は、階調ビット群2も昇順とし、さらに2個の階調ビット群に挟まれた下位の非分割サブフィールドも昇順であるように配置する。このサブフィールド配列の重み付けを具体的な数字で表現すると、

$SF1 = 8$ 、 $SF2 = 16$ 、 $SF3 = 24$ 、 $SF4 = 32$ 、 $SF5 = 40$ 、
 $SF6 = 1$ 、 $SF7 = 2$ 、 $SF8 = 4$ 、 $SF9 = 8$ 、 $SF10 = 8$ 、 $SF11 = 16$ 、 $SF12 = 24$ 、 $SF13 = 32$ 、 $SF14 = 40$

となる。このサブフィールド配列を図1に示す。

【0038】

この冗長符号を用いた場合にも、これまでのバイナリと同様に降順配列のものが考えられる。昇順配列でも降順配列でも大面積フリッカ低減効果および、動画偽輪郭低減効果は同程度得られる。降順配列のものを第6の実施例として図9に示す。

【0039】

2個の階調ビット群の時間間隔が1/2フィールド時間を大きく越える時は時間調整を目的として、下位のサブフィールドの最も下位のものから、フィールド先頭位置に移動するよう再配置を行う。第7の実施例として、LSBのサブフィールドをフィールド先頭に持ってきたものを下記に説明するが、最下位ビットだけでうまく時間調整ができない場合は、その直上のビットもフィールド先頭に持っていくようにするが、昇順配列であるという原則は守るようにする。ここではLSBのみが先頭に移動した場合記載、すなわち、

$SF1 = B9$ 、 $SF2 = B5 / 2$ 、 $SF3 = B4 / 2$ 、 $SF4 = B3 / 2$ 、
 $SF5 = B2 / 2$ 、 $SF6 = B1 / 2$ 、 $SF7 = B8$ 、 $SF8 = B7$ 、
 $SF9 = B6$ 、 $SF10 = B5 / 2$ 、 $SF11 = B4 / 2$ 、 $SF12 = B3 / 2$ 、
 $SF13 = B2 / 2$ 、 $SF14 = B1 / 2$

であるが、具体的な数字で表現すると、

$SF1 = 1$ 、 $SF2 = 8$ 、 $SF3 = 16$ 、 $SF4 = 24$ 、 $SF5 = 32$ 、
 $SF6 = 40$ 、 $SF7 = 2$ 、 $SF8 = 4$ 、 $SF9 = 8$ 、 $SF10 = 8$ 、
 $SF11 = 16$ 、 $SF12 = 24$ 、 $SF13 = 32$ 、 $SF14 = 40$

となる。このサブフィールド配列を図10に示す。また同様な手法で全体として降順配列を構成し、LSBが1フィールド期間の最後尾に移動したものを第8の実施例として図11に示す。

【0040】

第5、第6、第7、第8の実施例に示した冗長符号化は上位5ビットの重み付けの総和が

10

20

30

40

50

240となっていて、通常のバイナリ符号の時の上位4ビットの重み付けの総和と一致する。従って高輝度表示時にのみ発生する大面積フリッカの状態を決定している上位ビットの分割数を実施例では1つ増やして5個としたが、4ビットだけを分割したとしても、その部分だけで224の重みがあるので実用上は問題が少ない。同様なことはバイナリ符号化の場合にも言えて、この場合は上位3ビットだけでもそれほど支障ないことも考えられる。

【0041】

なお、以上の本発明の実施例では、面放電型のAC型プラズマディスプレイを走査と維持期間を分離して駆動する場合について、例として説明してきたが、他の駆動方式や、直交2電極型等の他の構造のAC型プラズマディスプレイや、DC型プラズマディスプレイパネルに於いても、サブフィールド法により階調表示をするものであれば、同様に本発明の方法を適用することができる。

10

【0042】

【発明の効果】

以上説明してきたように、本発明により欧州のTV標準のように高輝度表示時の大面積フリッカが気になる表示時には、プラズマディスプレイのサブフィールド階調表示方式を利用して、上位ビットを2分割し、フィールド周期の1/2の時間間隔にて配置することにより実用上問題にならないレベルまで上記大面積フリッカを低減できる。このときにサブフィールド法の欠点でもある動画偽輪郭による表示画質の目障りな妨害も大きく改善された。本発明の階調表示方法によりプラズマディスプレイにより、付加的なコストも少なく、大画面テレビやフルカラーのコンピュータ表示装置などの良好な表示画質のフルカラー多階調動画表示ディスプレイの実現が図られるものである。

20

【図面の簡単な説明】

【図1】本発明の第5の実施例（昇順冗長符号）でのサブフィールド配列例を示す。

【図2】本発明の第2の実施例（降順バイナリ）でのサブフィールド配列例を示す。

【図3】実施例で使用された信号の流れを示すブロック図である。

【図4】本発明の第3の実施例（昇順バイナリでLSBがフィールド先頭部へ移動）でのサブフィールド配列例を示す。

【図5】本発明の第4の実施例（降順バイナリでLSBがフィールド最後尾へ移動）でのサブフィールド配列例を示す。

30

【図6】発光光源の時間的オフセットを説明する図である。

【図7】発光間隔のオフセットが原因で発生する50Hz成分のDC成分に対するパワー比をオフセット量に対して示す図である。

【図8】本発明の第1の実施例（昇順バイナリ）でのサブフィールド配列例を示す。

【図9】本発明の第6の実施例（降順冗長符号）でのサブフィールド配列例を示す。

【図10】本発明の第7の実施例（昇順冗長符号でLSBがフィールド先頭部へ移動）でのサブフィールド配列例を示す。

【図11】本発明の第8の実施例（降順冗長符号でLSBがフィールド最後尾へ移動）でのサブフィールド配列例を示す。

【図12】従来の通常のサブフィールド配列例（降順配列）を示す。

40

【符号の説明】

- 21 A/D変換器
- 22 逆補正部
- 23 データ並び替え部1
- 24 メモリ入出力制御部
- 25 フレームバッファメモリ
- 26 データ並び替え部2
- 27 データドライバ
- 28 データドライバ
- 29 同期分離部

50

- 30 システムクロックジェネレータ
 - 31 サブフィールド生成部
 - 32 タイミングジェネレータ
 - 33 走査ドライバ
 - 34 PDP (パネル)
- (マニュアルの129頁参照)

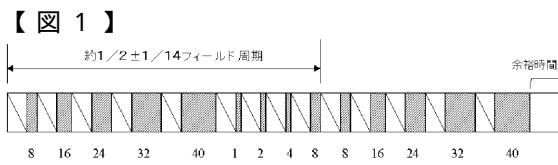


図1

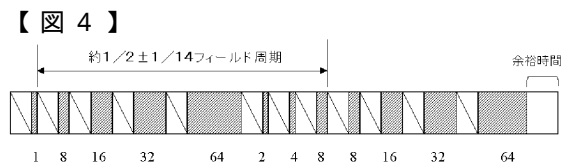


図4

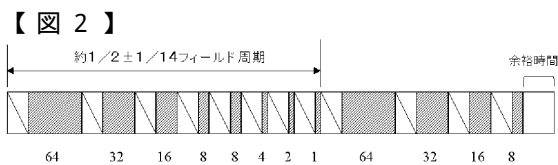


図2

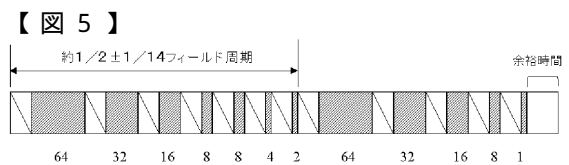


図5

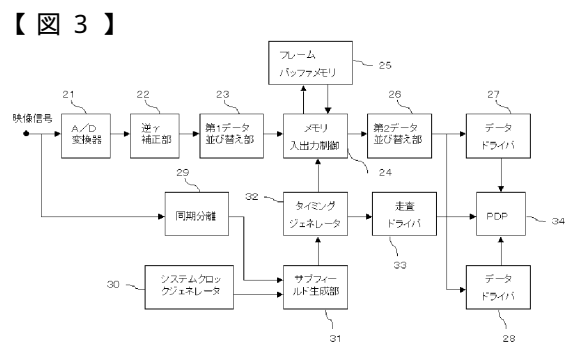


図3

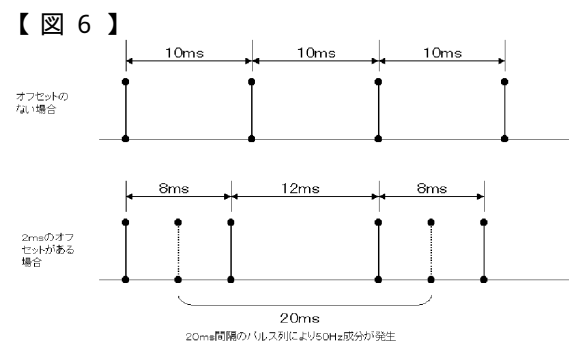
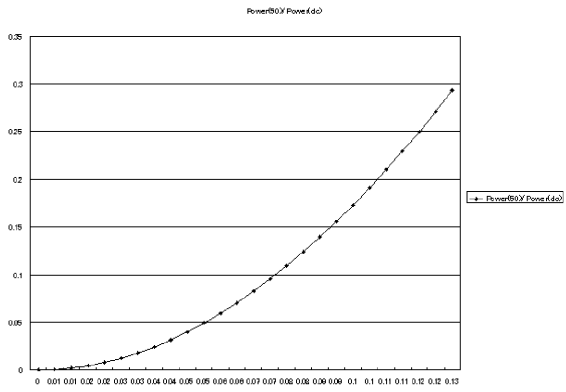


図6

【 図 7 】



周期に対するオフセット量

図7

【 図 8 】

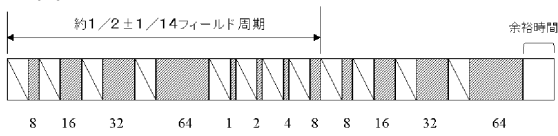


図8

【 図 9 】

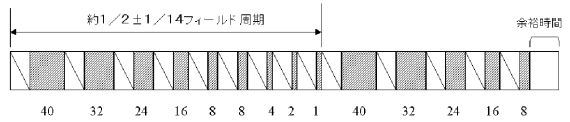


図9

【 図 10 】

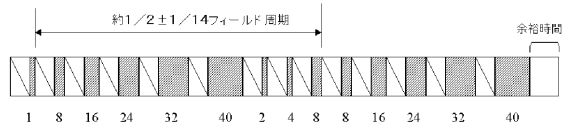


図10

【 図 11 】

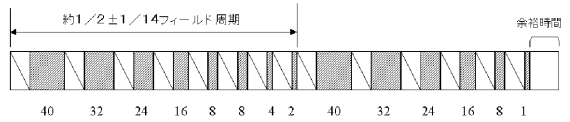


図11

【 図 12 】

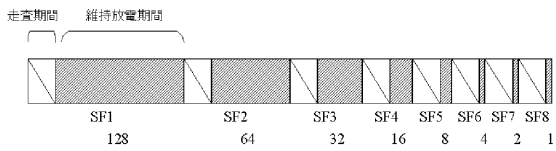


図12

従来技術

フロントページの続き

- (56)参考文献 特開平09 - 198006 (JP, A)
特開平09 - 218662 (JP, A)
特開平10 - 116053 (JP, A)
特表平08 - 511635 (JP, A)
特開平10 - 171400 (JP, A)
特開平09 - 083911 (JP, A)
特開平10 - 319903 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)

G09G 3/28
G09G 3/20 611
G09G 3/20 641