

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7284121号
(P7284121)

(45)発行日 令和5年5月30日(2023.5.30)

(24)登録日 令和5年5月22日(2023.5.22)

(51)国際特許分類 F I
H 0 1 L 21/822 (2006.01) H 0 1 L 27/04 L
H 0 1 L 27/04 (2006.01)

請求項の数 12 (全29頁)

(21)出願番号	特願2020-51047(P2020-51047)	(73)特許権者	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	令和2年3月23日(2020.3.23)	(73)特許権者	317011920 東芝デバイス&ストレージ株式会社 東京都港区芝浦一丁目1番1号
(65)公開番号	特開2021-150579(P2021-150579 A)	(74)代理人	100108062 弁理士 日向寺 雅彦
(43)公開日	令和3年9月27日(2021.9.27)	(74)代理人	100168332 弁理士 小崎 純一
審査請求日	令和3年12月7日(2021.12.7)	(74)代理人	100146592 弁理士 市川 浩
		(74)代理人	白井 達哲
		(74)代理人	100172188

最終頁に続く

(54)【発明の名称】 アイソレータ

(57)【特許請求の範囲】

【請求項1】

第1電極と、
前記第1電極の上に設けられた第1絶縁部と、
前記第1絶縁部の上に設けられた第2電極と、
前記第1電極から前記第2電極に向かう第1方向に垂直な第1面に沿って前記第2電極の周りに設けられ、前記第2電極に接する第2絶縁部と、
前記第1方向において前記第1絶縁部と前記第2絶縁部との間に設けられ、少なくとも一部が前記第1面に沿って前記第2電極の周りに位置し、前記第2電極に接する第1誘電部と、
を備え、
前記第1誘電部と前記第2絶縁部の第1界面と、前記第2電極の下端と、の間の前記第1方向における距離は、前記第1界面と前記第2電極の上端との間の前記第1方向における距離よりも短く、
前記第1誘電部の比誘電率は、前記第1絶縁部の比誘電率よりも高く、且つ前記第2絶縁部の比誘電率よりも高く、
前記第1絶縁部と前記第1誘電部の第2界面は、前記第2電極の前記下端よりも上方に位置するアイソレータ。

【請求項2】

第1電極と、

前記第 1 電極の上に設けられた第 1 絶縁部と、
 前記第 1 絶縁部の上に設けられた第 2 電極と、
 前記第 1 電極から前記第 2 電極に向かう第 1 方向に垂直な第 1 面に沿って前記第 2 電極の周りに設けられ、前記第 2 電極に接する第 2 絶縁部と、
 前記第 1 方向において前記第 1 絶縁部と前記第 2 絶縁部との間に設けられ、少なくとも一部が前記第 1 面に沿って前記第 2 電極の周りに位置し、前記第 2 電極に接する第 1 誘電部と、
 を備え、
 前記第 1 誘電部と前記第 2 絶縁部の第 1 界面と、前記第 2 電極の下端と、の間の前記第 1 方向における距離は、前記第 1 界面と前記第 2 電極の上端との間の前記第 1 方向における距離よりも短く、
 前記第 1 誘電部の比誘電率は、前記第 1 絶縁部の比誘電率よりも高く、且つ前記第 2 絶縁部の比誘電率よりも高く、

10

前記第 1 絶縁部と前記第 1 誘電部の第 2 界面は、前記第 2 電極の前記下端よりも下方に位置し、

前記第 1 界面は、前記第 2 電極の前記下端よりも上方に位置するアイソレータ。

【請求項 3】

第 1 電極と、
 前記第 1 電極の上に設けられた第 1 絶縁部と、
 前記第 1 絶縁部の上に設けられた第 2 電極と、
 前記第 1 電極から前記第 2 電極に向かう第 1 方向に垂直な第 1 面に沿って前記第 2 電極の周りに設けられた第 2 絶縁部と、
 前記第 1 絶縁部と前記第 2 電極との間、及び前記第 2 絶縁部と前記第 2 電極との間に連続的に設けられた第 1 誘電部と、
 を備え、
 前記第 1 誘電部の比誘電率は、前記第 1 絶縁部の比誘電率よりも高く、且つ前記第 2 絶縁部の比誘電率よりも高いアイソレータ。

20

【請求項 4】

前記第 2 絶縁部は、第 1 絶縁領域と、前記第 1 絶縁領域の上に設けられた第 2 絶縁領域と、を有し、
 前記第 1 絶縁領域の比誘電率は、前記第 1 絶縁部の比誘電率及び前記第 2 絶縁領域の比誘電率と異なり、
 前記第 1 誘電部の下端は、前記第 1 絶縁部と前記第 1 絶縁領域の界面よりも下方に位置する請求項 3 記載のアイソレータ。

30

【請求項 5】

前記第 1 誘電部は、シリコンと窒素を含む第 1 材料、アルミニウムと酸素を含む第 2 材料、タンタルと酸素を含む第 3 材料、ハフニウムと酸素を含む第 4 材料、ジルコニウムと酸素を含む第 5 材料、ストロンチウムとチタンと酸素を含む第 6 材料、ビスマスと鉄と酸素とを含む第 7 材料、及びバリウムとチタンと酸素を含む第 8 材料からなる群より選択された少なくとも 1 つを含む請求項 1 ~ 4 のいずれか 1 つに記載のアイソレータ。

40

【請求項 6】

前記第 1 誘電部は、シリコン及び窒素を含み、
 前記第 1 絶縁部は、シリコン及び酸素を含む請求項 1 ~ 4 のいずれか 1 つに記載のアイソレータ。

【請求項 7】

前記第 1 誘電部における窒素濃度は、前記第 1 絶縁部における窒素濃度よりも高い請求項 1 ~ 6 のいずれか 1 つに記載のアイソレータ。

【請求項 8】

前記第 2 電極は、銅を含む請求項 1 ~ 7 のいずれか 1 つに記載のアイソレータ。

【請求項 9】

50

前記第 2 電極は、

銅を含む第 1 金属層と、

前記第 1 金属層と前記第 1 絶縁部との間、前記第 1 金属層と前記第 1 誘電部との間、及び前記第 1 金属層と前記第 2 絶縁部との間に設けられ、タンタルを含む第 2 金属層と、を含む請求項 1 ~ 8 のいずれか 1 つに記載のアイソレータ。

【請求項 10】

前記第 1 面に沿って前記第 1 電極の少なくとも一部の周りに設けられた第 2 誘電部をさらに備え、

前記第 2 誘電部の比誘電率は、前記第 1 絶縁部の比誘電率よりも高い請求項 1 ~ 9 のいずれか 1 つに記載のアイソレータ。

10

【請求項 11】

前記第 1 面に沿って前記第 1 電極の周りに設けられた第 1 導電部と、

前記第 1 導電部の上に設けられた第 2 導電部と、

前記第 2 導電部の上に設けられ、前記第 1 面に沿って前記第 2 電極の周りに位置する第 3 導電部と、

を有する導電体をさらに備え、

前記第 1 電極は、前記導電体と電氣的に接続され、

前記第 2 電極は、前記導電体と電氣的に分離された請求項 1 ~ 10 のいずれか 1 つに記載のアイソレータ。

【請求項 12】

前記第 1 電極及び前記第 2 電極は、螺旋状に設けられた請求項 1 ~ 11 のいずれか 1 つに記載のアイソレータ。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、アイソレータに関する。

【背景技術】

【0002】

アイソレータは、電流を遮断した状態で、磁界又は電界の変化を利用して信号を伝達する。このアイソレータについては、破壊が生じ難いことが望ましい。

30

【先行技術文献】

【特許文献】

【0003】

【文献】米国特許出願公開第 2018 / 0286802 号明細書

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明が解決しようとする課題は、破壊が生じる可能性を低減可能なアイソレータを提供することである。

【課題を解決するための手段】

40

【0005】

実施形態に係るアイソレータは、第 1 電極と、第 1 絶縁部と、第 2 電極と、第 2 絶縁部と、第 1 誘電部と、を備える。前記第 1 絶縁部は、前記第 1 電極の上に設けられている。前記第 2 電極は、前記第 1 絶縁部の上に設けられている。前記第 2 絶縁部は、前記第 1 電極から前記第 2 電極に向かう第 1 方向に垂直な第 1 面に沿って前記第 2 電極の周りに設けられ、前記第 2 電極に接する。前記第 1 誘電部は、前記第 1 方向において前記第 1 絶縁部と前記第 2 絶縁部との間に設けられている。前記第 1 誘電部の少なくとも一部は、前記第 1 面に沿って前記第 2 電極の周りに位置し、前記第 2 電極に接する。前記第 1 誘電部と前記第 2 絶縁部の第 1 界面と、前記第 2 電極の下端と、の間の前記第 1 方向における距離は、前記第 1 界面と前記第 2 電極の上端との間の前記第 1 方向における距離よりも短い。前

50

記第 1 誘電部の比誘電率は、前記第 1 絶縁部の比誘電率よりも高く、且つ前記第 2 絶縁部の比誘電率よりも高い。

【図面の簡単な説明】

【0006】

【図 1】第 1 実施形態に係るアイソレータを表す平面図である。

【図 2】図 1 の A 1 - A 2 断面図である。

【図 3】図 2 の一部を拡大した断面図である。

【図 4】第 1 実施形態に係るアイソレータの製造方法を表す断面図である。

【図 5】第 1 実施形態に係るアイソレータの製造方法を表す断面図である。

【図 6】第 1 実施形態に係るアイソレータの製造方法を表す断面図である。

10

【図 7】参考例に係るアイソレータを表す断面図である。

【図 8】参考例に係るアイソレータを表す断面図である。

【図 9】第 1 実施形態の変形例に係るアイソレータを表す断面図である。

【図 10】第 1 実施形態の変形例に係るアイソレータを表す断面図である。

【図 11】第 1 実施形態の変形例に係るアイソレータを表す断面図である。

【図 12】第 1 実施形態の変形例に係るアイソレータを表す断面図である。

【図 13】第 1 実施形態の変形例に係るアイソレータを表す断面図である。

【図 14】第 2 実施形態に係るアイソレータを表す断面図である。

【図 15】図 14 の一部を拡大した断面図である。

【図 16】第 2 実施形態に係るアイソレータの製造方法を表す断面図である。

20

【図 17】第 2 実施形態に係るアイソレータの製造方法を表す断面図である。

【図 18】第 2 実施形態の変形例に係るアイソレータを表す断面図である。

【図 19】第 2 実施形態の変形例に係るアイソレータを表す断面図である。

【図 20】第 2 実施形態の変形例に係るアイソレータを表す断面図である。

【図 21】第 2 実施形態の変形例に係るアイソレータを表す断面図である。

【図 22】第 2 実施形態の変形例に係るアイソレータを表す断面図である。

【図 23】第 2 実施形態の変形例に係るアイソレータを表す断面図である。

【図 24】第 3 実施形態に係るアイソレータを表す平面図である。

【図 25】第 3 実施形態に係るアイソレータの断面構造を表す模式図である。

【図 26】第 3 実施形態の第 1 変形例に係るアイソレータを表す平面図である。

30

【図 27】図 26 の A 1 - A 2 断面図である。

【図 28】図 26 の B 1 - B 2 断面図である。

【図 29】第 3 実施形態の第 1 変形例に係るアイソレータの断面構造を表す模式図である。

【図 30】第 3 実施形態の第 2 変形例に係るアイソレータを表す平面図である。

【図 31】第 3 実施形態の第 2 変形例に係るアイソレータの断面構造を表す模式図である。

【図 32】第 3 実施形態の第 3 変形例に係るアイソレータを表す模式図である。

【図 33】第 4 実施形態に係るパッケージを表す斜視図である。

【図 34】第 4 実施形態に係るパッケージの断面構造を表す模式図である。

【発明を実施するための形態】

【0007】

40

以下に、本発明の各実施形態について図面を参照しつつ説明する。

図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものとは限らない。同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

本願明細書と各図において、既に説明したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0008】

(第 1 実施形態)

図 1 は、第 1 実施形態に係るアイソレータを表す平面図である。

図 2 は、図 1 の A 1 - A 2 断面図である。

50

第1実施形態は、例えば、デジタルアイソレータ、ガルバニックアイソレータ、ガルバニック絶縁素子と呼ばれるデバイスに関する。図1及び図2に表したように、第1実施形態に係るアイソレータ100は、第1回路1、第2回路2、基板5、第1電極11、第2電極12、第1絶縁部21、第2絶縁部22、絶縁部28、絶縁部29、第1誘電部31、第2誘電部32、絶縁層41～44、及び導電体50を含む。図1では、絶縁部28及び29が省略されている。

【0009】

実施形態の説明では、XYZ直交座標系を用いる。第1電極11から第2電極12に向かう方向をZ方向（第1方向）とする。Z方向に対して垂直であり、相互に直交する2方向をX方向（第2方向）及びY方向（第3方向）とする。また、説明のために、第1電極11から第2電極12に向かう方向を「上」と言い、その反対方向を「下」と言う。これらの方向は、第1電極11と第2電極12との相対的な位置関係に基づき、重力の方向とは無関係である。

10

【0010】

図2に表したように、絶縁部20は、基板5の上に設けられている。第1電極11は、絶縁部20中に設けられている。第1絶縁部21は、第1電極11及び絶縁部20の上に設けられている。第2電極12は、第1絶縁部21の上に設けられている。第2絶縁部22は、Z方向に垂直なX-Y面（第1面）に沿って、第2電極12の周りに設けられている。第2絶縁部22は、第2電極12に接している。

【0011】

図1及び図2に表した例では、第1電極11及び第2電極12は、X-Y面に沿って螺旋状に設けられたコイルである。第1電極11及び第2電極12は、Z方向において互いに対向している。第2電極12の少なくとも一部は、Z方向において、第1電極11の少なくとも一部と並ぶ。

20

【0012】

第1誘電部31は、Z方向において、第1絶縁部21と第2絶縁部22との間に設けられている。第1誘電部31の少なくとも一部は、X-Y面に沿って第2電極12の周りに位置している。図2に表した例では、第1誘電部31の全体がX-Y面に沿って第2電極12の周りに位置している。第1誘電部31は、第2電極12に接している。第1誘電部31に用いられる材料の比誘電率は、第1絶縁部21に用いられる材料の比誘電率よりも高い。

30

【0013】

絶縁層41は、第2電極12の上に設けられている。例えば、絶縁層41は、第2電極12に接している。絶縁層42は、第1電極11と第1絶縁部21との間に設けられている。例えば、絶縁層42は、第1電極11に接している。

【0014】

導電体50は、第1面に沿って第1電極11及び第2電極12の周りに設けられている。具体的には、導電体50は、第1導電部51、第2導電部52、及び第3導電部53を含む。第1導電部51は、X-Y面に沿って第1電極11の周りに設けられている。第2導電部52は、第1導電部51の一部の上に設けられている。第2導電部52は、第1導電部51に沿って複数設けられている。第3導電部53は、複数の第2導電部52の上に設けられている。第3導電部53は、X-Y面に沿って第2電極12の周りに位置する。

40

【0015】

第2誘電部32は、X-Y面に沿って第3導電部53の底部の周りに設けられている。第2誘電部32は、第3導電部53に接する。図2に表した例では、第1誘電部31と第2誘電部32は、連続的に設けられている。すなわち、第1誘電部31と第2誘電部32は一体に形成され、第1誘電部31と第2誘電部32との間はシームレスである。又は、第2誘電部32は、X-Y面に沿って第1誘電部31から離れていても良い。第2誘電部32に用いられる材料の比誘電率は、第1絶縁部21に用いられる材料の比誘電率よりも高い。

50

【 0 0 1 6 】

絶縁層 4 3 は、第 3 導電部 5 3 の上に設けられている。例えば、絶縁層 4 3 は、第 3 導電部 5 3 に接している。絶縁層 4 1 と 4 3 は、連続的に設けられている。又は、絶縁層 4 3 は、X - Y 面に沿って絶縁層 4 1 から離れていても良い。絶縁層 4 4 は、X - Y 面に沿って第 2 導電部 5 2 の底部の周りに設けられている。絶縁層 4 4 は、第 1 導電部 5 1 の別の一部、及び第 2 導電部 5 2 に接する。絶縁層 4 2 と 4 4 は、連続的に設けられている。又は、絶縁層 4 4 は、X - Y 面に沿って絶縁層 4 2 から離れていても良い。

【 0 0 1 7 】

図 1 に表した例では、第 1 電極 1 1 の一端（コイルの一端）は、配線 6 0 を介して第 1 回路 1 と電氣的に接続されている。第 1 電極 1 1 の他端（コイルの他端）は、配線 6 1 を介して第 1 回路 1 と電氣的に接続されている。

10

【 0 0 1 8 】

第 2 電極 1 2 の一端（コイルの一端）は、パッド 6 2 及び配線 6 3 を介して第 2 回路 2 と電氣的に接続されている。第 2 電極 1 2 の他端（コイルの他端）は、パッド 6 4 及び配線 6 5 を介して第 2 回路 2 と電氣的に接続されている。例えば、パッド 6 2 は、第 2 電極 1 2 の一端の上に設けられている。パッド 6 4 は、第 2 電極 1 2 の他端の上に設けられている。パッド 6 2 の Z 方向における位置及びパッド 6 4 の Z 方向における位置は、第 2 電極 1 2 の Z 方向における位置と同じでも良い。パッド 6 2 及び 6 4 は、第 2 電極 1 2 と一体に形成されても良い。

【 0 0 1 9 】

図 2 に表したように、導電体 5 0 の上には、パッド 6 6 が設けられている。導電体 5 0 は、パッド 6 6 及び配線 6 7 を介して、不図示の導電部材と電氣的に接続される。例えば、導電体 5 0 及び基板 5 は、基準電位に接続される。基準電位は、例えば接地電位である。導電体 5 0 が基準電位に接続され、導電体 5 0 が浮遊電位となることを防止できる。これにより、導電体 5 0 の電位の変動により、導電体 5 0 と各電極との間において、予期せぬ絶縁破壊が生じる可能性を低減できる。

20

また、第 1 回路 1 は、基板 5 の上に設けられても良い。この場合、導電体 5 0 が第 1 回路 1 の上に設けられることで、基板 5 及び導電体 5 0 の外部から第 1 回路 1 に向けた電磁波に対して、第 1 回路 1 が導電体 5 0 により遮蔽される。この結果、第 1 回路 1 の動作をより安定化させることができる。

30

【 0 0 2 0 】

パッド 6 2 及び 6 6 の周りには、X - Y 面に沿って絶縁部 2 8 が設けられている。絶縁部 2 9 は、絶縁部 2 8 の上に設けられている。

【 0 0 2 1 】

第 1 回路 1 及び第 2 回路 2 の一方は、送信回路として用いられる。第 1 回路 1 及び第 2 回路 2 の他方は、受信回路として用いられる。ここでは、第 1 回路 1 が送信回路であり、第 2 回路 2 が受信回路である場合について説明する。

【 0 0 2 2 】

第 1 回路 1 は、第 1 電極 1 1 へ、伝達に適した波形の信号（電流）を送る。電流が第 1 電極 1 1 を流れると、螺旋状の第 1 電極 1 1 の内側を通る磁界が発生する。第 1 電極 1 1 の少なくとも一部は、Z 方向において、第 2 電極 1 2 の少なくとも一部と並ぶ。発生した磁力線の一部は、第 2 電極 1 2 の内側を通る。第 2 電極 1 2 の内側における磁界の変化により、第 2 電極 1 2 に誘導起電力が生じ、第 2 電極 1 2 を電流が流れる。第 2 回路 2 は、第 2 電極 1 2 を流れる電流を検出し、検出結果に応じた信号を生成する。これにより、第 1 電極 1 1 と第 2 電極 1 2 との間で、電流を遮断（絶縁）した状態で、信号が伝達される。

40

【 0 0 2 3 】

アイソレータ 1 0 0 の各構成要素の材料の一例を説明する。

第 1 電極 1 1、第 2 電極 1 2、及び導電体 5 0 は、例えば金属を含む。第 1 電極 1 1、第 2 電極 1 2、及び導電体 5 0 は、例えば、銅及びアルミニウムからなる群より選択された少なくとも一つの金属を含む。信号を伝達する際の第 1 電極 1 1 及び第 2 電極 1 2 にお

50

ける発熱を抑制するために、これらの電極の電気抵抗は、低いことが好ましい。電気抵抗の低減の観点から、第1電極11及び第2電極12は、銅を含むことが好ましい。

絶縁部20、第1絶縁部21、第2絶縁部22、及び絶縁部28は、シリコン及び酸素を含む。例えば、絶縁部20、第1絶縁部21、第2絶縁部22、及び絶縁部28は、酸化シリコンを含む。絶縁部20、第1絶縁部21、第2絶縁部22、及び絶縁部28は、さらに窒素を含んでも良い。

絶縁部29は、ポリイミド、ポリアミドなどの絶縁性樹脂を含む。

絶縁層41～44は、シリコン及び窒素を含む。例えば、絶縁層41～44は、窒化シリコンを含む。

基板5は、シリコン及び不純物を含む。不純物は、ボロン、リン、ヒ素、及びアンチモンからなる群より選択された少なくとも1つである。

10

【0024】

第1誘電部31及び第2誘電部32は、シリコンと窒素を含む第1材料、アルミニウムと酸素を含む第2材料、タンタルと酸素を含む第3材料、ハフニウムと酸素を含む第4材料、ジルコニウムと酸素を含む第5材料、ストロンチウムとチタンと酸素を含む第6材料、ビスマスと鉄と酸素とを含む第7材料、及びバリウムとチタンと酸素を含む第8材料からなる群より選択された少なくとも1つを含む。例えば、第1誘電部31及び第2誘電部32は、窒化シリコンを含む。第1誘電部31に含まれる材料は、第2誘電部32に含まれる材料と異なっても良い。

【0025】

第1誘電部31の比誘電率は、第1絶縁部21の比誘電率よりも高く、且つ第2絶縁部22の比誘電率よりも高い。第2誘電部32の比誘電率は、第1絶縁部21の比誘電率よりも高く、且つ第2絶縁部22の比誘電率よりも高い。

20

【0026】

例えば、第1誘電部31及び第2誘電部32はシリコン及び窒素を含み、第1絶縁部21及び第2絶縁部22はシリコン、酸素、及び窒素を含む。この場合、第1誘電部31における窒素濃度は、第1絶縁部21における窒素濃度よりも高く、且つ第2絶縁部22における窒素濃度よりも高い。

【0027】

第2電極12は、第1金属層12a及び第2金属層12bを含んでも良い。第2金属層12bは、第1金属層12aと第1絶縁部21との間、第1金属層12aと第1誘電部31との間、及び第1金属層12aと第2絶縁部22との間に設けられている。第1電極11は、第3金属層11c及び第4金属層11dを含んでも良い。第4金属層11dは、第3金属層11cと絶縁部20との間に設けられている。第1金属層12a及び第3金属層11cは、銅を含む。第2金属層12b及び第4金属層11dは、タンタルを含む。第2金属層12b及び第4金属層11dは、タンタルと、窒化タンタルと、の積層膜を含んでも良い。第2金属層12b及び第4金属層11dが設けられることで、第1金属層12a及び第3金属層11cに含まれる金属材料の各絶縁部への拡散を抑制できる。

30

【0028】

第1導電部51は、金属層51a及び51bを含んでも良い。金属層51bは、金属層51aと絶縁部20との間に設けられている。第2導電部52は、金属層52a及び52bを含んでも良い。金属層52bは、金属層52aと第1絶縁部21との間、及び金属層52aと第1導電部51との間に設けられている。第3導電部53は、金属層53a及び53bを含んでも良い。金属層53bは、金属層53aと第2絶縁部22との間、金属層53aと第2誘電部32との間、及び金属層53aと第2導電部52との間に設けられている。金属層51a～53aは、銅を含む。金属層51b～53bは、タンタルを含む。金属層51b～53bは、タンタルと、窒化タンタルと、の積層膜を含んでも良い。金属層51b～53bが設けられることで、金属層51a～53aに含まれる金属材料の各絶縁部への拡散を抑制できる。

40

【0029】

50

図 3 は、図 2 の一部を拡大した断面図である。

図 3 に表したように、第 1 誘電部 3 1 と第 2 絶縁部 2 2 との間には、第 1 界面 S 1 が存在する。第 1 界面 S 1 と第 2 電極 1 2 の下端との間の Z 方向における距離 D 1 は、第 1 界面 S 1 と第 2 電極 1 2 の上端との間の Z 方向における距離 D 2 よりも短いことが好ましい。第 1 誘電部 3 1 と第 1 絶縁部 2 1 との間には、第 2 界面 S 2 が存在する。アイソレータ 1 0 0 では、第 2 界面 S 2 は、第 2 電極 1 2 の下端よりも上方に位置する。

【 0 0 3 0 】

第 2 電極 1 2 の X 方向及び Y 方向における端面 E S と第 2 電極 1 2 の底面 B S との間の角度は、例えば 9 0 度以上である。好ましくは、当該角度は、9 0 度よりも大きい。

【 0 0 3 1 】

図 4 ~ 図 6 は、第 1 実施形態に係るアイソレータの製造方法を表す断面図である。

図 4 ~ 図 6 を参照して、第 1 実施形態に係るアイソレータの製造方法の一例を説明する。図 4 ~ 図 6 は、図 1 の A 1 - A 2 線で示す位置における製造工程を表している。

【 0 0 3 2 】

基板 5 の上に、化学気相堆積 (C V D) により絶縁部 2 0 を形成する。絶縁部 2 0 の上面に、反応性イオンエッチング (R I E) により、開口 O P 1 及び O P 2 を形成する。開口 O P 1 は、第 1 電極 1 1 に対応する位置に形成される。開口 O P 2 は、第 1 導電部 5 1 に対応する位置に形成される。図 4 (a) に表したように、開口 O P 1 及び O P 2 が形成された絶縁部 2 0 の上面に沿って、スパッタリングにより金属層 M L 1 を形成する。

【 0 0 3 3 】

金属層 M L 1 の上に、開口 O P 1 及び O P 2 を埋め込む別の金属層を形成する。別の金属層は、スパッタリングによるシード層の形成、及びめっきによるシード層上へのめっき層の形成によって形成される。絶縁部 2 0 の上面が露出するまで、化学機械研磨 (C M P) を行う。図 4 (b) に表したように、金属層 M L 1 及び別の金属層が複数に分断され、第 1 電極 1 1 及び第 1 導電部 5 1 が形成される。

【 0 0 3 4 】

絶縁部 2 0 、第 1 電極 1 1 、及び第 1 導電部 5 1 の上に、C V D により絶縁層 4 2 を形成する。絶縁層 4 2 の上に、C V D により第 1 絶縁部 2 1 を形成する。R I E により、第 1 絶縁部 2 1 及び絶縁層 4 2 を貫通し、第 1 導電部 5 1 に達する開口 O P 3 を形成する。図 4 (c) に表したように、第 1 絶縁部 2 1 の上面及び開口 O P 3 の内面に沿って、スパッタリングにより金属層 M L 2 を形成する。

【 0 0 3 5 】

金属層 M L 2 の上に、スパッタリング及びめっきにより、開口 O P 3 を埋め込む別の金属層を形成する。第 1 絶縁部 2 1 の上面が露出するまで、C M P を行う。これにより、第 2 導電部 5 2 が形成される。図 5 (a) に表したように、第 1 絶縁部 2 1 及び第 2 導電部 5 2 の上に、C V D 又はスパッタリングにより、誘電層 D L 1 を形成する。

【 0 0 3 6 】

誘電層 D L 1 の上に、C V D により第 2 絶縁部 2 2 を形成する。R I E により、第 2 絶縁部 2 2 及び誘電層 D L 1 を貫通する開口 O P 4 及び O P 5 を形成する。開口 O P 4 は、第 2 電極 1 2 に対応する位置に形成され、第 1 電極 1 1 の上に位置する。開口 O P 5 は、第 3 導電部 5 3 に対応する位置に形成され、第 2 導電部 5 2 の上に位置する。

【 0 0 3 7 】

このとき、誘電層 D L 1 と第 2 絶縁部 2 2 の界面と開口 O P 4 の下端との間の距離は、当該界面と開口 O P 4 の上端との間の距離よりも短くできる。また、開口 O P 5 を通して第 2 導電部 5 2 が露出する。図 5 (b) に表したように、開口 O P 4 の内面、開口 O P 5 の内面、及び第 2 絶縁部 2 2 の上面に沿って、スパッタリングにより金属層 M L 3 を形成する。

【 0 0 3 8 】

金属層 M L 3 の上に、スパッタリング及びめっきにより、開口 O P 4 及び O P 5 を埋め込む別の金属層を形成する。第 2 絶縁部 2 2 の上面が露出するまで、C M P を行う。これ

10

20

30

40

50

により、金属層 M L 3 及び別の金属層が複数に分断され、第 2 電極 1 2 及び第 3 導電部 5 3 が形成される。第 2 電極 1 2 の周りに位置する誘電層 D L 1 の一部が、第 1 誘電部 3 1 に対応する。第 3 導電部 5 3 の周りに位置する誘電層 D L 1 の別の一部が、第 2 誘電部 3 2 に対応する。図 6 (a) に表したように、絶縁部 2 2、第 2 電極 1 2、及び第 3 導電部 5 3 の上に、C V D により絶縁層 4 1 を形成する。

【 0 0 3 9 】

絶縁層 4 1 の上に、C V D により絶縁部 2 8 を形成する。絶縁層 4 1 及び絶縁部 2 8 を貫通し、第 2 電極 1 2 及び第 3 導電部 5 3 にそれぞれ達する複数の開口を形成する。スパッタリングにより、複数の開口を埋め込みつつ、絶縁部 2 8 の上に第 2 電極 1 2 及び第 3 導電部 5 3 とそれぞれ電氣的に接続されたパッド 6 2、パッド 6 6、及び不図示のパッド 6 4 を形成する。C V D により各パッドを覆う絶縁層を形成し、この絶縁層をパターンニングする。これにより、絶縁部 2 8 が形成される。絶縁部 2 8 の上に、樹脂を塗布して硬化させることにより、絶縁部 2 9 を形成する。各パッドにそれぞれ配線を接続する。これにより、図 6 (b) に表したように、アイソレータ 1 0 0 が製造される。

10

【 0 0 4 0 】

図 7 及び図 8 を参照して、第 1 実施形態の効果を説明する。

図 7 及び図 8 は、参考例に係るアイソレータを表す断面図である。

図 7 に表した参考例に係るアイソレータ 1 0 0 r 1 では、第 1 誘電部 3 1 及び第 2 誘電部 3 2 が設けられていない。図 8 に表した参考例に係るアイソレータ 1 0 0 r 2 では、第 1 誘電部 3 1 が第 1 絶縁部 2 1 と第 2 電極 1 2 との間に設けられている。第 1 誘電部 3 1 は、X 方向又は Y 方向において、第 2 電極 1 2 と並んでいない。第 2 誘電部 3 2 は、第 1 絶縁部 2 1 と第 3 導電部 5 3 との間に設けられている。第 2 誘電部 3 2 は、X 方向又は Y 方向において、第 3 導電部 5 3 と並んでいない。アイソレータ 1 0 0 r 1 及び 1 0 0 r 2 のその他の構造は、アイソレータ 1 0 0 の構造と同様である。

20

【 0 0 4 1 】

アイソレータ 1 0 0、1 0 0 r 1、及び 1 0 0 r 2 では、第 1 電極 1 1 と第 2 電極 1 2 との間で信号が伝達される際、第 1 電極 1 1 に対して正の電圧が第 2 電極 1 2 に印加される。第 1 電極 1 1 と第 2 電極 1 2 との間、及び導電部 5 0 と第 2 電極 1 2 との間に、電位差が生じる。これにより、第 2 電極 1 2 の端面 E S の下端 L E 近傍に、電界集中が発生する。下端 L E 近傍の電界強度が高いと、絶縁破壊が生じ、アイソレータが破壊される。このため、下端 L E 近傍の電界強度は、低いことが望ましい。

30

【 0 0 4 2 】

発明者らは、アイソレータ 1 0 0、1 0 0 r 1、及び 1 0 0 r 2 について、それぞれ下端 L E 近傍の電界強度をシミュレーションにより計算した。シミュレーションでは、いずれのアイソレータについても、第 1 電極 1 1 と第 2 電極 1 2 との間の電圧は、7 . 0 k V に設定した。アイソレータ 1 0 0 については、第 2 界面 S 2 と第 2 電極 1 2 の下端との間の Z 方向における距離を、第 2 電極 1 2 の Z 方向における長さの約 6 % に設定した。その結果、アイソレータ 1 0 0 r 1 では、下端 L E 近傍の最大電界強度は、4 5 . 2 M V / c m であった。アイソレータ 1 0 0 r 2 では、下端 L E 近傍の最大電界強度は、4 2 . 5 M V / c m であった。アイソレータ 1 0 0 では、下端 L E 近傍の最大電界強度は、4 1 M V / c m であった。

40

【 0 0 4 3 】

シミュレーション結果から、第 1 誘電部 3 1 が設けられることで、第 1 誘電部 3 1 が設けられていない場合に比べて、下端 L E 近傍の最大電界強度が低下することが分かった。また、第 1 誘電部 3 1 が X - Y 面に沿って第 2 電極 1 2 の周りに設けられた場合、第 1 誘電部 3 1 が第 1 絶縁部 2 1 と第 2 電極 1 2 との間に設けられた場合に比べて、下端 L E 近傍の電界強度がさらに低下することが分かった。これは、第 1 誘電部 3 1 が X - Y 面に沿って第 2 電極 1 2 の周りに設けられた場合のほうが、第 2 電極 1 2 の下端 L E 近傍の電界を効果的に低減できたことによる。

【 0 0 4 4 】

50

また、第1誘電部31は、X-Y面に沿って第2電極12の一部の周りに設けられることが好ましい。アイソレータ100では、第2絶縁部22が、X-Y面に沿って第2電極12の別の部分の周りに設けられている。また、例えば図3に表したように、距離D1は距離D2よりも短い。すなわち、第1誘電部31は、第2電極12の下端近傍に設けることができる。この構造によれば、第1誘電部31が、第2電極12全体の周りに設けられる場合と比べて、下端LE近傍の最大電界強度を低減しつつ、第1誘電部31のZ方向における厚みを小さくできる。第1誘電部31の電気抵抗率が第1絶縁部21及び第2絶縁部22のそれぞれの電気抵抗率よりも低い場合でも、第1誘電部31を介したリーク電流を低減できる。例えば、第1電極11及び第2電極12の周りに導電体50が設けられるときに、第2電極12と導電体50との間でX-Y面に沿って流れるリーク電流を低減できる。リーク電流の低減により、リーク電流が流れる方向に沿って絶縁破壊が生じる可能性を、低減できる。

10

【0045】

すなわち、第1実施形態によれば、下端LE近傍の電界強度を低減しつつ、リーク電流に起因する絶縁破壊の可能性を低減できる。

【0046】

図3に表したように、第2電極12の端面ESと第2電極12の底面BSとの間の角度は、90度よりも大きいことが好ましい。当該角度が90度よりも大きいと、端面ESと底面BSとの間の角の曲率が小さくなる。この結果、下端LE近傍の電界強度をさらに低減できる。

20

【0047】

第1誘電部31は、シリコン及び窒素を含むことが好ましい。例えば、第1誘電部31は、窒化シリコン、酸窒化シリコン、及び炭窒化シリコンからなる群より選択された少なくとも一つを含む。第1絶縁部21及び第2絶縁部22は、シリコンおよび酸素を含むことが好ましい。第1絶縁部21及び第2絶縁部22は、例えば酸化シリコンを含む。これにより、第1誘電部31の比誘電率を、第1絶縁部21及び第2絶縁部22のそれぞれの比誘電率よりも高めることができる。また、第1絶縁部21、第2絶縁部22、及び第1誘電部31の機械的な強度を向上できる。さらに、これらの材料は、半導体の製造工程に好適に用いることができ、例えば、アイソレータ100の歩留まりの向上、コストの低減などが可能となる。

30

【0048】

(変形例)

図9～図13は、第1実施形態の変形例に係るアイソレータを表す断面図である。

図9に表したアイソレータ110では、第2界面S2のZ方向における位置は、第2電極12の下端のZ方向における位置と同じである。

【0049】

第2界面S2の位置及び第2電極12の下端の位置に、製造工程における誤差が生じても良い。例えば、第2界面S2と第2電極12の下端との間のZ方向における距離が、第2電極12のZ方向における長さの1.0%以下であれば、第2界面S2のZ方向における位置は、第2電極12の下端のZ方向における位置と同じであるとみなせる。

40

【0050】

アイソレータ110によれば、アイソレータ100に比べて、下端LE近傍の電界強度をさらに低減できる。

【0051】

図10に表したアイソレータ120のように、第1界面S1が、第2電極12の下端よりも上方に位置し、且つ、第2界面S2が、第2電極12の下端よりも下方に位置していても良い。すなわち、第2電極12の下端が、第1誘電部31の中に設けられていても良い。この場合も、アイソレータ100と同様に、下端LE近傍の電界強度を低減できる。アイソレータ120によれば、第1誘電部31を含まない参考例に係るアイソレータ100r1に比べて、下端LEの下方及び側方の両方において、静電ポテンシャルの等高線の

50

曲率を緩やかにできる。これにより、下端LE近傍の最大電界強度を大きく低減することができる。

【0052】

図11に表したアイソレータ130のように、第2電極12の周りに第2絶縁部22が設けられていなくても良い。第1誘電部31は、X-Y面に沿って第2電極12の周りに設けられている。第1誘電部31は、例えば絶縁層41に接する。例えば、第1誘電部31のZ方向における厚みは、第2電極12のZ方向における長さと同じか、それ以上である。この場合も、アイソレータ100と同様に、下端LE近傍の電界強度を低減できる。

【0053】

図12(a)~図12(c)に表したように、第1電極11の一部の周りに、X-Y面に沿って第3誘電部33が設けられても良い。第1導電部51の一部の周りに、X-Y面に沿って第4誘電部34が設けられても良い。第3誘電部33と絶縁層42との間及び第4誘電部34と絶縁層42との間には、絶縁部25が設けられている。第3誘電部33及び絶縁部25は、絶縁部20の上に設けられている。

10

【0054】

図12(a)に表したアイソレータ141のように、絶縁部20と第3誘電部33との間の界面S3は、第1電極11の下端よりも上方に位置していても良い。図12(b)に表したアイソレータ142のように、界面S3のZ方向における位置は、第1電極11の下端のZ方向における位置と同じでも良い。図12(c)に表したアイソレータ143のように、界面S3は第1電極11の下端よりも下方に位置し、第1電極11の下端が第3誘電部33中に設けられていても良い。

20

【0055】

絶縁部25は、例えば酸化シリコンを含む。第3誘電部33及び第4誘電部34は、上述した第1~第8材料からなる群より選択された少なくとも1つを含む。例えば、第3誘電部33及び第4誘電部34は、窒化シリコンを含む。

【0056】

図13に表したアイソレータ150のように、第1電極11及び第2電極12は、平板状であっても良い。アイソレータ150において、第1電極11及び第2電極12は、図1に表したアイソレータ100と同様に、X-Y面に沿って広がる。また、第1電極11及び第2電極12は、Z方向において互いに対向している。例えば、第1電極11と第2電極12は、第1電極11の上面と第2電極12の下面が平行となるように設けられる。Z方向から見たときの第1電極11及び第2電極12の形状は、任意であるが、下端LE近傍の最大電界強度を低減するために、円状であることが好ましい。

30

【0057】

アイソレータ150は、磁界の変化に代えて、電界の変化を利用して信号を伝達する。具体的には、第2回路2が第2電極12へ電圧を印加すると、第1電極11と第2電極12との間に電界が発生する。第1回路1は、このときの電極間容量を検出し、検出結果に基づいて信号を生成する。これにより、第1電極11と第2電極12との間で、電流を遮断した状態で信号が伝達される。

【0058】

いずれの変形例においても、第1誘電部31が設けられることで、下端LE近傍の電界強度を低減できる。これにより、第2電極12への電圧の印加時に、アイソレータの破壊が生じる可能性を低減できる。

40

【0059】

変形例に表した構造は、適宜組み合わせ可能である。例えば、アイソレータ110、120、又は150に、図12(a)~図12(c)のいずれかに表した第3誘電部33又は第4誘電部34が設けられても良い。アイソレータ110、120、又は130に、アイソレータ150の第1電極11及び第2電極12の構造が適用されても良い。

【0060】

(第2実施形態)

50

図 1 4 は、第 2 実施形態に係るアイソレータを表す断面図である。

図 1 4 に表した第 2 実施形態に係るアイソレータ 2 0 0 は、第 1 誘電部 3 1 及び第 2 誘電部 3 2 の構成について、第 1 実施形態に係るアイソレータ 1 0 0 と差異を有する。

【 0 0 6 1 】

第 1 誘電部 3 1 は、第 1 絶縁部 2 1 と第 2 電極 1 2 との間、及び第 2 絶縁部 2 2 と第 2 電極 1 2 との間に設けられている。第 1 誘電部 3 1 は、第 2 電極 1 2 の底面及び側面に沿って設けられている。第 1 誘電部 3 1 は、第 2 電極 1 2 に接している。第 1 誘電部 3 1 は、Z 方向における第 1 絶縁部 2 1 と第 2 絶縁部 2 2 との間には設けられていない。

【 0 0 6 2 】

第 1 誘電部 3 1 の比誘電率は、第 1 絶縁部 2 1 及び第 2 絶縁部 2 2 のそれぞれの比誘電率よりも高い。第 1 誘電部 3 1 は、連続的に設けられている。すなわち、第 1 誘電部 3 1 は、シームレスである。例えば、第 1 誘電部 3 1 は、第 2 電極 1 2 の底面に接触する部分と、第 2 電極 1 2 の側面に接触する別の部分と、を有する。これらの部分の間には、界面が存在しない。

10

【 0 0 6 3 】

第 2 誘電部 3 2 の比誘電率は、第 1 絶縁部 2 1 及び第 2 絶縁部 2 2 のそれぞれの比誘電率よりも高い。第 2 誘電部 3 2 は、第 1 絶縁部 2 1 と第 3 導電部 5 3 との間、及び第 2 絶縁部 2 2 と第 3 導電部 5 3 との間に設けられている。第 2 誘電部 3 2 は、第 3 導電部 5 3 の底面の一部及び側面に沿って設けられている。第 2 導電部 5 2 と第 3 導電部 5 3 との間の電気的な接続のために、第 2 誘電部 3 2 は、第 2 導電部 5 2 と第 3 導電部 5 3 との間には設けられていない。第 2 誘電部 3 2 は、第 3 導電部 5 3 に接している。

20

【 0 0 6 4 】

第 2 実施形態によれば、第 2 電極 1 2 の下端 L E 近傍が第 1 誘電部 3 1 に被覆される。下端 L E の下方及び側方の両方において、静電ポテンシャルの等高線の曲率を緩やかにできる。このため、第 2 実施形態によれば、第 1 実施形態と同様に、下端 L E 近傍の最大電界強度を低減できる。

【 0 0 6 5 】

また、第 1 誘電部 3 1 は、連続的に設けられている。第 1 誘電部 3 1 の下端 L E 近傍に界面が存在すると、界面に存在する不純物が、電界強度分布に影響を与えうる。この結果、下端 L E 近傍の電界強度が増大する可能性がある。第 2 実施形態によれば、界面が存在することによる電界強度分布の変動を抑制できる。これにより、第 2 電極 1 2 への電圧の印加時に、アイソレータ 2 0 0 の破壊が生じる可能性を低減できる。

30

【 0 0 6 6 】

図 1 5 は、図 1 4 の一部を拡大した断面図である。

第 2 絶縁部 2 2 は、図 1 5 に表したように、第 1 絶縁領域 2 2 a 及び第 2 絶縁領域 2 2 b を含んでも良い。第 2 絶縁領域 2 2 b は、第 1 絶縁領域 2 2 a の上に設けられている。第 1 絶縁領域 2 2 a の比誘電率は、第 2 絶縁領域 2 2 b の比誘電率及び第 1 絶縁部 2 1 の比誘電率と異なる。第 1 誘電部 3 1 の下端は、第 1 絶縁部 2 1 と第 1 絶縁領域 2 2 a との間の界面 S 4 よりも下方に位置する。

【 0 0 6 7 】

例えば、第 1 絶縁領域 2 2 a の比誘電率は、第 2 絶縁領域 2 2 b の比誘電率及び第 1 絶縁部 2 1 の比誘電率よりも高い。第 1 絶縁領域 2 2 a は、シリコン、酸素、及び水素を含む。第 1 絶縁部 2 1 及び第 2 絶縁領域 2 2 b は、シリコン、酸素、及び窒素を含む。第 1 絶縁領域 2 2 a における水素濃度は、第 1 絶縁部 2 1 における水素濃度及び第 2 絶縁領域 2 2 b における水素濃度よりも高い。第 1 絶縁部 2 1 における窒素濃度及び第 2 絶縁領域 2 2 b における窒素濃度は、第 1 絶縁領域 2 2 a における窒素濃度よりも高い。

40

【 0 0 6 8 】

第 2 実施形態に係るアイソレータの製造方法の一例を説明する。

図 1 6 及び図 1 7 は、第 2 実施形態に係るアイソレータの製造方法を表す断面図である。

まず、図 4 (a) ~ 図 4 (c) に表した工程と同様の工程を実行する。金属層 M L 1 の

50

上に、めっき法により、開口OP3を埋め込む別の金属層を形成する。図16(a)に表したように、第1絶縁部21の上面が露出するまで、CMPを行う。これにより、第2導電部52が形成される。図5(a)に表したように、第1絶縁部21及び第2導電部52の上に、CVDにより、絶縁層IL1及びIL2を形成する。

【0069】

例えば、第1絶縁部21及び絶縁層IL2は、テトラオキシシラン(TEOS)ガスと酸素(O₂)ガスを用いたプラズマCVDにより形成される。絶縁層IL1は、酸化二窒素(N₂O)ガスとシラン(SiH₄)ガスを用いたプラズマCVDにより形成される。

【0070】

第2絶縁部22及び第1誘電部31を貫通する開口OP4及びOP5を形成する。開口OP4の内面、開口OP5の内面、及び第2絶縁部22の上面に沿って、誘電層DL1を形成する。図16(b)に表したように、誘電層DL1の上面に沿って金属層ML3を形成する。

10

【0071】

金属層ML3の上に、めっき法により、開口OP4及びOP5を埋め込む別の金属層を形成する。図17(a)に表したように、絶縁層IL2の上面が露出するまで、CMPを行う。これにより、誘電層DL1、金属層ML3、及び別の金属層が複数に分断され、第1誘電部31、第2誘電部32、第2電極12、及び第3導電部53が形成される。絶縁層IL1及びIL2は、それぞれ第1絶縁領域22a及び第2絶縁領域22bに対応する。このような、開口OP4の形成、及び開口OP4側壁への誘電層DL1の形成を含む工程は、第2電極12の底面と側壁へのシームレスな誘電層DL1の形成を可能とする。

20

【0072】

以降は、図6(b)に表した工程と同様に、絶縁層41の上に、パッド62、パッド64、パッド66、絶縁部28、及び絶縁部29を形成する。これにより、図17(b)に表したように、第2実施形態に係るアイソレータ200が製造される。

【0073】

(変形例)

図18~図23は、第2実施形態の変形例に係るアイソレータを表す断面図である。

図18に表したアイソレータ210のように、第3誘電部33及び第4誘電部34が設けられていても良い。

30

第3誘電部33は、絶縁部20と第1電極11との間に設けられている。第3誘電部33は、第1電極11の底面及び側面に沿って連続的に設けられている。第3誘電部33は、第1電極11に接している。第4誘電部34は、絶縁部20と第1導電部51との間に設けられている。第4誘電部34は、第1導電部51の底面及び側面に沿って連続的に設けられている。第4誘電部34は、第1導電部51に接している。

【0074】

図19に表したアイソレータ220では、第1誘電部31が、Z方向において第1絶縁部21と第2絶縁部22との間にさらに設けられている。すなわち、第1誘電部31の一部は第2電極12の底面及び側面に沿って設けられ、第1誘電部31の別の一部はX-Y面に沿って第2電極12の一部の周りに設けられている。

40

【0075】

第2誘電部32の一部は第3導電部53の底面及び側面に沿って設けられ、第2誘電部32の別の一部はX-Y面に沿って第3導電部53の一部の周りに設けられている。第1誘電部31の前記別の一部は、第2誘電部32の前記別の一部と連続していても良い。

【0076】

アイソレータ220によれば、アイソレータ200に比べて、下端LE近傍の電界強度をさらに低減できる。

【0077】

第1絶縁部21と第1誘電部31の前記別の一部との間には、第2界面S2が存在する。第2界面S2は、X-Y面に沿って広がっている。第2界面S2は、第2電極12の下

50

端よりも上方に位置している。

【 0 0 7 8 】

図 2 0 に表したアイソレータ 2 3 0 のように、第 2 界面 S 2 の Z 方向における位置は、第 2 電極 1 2 の下端の Z 方向における位置と同じであっても良い。アイソレータ 2 3 0 によれば、アイソレータ 2 2 0 に比べて、下端 L E 近傍の電界強度をさらに低減できる。

【 0 0 7 9 】

図 2 1 に表したアイソレータ 2 4 0 のように、第 2 電極 1 2 の下端は、第 1 界面 S 1 よりも下方に位置し、第 2 界面 S 2 よりも上方に位置していても良い。この場合、第 1 絶縁部 2 1 と第 2 電極 1 2 との間の Z 方向における第 1 誘電部 3 1 の厚みは、第 1 絶縁部 2 1 と第 2 絶縁部 2 2 との間の Z 方向における第 1 誘電部 3 1 の厚みよりも大きい。

10

【 0 0 8 0 】

図 2 2 (a) ~ 図 2 2 (c) に表したように、第 3 誘電部 3 3 の一部が第 1 電極 1 1 の底面及び側面に沿って設けられ、第 3 誘電部 3 3 の別の一部が、X - Y 面に沿って第 1 電極 1 1 の一部の周りに設けられていても良い。第 4 誘電部 3 4 の一部が第 1 導電部 5 1 の底面及び側面に沿って設けられ、第 4 誘電部 3 4 の別の一部が、X - Y 面に沿って第 1 導電部 5 1 の一部の周りに設けられていても良い。

【 0 0 8 1 】

絶縁部 2 0 と第 3 誘電部 3 3 の前記別の一部との間には、界面 S 3 が存在する。界面 S 3 は、X - Y 面に沿って広がっている。図 2 2 (a) に表したアイソレータ 2 5 1 のように、界面 S 3 は、第 1 電極 1 1 の下端よりも上方に位置している。

20

【 0 0 8 2 】

又は、図 2 2 (b) に表したアイソレータ 2 5 2 のように、界面 S 3 の Z 方向における位置は、第 1 電極 1 1 の下端の Z 方向における位置と同じであっても良い。図 2 2 (c) に表したアイソレータ 2 5 3 のように、界面 S 3 は、第 1 電極 1 1 の下端よりも下方に位置していても良い。

【 0 0 8 3 】

図 2 3 に表したアイソレータ 2 6 0 のように、第 1 電極 1 1 及び第 2 電極 1 2 は、平板状であっても良い。

【 0 0 8 4 】

変形例に表した構造は、適宜組み合わせ可能である。例えば、アイソレータ 2 2 0 ~ 2 4 0 及び 2 6 0 のいずれかに、図 2 2 (a) ~ 図 2 2 (c) のいずれかに表した第 3 誘電部 3 3 及び第 4 誘電部 3 4 が設けられても良い。アイソレータ 2 2 0 ~ 2 4 0 のいずれかに、アイソレータ 2 6 0 の第 1 電極 1 1 及び第 2 電極 1 2 の構造が適用されても良い。

30

【 0 0 8 5 】

図 2 4 は、第 3 実施形態に係るアイソレータを表す平面図である。

図 2 5 は、第 3 実施形態に係るアイソレータの断面構造を表す模式図である。

第 3 実施形態に係るアイソレータ 3 0 0 では、図 2 4 に表したように、配線 6 1 を介して、第 1 電極 1 1 の一端が導電体 5 0 と電氣的に接続されている。第 1 電極 1 1 の他端は、配線 6 0 を介して第 1 回路 1 と電氣的に接続されている。

【 0 0 8 6 】

図 2 5 に表したように、第 1 回路 1 は、基板 5 中に設けられている。第 2 回路 2 は、基板 5 から離れた基板 6 中に設けられている。パッド 6 2 は、配線 6 3 を介して、基板 6 の上に設けられたパッド 6 8 と電氣的に接続されている。パッド 6 4 は、配線 6 5 を介して、基板 6 の上に設けられたパッド 6 9 と電氣的に接続されている。第 2 回路 2 は、パッド 6 8 及び 6 9 と電氣的に接続されている。

40

【 0 0 8 7 】

アイソレータ 3 0 0 において、基板 5 より上側の構造には、既に説明した各実施形態に係る構造を適用可能である。これにより、第 2 電極 1 2 の端面の下端近傍における電界強度を低減できる。

【 0 0 8 8 】

50

図 26 は、第 3 実施形態の第 1 変形例に係るアイソレータを表す平面図である。

図 27 は、図 26 の A1 - A2 断面図である。図 28 は、図 26 の B1 - B2 断面図である。

図 29 は、第 3 実施形態の第 1 変形例に係るアイソレータの断面構造を表す模式図である。

第 1 変形例に係るアイソレータ 310 は、図 26 に表したように、第 1 構造体 10 - 1 及び第 2 構造体 10 - 2 を含む。

【0089】

第 1 構造体 10 - 1 は、図 26、図 27、及び図 29 に表したように、電極 11 - 1、電極 12 - 1、絶縁部 21 - 1、絶縁部 22 - 1、誘電部 31 a、誘電部 32 a、絶縁層 41 a ~ 44 a、導電体 50 a、パッド 62 a、パッド 64 a、及びパッド 66 a を含む。電極 11 - 1、電極 12 - 1、絶縁部 21 - 1、絶縁部 22 - 1、誘電部 31 a、誘電部 32 a、絶縁層 41 a ~ 44 a、導電体 50 a、パッド 62 a、パッド 64 a、及びパッド 66 a の構造は、例えば、図 2 に表した第 1 電極 11、第 2 電極 12、第 1 絶縁部 21、第 2 絶縁部 22、第 1 誘電部 31、第 2 誘電部 32、絶縁層 41 ~ 44、導電体 50、パッド 62、パッド 64、及びパッド 66 の構造とそれぞれ同様である。

10

【0090】

第 2 構造体 10 - 2 は、図 26、図 28、及び図 29 に表したように、電極 11 - 2、電極 12 - 2、絶縁部 21 - 2、絶縁部 22 - 2、誘電部 31 b、誘電部 32 b、絶縁層 41 b ~ 44 b、導電体 50 b、パッド 62 b、パッド 64 b、及びパッド 66 b を含む。電極 11 - 2、電極 12 - 2、絶縁部 21 - 2、絶縁部 22 - 2、誘電部 31 b、誘電部 32 b、絶縁層 41 b ~ 44 b、導電体 50 b、パッド 62 b、パッド 64 b、及びパッド 66 b の構造は、例えば、図 1 ~ 図 2 に表した第 1 電極 11、第 2 電極 12、第 1 絶縁部 21、第 2 絶縁部 22、第 1 誘電部 31、第 2 誘電部 32、絶縁層 41 ~ 44、導電体 50、パッド 62、パッド 64、及びパッド 66 の構造とそれぞれ同様である。

20

【0091】

図 26 に表したように、パッド 62 a は、配線 63 によってパッド 62 b と電氣的に接続されている。パッド 64 a は、配線 65 によってパッド 64 b と電氣的に接続されている。

【0092】

パッド 66 a は、配線 67 a によって別の導電部材と電氣的に接続されている。パッド 66 b は、配線 67 b によって別の導電部材と電氣的に接続されている。

30

【0093】

図 29 に表したように、第 1 回路 1 は、基板 5 中に設けられている。第 1 構造体 10 - 1 は、基板 5 の上に設けられている。第 2 回路 2 は、基板 6 中に設けられている。第 2 構造体 10 - 2 は、基板 6 の上に設けられている。電極 11 - 1 の一端は導電体 50 a と電氣的に接続されている。電極 11 - 1 の他端は第 1 回路 1 と電氣的に接続されている。電極 11 - 2 の一端は導電体 50 b と電氣的に接続されている。電極 11 - 2 の他端は第 2 回路 2 と電氣的に接続されている。

【0094】

アイソレータ 310 において、基板 5 より上側の構造及び基板 6 より上側の構造には、既に説明した各実施形態に係る構造を適用可能である。これにより、電極 12 - 1 の端面の下端近傍における電界強度を低減できる。また、電極 12 - 2 の端面の下端近傍における電界強度を低減できる。図 26 ~ 図 29 に表したアイソレータ 310 では、一对の電極 11 - 1 及び電極 12 - 1 が、一对の電極 11 - 2 及び電極 12 - 2 と直列に接続されている。換言すると、第 1 回路 1 と第 2 回路 2 との間は、直列に接続された二対の電極によって、二重に絶縁されている。アイソレータ 310 によれば、一对の電極によって一重に絶縁された構造に比べて、絶縁信頼性を向上できる。

40

【0095】

図 30 は、第 3 実施形態の第 2 変形例に係るアイソレータを表す平面図である。

50

図 3 1 は、第 3 実施形態の第 2 変形例に係るアイソレータの断面構造を表す模式図である。

第 3 実施形態の第 2 変形例に係るアイソレータ 3 2 0 は、図 3 0 及び図 3 1 に表したように、第 1 電極 1 1 の両端が第 1 回路 1 と電氣的に接続されている点で、アイソレータ 3 0 0 と異なる。導電体 5 0 は、第 1 回路 1 及び第 1 電極 1 1 とは電氣的に分離されている。導電体 5 0 が基準電位に設定されれば、第 1 回路 1、第 1 電極 1 1、及び導電体 5 0 の間の電氣的な接続関係は、適宜変更可能である。

【 0 0 9 6 】

図 3 2 は、第 3 実施形態の第 3 変形例に係るアイソレータを表す模式図である。

第 3 変形例に係るアイソレータ 3 3 0 は、第 1 構造体 1 0 - 1、第 2 構造体 1 0 - 2、第 3 構造体 1 0 - 3、第 4 構造体 1 0 - 4 を含む。第 1 構造体 1 0 - 1 は、電極 1 1 - 1 及び電極 1 2 - 1 を含む。第 2 構造体 1 0 - 2 は、電極 1 1 - 2 及び電極 1 2 - 2 を含む。第 3 構造体 1 0 - 3 は、電極 1 1 - 3 及び電極 1 2 - 3 を含む。第 4 構造体 1 0 - 4 は、電極 1 1 - 4 及び電極 1 2 - 4 を含む。それぞれの電極は、コイルである。第 1 回路 1 は、差動ドライバ回路 1 a、容量 C 1、及び容量 C 2 を含む。第 2 回路 2 は、差動受信回路 2 a、容量 C 3、及び容量 C 4 を含む。

【 0 0 9 7 】

例えば、アイソレータ 3 3 0 の第 1 構造体 1 0 - 1 及び第 2 構造体 1 0 - 2 には、図 2 7 に表したアイソレータ 3 1 0 の第 1 構造体 1 0 - 1 と同様の構成を適用可能である。アイソレータ 3 3 0 の第 3 構造体 1 0 - 3 及び第 4 構造体 1 0 - 4 には、図 2 8 に表したアイソレータ 3 1 0 の第 2 構造体 1 0 - 2 と同様の構成を適用可能である。

【 0 0 9 8 】

例えば、差動ドライバ回路 1 a、容量 C 1、容量 C 2、電極 1 1 - 1、電極 1 1 - 2、電極 1 2 - 1、及び電極 1 2 - 2 は、不図示の第 1 基板の上に形成される。電極 1 1 - 1 の一端は、第 1 の定電位に接続される。電極 1 1 - 2 の他端は、容量 C 1 に接続される。電極 1 1 - 2 の一端は、第 2 の定電位に接続される。電極 1 1 - 2 の他端は、容量 C 2 に接続する。

【 0 0 9 9 】

差動ドライバ回路 1 a の一方の出力は、容量 C 1 に接続される。差動ドライバ回路 1 a の他方の出力は、容量 C 1 に接続される。容量 C 1 は、差動ドライバ回路 1 a と電極 1 1 - 1 との間に接続される。容量 C 2 は、差動ドライバ回路 1 a と電極 1 1 - 2 との間に接続される。

【 0 1 0 0 】

絶縁部を挟んで電極 1 1 - 1 と電極 1 2 - 1 が積層される。別の絶縁部を挟んで電極 1 1 - 2 と電極 1 2 - 2 が積層される。電極 1 2 - 1 の一端は、電極 1 2 - 2 の一端と接続されている。

【 0 1 0 1 】

例えば、差動受信回路 2 a、容量 C 3、容量 C 4、電極 1 1 - 3、電極 1 1 - 4、電極 1 2 - 3、及び電極 1 2 - 4 は、不図示の第 2 基板の上に形成される。電極 1 1 - 3 の一端は、第 3 の定電位に接続される。電極 1 1 - 3 の他端は、容量 C 3 に接続される。電極 1 1 - 4 の一端は、第 4 の定電位に接続される。電極 1 1 - 4 の他端は、容量 C 4 に接続される。

【 0 1 0 2 】

差動受信回路 2 a の一方の入力は、容量 C 3 に接続される。差動受信回路 2 a の他方の入力は、容量 C 4 に接続される。絶縁部を挟んで電極 1 1 - 3 と電極 1 2 - 3 が積層される。別の絶縁部を挟んで、電極 1 1 - 4 と電極 1 2 - 4 が積層される。電極 1 2 - 3 の一端は、電極 1 2 - 4 の一端と接続されている。

【 0 1 0 3 】

動作について説明する。アイソレータでは、変調された信号が伝送される。図 3 2 では、V i n が変調された信号を表す。信号の変調には、例えば、エッジトリガ方式、又は O

n - O f f K e y i n g方式が用いられる。いずれの方法においても、V i nは、元の信号を高周波帯にシフトさせた信号である。

【 0 1 0 4 】

差動ドライバ回路 1 aは、V i nに応じて電極 1 1 - 1 及び電極 1 1 - 2 に互いに逆方向の電流 i_0 を流す。電極 1 1 - 1 及び 1 1 - 2 は、互いに逆向きの磁界 (H 1) を発生する。電極 1 1 - 1 の巻数が電極 1 1 - 2 の巻数と同じときは、発生する磁界の大きさが互いに等しくなる。

【 0 1 0 5 】

磁界 H 1 によって電極 1 2 - 1 に生じる誘導電圧は、磁界 H 1 によって電極 1 2 - 2 に生じる誘導電圧と加算される。電極 1 2 - 1 及び 1 2 - 2 に、電流 i_1 が流れる。電極 1 2 - 1 の他端は、電極 1 2 - 3 の他端とボンディングワイヤで接続されている。電極 1 2 - 2 の他端は、電極 1 2 - 4 の他端と別のボンディングワイヤで接続されている。ボンディングワイヤは、例えば金を含む。ボンディングワイヤの直径は、例えば $30\ \mu\text{m}$ である。

10

【 0 1 0 6 】

電極 1 2 - 1 及び 1 2 - 2 で加算された誘導電圧は、電極 1 2 - 3 及び 1 2 - 4 に印加される。電極 1 2 - 3 及び 1 2 - 4 には、電流 i_1 と同じ電流値の電流 i_2 が流れる。電極 1 2 - 3 及び 1 2 - 4 は、互いに逆向きの磁界 (H 2) を発生する。電極 1 2 - 3 の巻数が電極 1 2 - 4 の巻数と同じときは、発生する磁界の大きさが互いに等しくなる。

【 0 1 0 7 】

磁界 H 2 によって電極 1 1 - 3 に生じる誘導電圧の方向は、磁界 H 2 によって電極 1 1 - 4 に生じる誘導電圧の方向と逆である。電極 1 1 - 3 及び 1 1 - 4 に電流 i_3 が流れる。また、電極 1 1 - 3 に生じる誘導電圧の大きさは、電極 1 1 - 4 に生じる誘導電圧の大きさと同じである。差動受信回路 2 a には、電極 1 1 - 3 及び 1 1 - 4 がそれぞれ発生させる誘導電圧の加算が印加され、変調された信号が伝送される。

20

【 0 1 0 8 】

図 3 3 は、第 4 実施形態に係るパッケージを表す斜視図である。

図 3 4 は、第 4 実施形態に係るパッケージの断面構造を表す模式図である。

第 4 実施形態に係るパッケージ 4 0 0 は、図 3 3 に表したように、金属部材 8 1 a ~ 8 1 f、金属部材 8 2 a ~ 8 2 f、パッド 8 3 a ~ 8 3 f、パッド 8 4 a ~ 8 4 f、封止部 9 0、及び複数のアイソレータ 3 1 0 を含む。

30

【 0 1 0 9 】

図示した例では、パッケージ 4 0 0 は、4 つのアイソレータ 3 3 0 を含む。すなわち、図 3 2 に表した第 1 構造体 1 0 - 1 ~ 第 4 構造体 1 0 - 4 の組が、4 つ設けられている。

【 0 1 1 0 】

複数の第 1 構造体 1 0 - 1 及び複数の第 2 構造体 1 0 - 2 は、金属部材 8 1 a の一部の上に設けられている。例えば、複数の第 1 構造体 1 0 - 1 及び複数の第 2 構造体 1 0 - 2 は、1 つの基板 5 の上に設けられている。基板 5 は、金属部材 8 1 a と電氣的に接続されている。基板 5 中には、複数の第 1 回路 1 が設けられている。1 つの第 1 回路 1 は、1 つの第 1 構造体 1 0 - 1 と 1 つの第 2 構造体 1 0 - 2 の組に対応して設けられている。

【 0 1 1 1 】

複数の第 3 構造体 1 0 - 3 及び複数の第 4 構造体 1 0 - 4 は、金属部材 8 2 a の一部の上に設けられている。複数の第 3 構造体 1 0 - 3 及び複数の第 4 構造体 1 0 - 4 は、1 つの基板 6 の上に設けられている。基板 6 は、金属部材 8 2 a と電氣的に接続されている。基板 6 中には、複数の第 2 回路 2 が設けられている。1 つの第 2 回路 2 は、1 つの第 3 構造体 1 0 - 3 と 1 つの第 4 構造体 1 0 - 4 の組に対応して設けられている。

40

【 0 1 1 2 】

金属部材 8 1 a は、さらにパッド 8 3 a と電氣的に接続されている。パッド 8 3 a は、各第 1 構造体 1 0 - 1 及び各第 2 構造体 1 0 - 2 の導電体 5 0 a と電氣的に接続されている。金属部材 8 2 a は、さらにパッド 8 4 a と電氣的に接続されている。パッド 8 4 a は、各第 3 構造体 1 0 - 3 及び各第 4 構造体 1 0 - 4 の導電体 5 0 b と電氣的に接続されて

50

いる。

【0113】

金属部材81b～81eは、パッド83b～83eとそれぞれ電氣的に接続されている。パッド83b～83eは、複数の第1回路1とそれぞれ電氣的に接続されている。金属部材81fは、パッド83fと電氣的に接続されている。パッド83fは、複数の第1回路1と電氣的に接続されている。

【0114】

金属部材82b～82eは、パッド84b～84eとそれぞれ電氣的に接続されている。パッド84b～84eは、複数の第2回路2とそれぞれ電氣的に接続されている。金属部材82fは、パッド84fと電氣的に接続されている。パッド84fは、複数の第2回路2と電氣的に接続されている。

10

【0115】

封止部90は、金属部材81a～81f及び82a～82fのそれぞれの一部、パッド83a～83f、パッド84a～84f、及び複数のアイソレータ330を覆っている。

【0116】

金属部材81a～81fは、端子T1a～T1fをそれぞれ有する。金属部材82a～82fは、端子T2a～T2fをそれぞれ有する。端子T1a～T1f及びT2a～T2fは、封止部90に覆われておらず、外部に露出している。

【0117】

例えば、端子T1a及びT2aは、基準電位に接続される。端子T1b～T1eには、それぞれの第1回路1への信号が入力される。端子T2b～T2eには、それぞれの第2回路2からの信号が出力される。端子T1fは、複数の第1回路1を駆動させるための電源と接続される。端子T2fは、複数の第2回路2を駆動させるための電源と接続される。

20

【0118】

第4実施形態によれば、パッケージ400においてアイソレータの破壊が生じる可能性を低減できる。ここでは、4つのアイソレータ330が設けられた例を説明したが、パッケージ400には、1つ以上の他のアイソレータが設けられても良い。

【0119】

実施形態は、以下の構成を含んでも良い。

(構成1)

第1電極と、
前記第1電極の上に設けられた第1絶縁部と、
前記第1絶縁部の上に設けられた第2電極と、
前記第1電極から前記第2電極に向かう第1方向に垂直な第1面に沿って前記第2電極の周りに設けられ、前記第2電極に接する第2絶縁部と、
前記第1方向において前記第1絶縁部と前記第2絶縁部との間に設けられ、少なくとも一部が前記第1面に沿って前記第2電極の周りに位置し、前記第2電極に接する第1誘電部と、

30

を備え、

前記第1誘電部と前記第2絶縁部の第1界面と、前記第2電極の下端と、の間の前記第1方向における距離は、前記第1界面と前記第2電極の上端との間の前記第1方向における距離よりも短く、

40

前記第1誘電部の比誘電率は、前記第1絶縁部の比誘電率よりも高く、且つ前記第2絶縁部の比誘電率よりも高いアイソレータ。

(構成2)

前記第1方向に垂直な第2方向における前記第2電極の端面と、前記第2電極の底面と、の間の角度は、90度よりも大きい構成1記載のアイソレータ。

(構成3)

前記第1面に沿って前記第1電極の周りに設けられた第1導電部と、

前記第1導電部の上に設けられた第2導電部と、

50

前記第 2 導電部の上に設けられ、前記第 1 面に沿って前記第 2 電極の周りに位置する第 3 導電部と、

を有する導電部をさらに備えた構成 1 又は 2 に記載のアイソレータ。

(構成 4)

前記第 1 面に沿って前記第 3 導電部の少なくとも一部の周りに設けられた第 3 誘電部をさらに備え、

前記第 3 誘電部の比誘電率は、前記第 1 絶縁部の比誘電率よりも高く、且つ前記第 2 絶縁部の比誘電率よりも高い構成 3 に記載のアイソレータ。

(構成 5)

前記第 1 誘電部及び前記第 3 誘電部は、連続的に設けられた構成 4 に記載のアイソレータ。

10

(構成 6)

前記第 1 電極と電氣的に接続された第 1 回路と、

前記第 2 電極と電氣的に接続された第 2 回路と、

を備えた構成 1 ~ 4 のいずれか 1 つに記載のアイソレータ。

【0120】

以上、本発明のいくつかの実施形態を例示したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更などを行うことができる。これら実施形態やその変形例は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。また、前述の各実施形態は、相互に組み合わせて実施することができる。

20

【符号の説明】

【0121】

1 第 1 回路、 2 第 2 回路、 5 導電層、 11 第 1 電極、 11c 第 3 金属層、 11d 第 4 金属層、 12 第 2 電極、 12a 第 1 金属層、 12b 第 2 金属層、 21 第 1 絶縁部、 22 第 2 絶縁部、 28, 29 絶縁部、 31 第 1 誘電部、 32 第 2 誘電部、 33 第 3 誘電部、 34 第 4 誘電部、 41 ~ 44 絶縁層、 50 導電体、 51 第 1 導電部、 51a 金属層、 51b 金属層、 52 第 2 導電部、 52a 金属層、 52b 金属層、 53 第 3 導電部、 53a 金属層、 53b 金属層、 60, 61 配線、 62, 64, 66 パッド、 63, 65, 67 配線、 100, 100r, 110, 120, 130, 141 ~ 143, 150, 200 ~ 240, 251 ~ 253, 260, 300 ~ 330 アイソレータ、 400 パッケージ、 BS 底面、 ES 端面、 LE 下端、 S1 第 1 界面、 S2 第 2 界面

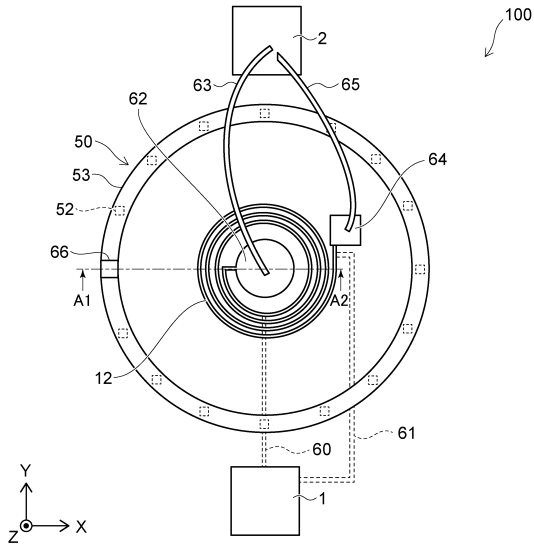
30

40

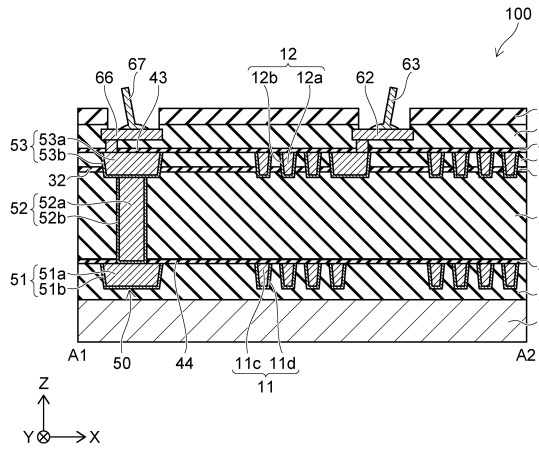
50

【図面】

【図 1】



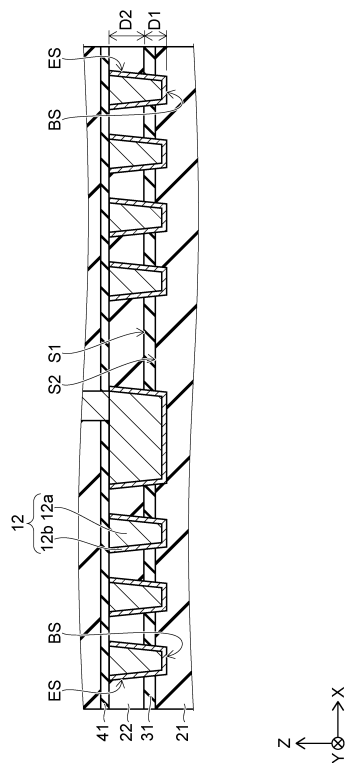
【図 2】



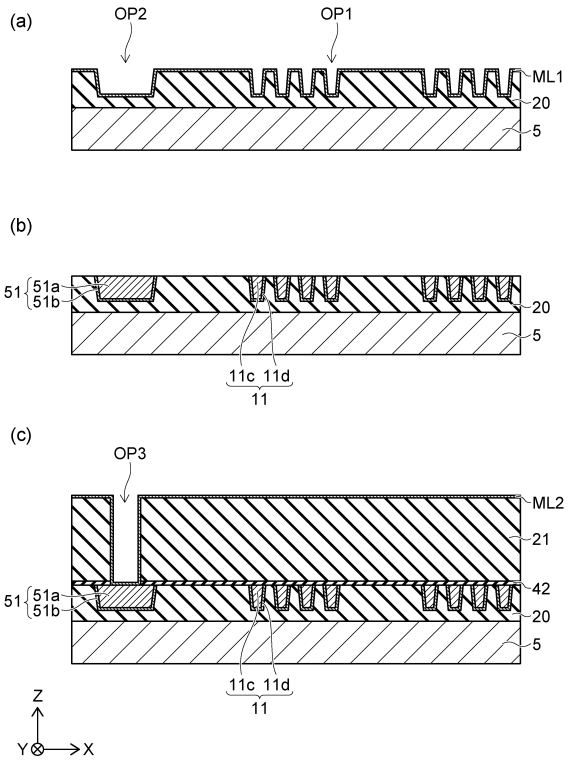
10

20

【図 3】



【図 4】

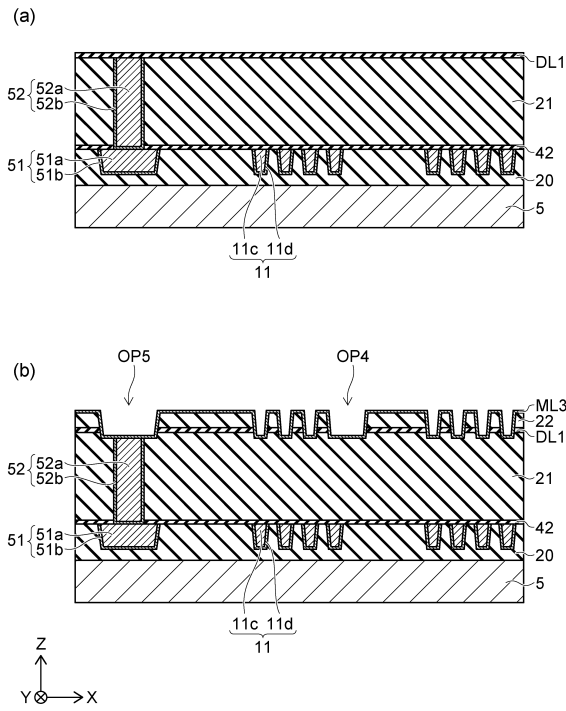


30

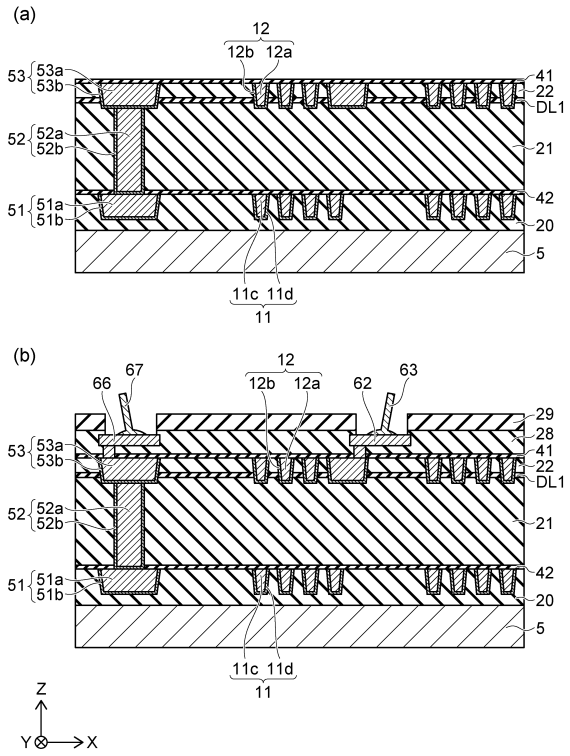
40

50

【 図 5 】



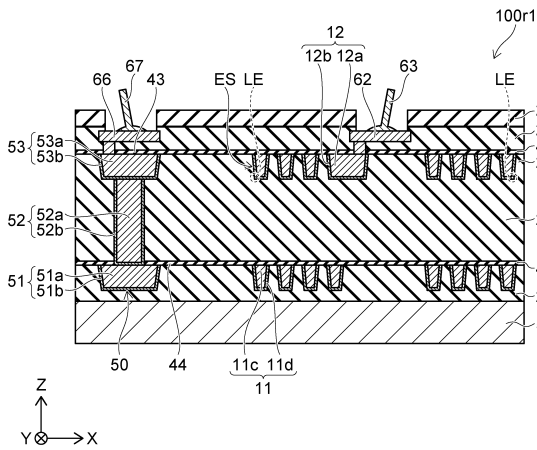
【 図 6 】



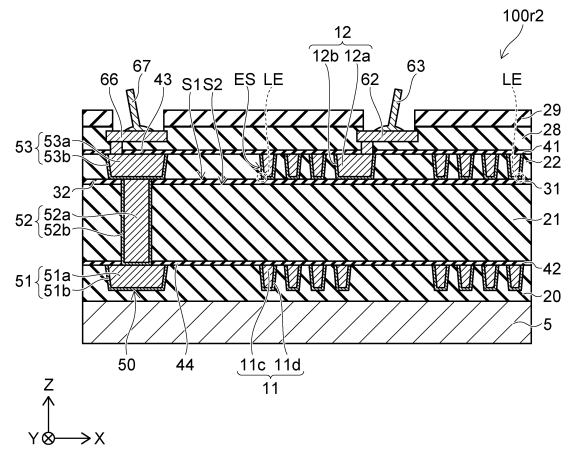
10

20

【 図 7 】



【 図 8 】

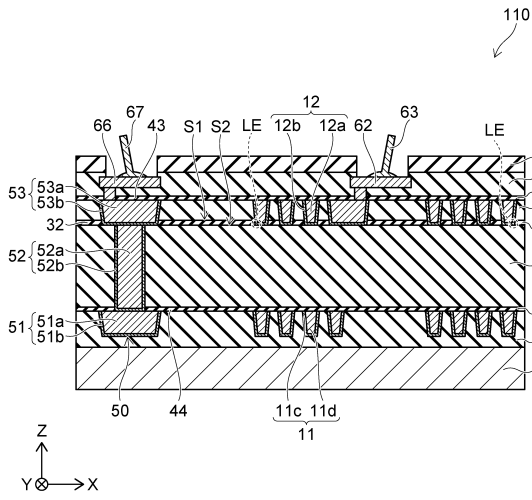


30

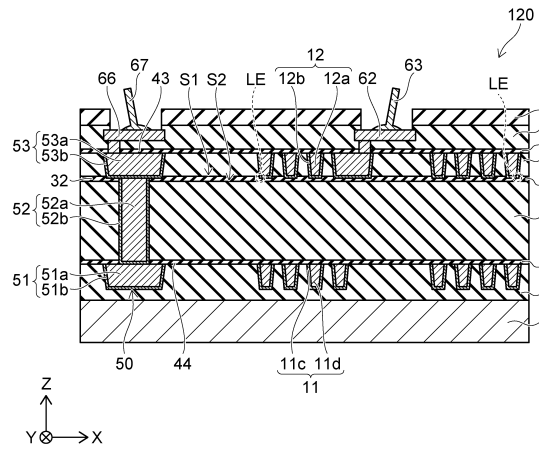
40

50

【 図 9 】



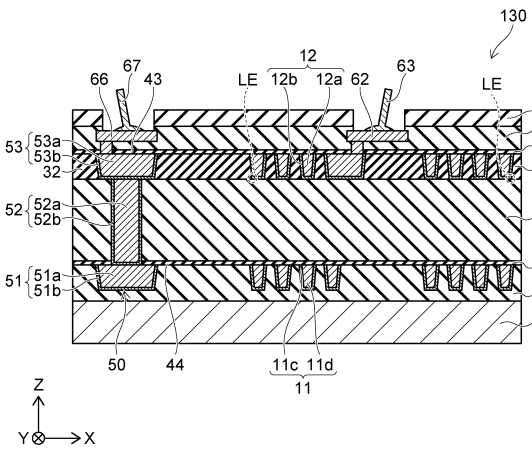
【 図 1 0 】



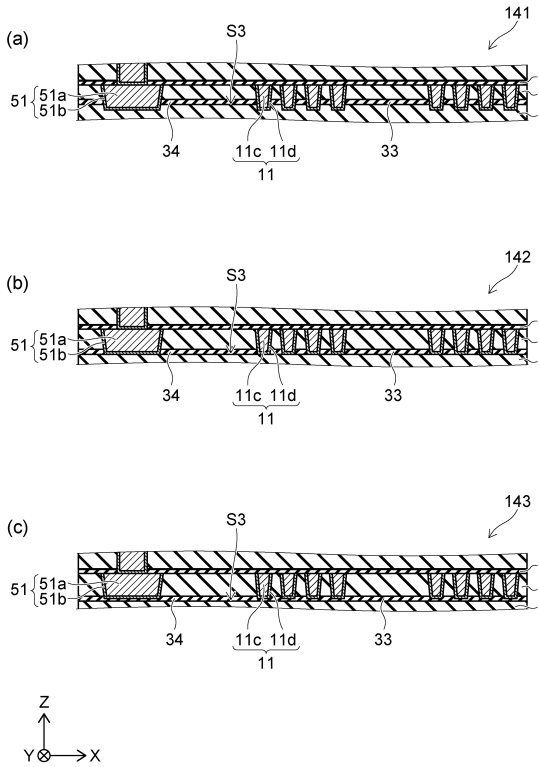
10

20

【 図 1 1 】



【 図 1 2 】

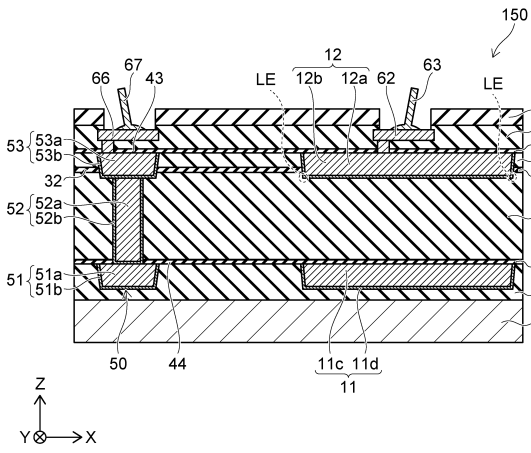


30

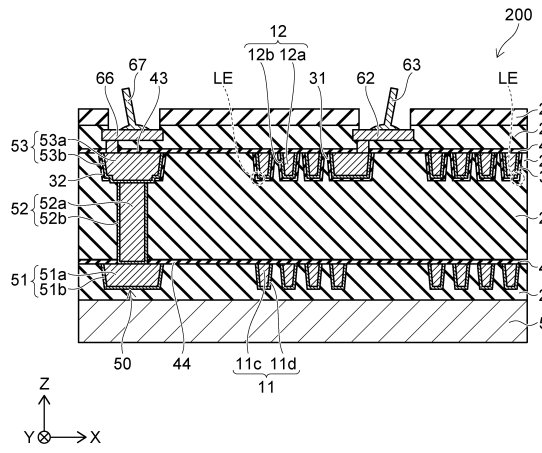
40

50

【 図 1 3 】



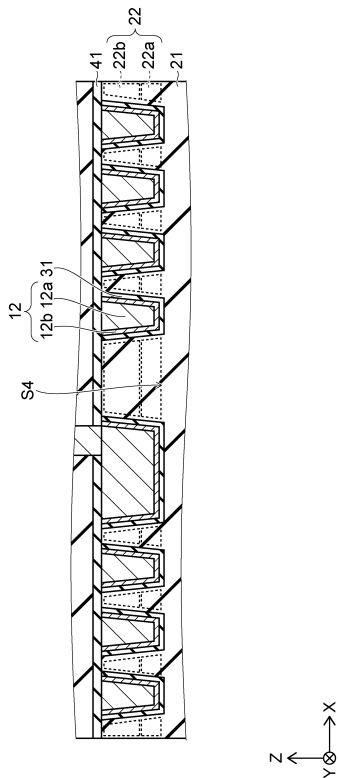
【 図 1 4 】



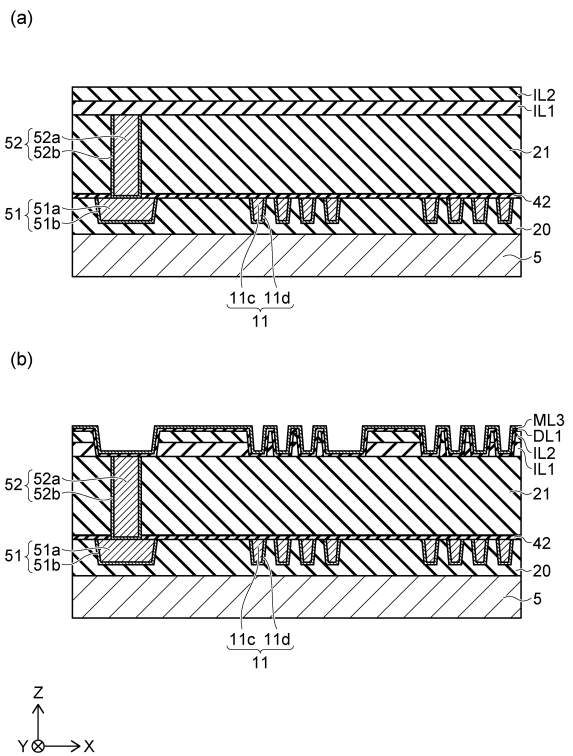
10

20

【 図 1 5 】



【 図 1 6 】

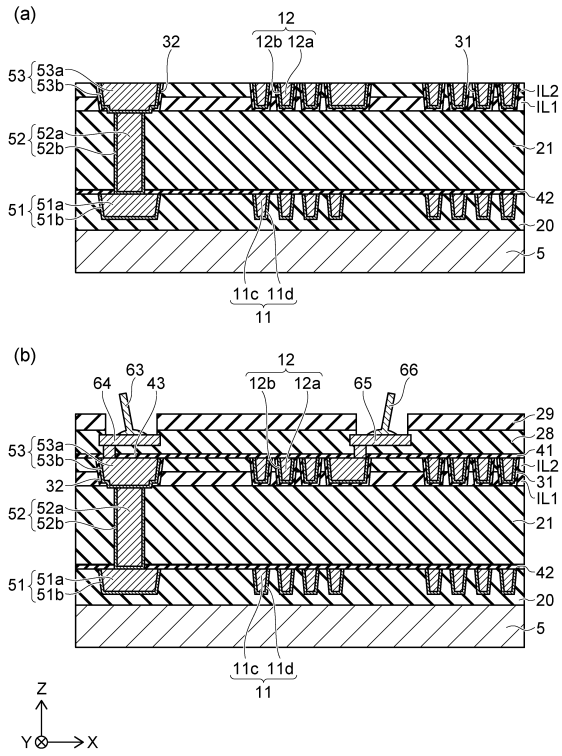


30

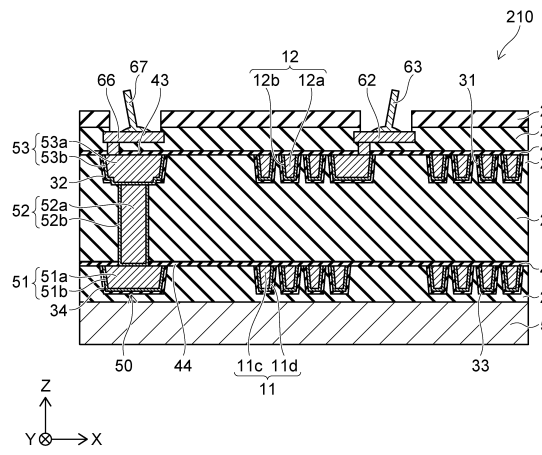
40

50

【 図 1 7 】



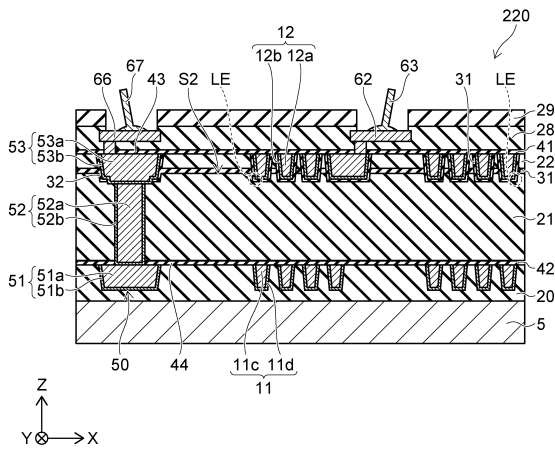
【 図 1 8 】



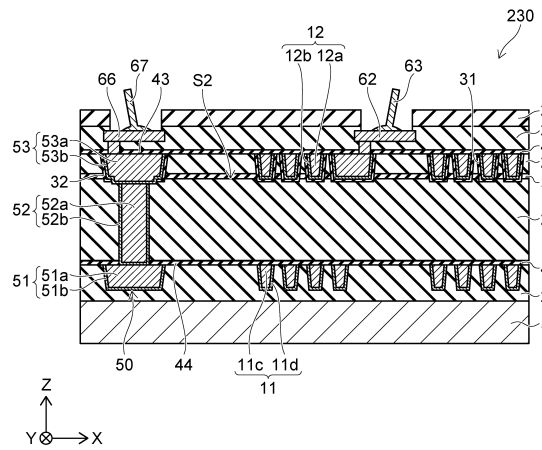
10

20

【 図 1 9 】



【 図 2 0 】

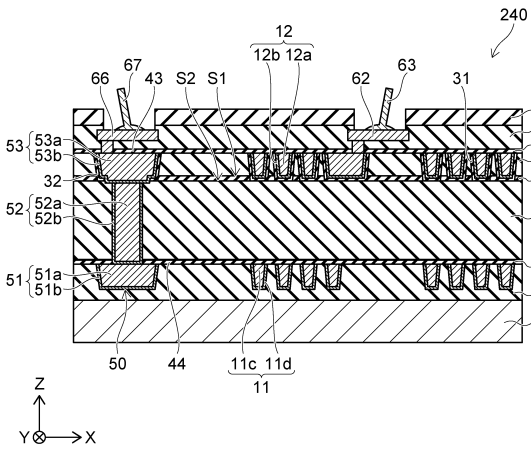


30

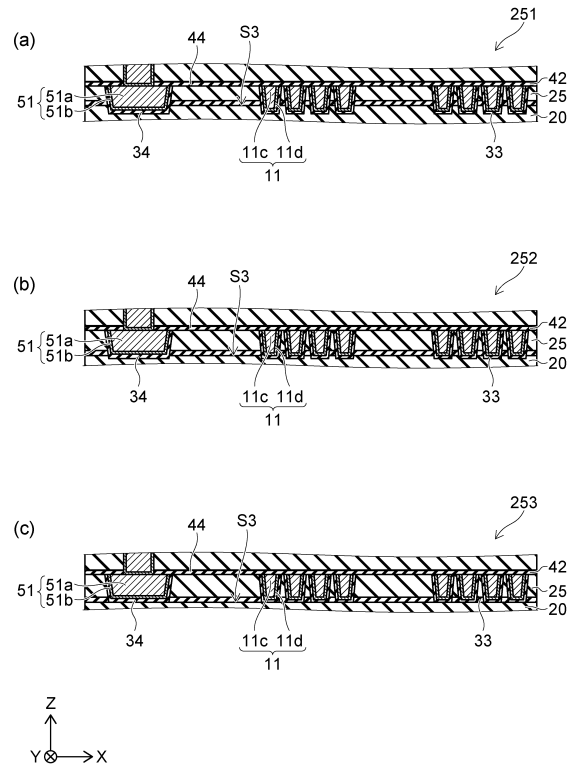
40

50

【図 2 1】



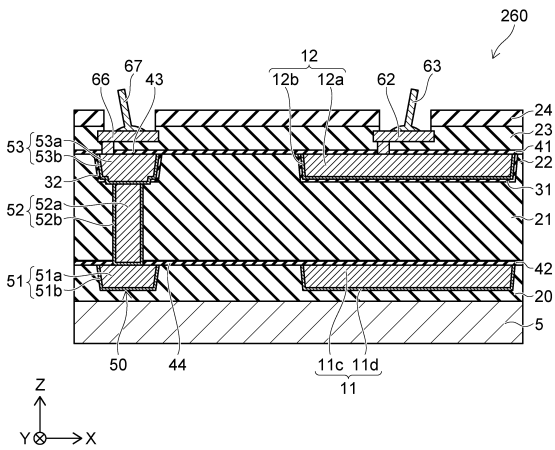
【図 2 2】



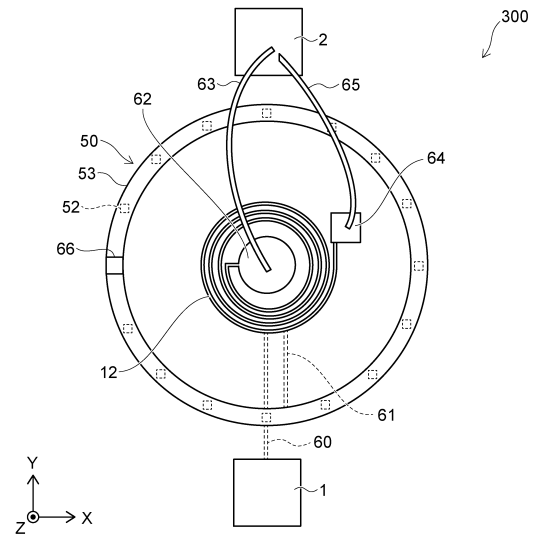
10

20

【図 2 3】



【図 2 4】

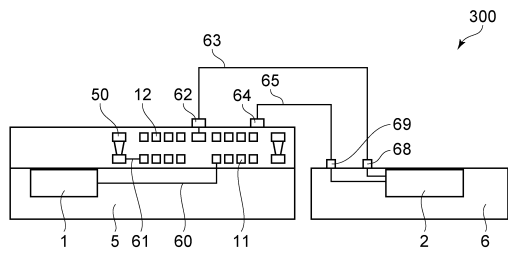


30

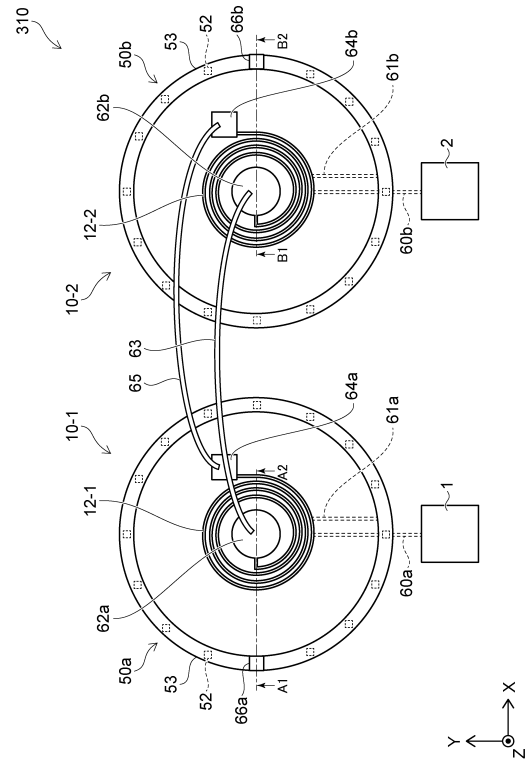
40

50

【図 25】



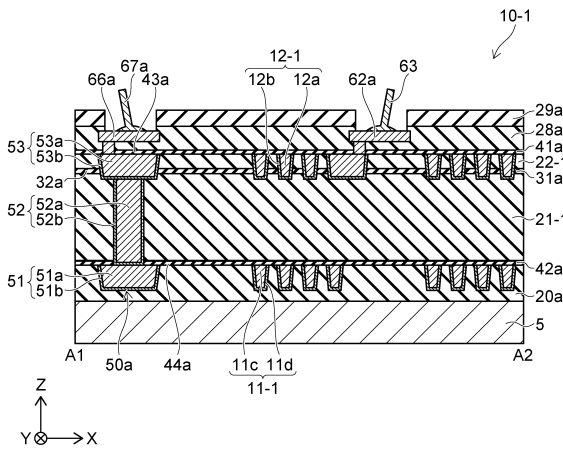
【図 26】



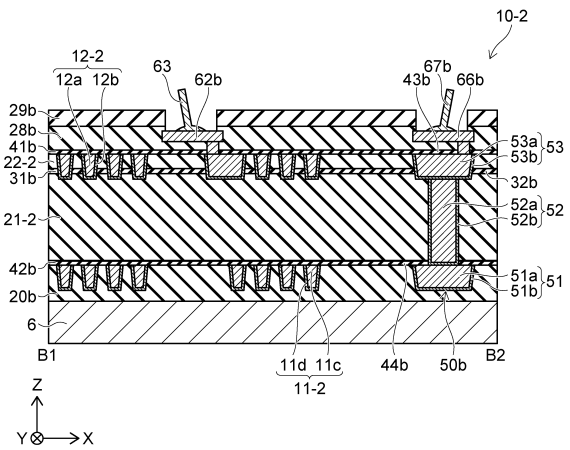
10

20

【図 27】



【図 28】

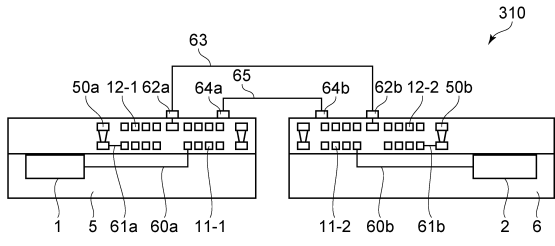


30

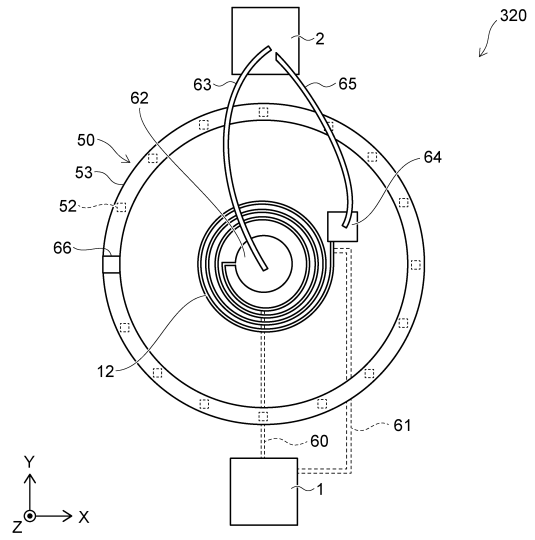
40

50

【図 29】



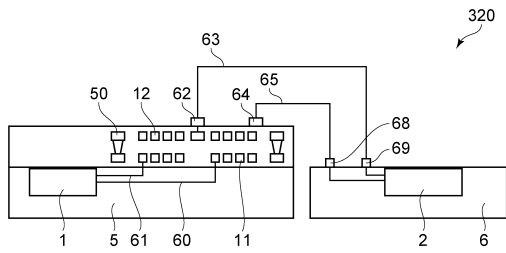
【図 30】



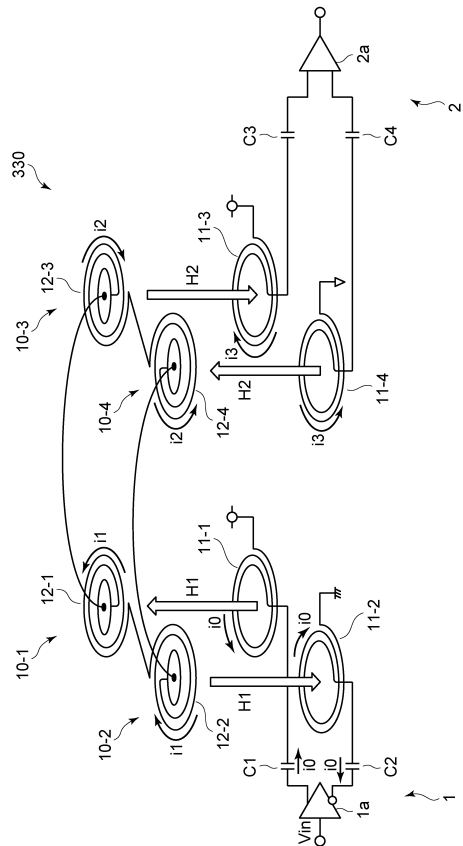
10

20

【図 31】



【図 32】

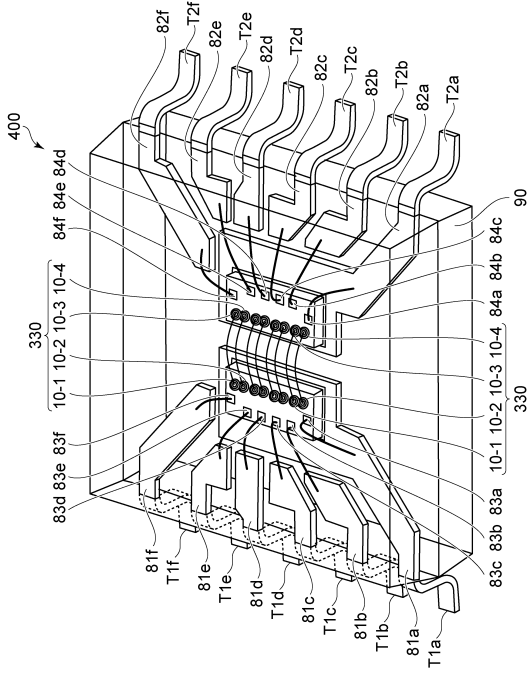


30

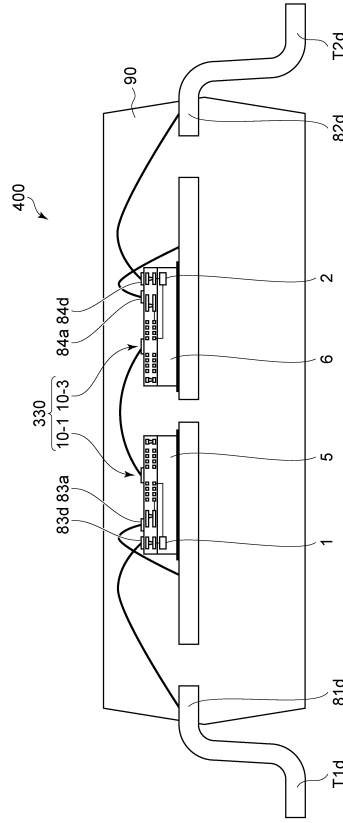
40

50

【 図 3 3 】



【 図 3 4 】



10

20

30

40

50

フロントページの続き

- 弁理士 内田 敬人
(74)代理人 100197538
弁理士 竹内 功
(72)発明者 藤 慶彦
東京都港区芝浦一丁目1番1号 東芝デバイス&ストレージ株式会社内
(72)発明者 根賀 亮平
東京都港区芝浦一丁目1番1号 東芝デバイス&ストレージ株式会社内
(72)発明者 大黒 達也
東京都港区芝浦一丁目1番1号 東芝デバイス&ストレージ株式会社内
(72)発明者 鎌倉 孝信
東京都港区芝浦一丁目1番1号 東芝デバイス&ストレージ株式会社内
審査官 岩本 勉
(56)参考文献 特開2018-078169(JP,A)
特開2016-028407(JP,A)
米国特許出願公開第2015/0137314(US,A1)
米国特許出願公開第2018/0130587(US,A1)
特開2017-085099(JP,A)
米国特許出願公開第2018/0138213(US,A1)
特開2016-042536(JP,A)
特開2017-085098(JP,A)
米国特許出願公開第2017/0117084(US,A1)
特開2010-080773(JP,A)
米国特許出願公開第2011/0175193(US,A1)
(58)調査した分野 (Int.Cl., DB名)
H01L 27/04
H01L 21/822