

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G02F 1/136 (2006.01)

G02F 1/133 (2006.01)

H01L 21/027 (2006.01)



[12] 发明专利说明书

专利号 ZL 200510082746.2

[45] 授权公告日 2008 年 10 月 22 日

[11] 授权公告号 CN 100428034C

[22] 申请日 2005.7.11

[21] 申请号 200510082746.2

[30] 优先权

[32] 2004.12.31 [33] KR [31] 10-2004-0118601

[73] 专利权人 乐金显示有限公司

地址 韩国首尔

[72] 发明人 安炳喆 林柄昊 安宰俊

[56] 参考文献

CN1550857A 2004.12.1

JP11-271807A 1999.10.8

US6177970B1 2001.1.23

US2004/0119903A1 2004.6.24

US2004/0165134A1 2004.8.26

US2003/0186488A1 2003.10.2

审查员 唐文斌

[74] 专利代理机构 北京律诚同业知识产权代理有限公司

代理人 徐金国 祁建国

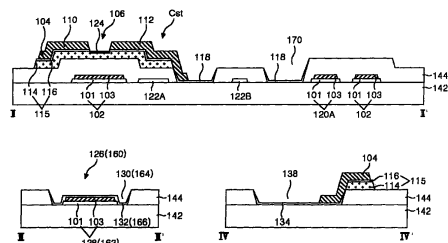
权利要求书 8 页 说明书 15 页 附图 30 页

[54] 发明名称

液晶显示器件及其制造方法

[57] 摘要

一种液晶显示器件，包括：第一和第二基板；第一基板上的栅线；与栅线交叉以限定像素区域的数据线，其中栅线和数据线之间具有栅绝缘膜；包括栅极、源极、漏极、和用于限定源极与漏极之间的沟道的半导体层的薄膜晶体管；在第一基板上平行于栅线的公共线；在像素区域中从公共线延伸的公共电极；以及与像素区域中的公共线和公共电极相隔开、以限定在贯穿栅绝缘膜的像素孔中的像素电极，其中半导体层与包括数据线、源极和漏极的源和漏金属图案重叠，其中漏极从半导体层向像素电极的上部分突出，以连接到像素电极，并且其中所述栅线和公共线具有至少两个导电层，并且所述公共电极由公共线的透明导电层的延伸部分形成。



1、一种液晶显示器件，包括：

第一和第二基板；

所述第一基板上的栅线；

与所述栅线交叉以限定像素区域的数据线，其中所述栅线和数据线之间具有栅绝缘膜；

包括栅极、源极、漏极、和用于限定源极与漏极之间的沟道的半导体层的薄膜晶体管；

在所述第一基板上平行于所述栅线的公共线；

在所述像素区域中从公共线延伸的公共电极；以及

与公共线和所述像素区域中的公共电极相隔开、以限定在贯穿所述栅绝缘膜和半导体层的像素孔中的像素电极，

其中所述半导体层与包括数据线、源极和漏极的源和漏金属图案重叠，

其中所述漏极从所述半导体层向所述像素电极的上部分突出，以连接到所述像素电极，并且

其中所述栅线和公共线具有至少两个导电层，并且所述公共电极由公共线的透明导电层的延伸部分形成。

2、根据权利要求1所述的器件，其特征在于，所述栅线和公共线由透明导电层的第一导电层和不透明金属的第二导电层形成。

3、根据权利要求1所述的器件，其特征在于，所述像素电极在像素孔内与栅绝缘膜的边缘形成接触面。

4、根据权利要求1所述的器件，其特征在于，还包括：

提供用来使所述漏极与具有栅绝缘膜和半导体层的部分公共电极重叠的存储电容。

5、根据权利要求1所述的器件，其特征在于，还包括：

连接到所述栅线、公共线和数据线的至少其中之一的焊盘，

其中所述焊盘包括：

所述第一基板上的下焊盘电极；以及

位于贯穿所述栅绝缘膜以暴露出所述下焊盘电极的接触孔中并连接到所

述下焊盘电极的上焊盘电极。

6、根据权利要求5所述的器件，其特征在于，所述下焊盘电极包括连接到所述栅线的下栅焊盘电极、连接到所述数据线的下数据焊盘电极和连接到所述公共线的下公共焊盘电极，并且

其中所述上焊盘电极包括形成在下栅焊盘电极上的上栅焊盘电极、形成在下数据焊盘电极上的上数据焊盘电极和形成在下公共焊盘电极上的上公共焊盘电极。

7、根据权利要求6所述的器件，其特征在于，还包括：

数据连接线，其以与所述数据线重叠方式从所述下数据焊盘电极延伸；以及

接触电极，位于贯穿所述栅绝缘膜以暴露所述数据连接线的第二接触孔中，从而将所述数据连接线连接到数据线。

8、根据权利要求7所述的器件，其特征在于，具有所述上数据焊盘电极的接触孔沿所述数据连接线延伸以与第二接触孔成为一体，并且所述上数据焊盘电极与接触电极成为一体。

9、根据权利要求7所述的器件，其特征在于，具有所述像素电极、上栅焊盘电极、上公共焊盘电极和接触电极的透明导电图案与围绕相应的孔的栅绝缘膜交界。

10、根据权利要求7所述的器件，其特征在于，所述数据线与接触电极之间的接触部分位于在粘接所述第一基板和第二基板之后由密封剂密封的区域中。

11、根据权利要求8所述的器件，其特征在于，所述数据线与接触电极之间的接触部分位于在粘接所述第一基板和第二基板之后由密封剂密封的区域中。

12、根据权利要求1所述的器件，其特征在于，还包括：

由透明导电层形成的数据焊盘，位于贯穿所述栅绝缘膜的接触孔中以连接到数据线，

其中所述数据焊盘与围绕接触孔的栅绝缘膜交界。

13、根据权利要求12所述的器件，其特征在于，所述数据线位于在粘接所述第一基板和第二基板后、由密封剂密封的区域中。

14、根据权利要求1所述的器件，其特征在于，所述薄膜晶体管的沟道还包括由等离子表面处理氧化的表面层。

15、根据权利要求1所述的器件，其特征在于，所述半导体层以及源和漏金属图案具有阶梯形状。

16、根据权利要求5所述的器件，其特征在于，还包括：
位于所述第一基板上并在提供有焊盘的焊盘区域被打开的保护膜。

17、根据权利要求16所述的器件，其特征在于，还包括：
在所述保护膜上的定向膜。

18、根据权利要求17所述的器件，其特征在于，所述保护膜以与所述定向膜相同的图案形成。

19、根据权利要求17所述的器件，其特征在于，所述保护膜以与所述第二基板相同的图案形成。

20、根据权利要求12所述的器件，其特征在于，还包括：
位于所述第一基板上并在提供有焊盘的焊盘区域被打开的保护膜。

21、根据权利要求20所述的器件，其特征在于，还包括：
在所述保护膜上的定向膜。

22、根据权利要求21所述的器件，其特征在于，所述保护膜以与所述定向膜相同的图案形成。

23、根据权利要求22所述的器件，其特征在于，所述保护膜以与所述第二基板相同的图案形成。

24、一种液晶显示器件的制造方法，包括：
提供第一和第二基板；

第一掩模工序，在所述第一基板上形成包括栅线、栅极、公共线和公共电极的第一掩模图案组；

第二掩模工序，在所述第一掩模图案组上形成栅绝缘膜和半导体层，并随后限定与所述公共线和公共电极分隔开、以贯穿所述像素区域中的栅绝缘膜和半导体层的像素孔，并且在像素孔中形成像素电极；以及

第三掩模工序，在所述第一基板上形成包括与栅线交叉以限定像素区域的数据线、源极和漏极的源和漏金属图案，并暴露出半导体图案的有源层以限定源极与漏极之间的沟道。

25、根据权利要求 24 所述的方法，其特征在于，所述栅线、栅极和公共线具有包括透明导电层的至少两个导电层，并且所述公共电极由公共线的透明导电层的延伸部分形成。

26、根据权利要求 24 所述的方法，其特征在于，所述栅线和公共线由透明导电层的第一导电层和不透明金属的第二导电层形成。

27、根据权利要求 24 所述的方法，其特征在于，所述像素电极在像素孔内与栅绝缘膜的边缘形成接触面。

28、根据权利要求 24 所述的方法，其特征在于，所述第一掩模工序包括：在所述第一基板上形成至少两个导电层；

通过使用部分透射掩模的光刻法形成具有不同厚度的光刻胶图案；

通过使用所述光刻胶图案的蚀刻工序形成包括具有至少两个导电层的公共电极的第一掩模图案组；以及

通过所述使用光刻胶图案的蚀刻工序蚀刻所述公共电极以留下其透明导电层。

29、根据权利要求 24 所述的方法，其特征在于，所述第三掩模工序还包括：

使所述半导体层存在于所述沟道和源和漏金属图案与栅绝缘膜之间的重叠部分。

30、根据权利要求 29 所述的方法，其特征在于，所述第三掩模工序包括：

在所述第一基板上形成包括所述数据线和与源极一体形成的漏极的源和漏金属图案；

蚀刻通过所述源和漏金属图案暴露的半导体层；以及

暴露出所述源极与漏极之间的有源层以限定沟道。

31、根据权利要求 29 所述的方法，其特征在于，所述第三掩模工序包括：

在所述第一基板上形成所述源和漏金属层并且在其上形成厚度不同的光刻胶图案；

通过所述光刻胶图案对源和漏金属层构图，以提供包括所述数据线和与源极一体形成的漏极的源和漏金属图案；

蚀刻通过所述光刻胶图案暴露的半导体层；以及

通过所述光刻胶图案暴露出所述源极与漏极之间的有源层以形成沟道。

32、根据权利要求 24 所述的方法，其特征在于，所述第三掩模工序还包括：

形成存储电容，从而使所述漏极与具有栅绝缘膜和半导体层的部分公共电极重叠。

33、根据权利要求 24 所述的方法，其特征在于：

所述第一掩模工序还包括形成连接到所述栅线和公共线的至少其中之一的下焊盘电极，并且

所述第二掩模工序还包括形成用于暴露所述下焊盘电极的接触孔，以及形成连接到所述接触孔中的下焊盘电极的上焊盘电极。

34、根据权利要求 24 所述的方法，其特征在于：

所述第一掩模工序还包括在所述第一基板上形成要连接到所述数据线的数据连接线和下焊盘电极，并且

所述第二掩模工序还包括形成用于暴露所述下焊盘电极和数据连接线的的第一和第二接触孔，以及在相应的接触孔中形成连接到所述下焊盘电极的上焊盘电极以及要连接到数据连接线和数据线的接触电极。

35、根据权利要求 34 所述的方法，其特征在于，具有所述上焊盘电极的第一接触孔沿数据连接线延伸以与第二接触孔成为一体，并且所述上焊盘电极与接触电极成为一体。

36、根据权利要求 34 所述的方法，其特征在于，包括所述像素电极、上焊盘电极和接触电极的至少其中之一的透明导电图案与围绕相应的孔的栅绝缘膜交界。

37、根据权利要求 35 所述的方法，其特征在于，包括所述像素电极、上焊盘电极和接触电极的至少其中之一的透明导电图案与围绕相应的孔的栅绝缘膜交界。

38、根据权利要求 34 所述的方法，其特征在于，所述数据线与接触电极之间的接触部分位于在粘接所述第一基板和第二基板之后由密封剂密封的区域中。

39、根据权利要求 35 所述的方法，其特征在于，所述数据线与接触电极之间的接触部分位于在粘接所述第一基板和第二基板之后由密封剂密封的区域中。

40、根据权利要求 24 所述的方法，其特征在于，所述第二掩模工序还包括：

形成贯穿所述半导体层和栅绝缘膜的接触孔并且使其与所述数据线重叠；
以及
形成焊盘以连接到所述接触孔中的数据线。

41、根据权利要求 40 所述的方法，其特征在于，所述焊盘与围绕接触孔的栅绝缘膜交界。

42、根据权利要求 40 所述的方法，其特征在于，所述数据线位于在粘接所述第一基板和第二基板之后由密封剂密封的区域中。

43、根据权利要求 24 所述的方法，其特征在于，所述第三掩模工序还包括：

用等离子对所述薄膜晶体管的沟道进行表面处理以氧化表面层。

44、根据权利要求 29 所述的方法，其特征在于，所述半导体层以及源和漏金属图案具有阶梯形状。

45、根据权利要求 33 所述的方法，其特征在于，所述第二掩模工序包括：
在所述半导体层上形成光刻胶图案；

使用所述光刻胶图案作为掩模形成像素孔和接触孔；

在所述光刻胶图案上形成透明导电膜，并且在所述像素孔和接触孔中形成相应的透明导电图案；以及

去除形成有所述透明导电膜的光刻胶图案。

46、根据权利要求 45 所述的方法，其特征在于，所述半导体层和栅绝缘膜被过蚀刻，因此所述像素孔和接触孔的边缘比所述光刻胶图案位于更内侧。

47、根据权利要求 45 所述的方法，其特征在于，还包括：

在所述第一基板上形成保护膜以打开形成有栅焊盘和数据焊盘的区域的第四掩模工序。

48、根据权利要求 45 所述的方法，其特征在于，还包括：

在所述第一基板上印刷保护膜以打开形成有栅焊盘和数据焊盘的区域。

49、根据权利要求 45 所述的方法，其特征在于，还包括：

在所述第一基板上形成保护膜；

在所述保护膜上形成定向膜；以及

通过使用所述定向膜作为掩模的蚀刻工序去除该保护膜以打开形成有栅焊盘和数据焊盘的区域。

50、根据权利要求 45 所述的方法，其特征在于，还包括：

在所述第一基板上形成保护膜；

粘接所述第一和第二基板；以及

通过使用所述第二基板作为掩模的蚀刻工序去除该保护膜以打开形成有栅焊盘和数据焊盘的区域。

51、根据权利要求 34 所述的方法，其特征在于，所述第二掩模工序包括：

在所述半导体层上形成光刻胶图案；

使用所述光刻胶图案作为掩模形成像素孔以及第一和第二接触孔；

在所述光刻胶图案上形成透明导电膜，并且在所述像素孔以及第一和第二接触孔中形成相应的透明导电图案；以及

去除形成有所述透明导电膜的光刻胶图案。

52、根据权利要求 51 所述的方法，其特征在于，所述半导体层和栅绝缘膜被过蚀刻，因此所述像素孔以及第一和第二接触孔的边缘比所述光刻胶图案位于更内侧。

53、根据权利要求 51 所述的方法，其特征在于，还包括：

执行第四掩模工序，在所述第一基板上形成保护膜以打开形成有栅焊盘和数据焊盘的区域。

54、根据权利要求 51 所述的方法，其特征在于，还包括：

在所述第一基板上印刷保护膜以打开形成有栅焊盘和数据焊盘的区域。

55、根据权利要求 51 所述的方法，其特征在于，还包括：

在所述第一基板上形成保护膜；

在所述保护膜上形成定向膜；以及

通过使用所述定向膜作为掩模的蚀刻工序去除该保护膜以打开形成有栅焊盘和数据焊盘的区域。

56、根据权利要求 51 所述的方法，其特征在于，还包括：

在所述第一基板上形成保护膜；

粘接所述第一和第二基板；以及

通过使用所述第二基板作为掩模的蚀刻工序去除该保护膜以打开形成有

栅焊盘和数据焊盘的区域。

57、根据权利要求 24 所述的方法，其特征在于，还包括在所述第一和第二基板之间形成液晶层。

液晶显示器件及其制造方法

本申请要求享有 2004 年 12 月 31 日在韩国递交的申请号为 P2004-118601 的申请的权益，在此引用其全部内容作为参考。

技术领域

本发明涉及一种应用于显示器件的薄膜晶体管基板，特别是涉及一种适用于简化工序的水平电场施加型的薄膜晶体管基板及其制造方法。而且，本发明提供了一种采用所述的适用于简化工序的薄膜晶体管基板及其制造方法的液晶显示板。

背景技术

通常，液晶显示器(LCD)采用电场控制具有介电各向异性的液晶的光透射率来显示图像。为此，LCD 包括通过液晶单元矩阵显示图像的液晶显示板，以及用来驱动该液晶显示板的驱动电路。

参照图 1，现有技术的液晶显示板包括彼此粘接的滤色片基板 10 和薄膜晶体管基板 20，在两个基板之间具有液晶 24。

滤色片基板 10 包括依次设置于上玻璃基板 2 上的黑矩阵 4、滤色片 6 和公共电极 8。黑矩阵 4 以矩阵形式设置于上玻璃基板 2 上。黑矩阵 4 将上玻璃基板 2 的区域划分为多个设置有滤色片 6 的单元区域，并且黑矩阵 4 防止相邻单元之间的光发生干扰以及外部光的反射。滤色片 6 以分为红(R)、绿(G)、蓝(B)单元的方式设置于由黑矩阵 4 划分的单元区域中，从而发出红、绿、蓝色的光。公共电极 8 由整个涂敷在滤色片 6 上的透明导电层形成，并且该公共电极 8 提供用于驱动液晶 24 的基准电压的公共电压 V_{com} 。此外，可以在滤色片 6 与公共电极 8 之间提供用于平滑滤色片 6 的涂覆层(未表示)。

薄膜晶体管基板 20 包括为在下玻璃基板 12 上由栅线 14 与数据线 16 交叉限定的各单元区域设置的薄膜晶体管 18 和像素电极 22。薄膜晶体管 18 响应来自栅线 14 的栅信号向像素电极 22 提供来自数据线 16 的数据信号。由透明

导电层形成的像素电极 22 提供来自薄膜晶体管 18 的数据信号以驱动液晶 24。

根据由来自像素电极 22 的数据信号和来自公共电极 8 的公共电压 V_{com} 产生的电场强度, 具有介电各向异性的液晶 24 旋转以控制光透射率, 从而实现灰度级。

此外, 液晶显示板包括用于保持滤色片基板 10 与薄膜晶体管基板 20 之间恒定盒间隙的衬垫料(未示出)。

在该液晶显示板中, 通过多次掩模工序形成滤色片基板 10 和薄膜晶体管基板 20。例如, 一次掩模工序包括诸如薄膜沉积(涂敷), 清洁, 光刻, 蚀刻, 光刻胶剥离和检查工序等多个工序。

尤其, 由于薄膜晶体管基板包括半导体工序并需要多个掩模工序, 其制造方法比较复杂, 这也是决定液晶显示板制造成本上升的主要因素。因此, 薄膜晶体管基板向减少掩模工序的数量发展。

同时, 液晶显示板通常根据驱动液晶的电场方向分为垂直电场施加型和水平电场施加型。

垂直电场施加型液晶显示器利用在上下基板上彼此相对地设置的像素电极与公共电极之间形成的垂直电场、以扭曲向列(TN)模式驱动液晶。该垂直电场施加型液晶显示器具有大孔径比的优点, 但是具有大约 90 度的窄视角的缺点。

水平电场施加型液晶显示器利用在下基板上彼此平行设置的像素电极与公共电极之间产生的水平电场、以共平面开关(IPS)模式驱动液晶。水平电场施加型液晶显示器具有大约 160 度宽视角的优点。

水平电场施加型液晶显示器中的薄膜晶体管基板也需要多个掩模工序, 因而其具有制造工序复杂的缺点。因此, 为了减少制造成本, 需要减少掩模工序的数量。

发明内容

因此, 本发明的优点是提供一种水平电场施加型薄膜晶体管基板及其制造方法; 以及使用适用于简化工序的该基板和方法的液晶显示板。

为了实现本发明的这些和其他优点, 根据本发明的一个方面的液晶显示器件包括: 第一和第二基板; 第一基板上的栅线; 与栅线交叉以限定像素区域并

在其间具有栅绝缘膜的数据线；包括栅极、源极、漏极、和用于限定源极与漏极之间的沟道的半导体层的薄膜晶体管；在第一基板上平行于栅线的公共线；在像素区域中从公共线延伸的公共电极；以及公共线和与像素区域中的公共电极相隔开、被限定在贯穿栅绝缘膜的像素孔中的像素电极，其中半导体层与包括数据线、源极和漏极的源和漏金属图案重叠，漏极从半导体层向像素电极的上部分突出，以连接到像素电极，并且其中所述栅线和公共线具有至少两个导电层，并且所述公共电极由公共线的透明导电层的延伸部分形成。

根据本发明的另一个方面的液晶显示器件的制造方法包括：提供第一和第二基板；第一掩模工序，在第一基板上形成包括栅线、栅极、公共线和公共电极的第一掩模图案组；第二掩模工序，在第一掩模图案组上形成栅绝缘膜和半导体层，并随后限定与公共线和公共电极分隔开、贯穿像素区域中的栅绝缘膜和半导体层的像素孔，并且在像素孔中形成像素电极；以及第三掩模工序，在第一基板上形成包括与栅线交叉以限定像素区域的数据线、源极和漏极的源和漏金属图案，并暴露出半导体图案的有源层以限定源极与漏极之间的沟道。

应该理解，上面的概括性描述和下面的详细描述都是示意性和解释性的，意欲对本发明的权利要求提供进一步的解释。

附图说明

本申请所包括的附图用于提供对本发明的进一步理解，并且包括在该申请中并且作为本申请的一部分，示出了本发明的实施方式并且连同说明书一起用于解释本发明的原理。

在附图中：

图 1 示出了现有技术液晶显示板的示意性透视图；

图 2 示出了根据本发明第一实施方式的水平电场施加型薄膜晶体管基板的平面图；

图 3 示出了沿图 2 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图；

图 4 示出了采用如图 3 所示的水平电场施加型薄膜晶体管基板的液晶显示板的数据焊盘区域的截面图；

图 5A 和图 5B 分别示出了用于说明根据本发明实施方式的水平电场施加型薄膜晶体管基板的制造方法中的第一掩模工序的平面图和截面图；

图 6A 至图 6C 示出了用于详细说明第一掩模工序的截面图；

图 7A 和图 7B 分别示出了用于说明根据本发明实施方式的水平电场施加型薄膜晶体管基板的制造方法中的第二掩模工序的平面图和截面图；

图 8A 至图 8C 示出了用于详细说明第二掩模工序的截面图；

图 9A 和图 9B 分别示出了用于说明根据本发明实施方式的水平电场施加型薄膜晶体管基板的制造方法中的第三掩模工序的平面图和截面图；

图 10A 至图 10D 示出了用于详细说明第三掩模工序的截面图；

图 11 示出了根据本发明第二实施方式的部分薄膜晶体管基板的平面图；

图 12 示出了沿图 11 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图；

图 13 示出了根据本发明第三实施方式的部分薄膜晶体管基板的平面图；

图 14 示出了沿图 13 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图；

图 15 示出了根据本发明第四实施方式的部分薄膜晶体管基板的平面图；

图 16 示出了沿图 15 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图；

图 17A 和图 17B 示出了用于说明根据本发明另一实施方式的保护膜的制作方法截面图；以及

图 18A 和图 18B 示出了用于说明采用根据本发明实施方式的薄膜晶体管基板的液晶显示板的制造方法中的保护膜的制作方法截面图。

具体实施方式

图 2 示出了根据本发明第一实施方式的水平电场施加型薄膜晶体管基板的平面图，以及图 3 示出了沿图 2 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图。

参照图 2 和图 3，水平电场施加型的薄膜晶体管基板包括：提供在下基板 142 上的彼此交叉并其间具有栅绝缘膜 144 的栅线 102 和数据线 104，连接到各交叉点的薄膜晶体管 106，提供在由交叉结构限定的像素区域中以形成水平电场的像素电极 118 和公共电极 122，连接到公共电极 122 的公共线 120，以及提供在公共电极 122 与漏极 112 之间的重叠部分的存储电容 C_{st} 。而且，薄

膜晶体管基板包括连接到栅线 102 的栅焊盘 126, 以及连接到数据线 104 的数据焊盘 134。

栅线 102 从栅驱动器 (未示出) 提供扫描信号, 同时数据线 104 从数据驱动器 (未示出) 提供视频信号。栅线 102 和数据线 104 彼此交叉并在其间具有栅绝缘膜 144, 以限定像素区域。

栅线 102 以具有包括透明导电层的至少两层栅金属层的多层结构形成在基板 142 上。例如, 栅线 102 具有其中构造有采用透明导电层的第一导电层 101 和由不透明金属形成的第二导电层 103 的双层结构。第一导电层 101 由 ITO、TO、IZO 或 ITZO 等形成, 而第二导电层 103 由 Cu、Mo、Al、Cu 合金、Mo 合金和 Al 合金等形成。可选地, 栅线 102 可仅由第二导电层 103 形成。

薄膜晶体管 106 响应施加到栅线 102 上的扫描信号使得施加到数据线 104 上的像素信号充入像素电极 118 并保持。为此, 薄膜晶体管 106 包括栅线 102 中所包含的栅极, 连接到数据线 104 的源极 110, 与源极 110 相对设置以连接到像素电极 118 的漏极 112, 与栅线 102 重叠并其间具有栅绝缘膜 144、以提供源极 110 与漏极 112 之间的沟道的有源层 114, 以及形成在除沟道部分的有源层 114 上、以与源极 110 和漏极 112 欧姆接触的欧姆接触层 116。

而且, 包括有源层 114 和欧姆接触层 116 的半导体层 115 沿数据线 104 重叠。

公共线 120 和公共电极 122 将用于驱动液晶的基准电压, 即公共电压提供到各像素。

为此, 公共线 120 包括在显示区域中平行于栅线 102 提供的内部公共线 120A, 以及在非显示区域中共同连接到内部公共线 120A 的外部公共线 120B。公共线 120 具有多层结构, 其中第一和第二导电层 101 和 103 沿上述栅线 102 设置在基板 150 上。可选地, 公共线 120 可仅由第二导电层 103 形成。

公共电极 122 提供在像素区域内, 以连接到内部公共线 120A。更具体地说, 公共线 122 包括与栅线 102 相邻并与漏极 112 重叠的水平部分 122A, 以及从水平部分 122A 延伸到像素区域 122 以连接到内部公共线 120A 的伸出部分 (finger part) 122B。公共电极 122 由公共线 120 的第一导电层, 即透明导电层形成。

提供存储电容 C_{st} 以便公共电极 122 的第一水平部分 122A 与漏极 112 重

叠，其间具有栅绝缘膜 144 和半导体层 115。例如，以使漏极 112 尽可能宽地与公共电极 122 的第一水平部分 122A 重叠的方式设置漏极 112。因而，存储电容 C_{st} 的电容值由于公共电极 122 与像素电极 118 之间的宽重叠区域而增加，从而存储电容 C_{st} 使得充入在像素电极 118 中的视频信号稳定保持直到充入下一信号。

像素电极 118 提供在贯穿栅绝缘膜 144 的像素孔 170 内，从而使其平行于公共电极 122 的伸出部分 122B。因而，在基板 142 上以像素电极 118 在像素孔 170 内与栅绝缘膜 144 的边缘形成接触面的方式设置像素电极 118 并将其暴露。因此，像素电极 118 连接到从漏极 112 与半导体层 115 之间的重叠部分向像素电极 118 突出的漏极 112 的突出部分。而且，像素电极 118 与公共线 120A 和公共电极 122 的水平部分 122A 相分离而没有一点重叠。如果经由薄膜晶体管 106 将视频信号施加到像素电极 118，那么在像素电极 118 与施加有公共电压的公共电极 122 的伸出部分 122B 之间形成水平电场。

在薄膜晶体管阵列基板与滤色片阵列基板之间、沿水平方向排列的液晶分子在该水平电场的作用下由于介电各向异性而旋转。透过像素区域的光透射率根据液晶分子的旋转度而不同，从而实现灰度极。

而且，公共电极 122 的伸出部分 122B 和像素电极可以形成为 Z 字形。而且，数据线可以沿相邻的公共电极 12 的伸出部分 122B 形成为 Z 字形。

栅线 102 经由栅焊盘 126 从栅驱动器接收扫描信号。栅焊盘 126 包括从栅线 102 延伸的下栅焊盘电极 128，以及设置在贯穿栅绝缘膜 144 的第一接触孔 130 内、以连接到下栅焊盘电极 128 的上栅焊盘电极 132。例如，沿像素电极 118 的上栅焊盘电极 132 由透明导电层形成，并且与围绕第一接触孔 130 的栅绝缘膜 144 的边缘形成接触面。

公共线 120 经由公共焊盘 160 从公共电压产生器接收公共电压。公共焊盘 160 具有与栅焊盘 126 相同的垂直结构。换句话说，公共焊盘 160 包括从公共线 120 延伸的下公共焊盘电极 162，以及设置在贯穿栅绝缘膜 144 的第二接触孔 164 内、以连接到下公共焊盘电极 162 的上公共焊盘电极 166。例如，除像素电极 118 以外，上公共焊盘电极 166 也由透明导电层形成，并且与围绕第二接触孔 164 的栅绝缘膜 144 的边缘形成接触面。

数据线 104 经由数据焊盘 134 从数据驱动器接收像素信号。除上栅焊盘电

极 132 之外, 数据焊盘 134 也是在贯穿栅绝缘膜 144 的第三接触孔 138 内由透明导电层形成的。设置有数据焊盘 134 的第三接触孔 138 以部分数据线 104 重叠的方式延伸。因而, 数据线 104 从其与半导体层 115 之间的重叠部分突出到第三接触孔 138 中, 以连接到数据焊盘 134 的延伸部分。

在这种情况下, 由于缺少保护膜而暴露出数据线 104。如图 4 所示, 为了避免数据线 104 暴露在外而被氧化, 数据焊盘 134 的延伸部分和数据线 104 的连接部分位于由密封剂 320 密封的区域内。因而, 位于密封区域中的数据线 104 由将形成在其上的下定向膜 312 来保护。

参照图 4, 涂敷有下定向膜 312 的薄膜晶体管基板和涂敷有上定向膜 310 的滤色片基板 300 通过密封剂 320 彼此粘接在一起, 并且由密封剂 320 密封的两基板之间的盒间隙中形成有液晶。上和下定向膜 310 和 312 在两基板的图像显示区域处涂敷有有机绝缘材料。为了加强粘附力, 密封剂 320 以与上和下定向膜 310 和 312 不接触的方式间隔形成。因而, 提供在薄膜晶体管基板上的数据线 104, 连同源极 110 和漏极 112 一起, 设置在由密封剂 320 密封的区域中, 以便其可被涂敷在其上的下定向膜 312 以及密封区域中形成的液晶充分保护。

如上所述, 在根据本发明第一实施方式的薄膜晶体管基板中, 通过在限定贯穿栅绝缘膜 144 的像素孔 170 以及接触孔 130、164 和 138 中使用的光刻胶图案的剥离工序, 形成包括像素电极 118、上栅焊盘电极 132、上公共焊盘电极 166 和数据焊盘 134 的透明导电图案。因而, 透明导电图案以与围绕相应像素孔的栅绝缘膜 144 的边缘形成接触面的方式设置在基板 142 上。

而且, 与栅绝缘膜 144 相似, 半导体层 115 被构图, 并具有在形成包括数据线 104、源极 110 和漏极 112 的源/漏金属图案后被去除的暴露部分。而且, 在形成源/漏金属图案后, 暴露有源层 114 以限定薄膜晶体管 106 的沟道。因而, 半导体层 115 具有仅在源极 110 与漏极 112 之间的沟道部分、以及源/漏金属图案与栅绝缘膜 144 之间的重叠部分形成的结构。而且, 暴露出的有源层 114 的表面层 124 通过等离子进行表面处理, 从而沟道部分的有源层 114 可被氧化为 SiO_2 的表面层 124 保护。

通过下面的三轮掩模工序形成根据本发明第一实施方式的具有上述结构的水平电场施加型薄膜晶体管基板。

图 5A 和图 5B 分别示出了用于说明根据本发明实施方式的水平电场施加型薄膜晶体管基板的制造方法中的第一掩模工序的平面图和截面图，以及图 6A 至图 6C 示出了用于详细说明第一掩模工序的截面图；

通过第一掩模工序在下基板 142 上形成包括栅线 102、下焊盘电极 128、公共线 120、公共电极 122 和下公共焊盘电极 162 的第一掩模图案组。例如，除公共电极 122 之外的第一掩模图案组具有其中构造有至少两个导电层的多层结构。但是，为了说明方便，将仅描述具有第一和第二导电层 101 和 103 的双层结构。公共电极 122 具有透明导电层的第一导电层 101 的单层结构。通过采用例如衍射曝光掩模或半色调掩模等的部分透射掩模 (partial transmitting mask) 的单个掩模工序形成具有多层结构和单层结构的第一掩模图案组。

参照图 6A，通过例如溅射等的沉积技术在下基板 142 上设置第一和第二导电层 101 和 103。第一导电层 101 由诸如 ITO、TO、IZO 或 ITZO 等的透明导电材料形成。另一方面，第二导电层 103 使用由诸如 Mo、Ti、Cu、AlNd、Al、Cr、Mo 合金、Cu 合金或 Al 合金等的金属材料形成的单层，或者采用至少两层的层叠结构 (layer built structure)，例如 Al/Cr，Al/Mo，Al(Nd)/Al，Al(Nd)/Cr，Mo/Al(Nd)/Mo，Cu/Mo，Ti/Al(Nd)/Ti，Mo/Al，Mo/Ti/Al(Nd)，Cu-合金/Mo，Cu-合金/Al，Cu-合金/Mo-合金，Cu-合金/Al-合金，Al/Mo-合金，Mo-合金/Al，Al-合金/Mo-合金，Mo-合金/Al-合金，Mo/Al 合金，Cu/Mo 合金 Cu/Mo(Ti) 或 Cu/Mo(Ti) 等。

随后，通过使用部分透射掩模的光刻法形成包括不同厚度的光刻胶图案 220A 和 220B 的第一光刻胶图案 220。部分透射掩模包括用于遮蔽紫外线的遮蔽部分，用于使用裂缝图案 (slit pattern) 衍射紫外线的部分透射部分，以及用于完全透射紫外线的完全透射部分。通过使用部分透射掩模的光刻法形成包括不同厚度的光刻胶图案 220A 和 220B 以及孔部分的第一光刻胶图案 220。在这种情况下，相对厚的光刻胶图案 220A 提供在与部分透射掩模的遮蔽部分重叠的遮蔽区域 P1 中；比光刻胶图案 220A 薄的光刻胶图案 220B 提供在与部分透射部分重叠的部分曝光区域 P2 中；并且孔部分提供在与完全透射部分重叠的完全曝光区域 P3 中。

而且,通过使用第一光刻胶图案 220 作为掩模的蚀刻工序蚀刻第一和第二导电层 101 和 103 的暴露的部分,从而提供包括双层结构的栅线 102、下栅焊盘电极 128、公共线 120、公共电极 122 和下公共焊盘电极 162 的第一掩模图案组。

参照图 6B,通过使用氧气 (O_2) 等离子体的灰化工序使光刻胶图案 220A 的厚度变薄并去除光刻胶图案 220B。而且,通过使用灰化的光刻胶图案 220A 作为掩模的蚀刻工序去除公共电极 122 上的第二导电层 103。在这种情况下,沿灰化的光刻胶图案 220A 再次蚀刻构图后的第二导电层 103 的每一侧,从而使第一掩模图案组的第一和第二导电层 101 和 103 具有阶梯状的恒定的阶梯覆盖面。因此,当第一和第二导电层 101 和 103 的侧表面具有高陡度的斜面时,可以避免在其上可能产生的栅绝缘膜 152(144)的阶梯覆盖恶化。

参照图 6C,通过剥离工序去除留在图 6B 中的第一掩模图案组上的光刻胶图案 220A。

图 7A 和图 7B 分别示出了用于说明根据本发明实施方式的水平电场施加型薄膜晶体管基板的制造方法中的第二掩模工序的平面图和截面图,以及图 8A 至图 8C 示出了用于详细说明第二掩模工序的截面图。

在提供有第一掩模图案组的下基板 142 上设置包括有源层 114 和欧姆接触层 116 的半导体层 115,并且通过第二掩模工序限定贯穿半导体层 115 的像素孔 170 以及贯穿栅绝缘膜 144 的第一至第三接触孔 130、164 和 138。而且,在相应的孔内形成包括像素电极 118、上栅和公共焊盘电极 132 和 166 以及数据焊盘 134 的透明导电图案。

参照图 8A,通过诸如 PECVD 等的沉积技术在提供有第一掩模图案组的下基板 142 上顺序设置栅绝缘膜 144 和包括有源层 114 和欧姆接触层 116 的半导体层 115。例如,栅绝缘膜 144 由例如氮化硅 (SiN_x) 或氧化硅 (SiO_x) 的无机绝缘材料形成,而有源层 114 和欧姆接触层 116 由非晶硅或掺杂有 n^- 或 p^+ 杂质的非晶硅形成。

随后,通过使用第二掩模的光刻法在欧姆接触层 116 上形成第二光刻胶图案 200,并且通过使用第二光刻胶图案 200 作为掩模的蚀刻工序限定像素孔 170 以及第一至第三接触孔 130、164 和 138。像素孔 170 以及第一至第三接触孔 130、164 和 138,从而使其贯穿从欧姆接触层到栅绝缘膜 144 的区域。在这种

情况下, 半导体层 115 和栅绝缘膜 144 被过蚀刻, 因此像素孔 170 以及第一至第三接触孔 130、164 和 138 的边缘比第二光刻胶的边缘位于更内侧, 从而具有底切 (under-cut) 结构。例如, 平行于公共电极 122 的伸出部分 122B 的像素孔 170 和第三接触孔 138 暴露出基板 142, 而第一和第二接触孔 130 和 164 在周边部分暴露出基板 142 并且暴露出下栅和公共焊盘电极 128 和 162。可选地, 可以提供第一和第二接触孔 130 和 164, 从而使其仅暴露出下栅和公共电极 128 和 162。

参照图 8B, 通过例如溅射等沉积技术在提供有光刻胶图案 200 的基板 142 上完全形成透明导电层 117。透明导电层 117 由 ITO、TO、IZO 或 ITZO 等形成。因而, 在像素孔 170 内形成像素电极 118; 在第一和第二接触孔 130 和 164 内分别形成上栅和公共焊盘电极 132 和 166; 并且在第三接触孔 138 内形成数据焊盘 134。就设置在第二光刻胶图案 200 上的透明导电层 117 来说, 通过在像素孔 170 以及第一至第三接触孔 130、164 和 138 的边缘与第二光刻胶图案 200 的边缘之间相隔的距离, 这种透明导电图案具有开放结构 (opened structure)。而且, 沿像素孔 170 以及第一至第三接触孔 130、164 和 138 的边缘形成透明导电图案, 从而使其与围绕相应的孔的栅绝缘膜 144 形成接触面。因此, 在去除涂敷有透明导电膜 117 的光刻胶图案 200 的剥离工序时便于第二光刻胶图案 200 与欧姆接触层 116 之间的剥离剂渗透。

参照图 8C, 通过剥离工序去除图 8B 所示的涂敷有透明导电膜 117 的第二光刻胶图案 200。

图 9A 和图 9B 分别示出了用于说明根据本发明实施方式的水平电场施加型薄膜晶体管基板的制造方法中的第三掩模工序的平面图和截面图, 以及图 10A 至图 10D 示出了用于详细说明第三掩模工序的截面图。

通过第三掩模工序在提供有半导体层 115 和透明导电图案的下基板 142 上形成包括栅线 104、源极 110 和漏极 112 的源/漏金属图案。而且, 去除没有与源/漏金属图案重叠的半导体层 115 并且暴露出源极 110 与漏极 112 之间的有源层 114, 从而限定薄膜晶体管 106 的沟道。通过采用例如衍射曝光掩模或半色调掩模等部分透射掩模的单个掩模工序形成源/漏金属图案和薄膜晶体管 106 的沟道。

参照图 10A, 通过例如溅射等沉积技术在提供有半导体层 115 和透明导电

图案的下基板 142 上形成源/漏金属层。源/漏金属层采用由诸如 Mo、Ti、Cu、AlNd、Al、Cr、Mo 合金、Cu 合金或 Al 合金等的金属材料形成的单层，或者采用至少两层的层叠结构，例如 Al/Cr，Al/Mo，Al(Nd)/Al，Al(Nd)/Cr，Mo/Al(Nd)/Mo，Cu/Mo，Ti/Al(Nd)/Ti，Mo/Al，Mo/Ti/Al(Nd)，Cu-合金/Mo，Cu-合金/Al，Cu-合金/Mo-合金，Cu-合金/Al-合金，Al/Mo 合金，Mo-合金/Al，Al-合金/Mo-合金，Mo-合金/Al-合金，Mo/Al 合金，Cu/Mo 合金或 Cu/Mo(Ti) 等。

随后，通过使用部分透射掩模的光刻法在源/漏金属层上形成包括不同厚度的光刻胶图案 210A 和 210B 的第三光刻胶图案 210。部分透射掩模包括用于遮蔽紫外线的遮蔽部分，用于使用裂缝图案衍射紫外线或使用相移材料部分透射紫外线的部分透射部分，以及用于完全透射紫外线的完全透射部分。通过使用部分透射掩模的光刻法形成包括不同厚度的光刻胶图案 210A 和 210B 以及孔部分的第三光刻胶图案 210。在这种情况下，相对厚的光刻胶图案 210A 提供在与部分透射掩模的遮蔽部分重叠的遮蔽区域 P1 中；比光刻胶图案 210A 薄的光刻胶图案 210B 提供在与部分透射部分重叠的部分曝光区域 P2 中，即，将要提供有沟道的区域；并且孔区域提供在与完全透射部分重叠的完全曝光区域 P3 中。

而且，通过使用第三光刻胶图案 210 的蚀刻工序对源/漏金属层构图，从而提供包括数据线 104 和与源极 110 一体的漏极 112 的源/漏金属图案。例如，通过湿刻工序对源/漏金属层构图，以便源/漏金属图案与第三光刻胶图案 210 相比具有过蚀刻的结构。源/漏金属图案的漏极 112 从其与半导体层 115 之间的重叠部分向像素电极 118 突出，以连接到像素电极 118。数据线 104 也在半导体层 115 与栅绝缘膜 144 之间突出到第三接触孔 138 的内部，以连接到数据焊盘 134。

参照图 10B，对通过第三光刻胶图案 210 暴露的半导体层 115 进行蚀刻，从而半导体层 115 仅存在于其与第二光刻胶图案 210 之间的重叠部分中。例如，通过利用第三光刻胶图案 210 作为掩模的具有线性的蚀刻工序蚀刻暴露的半导体层 115。因而，在源/漏金属图案形成之后，半导体层 115 仅存在于其与使用的第三光刻胶图案 210 之间的重叠部分中，从而与源/漏金属图案重叠，并且半导体层 115 具有半导体层 115 的边缘比源/漏金属图案的边缘更突出的

结构。所以，源/漏金属图案和半导体层 115 具有阶梯状的阶梯覆盖面。

参照图 10C，通过使用氧气 (O_2) 等离子体的灰化工序使光刻胶图案 210A 的厚度变薄并去除图 10B 中所示的光刻胶图案 210B。该灰化工序可以与用于蚀刻暴露的半导体层 115 的干刻工序结合起来，以在相同的腔室内进行。而且，通过使用灰化的光刻胶图案 210A 的蚀刻工序去除暴露的源/漏金属图案和欧姆接触层 116。因而，源极 110 与漏极 112 彼此断开，并且完成具有用于暴露其间的有源层 114 的沟道的薄膜晶体管 106。

此外，通过使用氧气 (O_2) 等离子体的表面处理工序暴露出有源层 114 的表面被氧化为 SiO_2 。因而，限定薄膜晶体管 106 的沟道的有源层 114 可由被氧化为 SiO_2 的表面层 124 保护。

参照图 10D，通过剥离工序去除图 10C 中所示的光刻胶图案 210A。

如上所述，根据本发明第一实施方式的 FFS 型薄膜晶体管基板的制造方法可以通过三轮掩模工序减少工序的数量。

图 11 示出了根据本发明第二实施方式的部分 FFS 型薄膜晶体管基板的平面图，以及图 12 示出了沿图 11 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图。

图 11 和图 12 中所示的薄膜晶体管基板除了数据焊盘 234 具有与栅焊盘 126 一样的垂直结构之外具有与图 2 和图 3 中所示的薄膜晶体管基板相同的元件；并且其还包括用于连接从数据焊盘 234 延伸到数据线 104 的数据连接线 250 的接触电极 252。因此，将省略对相同元件的说明。

参照图 11 和图 12，数据焊盘 234 包括提供在基板 142 上的下数据焊盘电极 236，以及提供在第三接触孔 238 内的上数据焊盘电极 240，其中该第三接触孔 238 穿过栅绝缘膜 144 以暴露下数据焊盘电极 236，从而与栅焊盘 126 相似地连接到下数据焊盘电极 236。

数据连接线 250 从数据焊盘 234 的下电极 236 延伸，从而与数据线 104 重叠，并且通过贯穿栅绝缘膜 144 的第四接触孔 254 暴露该数据连接线 250。数据连接线 250 经由提供在第四接触孔 254 内的接触电极 252 连接到数据线 104。

例如，通过第一掩模工序除下栅焊盘电极 128 之外，还提供下数据焊盘电极 236 和数据连接线 250。通过第二掩模工序除第一接触孔 130 之外，还形成

第三和第四接触孔 238 和 254。在第二掩模工序中，除上栅焊盘电极 132 之外，还在第三和第四接触孔 238 和 254 内分别形成上数据焊盘电极 240 和接触电极 252。在这种情况下，上数据焊盘电极 240 和接触电极 252 形成与围第三和第四接触孔 238 和 254 的栅绝缘膜 144 边缘之间接触面。

而且，数据线 104 设置在由密封剂密封的区域内，因此其可以被形成在其上的定向膜或形成在密封区域中的液晶保护。为此，用于将数据线 104 连接到数据连接线 250 的接触电极 252 位于密封区域内。

图 13 示出了根据本发明第三实施方式的部分 FFS（边缘电场切换）型薄膜晶体管基板的平面图，以及图 14 示出了沿图 13 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图。

图 13 和图 14 中所示的薄膜晶体管基板除上数据焊盘电极 240 是与沿数据连接线 250 延伸的第三接触孔 238 内的接触电极 252 一体形成的之外具有与图 11 和图 12 中所示的薄膜晶体管基板相同的元件。因此，将省略对相同元件的说明。

参照图 13 和图 14，数据焊盘 234 的第三接触孔 238 沿数据连接线 250 延伸，从而使其与数据线 104 重叠。因而，上数据焊盘电极 240 和接触电极 252 以一体的结构形成在第二接触孔 238 内以连接到数据线 104。上数据焊盘电极 240 和接触电极 252 形成与围绕第三接触孔 238 的栅绝缘膜 144 边缘的接触面。

图 15 示出了根据本发明第四实施方式的部分 FFS 型薄膜晶体管基板的平面图，以及图 16 示出了沿图 15 中 II-II'、III-III' 和 IV-IV' 线提取的薄膜晶体管基板的截面图。

图 15 和图 16 中所示的薄膜晶体管基板具有与图 13 和图 14 中所示的薄膜晶体管基板相同的元件，除了其还包括提供在除设置有栅焊盘 126 和数据焊盘 234 的焊盘区域之外的剩余阵列区域的保护膜 150。因此，将省略对相同元件的说明。

参照图 15 和图 16，在提供有源/漏金属图案的基板 142 上形成保护膜 150，从而使其在提供有栅焊盘 126 和数据焊盘 134 的焊盘区域处被打开。保护膜 150 由类似栅绝缘膜 144 的无机绝缘膜形成。可选地，保护膜 150 可由丙烯酸有机化合物、BCB（苯并环丁烯）或 PFCB（全氟环丁烷）等形成。

通过第四掩模工序、或通过橡胶刻板（rubber stamp）印刷系统像将定向

膜形成最上层一样来形成保护膜 150。而且，保护膜 150 完全形成在基板 142 上，并随后通过使用定向膜作为掩模的蚀刻工序、或通过在将基板 142 粘接到滤色片基板后使用滤色片基板作为掩模的蚀刻工序使保护膜 150 在焊盘区域处被打开。

第一，当使用第四掩模工序时，保护膜 150 完全形成在提供有源/漏金属图案的基板 142 上。在这种情况下，通过 PECVD、旋转涂敷或非旋转涂敷（spinless coating）等形成保护膜 150。而且，通过光刻法和使用第四掩模的蚀刻工序对保护膜 150 构图，以使其在焊盘区域被打开。

第二，通过作为形成将要设置在保护膜 150 上的定向膜的方法的橡胶刻板印刷技术仅在除焊盘区域之外的剩余阵列区域印刷保护膜 150，从而使其在焊盘区域处被打开。换句话说，通过在提供有源/漏金属图案的基板 142 上对准地设置橡胶掩模（rubber mask）、并随后通过橡胶刻板印刷技术仅在除焊盘区域之外的阵列区域印刷绝缘材料来形成保护膜 150。

第三，通过使用提供在其上的定向膜的蚀刻工序使保护膜 150 在焊盘区域被打开。更具体地说，如图 17A 所示，保护膜 150 完全形成在基板 142 上，并且通过橡胶刻板印刷方法在保护膜 150 上形成定向膜 152。随后，如图 17B 所示，通过使用定向膜 152 作为掩模的蚀刻工序使保护膜 150 在焊盘区域被打开。

第四，通过使用滤色片基板作为掩模的蚀刻工序使保护膜 150 在焊盘区域被打开。更具体地说，如图 18A 所示，提供有保护膜 150 并具有提供在其上的下定向膜 312 的薄膜晶体管基板通过密封剂 320 粘接到提供有上定向膜 310 的滤色片基板 300。随后，如图 18B 所示，通过使用滤色片基板 300 作为掩模的蚀刻工序使保护膜 150 在焊盘区域被打开。在这种情况下，通过使用等离子体的蚀刻工序使保护膜 150 在焊盘区域被打开、或者通过将其中薄膜晶体管基板粘接到滤色片基板 300 的液晶显示板浸入装有蚀刻剂的蚀刻容器中的浸渍技术，使保护膜 150 在焊盘区域被打开。

如上所述，根据本发明，借助于第一部分透射掩模，与其他第一掩模图案组的多层结构一起，形成单层结构的公共电极。

此外，根据本发明，通过第二掩模工序对半导体层和栅绝缘膜同时构图，以提供穿过延伸到栅绝缘膜的区域的多孔，并通过用于掩模工序中的光刻胶图案的剥离工序在多个孔内提供透明导电图案。

此外,根据本发明,在形成源/漏金属图案后,对与栅绝缘膜同时构图的半导体层再次进行构图,以去除其暴露的部分;并且通过利用第三部分透射掩模暴露出源极与漏极之间的有源层,以限定薄膜晶体管的沟道。因而,半导体层仅存在于薄膜晶体管的沟道和源/漏金属图案与栅绝缘膜之间的重叠部分当中。

此外,根据本发明,通过印刷技术、第四掩模工序、使用定向膜作为掩模的蚀刻工序、或使用滤色片基板作为掩模的蚀刻工序等,还提供了具有开放的焊盘区域的保护膜。

因此,通过三轮掩模工序或四轮掩模工序可以简化根据本发明的薄膜晶体管的制造方法,因此可以减少材料成本和设备投资成本等,并能提高生产率。

虽然通过上述的附图对实施方式对本发明进行了说明,但是可以清楚地理解,对于本领域的普通技术人员来说,本发明并不限于这些实施方式而是在不脱离本发明精神的情况下可以具有各种变型和改进。因而,本发明的范围仅有所附的权利要求及其等效物所限定。

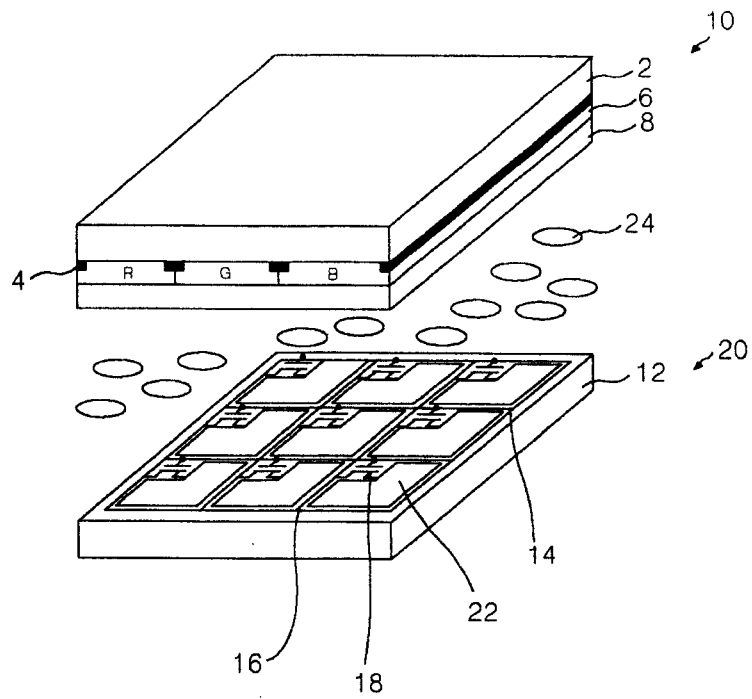


图 1

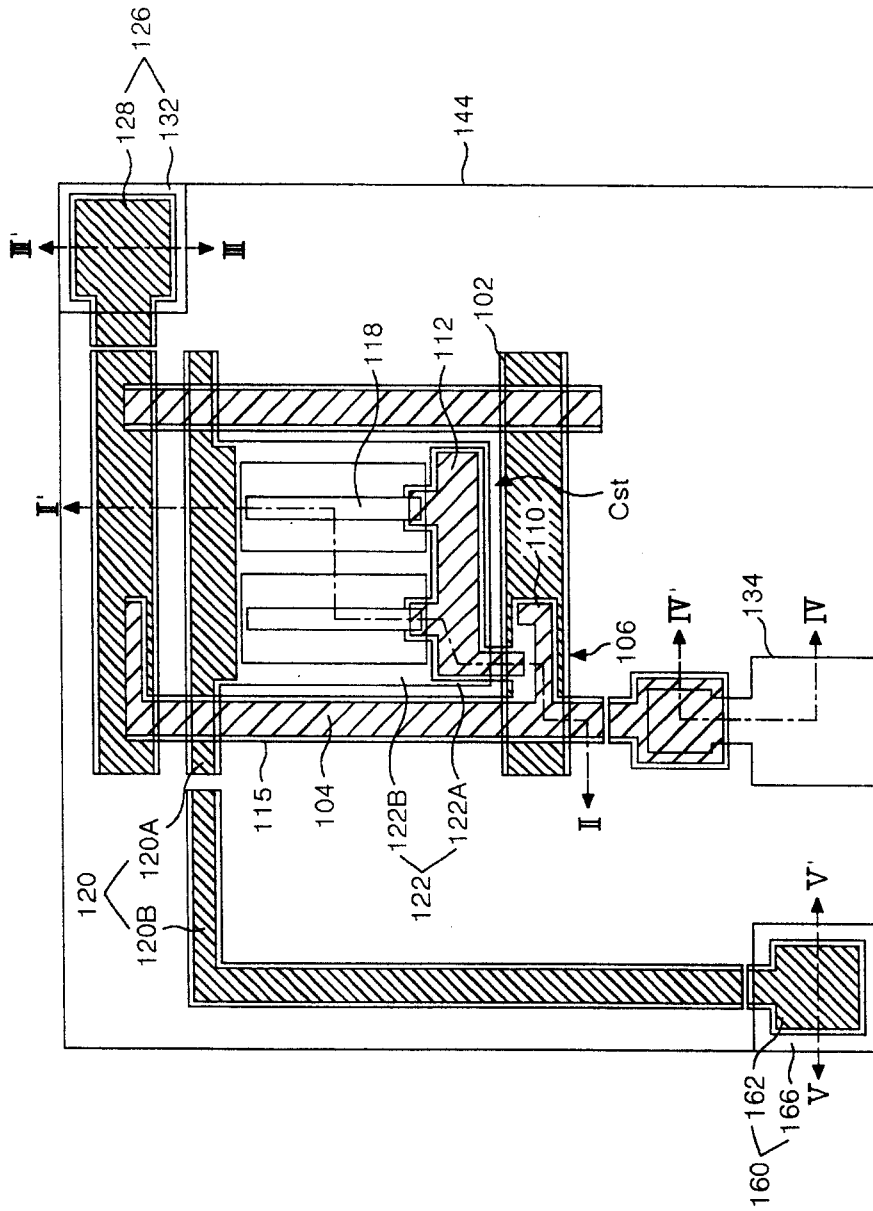


图 2

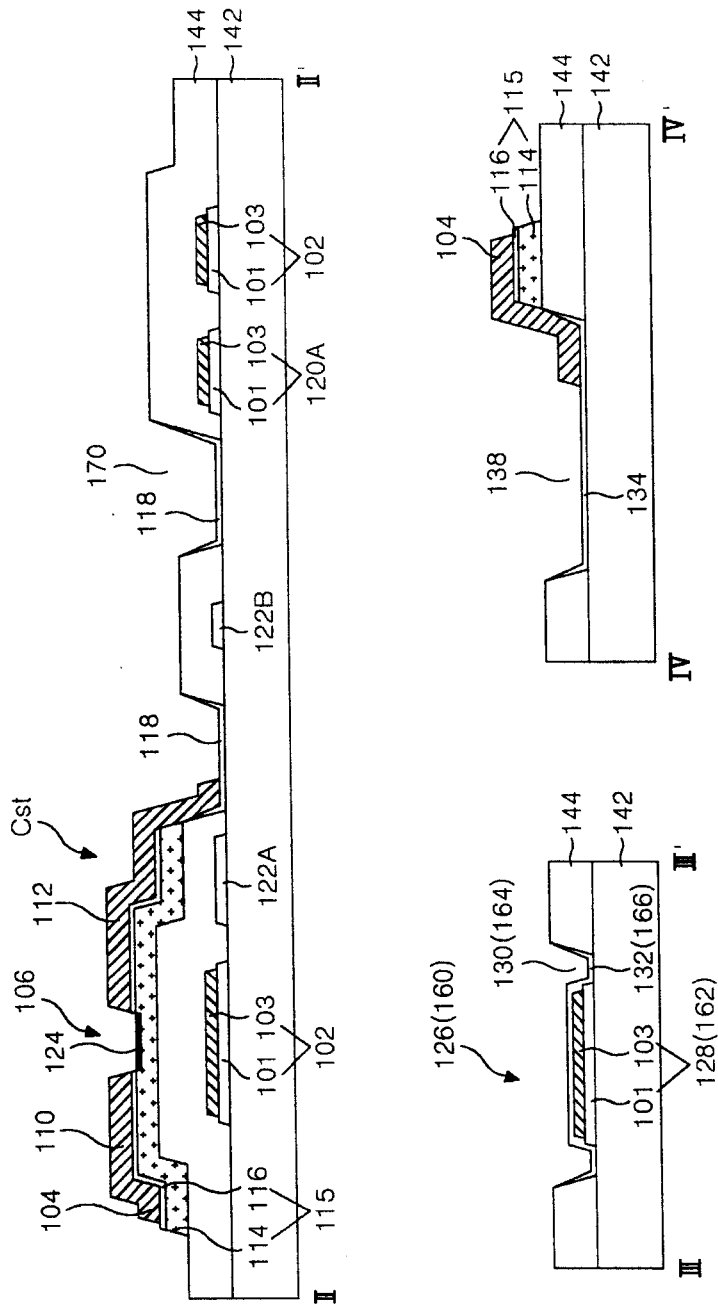


图 3

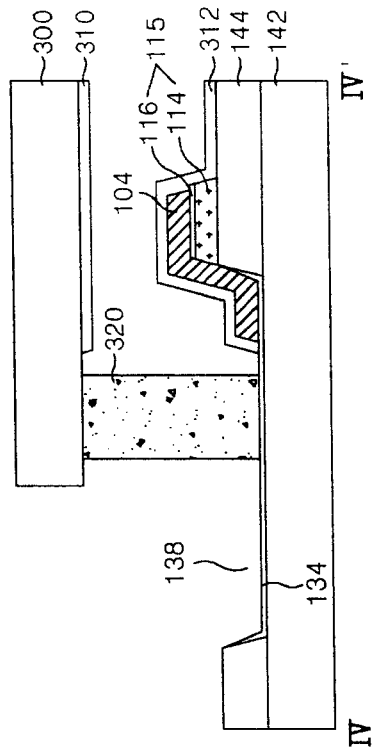


图 4

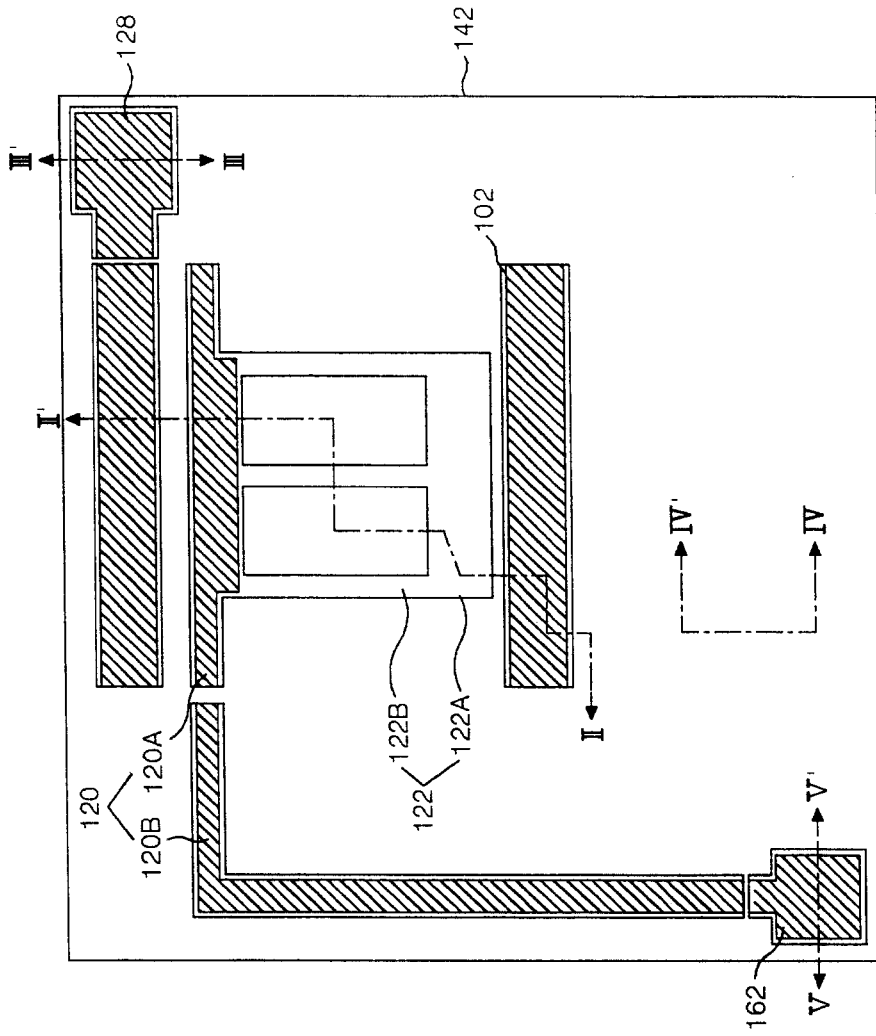


图 5A

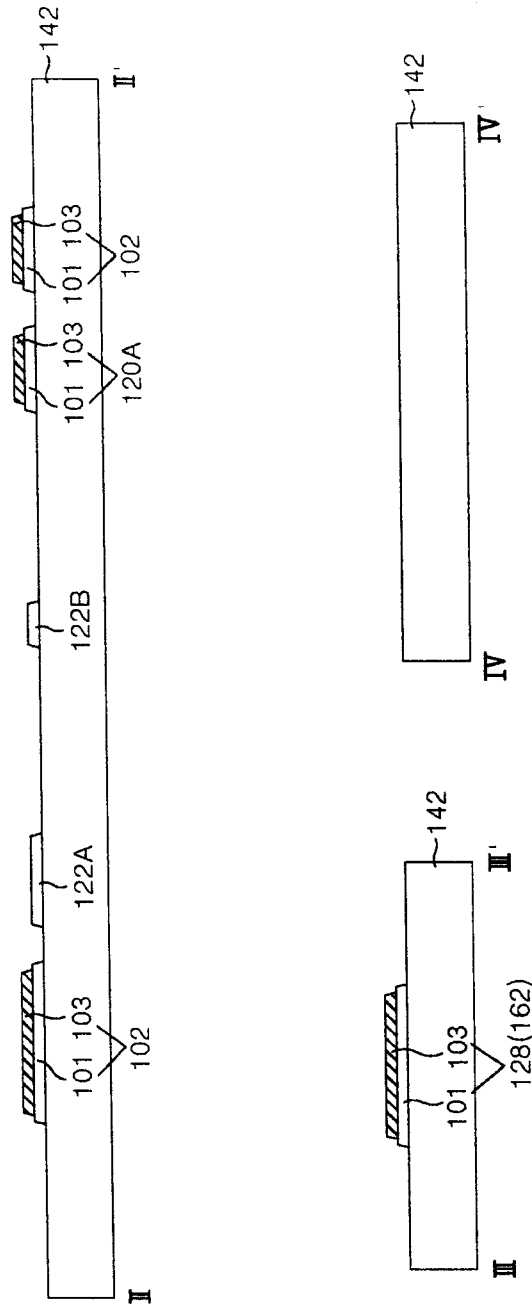


图 5B

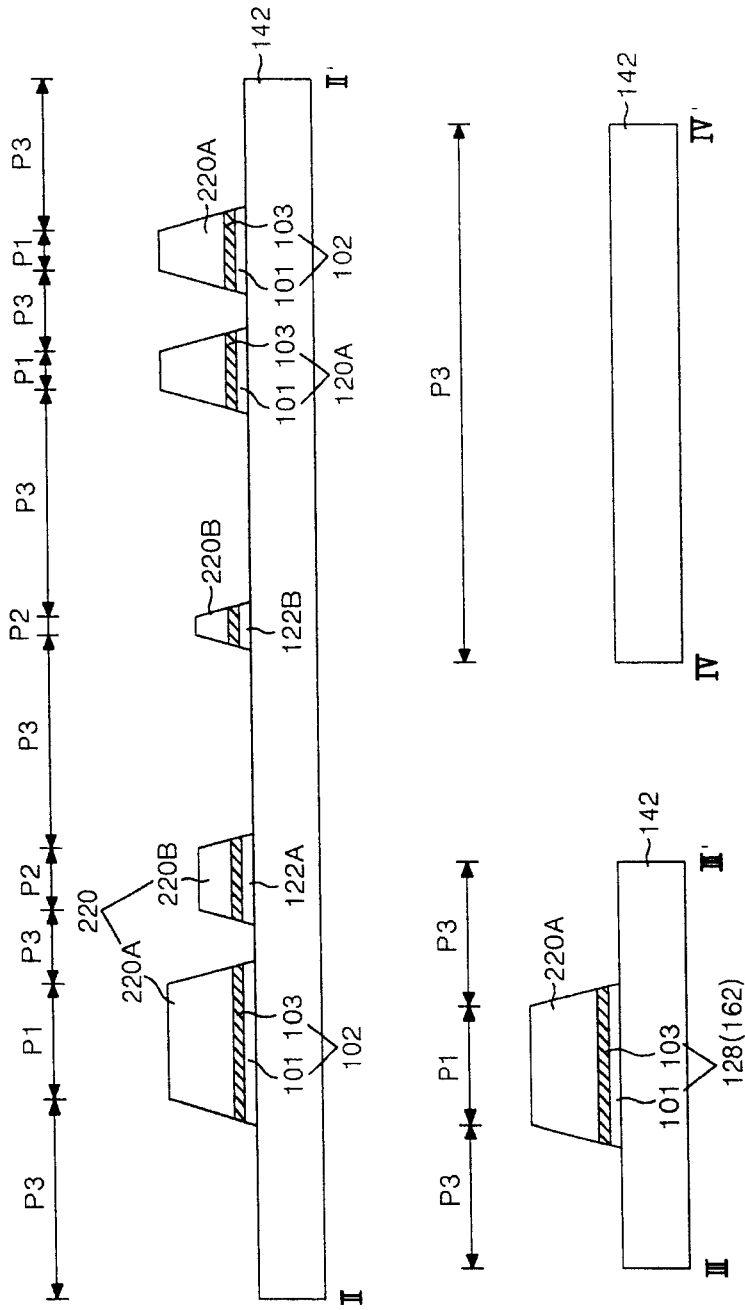


图 6A

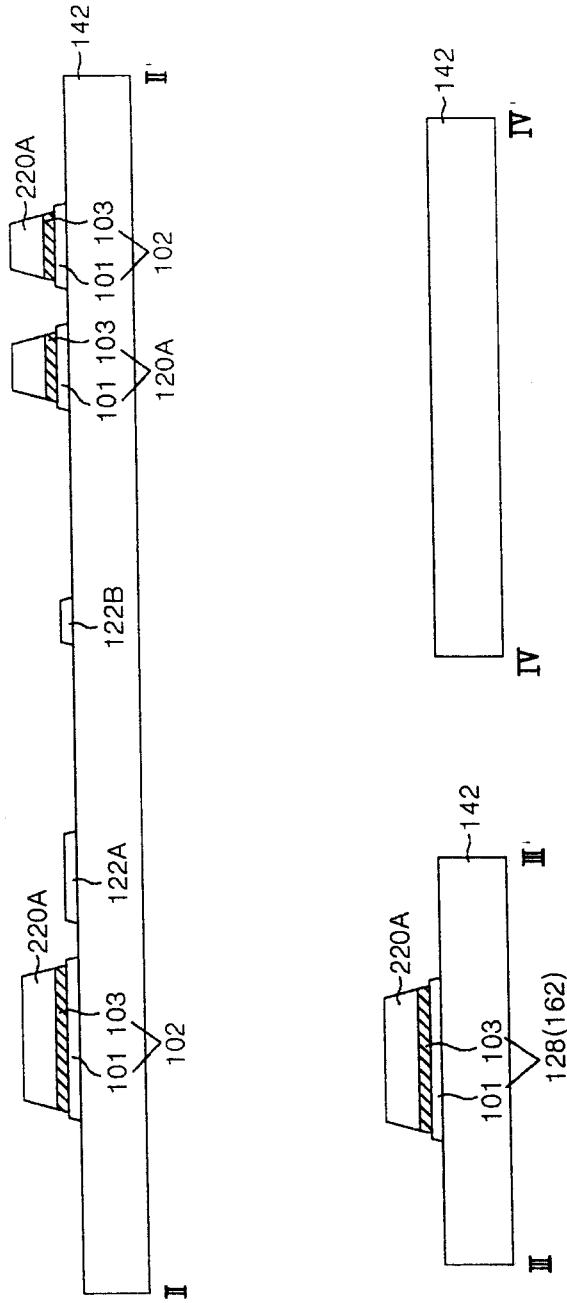


图 6B

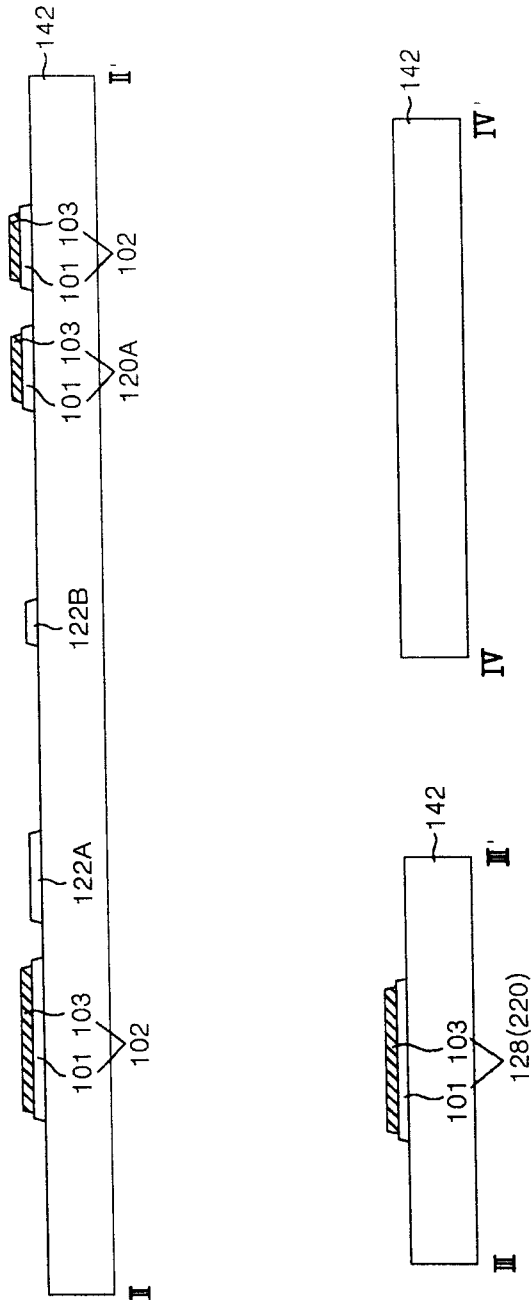


图 6C

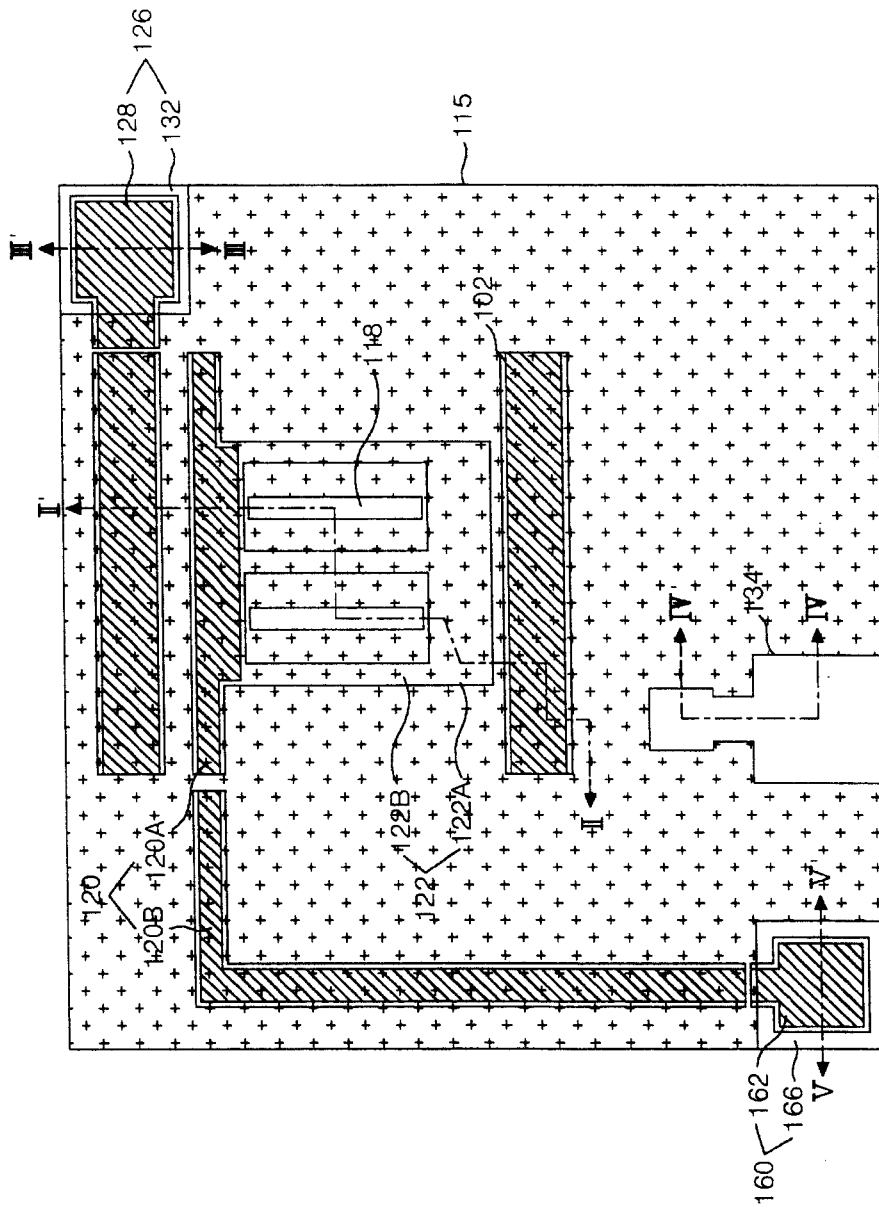


图 7A

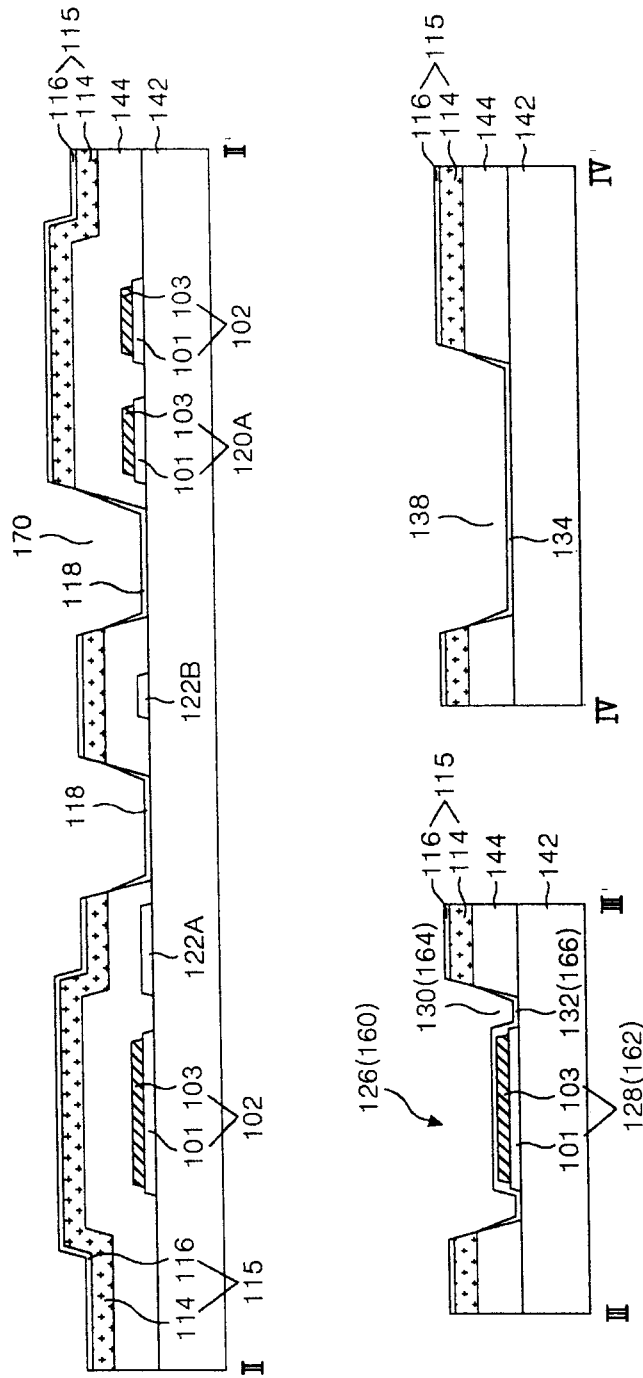


图 7B

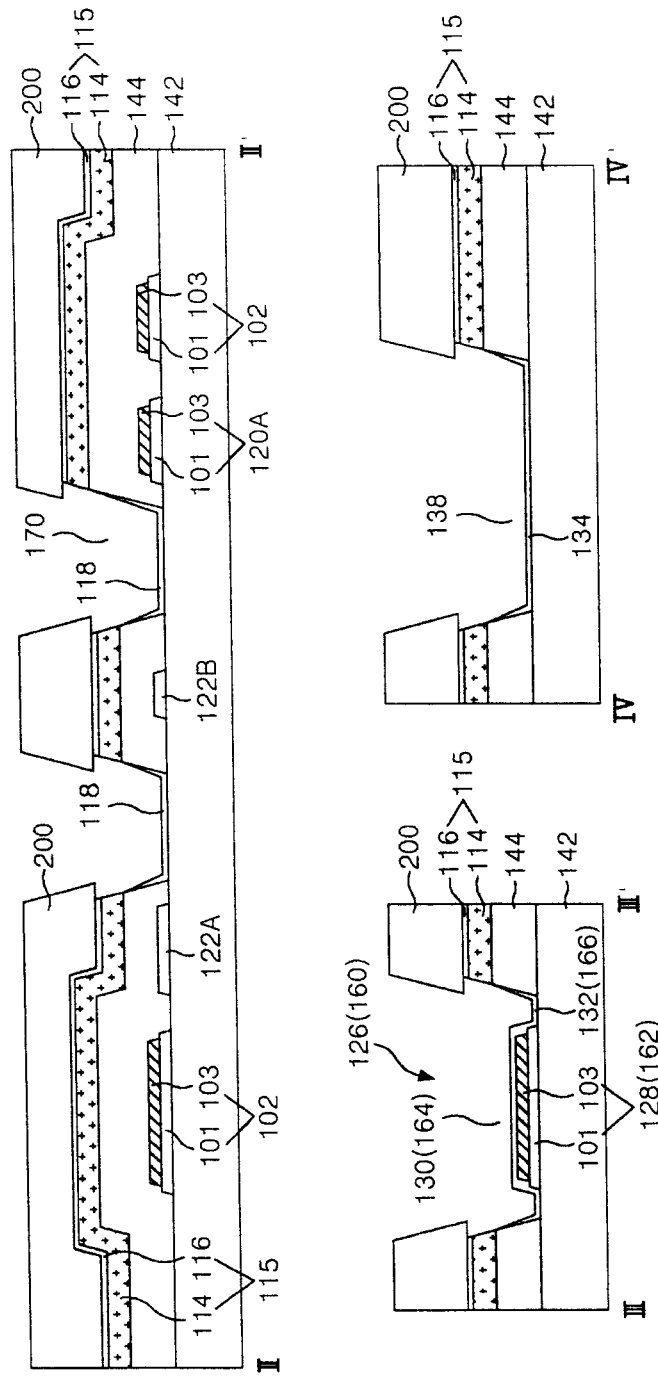


图 8A

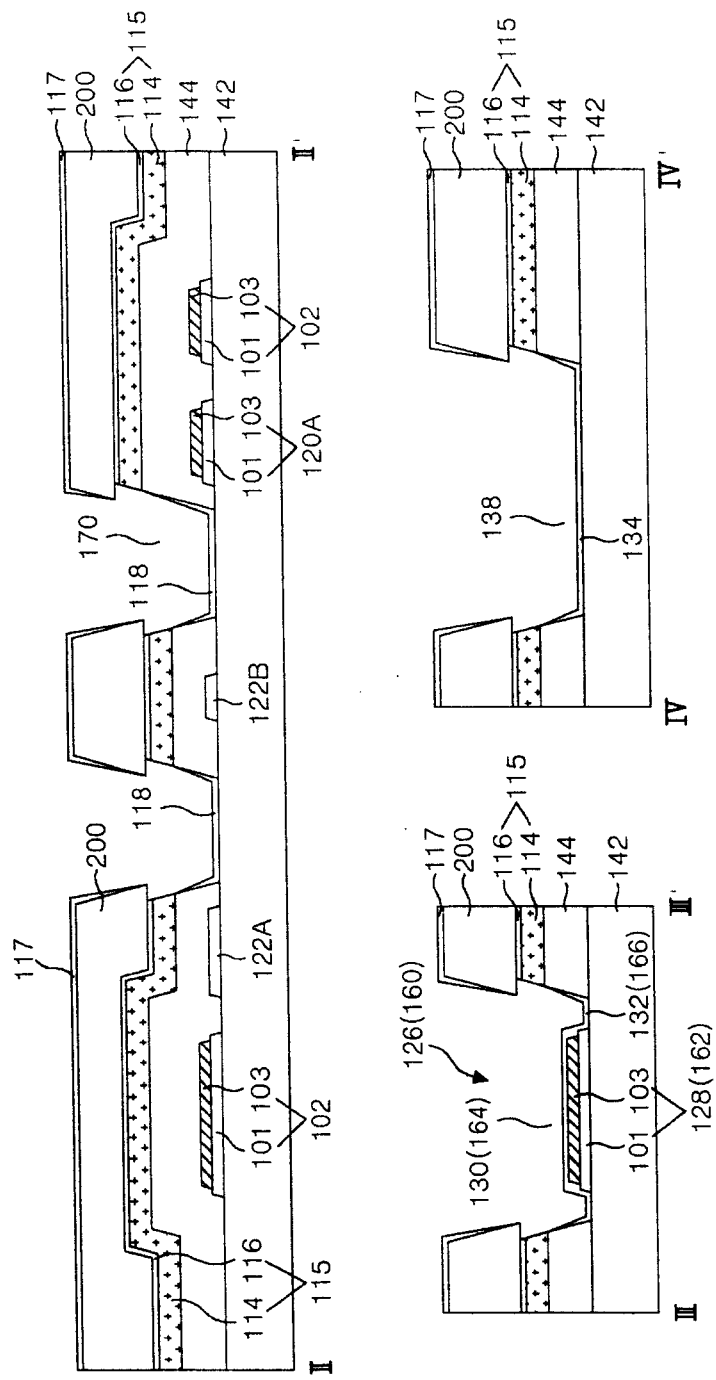


图 8B

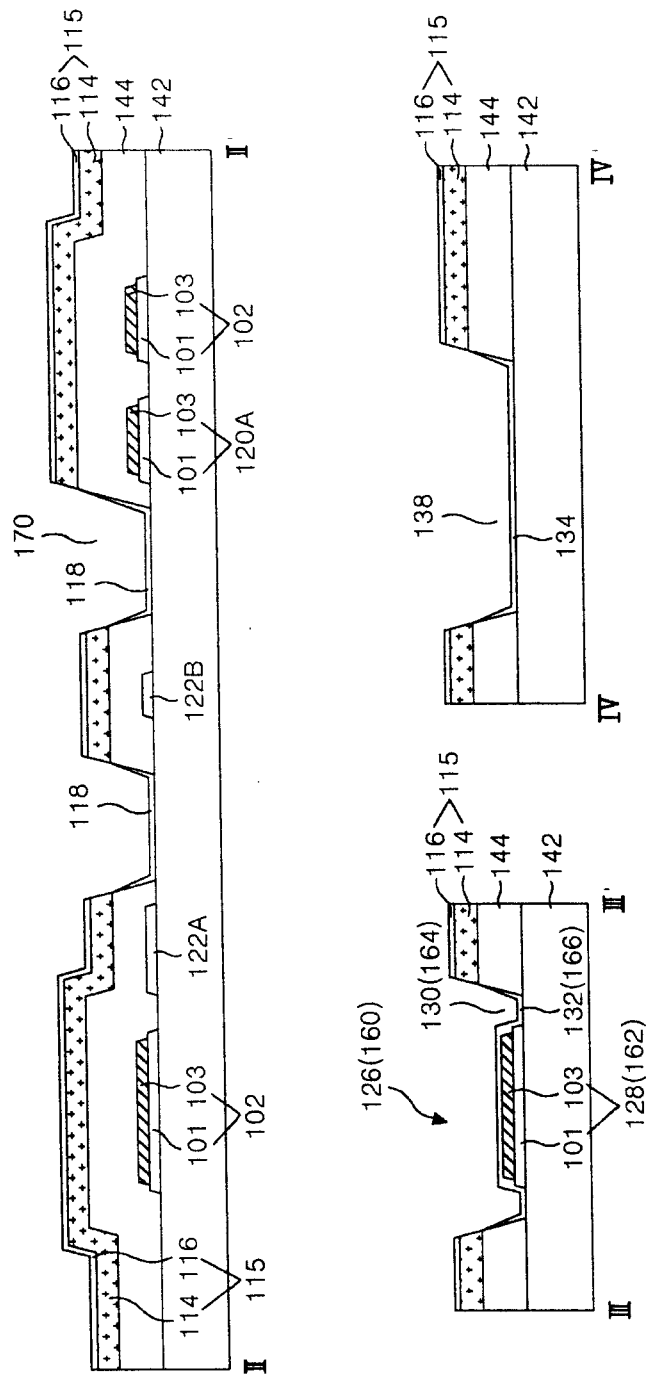


图 8C

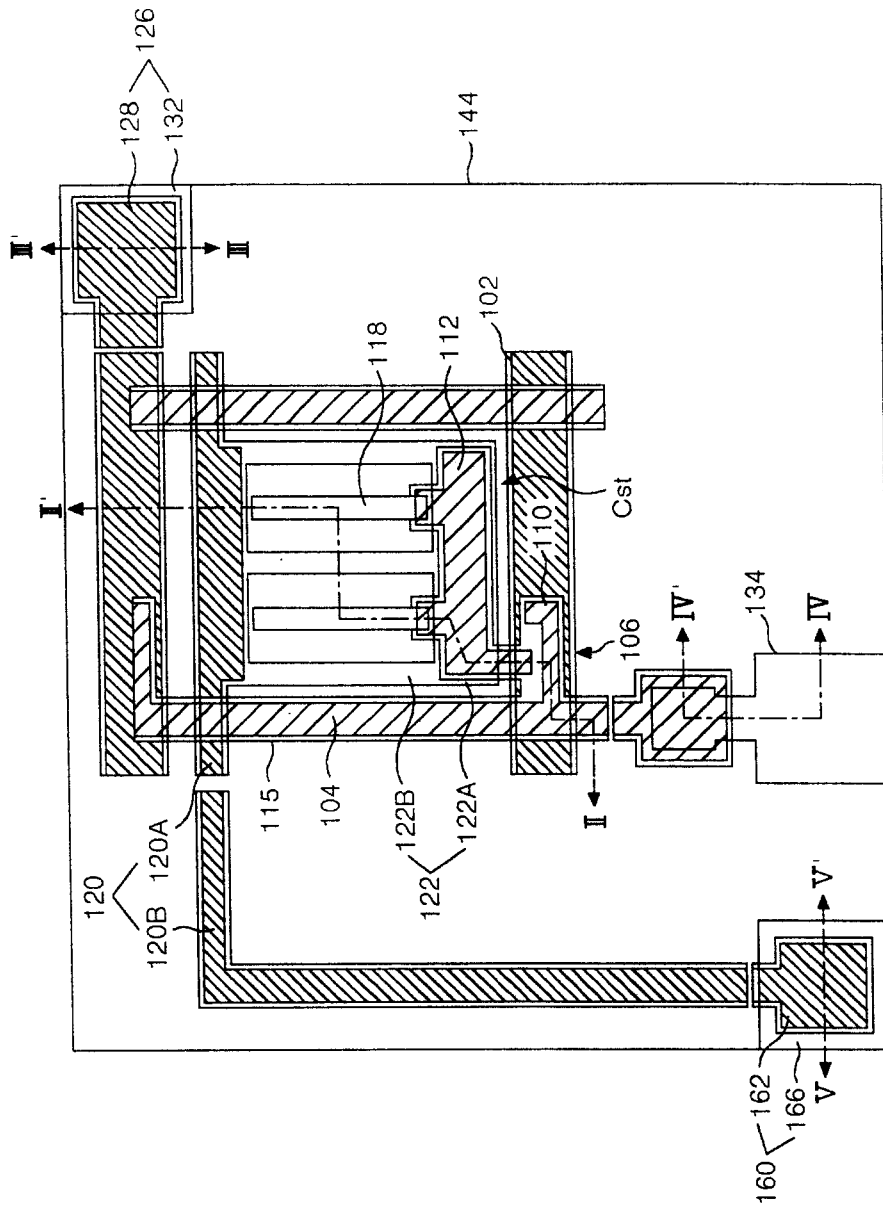


图 9A

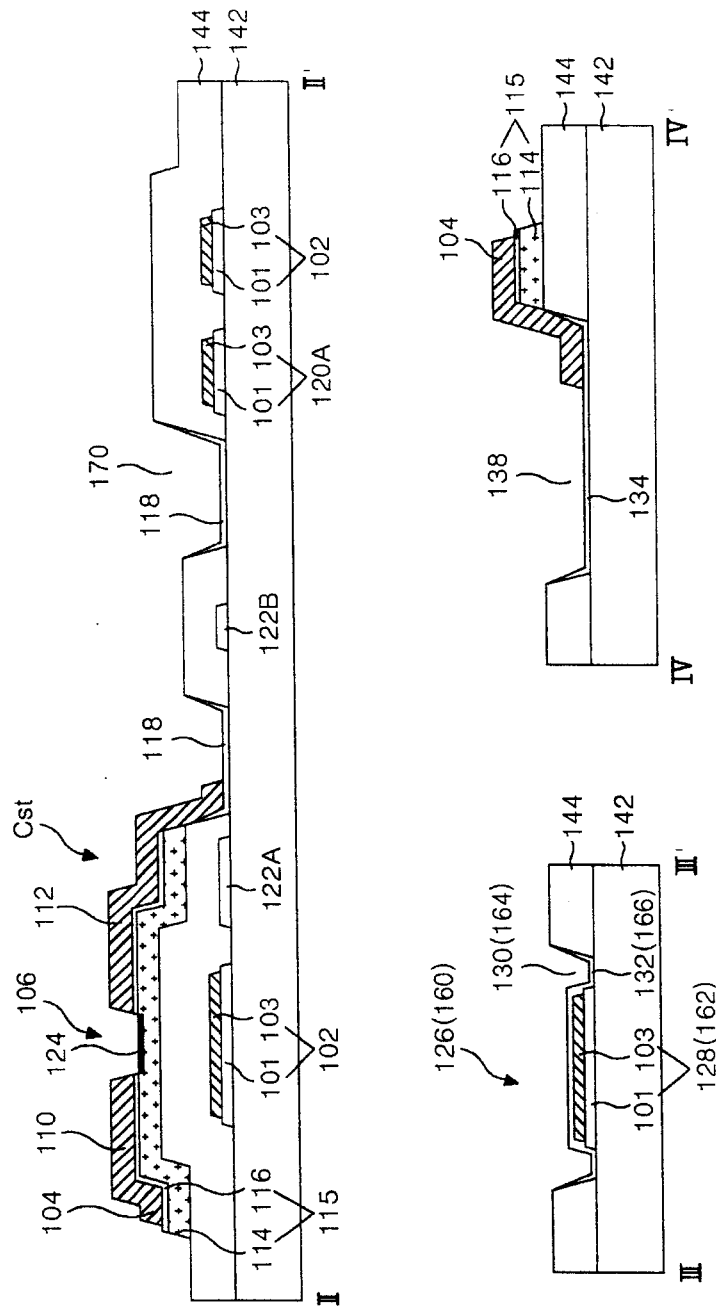


图 9B

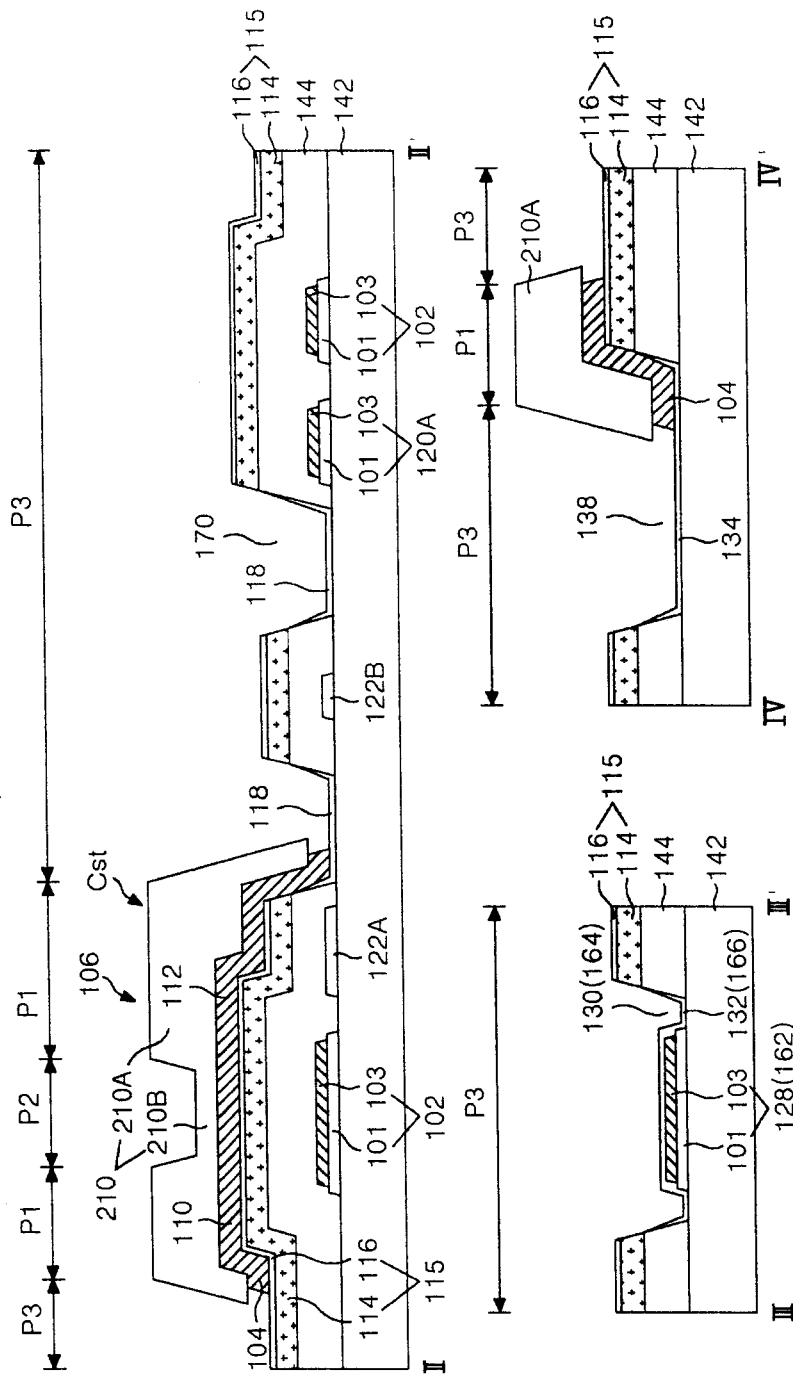


图 10A

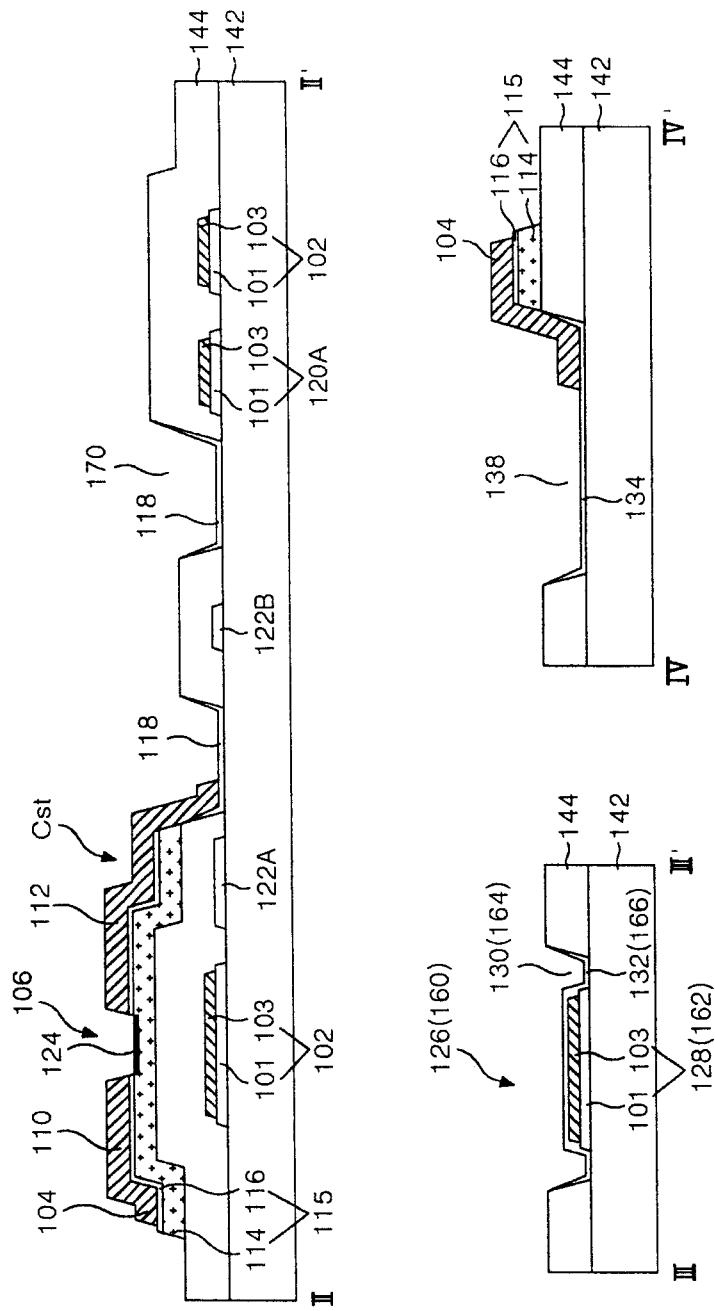


图 10D

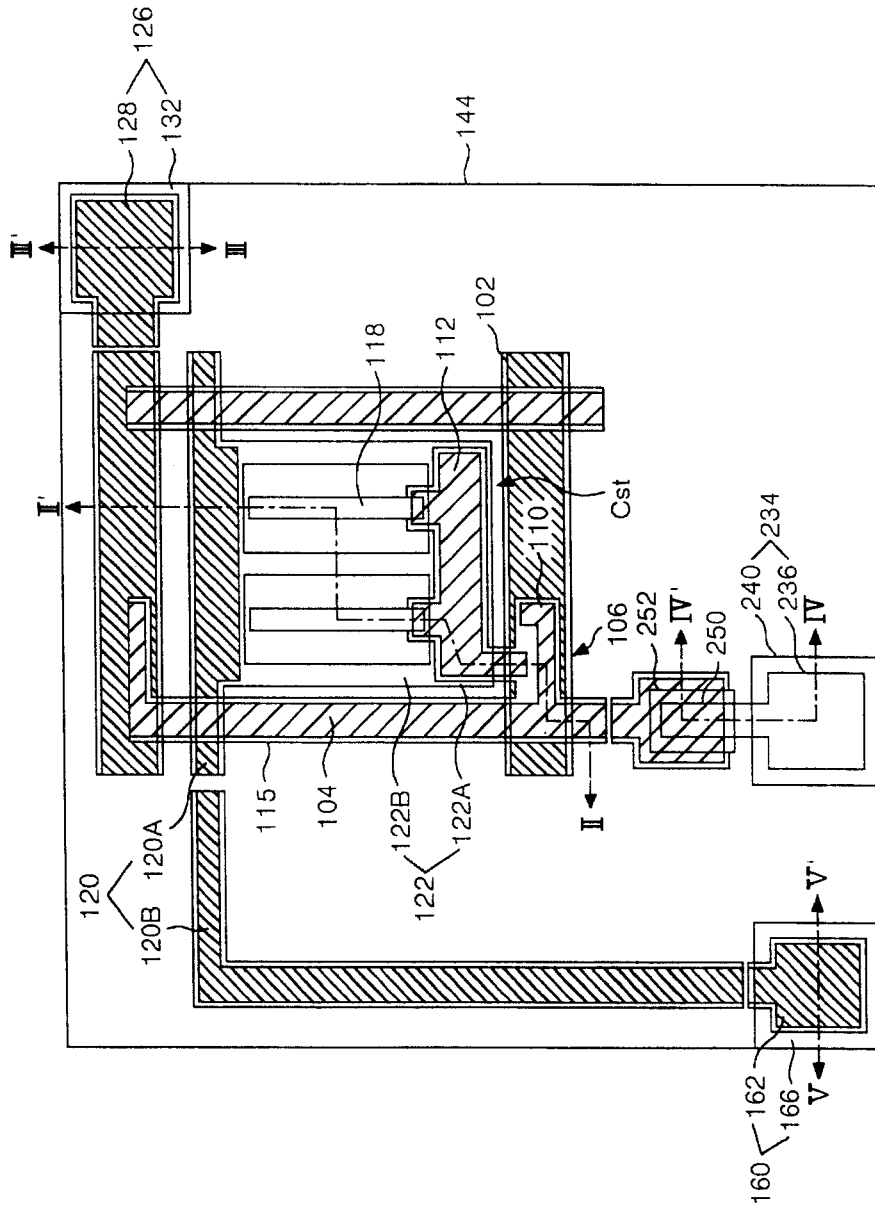


图 11

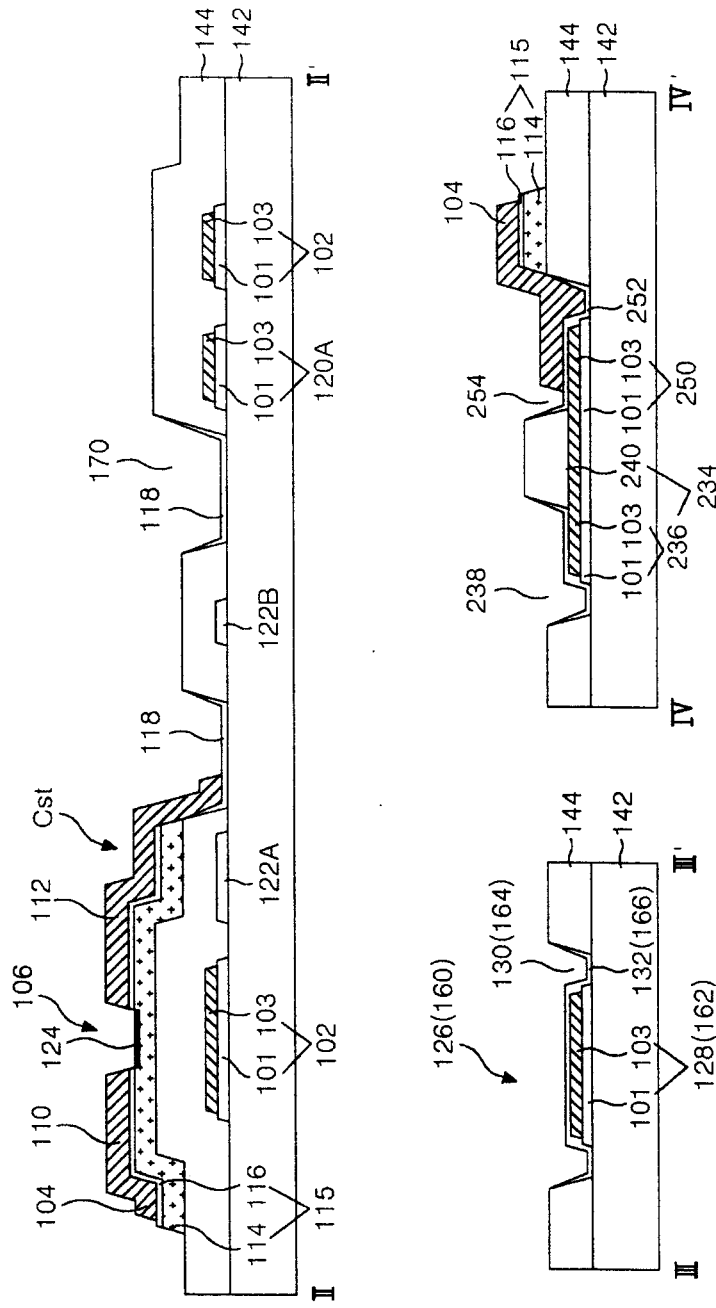


图 12

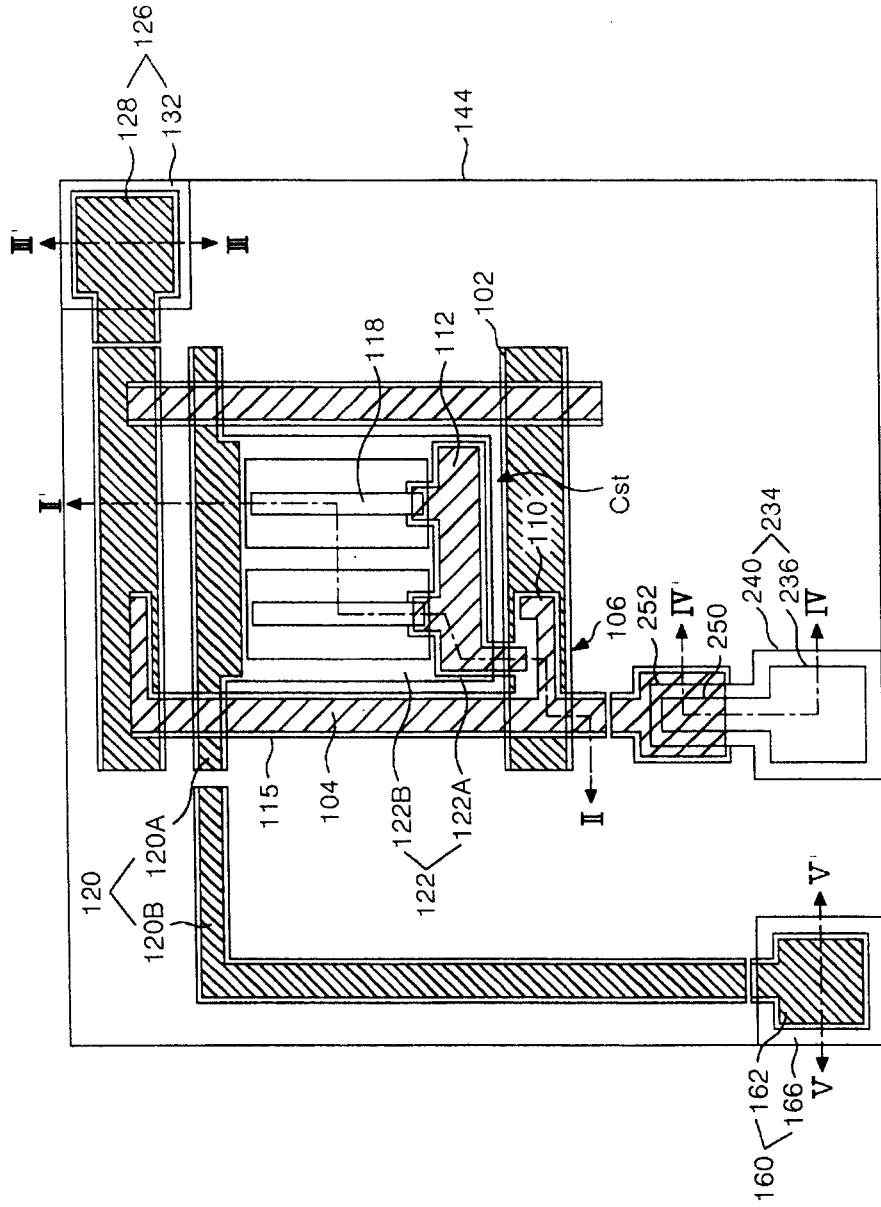


图 13

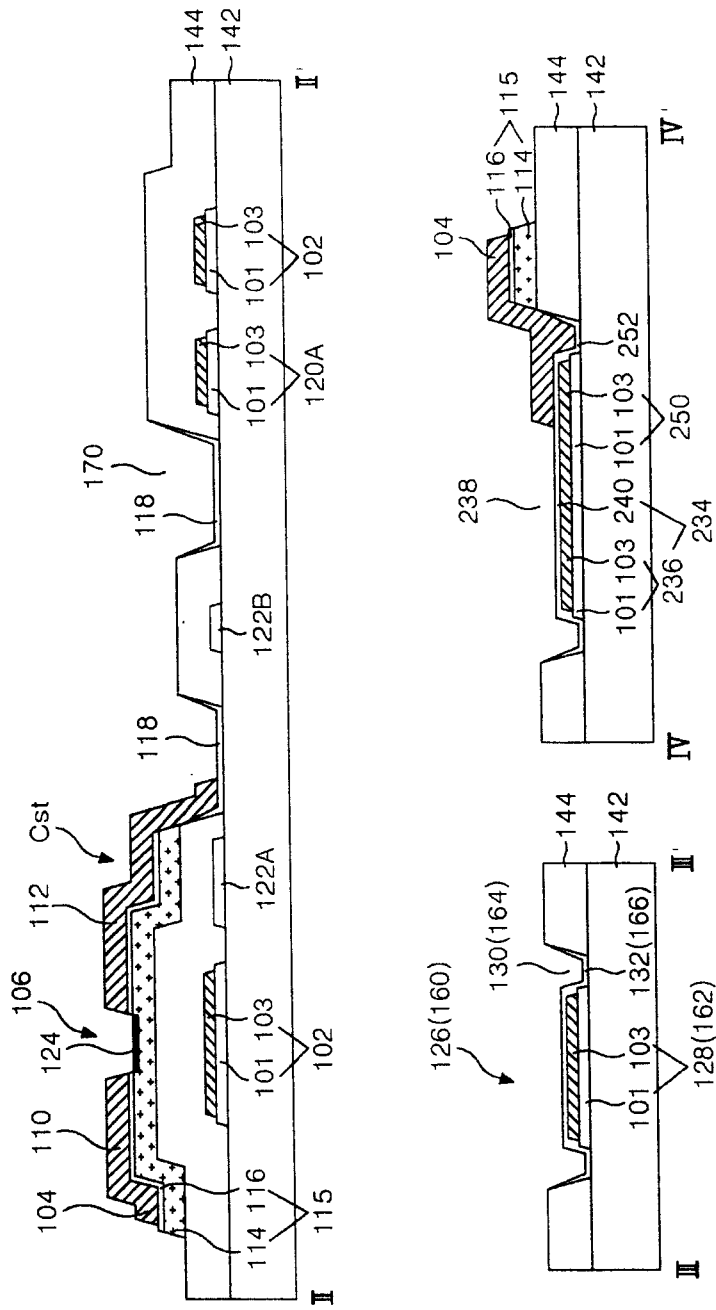


图 14

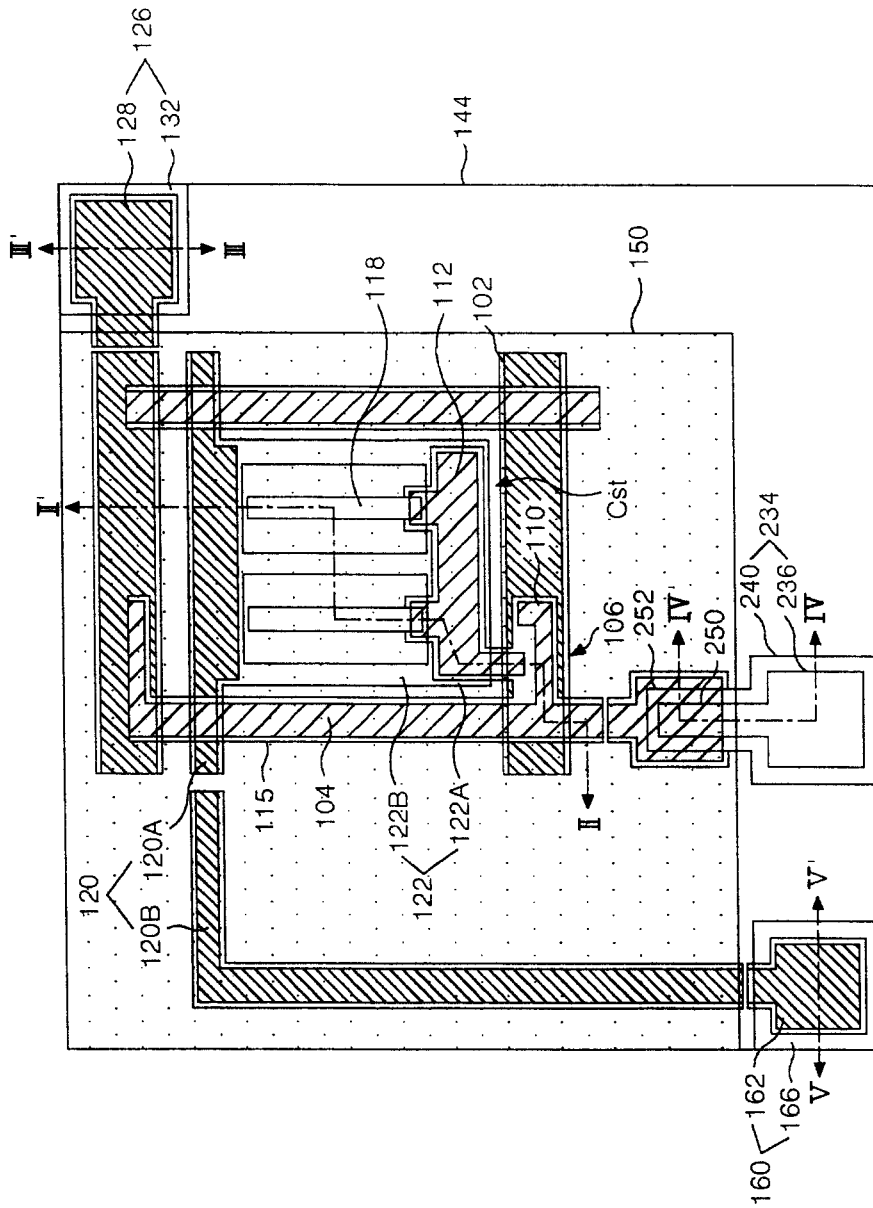


图 15

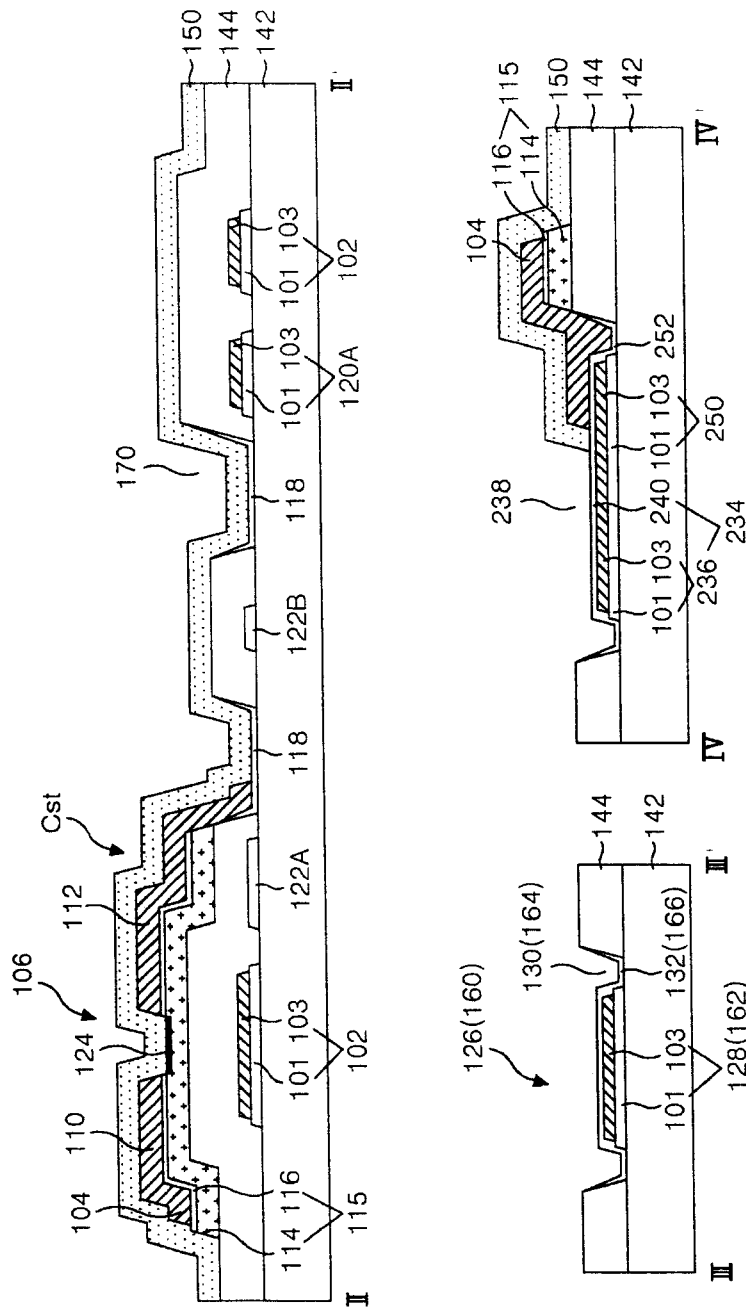


图 16

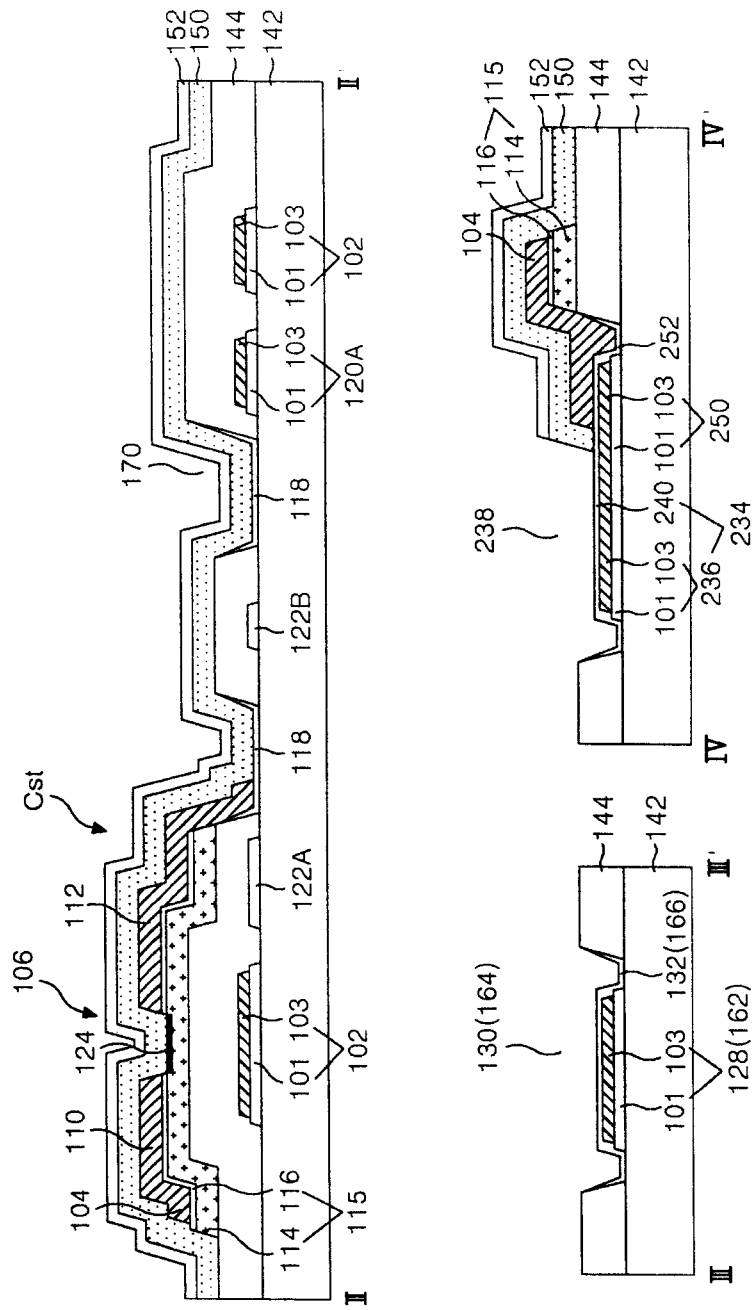


图 17B

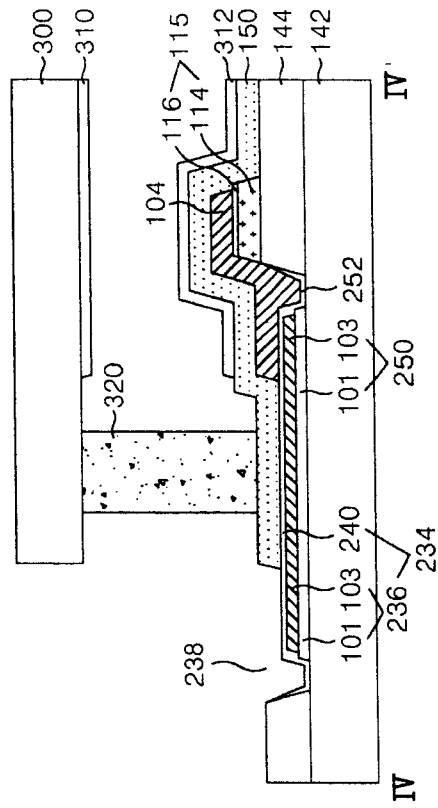


图 18B