

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-297064
(P2004-297064A)

(43) 公開日 平成16年10月21日(2004.10.21)

(51) Int. Cl.⁷
H01S 5/183

F I
H O I S 5/183

テーマコード (参考)
5 F O 7 3

審査請求 未請求 請求項の数 19 O L (全 14 頁)

(21) 出願番号 特願2004-88118 (P2004-88118)
(22) 出願日 平成16年3月24日 (2004.3.24)
(31) 優先権主張番号 0306778.2
(32) 優先日 平成15年3月25日 (2003.3.25)
(33) 優先権主張国 英国 (GB)

(71) 出願人 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町2番2号
(74) 代理人 100078282
弁理士 山本 秀策
(74) 代理人 100062409
弁理士 安村 高明
(74) 代理人 100107489
弁理士 大塩 竹志
(72) 発明者 スチュワート イー. フーパー
イギリス国 オックス5 1エスジェイ
オックスフォードショア, キドリントン,
ソーン クローズ 21

最終頁に続く

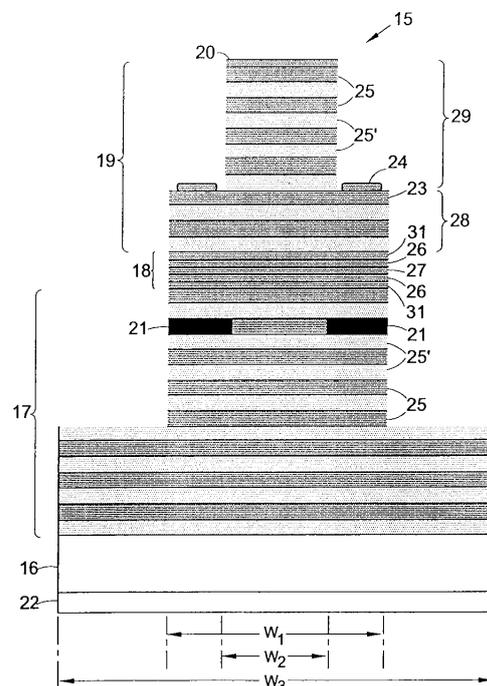
(54) 【発明の名称】 垂直共振器面発光レーザ

(57) 【要約】

【課題】 レーザデバイスを通る電流経路の抵抗を低減することが可能な半導体レーザデバイスを提供する。

【解決手段】 半導体レーザデバイス(15)は、基板(16)を含む。第1のミラー構造(17)、アクティブ領域(18)、および第2のミラー構造(19)が、この順序に、基板(16)の上に配置される。第2のミラー構造(19)の第1の部分(28)は、第2のミラー構造(19)の第2の部分(29)と、アクティブ領域(18)との間に配置される。エッチストップ層(23)は、第2のミラー構造(19)の第1の部分(28)と、第2のミラー構造(19)の第2の部分(29)との間に設けられる。端子(24)は、第2のミラー構造の第2のミラー構造の、第2の部分によって覆われていない第1の部分の表面上に配置される。

【選択図】 図2 a



【特許請求の範囲】

【請求項 1】

基板と、

該基板の第 1 の表面の上に配置される第 1 のミラー構造と、

該第 1 のミラー構造の上に配置されるアクティブ領域と、

該アクティブ領域の上に配置される第 2 のミラー構造と、

該基板の第 2 の表面の上に配置される第 1 の端子と

を含む、半導体レーザデバイスであって、

該第 2 のミラー構造は、第 1 の幅を有する第 1 の部分と、該第 1 の幅よりも狭い第 2 の幅を有する第 2 の部分とを有し、該第 1 の部分は、該第 2 の部分と該アクティブ領域との間に配置され、エッチストップ層は該第 2 のミラー構造の該第 1 の部分の上に配置され、該第 2 のミラー構造の該第 2 の部分は該エッチストップ層の上に配置され、第 2 の端子は、少なくとも、該第 2 のミラー構造の第 1 の部分の表面の、該第 2 のミラー構造の該第 2 の部分によって覆われていない部分の上に配置される、

半導体レーザデバイス。

【請求項 2】

前記第 2 の端子は、前記レーザデバイスの軸に対して実質的に対称的に配置されている、請求項 1 に記載のレーザデバイス。

【請求項 3】

前記第 2 の端子は環状である、請求項 2 に記載のレーザデバイス。

【請求項 4】

前記第 2 の端子は前記エッチストップ層上に直接的に堆積される、請求項 1、2 または 3 に記載のレーザデバイス。

【請求項 5】

前記エッチストップ層は歪半導体層である、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 6】

前記エッチストップ層は、前記レーザデバイスの意図された発光波長に等しい波長を有する光に対して非吸収的または実質的に非吸収的である、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 7】

前記ストップ層の厚さは、約 $\lambda / 4n$ であり、ここで、 λ はレーザの発光波長であり、 n は該エッチストップ層の反射率である、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 8】

前記第 2 のミラー構造の上に配置されるキャップ層をさらに含む、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 9】

前記キャップ層は、10 nm 未満の厚さを有する、請求項 8 に記載のレーザデバイス。

【請求項 10】

前記第 1 のミラー構造は n 型にドーピングされ、前記第 2 のミラー構造は p 型にドーピングされる、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 11】

前記第 1 および第 2 のミラー構造は、それぞれ、(Al, Ga)As 層構造を含む、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 12】

前記アクティブ領域は、(Al, Ga)InP 層構造を含む、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 13】

前記エッチストップ層は (Al, Ga)InP 層である、上記の請求項のいずれか 1 つ

に記載のレーザデバイス。

【請求項 14】

前記エッチストップ層は GaInP 層である、請求項 13 に記載のレーザデバイス。

【請求項 15】

前記キャップ層は GaAs キャップ層である、請求項 8 または 9、あるいは、請求項 8 または 9 に従属する場合には請求項 10 ~ 14 のいずれか 1 つに記載のレーザデバイス。

【請求項 16】

600 nm ~ 700 nm の範囲内の発光波長を有する、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 17】

630 nm ~ 680 nm の範囲内の発光波長を有する、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 18】

650 nm ~ 660 nm の範囲内の発光波長を有する、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【請求項 19】

前記レーザデバイスは垂直共振器面発光レーザデバイスである、上記の請求項のいずれか 1 つに記載のレーザデバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、「VCSEL」として一般的に公知である垂直共振器面発光レーザデバイスに関する。

【背景技術】

【0002】

図 1 に、VCSEL 1 の一般的な構造を示す。デバイスは、基板 2 を含み、基板 2 のある表面の上には、順番に、第 1 のミラー構造 3、アクティブ領域 4、および第 2 のミラー構造 5 が設けられる。パッファ層 6 が基板 2 と第 1 のミラー構造 3 との間に設けられ得、キャップ層 7 が第 2 のミラー構造 5 の上に設けられる。第 1 の端子層 8 が、基板 2 のミラー構造およびアクティブ層が設けられた表面の反対側の表面に設けられ、第 2 の端子層 9 がキャップ層 7 の上に設けられる。

【0003】

アクティブ領域 4 は、1 つ以上の量子井戸を含む複数層構造である。図 1 において、アクティブ領域 4 は、例示のために、2 つの量子井戸層 10 を含むように示されている。各量子井戸層は、バリア層 11 の間に配置される。

【0004】

ミラー構造 3 および 5 もまた、複数層構造であり、それぞれが、第 1 の屈折率を有する第 1 の半導体材料の複数の層 13 を、異なる屈折率を有する他の半導体材料の層 14 と交互になった状態で含む。図 1 において、各ミラー構造は 5 つの層を含むように描かれているが、実際には、層の数は、(層の数を制限し得る成長プロセスに関連する実際の考慮すべき事柄を考慮した上で) 可能な限り高い反射率を提供するように選択される。

【0005】

図 1 に示す層 12 は、アクティブ領域 4 の量子井戸層をミラー構造 3 および 5 から隔てるクラッド層である。

【0006】

基板 2 および第 1 の複数層ミラースタック 3 は、ある導電性型を有するようにドーピングされ、第 2 の複数層ミラースタック 5 は、反対の導電性型になるようにドーピングされる。例えば、基板 2 および下側ミラースタック 3 が n 型にドーピングされ、上側ミラースタック 5 が p 型にドーピングされ得る。この場合、基板の下面に設けられる端子 8 は n 型端子であり、キャップ層 7 上に配置される上側端子 9 は p 型端子層である。

10

20

30

40

50

【 0 0 0 7 】

電流がレーザーデバイス1を通じて下側端子8から上側端子9へと流される場合、アクティブ領域4において光が発生する。アクティブ領域4において発生する光子は、ミラースタック3および5から反射され、アクティブ領域4に戻って、周知のレーズング効果を引き起こす。デバイスによって放射された光の波長は、アクティブ領域における量子井戸層10およびバリア層11に用いられる材料（アクティブ領域4において放射された光の波長を決定する）によって、かつ、ミラー構造3および5の層13および14の厚さ（ミラー構造の反射率が最高になる波長を決定する）によって決定される。

【 0 0 0 8 】

図1に示す汎用タイプのVCSELデバイスは、周知である。例えば、約850nmの発光波長を有するVCSELデバイスが、InGaAs/GaAs複数層構造をアクティブ領域4に用いて、GaAs/GaAlAs複数層構造またはGaAlAs複数層構造をミラー構造3および5に用いて製造され得る。

10

【 0 0 0 9 】

図1のVCSELは、レーザー光がデバイスから第2のミラースタック5、キャップ層7および上側端子9を通過して放射されるので、「上部発光」VCSELである。光がデバイスから基板2を通過して放射される「下部発光」VCSELも公知である。下部発光VCSELは、基板が放射された光に対して透明である必要があり、これによって、基板に用いることができる材料が大幅に制約される。上部発光VCSELはこの制約を回避するが、キャップ層7において光が吸収されるという問題点がある。

20

【 0 0 1 0 】

約650nmのスペクトルの赤色領域において光を放射するVCSELを製造することが望まれる。原理的には、図1に示す一般的な構造を有し、約650nmの放出波長を有するVCSELが製造され得る。しかし、650nmの放出波長を有するVCSELに必要な上側ミラー構造5は、典型的には、高電気抵抗を有し、この抵抗は、レーザーデバイスにおける熱の過剰な生成につながる。

【 0 0 1 1 】

WO00/45483は、アクティブ領域の上に設けられ、レーザの領域全体にわたって伸びる第1の上側ミラースタックを有する半導体レーザを開示する。第1の上側ミラースタックは、レーズングを維持するために十分な高さの反射率を有さない。第2の上側ミラースタックが第1の上側ミラースタックの中心部分の上に堆積される。第1の上側ミラースタックと第2の上側ミラースタックとの組合せは、レーズングを維持するために十分な高さの反射率を有する。従って、レーズングは、第2の上側ミラースタックが存在するデバイスの中心部分においてのみ発生し、デバイスの周辺部分において発生しない。従って、WO00/45483のレーザは、良好な光学的閉じ込めを有する。さらに、第2の上側ミラースタックの幅は、基本的なレーズングモードをサポートするために十分な大きさであるが、他のレーズングモードをサポートするためには小さすぎる幅にされる。このように、レーズングモードの良好な制御が達成される。

30

【 0 0 1 2 】

また、2つの部分を有する上側ミラースタックを有する半導体レーザが、US-A-5577064、EP-A-0773614、US-A-6064683、US-B-6185241、およびEP-A-0803945に開示されている。2つの部分を有するミラースタックもまた、光学閉じ込め、および/またはレーズングモードを制御するために設けられる。

40

【特許文献1】WO00/45483

【特許文献2】US-A-5577064

【特許文献3】EP-A-0773614

【特許文献4】US-A-6064683

【特許文献5】US-B-6185241

【特許文献6】EP-A-0803945

50

【発明の開示】

【課題を解決するための手段】

【0013】

本発明は、基板と、基板の第1の表面の上に配置される第1のミラー構造と、第1のミラー構造の上に配置されるアクティブ領域と、アクティブ領域の上に配置される第2のミラー構造と、基板の第2の表面上に配置される第1の端子とを含む、半導体レーザデバイスであって、第2のミラー構造は、第1の幅を有する第1の部分、および第1の幅よりも狭い第2の幅を有する第2の部分とを有し、第1の部分は、第2の部分とアクティブ領域との間に配置され、エッチストップ層は第2のミラー構造の第1の部分の上に提供され、第2のミラー構造の第2の部分はエッチストップ層の上に配置され、第2の端子は、少なくとも、第2のミラー構造の第1の部分の表面の第2のミラー構造の第2の部分によって覆われていない部分の上に配置される、半導体レーザデバイスを提供する。

10

【0014】

本発明は、端子が第2のミラー構造の厚さ方向の中間位置に設けられるので、電流が第2のミラー構造内のある点においてレーザに注入されるレーザデバイスを提供する。従って、注入される電流は、第2のミラー構造の厚さ全体を通る必要はなく、第2のミラー構造の厚さの一部のみを通る必要がある。これによって、第2のミラー構造を通る電流経路の抵抗が低減し、第2のミラー構造において生成される熱が低減する。

【0015】

エッチストップ層は、第2のミラー構造の第1の部分と第2のミラー構造の第2の部分との間の境界を規定する。エッチストップ層は、製造プロセスの間、第2のミラー構造内で、任意の所望の深さにおいて正確に位置付けされ得る。

20

【0016】

本発明は、約630~680nmの波長範囲で発光する上部発光VCSELに適用される場合に特に有用である。上述したように、この波長範囲で発光するVCSELの第2のミラー構造は高い抵抗性を有する。

【0017】

本明細書中で用いる第2のミラー構造の「幅」は、ミラー構造およびアクティブ領域が提供される基板の面に対して実質的に平行な方向の幅を指す。このように第2のミラー構造の幅を変化させることは、第2のミラー構造の第1の部分の上面の一部のみが、第2のミラー構造の第2の部分によって覆われるという効果をもたらす。(本明細書中で用いる、第2の構造の第1の部分の「上面」は、基板から最も遠く、基板のミラー構造およびアクティブ領域が設けられた面に対して実質的に平行な、第2のミラー構造の第1の部分の表面を指す。)第2の端子は、第2のミラー構造の第1の部分の上面の、第2のミラー構造の第2の部分によって覆われていない領域に配置され得る。

30

【0018】

第2の端子は、レーザデバイスの軸に対して実質的に対称的に配置されてもよく、第2の端子は環状であってもよい。これによって、レーザデバイスのアクティブ領域を流れる電流が実質的に対称であることが確実になる。

【0019】

第2の端子はエッチストップ層上に直接的に堆積され得る。

40

【0020】

上述したように、エッチストップ層は、第2のミラー構造の第1の部分と第2のミラー構造の第2の部分との間の境界を規定する。エッチストップ層は、製造プロセスの間、第2のミラー構造内で、任意の所望の深さにおいて正確に位置付けされ得る。第2の端子をエッチストップ層上に直接設けることは、エッチストップ層が第2の端子の位置を規定し、それにより、第2の端子が第2のミラー構造内で任意の所望の深さに設けられることを可能にすることを意味する。

【0021】

第2の端子の位置には、2つの相反する要件がある。まず、第2の端子は、注入された

50

電流が通る必要がある第2のミラー構造の深さを低減するためにアクティブ領域の近傍である必要があるが、電流がアクティブ領域の中心に向かって拡散することを可能にするようにアクティブ領域から十分に離れる必要がある。これらの相反する要件のバランスをとった、第2の端子の最適な位置が決定された後に、第2の端子が正確に位置付けされるように、エッチストップ層は構造内でその点に位置付けされ得る。第2の端子とアクティブ領域との間に必要な間隔の典型的な値は、100nmのオーダーである。

【0022】

本発明の構造のさらなる利点は、エッチストップ層および第2の端子層が、アクティブ領域から隔てられていることである。対照的に、端子がアクティブ層に隣接してレーザ構造の側面に配置されている従来のVCSELデバイスにおいては、アクティブ領域に隣接する高ドープ層を提供することが必要である。

10

【0023】

エッチストップ層は歪半導体層であってもよい。エッチストップ層を歪ませることがエッチストップ層のバンドギャップを増加させ、エッチストップ層の吸収を低減させるので、第2のミラー構造における光学的吸収は低減される。エッチストップ層は、引っ張り歪みを受けることが好ましい。エッチストップ層は、レーザの発光波長に等しい波長を有する光に対して非吸収的または実質的に非吸収的であることが好ましい。

【0024】

エッチストップ層の厚さは、約 $\lambda/4n$ であってもよい。ただし、 λ はレーザの発光波長であり、 n はエッチストップ層の反射率である。これによって、エッチストップ層を提供することによって引き起こされる、第2のミラー構造の反射率の低減が最小にされる。

20

【0025】

レーザデバイスは、第2のミラー構造の上に配置されるキャップ層をさらに含んでもよい。キャップ層は、10nm未満の厚さを有してもよい。ミラー構造の側面に電流を注入することは、キャップ層の厚さの低減を可能にする。従来のデバイスVCSELにおいては、p型ミラー構造への良好な電気接触を提供するためには、厚いキャップ層が必要とされる。しかし、本発明においては、p型ミラー構造への電気接触は、キャップ層を介さず、従って、キャップ層は、ミラーの表面酸化を防止するためのみ必要とされ、薄くてもよい。薄いキャップ層を用いることによって、キャップ層に吸収される放射レーザ光の量は低減される。

30

【0026】

第1のミラー構造はn型にドープされ、第2のミラー構造はp型にドープされてもよい。

【0027】

第1および第2のミラー構造は、それぞれ、(Al, Ga)As層構造を含んでもよい。

【0028】

アクティブ領域は、(Al, Ga)InP層構造を含んでもよい。

【0029】

エッチストップ層は(AI, Ga)InP層であってもよく、GaInP層であってもよい。

40

【0030】

キャップ層はGaAsキャップ層であってもよい。

【0031】

レーザは、600nm~700nm、630nm~680nm、または650nm~660nmの範囲内の発光波長を有してもよい。レーザは垂直共振器面発光レーザであってもよい。上述したように、この波長範囲で発光するVCSELに必要なミラー構造は、高い電気抵抗を有する。従って、本発明は、これらの範囲内の発光波長を有するVCSELに適用される場合に特に有用である。

【0032】

50

本発明は、原理的には、上部発光V C S E Lまたは下部発光V C S E Lのいずれに適用されてもよい。

【発明を実施するための最良の形態】

【0033】

以下、本発明の好適な実施形態が、添付の図面を参照しながら、例示的な実施例として説明される。

【0034】

図2aは、本発明のある実施形態による、V C S E Lデバイスを示す図である。図2aのV C S E Lデバイス15は、基板16を含む。この実施形態において、基板16はGaAs基板である。

10

【0035】

第1のミラー構造17は、基板のある表面上に配置される。この実施形態において、第1のミラー構造は、AlGaAs複数層構造である。第1のミラー構造は、第1のアルミニウムモル分率を有する複数の層25を、第1のアルミニウムモル分率とは異なるアルミニウムモル分率を有する層25'と交互になった状態で含む。AlGaAsの反射率はアルミニウムモル分率に依存するので、第2の層25'の反射率は、第1の層の反射率と異なる。第1の層25はGaAs層であってもよいし、約0.5までのアルミニウムモル分率を有するAlGaAs層であってもよい。層25'は、第1の層25よりも高いアルミニウムモル分率、例えば、約0.8~0.95のアルミニウムモル分率を有するAlGaAs層であってもよい。第1のミラー構造17の層25および25'は、それぞれ約 $\lambda/4n_m$ の厚さを有することが好ましい。ただし、 λ は、デバイスの意図された発光波長であり、 n_m はミラー構造の層の反射率である。これによって、ミラー構造の所与の数の層について、第1のミラー構造の反射率が最高になる。

20

【0036】

図2aの完成したV C S E Lにおける第1のミラー構造の幅(第1の複数層ミラー構造が成長する基板の表面に対して実質的に平行に測定される)は、第1の複数層ミラー構造の厚さにわたって一定ではない。基板の近傍の層は、後に続く層の幅よりも大きい幅 W_3 を有する。下側の複数層構造の幅におけるこの「段」は、層構造をより安定させる。しかし、原理的には、第1のミラー構造の幅は、第1のミラー構造の厚さにわたって一定であってもよい。

30

【0037】

第1のミラー構造の上にアクティブ領域18が配置される。この実施形態において、アクティブ領域は、AlGaInPバリア層27によって隔てられている2つのGaInP量子井戸層26を含む(A l , G a) I n P複数層構造を含む。クラッド層31、31が(図1の従来のV C S E Lの場合と同様に)アクティブ領域とミラー構造との間に設けられ、クラッド層もまた、AlGaInP層であってもよい。

【0038】

第2のミラー構造19は、アクティブ領域の上に配置され、このミラー構造もまた、低い反射率を有する層25が高い反射率を有する層25'と交互になった状態の複数層構造を含む。第2のミラー構造の各層もまた、約 $\lambda/4n_m$ の厚さを有することが好ましい。第2のミラー構造19もまた、AlGaAs複数層構造であってもよく、低い反射率を有する層25は、約0.5までのアルミニウムモル分率を有するGaAs層またはAlGaAs層であってもよく、高い反射率を有する層25'は、約0.8~0.95のモル分率を有するAlGaAs層であってもよい。

40

【0039】

第2のミラー構造19を以下により詳細に説明する。

【0040】

キャップ層20は、この実施形態においてはGaAsの層から形成され、第2のミラー構造19の上に配置される。従来のデバイスV C S E Lにおいては、p型ミラー構造への良好な電気接触を提供するために、厚いキャップ層が必要とされる。しかし、本発明にお

50

いて、p型ミラー構造への電気接触はキャップ層を介さないで、キャップ層は、ミラーの表面酸化を防止するためにのみ、必要とされる。本発明のVCSELのキャップ層は、10nm以下の厚さで形成され、約5nmの厚さであることが好ましい。このようなキャップ層は、従来のVCSELのキャップ層よりもずっと薄く、アクティブ領域において発生した光のキャップ層における吸収が低減される。これは、本発明が上部発光VCSELに適用される場合に特に有益である。

【0041】

第1の端子22は、基板の下側に配置される。第1の端子22は、単に、第1のミラー構造17が配置された表面とは反対側の基板16の表面上に配置された金属層から構成される。

10

【0042】

基板16および第1のミラー構造17は、第1の端子22からアクティブ領域18へと導電性経路が存在することを確実にするようにドーピングされる。第2のミラー構造19も、以下に説明する第2の端子24からアクティブ領域への導電性経路を提供するようにドーピングされる。第2のミラー構造は、基板16および第1のミラー構造と反対の導電性型になるようにドーピングされる。図2aの実施形態において、基板16および第1のミラー構造17はn型にドーピングされ、第2のミラー構造はp型にドーピングされる。この実施形態において、第1の端子22はn型端子であり、第2の端子24はp型端子である。

【0043】

第1のミラー構造17のうちの少なくとも1つの層が、その幅の一部にわたって酸化されることが好ましく、第1のミラー構造において、アパーチャを有する酸化層を規定する。第1のミラー構造の層を酸化することによって生成される酸化層領域は、図2aにおいて、模式的に、参照符号21で示される。

20

【0044】

第2のミラー構造19は、その厚さ全体にわたって均一な幅を有さない。その代わりに、図2aに示すように、第2のミラー構造は、互いに異なる幅を有する第1の部分および第2の部分を含む。第1のミラー構造の第1の部分28は、アクティブ領域18の上に配置され、幅 W_1 を有する。第2のミラー構造の第1の部分28の幅 W_1 は、図2aに示すように、アクティブ領域18の幅と等しいことが好ましい。第2のミラー構造19の第2の部分29は、第2のミラー構造の第1の部分28の上に配置されるので、第2のミラー構造第1の部分28は、アクティブ領域18と第2のミラー構造19の第2の部分29との間にある。第2のミラー構造19の第2の部分29は、第2のミラー構造の第1の部分28の幅 W_1 よりも短い幅 W_2 を有する。第2のミラー構造19の第2の部分29の幅 W_2 が第2のミラー構造の第1の部分28の幅 W_1 よりも短いので、第2のミラー構造19の第1の部分28の上面の一部は、第2のミラー構造19の第2の部分29によって覆われていない。第2の端子24は、第2のミラー構造19の第1の部分28の上面上で、第2のミラー構造19の第2の部分29によって覆われていない領域に配置される。結果として、第2の端子24は、第2のミラー構造19の厚さ方向の中間位置に配置される。第2の端子は、第2のミラー構造19の厚さ方向の中間点に電流を注入し得る。(幅 W_1 および W_2 は、基板のVCSEL構造が成長した表面に対して実質的に平行に測定される。)

30

40

このように、第2の端子24は、第2のミラー構造19の厚さ方向の中間位置に設けられる。第2の端子24を介してレーザ構造に注入される電流は、第2のミラー構造の第1の部分のみを通る必要があり、第2のミラー構造19の厚さ全体を通る必要はない。これによって、第2の端子24とアクティブ領域18との間の電流経路の抵抗が低減する。

【0045】

本発明は、スペクトルの赤波長において放射するVCSELに適用される場合に特に有用である。これは、上述したように、この波長でレーザを放射させるために必要とされるミラー構造19が特に高い抵抗を有するからである。しかし、電流経路の抵抗の低減は、レーザの発光波長に関わらず、一般的な利点である。

【0046】

50

第2のミラー構造19の第2の部分が確実に製造されることを可能にするため、第2のミラー構造19はエッチストップ層23を含む。この実施形態において、エッチストップ層23は、 $(Al_xGa_{1-x})_yIn_{1-y}P$ 層である。エッチストップ層がGaInP層である場合、エッチストップ層のアルミニウムモル分率はゼロであり得る。あるいは、アルミニウムモル分率は、非ゼロであってもよい。エッチストップ層の好ましい材料の1つとして、 $Ga_{0.6}In_{0.4}P$ がある。

【0047】

以下により詳細に説明するように、第2のミラー構造の第2の部分29は、エッチストップ層23の上に配置された第2のミラー構造19の層の幅を低減させるエッチングプロセスによって規定される。このように、エッチストップ層23は、第2のミラー構造の第1の部分28と第2の部分29との間の境界を規定し、そのことにより、第2の端子24の位置を規定する。エッチストップ層23の位置は、製造プロセスの間、正確に制御され得、エッチストップ層23、従って、第2の端子24は、第2のミラー構造19における任意の所望の点に設けられ得る。

10

【0048】

2つの相反する考慮すべき事柄が、第2の端子24の位置の選択において重要である。まず、第2の端子24とアクティブ領域18との距離は、電流部分の抵抗を低減するために、短く保たれる必要がある。しかし、図2に示されるように、電流は、側端部近傍においてデバイスに注入され、アクティブ領域の中心に達するように、デバイス内へと内向きに拡散する必要がある。第2の端子24とアクティブ領域18との間の距離は、注入された電流がレーザ構造の中心に拡散することを可能にするために十分な長さである。典型的には、アクティブ領域と第2の端子との間に必要とされる最小の垂直方向間隔は、ミラー構造の2層の厚さとほぼ同じ、すなわち、約100nmである。

20

【0049】

第2の端子24は、エッチストップ層23の上に直接位置付けされ得る。これによって、第2のミラー構造の第2の部分29を規定するために第2のミラー構造をエッチングするプロセスが簡略化される。第2の端子もまた、金属層であってもよい。

【0050】

図2bは、図2aのレーザ構造の平面図である。第2の端子24は環状であり、この実施形態において、エッチストップ層23の円周全体の周りに伸びていることが示されている。このことによって、レーザ構造を通る電流流路が、実質的に対称的であることが確実になる。

30

【0051】

第2の端子の領域24は、可能な限り大きいことが好ましい。従って、図2bにおいて、環状端子24の内周の直径は、第2のミラー構造の第2の部分29の直径 W_2 よりもわずかに長い。環状端子24の外周の直径は、第2のミラー構造の第1の部分28の直径 W_1 よりもわずかに短い。

【0052】

本発明は、環状の第2の端子24に限定されないことに留意されたい。原理的には、第2の端子24は、どんな形であってもよい。しかし、上述したように、第2の端子24は、レーザ構造の長手軸に対して対称的であることが好ましく、レーザの長手軸に対する回転的な対称性、または、レーザ構造の長手軸を通る平面に対する反射的な対称性のいずれかを有することが好ましい。

40

【0053】

エッチストップ層23は、VCSELの意図された発光波長の光に対して、非吸収的であるか、または、少なくとも大幅には吸収的でないことが好ましい。参考として、エッチストップ層23が吸収する光は、意図された発光波長の光の25%未満であることが好ましい。VCSELの意図された発光波長の光に対するエッチストップ層23の吸収性を低減させる簡便な方法の1つとして、エッチストップ層23を、歪層、好ましくは、引っ張り歪層とすることがある。エッチストップ層を歪層にすることによって、エッチストップ

50

層のバンドギャップが増大し、アクティブ領域 18 の上のレーザ構造における光学的吸収が低減する。下にある層に対して格子整合していないエッチストップ層 23 は、歪エッチストップ層を提供する。

【0054】

上述したように、エッチストップ層に好ましい材料は、GaInP である。AlGaAs ミラー構造の上に成長する $Ga_{0.52}In_{0.48}P$ 層は格子整合され、従って、歪みがない。エッチストップ層の Ga : In 比が比 0.52 : 0.48 と異なる場合、エッチストップ層は、歪層である。特に、上記の $Ga_{0.6}In_{0.4}P$ エッチストップ層は、AlGaAs ミラー構造上に成長する場合、歪層となる。

【0055】

エッチストップ層 23 の厚さは、レーザデバイスの意図された発光波長の約四分の一であることが好ましい。上述したように、第 2 のミラー構造 19 の層は、最高の反射率を提供するため、デバイスの発光波長の約四分の一の厚さを有する。従って、エッチストップ層を提供することによって生じる第 2 のミラー構造 19 の反射率のあらゆる低減を最小にするように、エッチストップ層 23 は、意図された発光波長の厚さの約四分の一の厚さを有することが好ましい。発光波長の四分の一の厚さは、 $\lambda / 4n$ と定義される。ただし、

λ は、発光波長であり、 n は、(レーザの発光波長における) エッチストップ層の反射率である。650 nm の発光波長を有することを意図されるレーザの場合、GaInP エッチストップ層は、約 46 nm の厚さを有することが好ましい。

【0056】

図 2a のレーザデバイスを製造する方法の 1 つを以下に説明する。簡便にするため、デバイスを 1 つ製造する場合が説明されるが、実際には、1 つのウェハ上に多数のデバイスが製造され、その後、個々のデバイスへと切断される。

【0057】

まず初めに、適切な基板 16 が選択され、クリーニングされて、第 1 のミラー構造を形成する層 25 および 25'、クラッド層 31、アクティブ領域を形成する層 26 および 27、上側クラッド層 31、および第 2 のミラー構造 19 を形成する層 25 および 25' が基板上に成長される。第 2 のミラー構造 19 を形成する層の成長にはまた、第 2 のミラー構造 19 内の所望の位置におけるエッチストップ層 23 の成長が含まれる。最終的に、キャップ層 20 が成長される。層は、任意の適切な成長技術、例えば、分子線エピタキシーまたは金属有機化学蒸着を用いて成長され得る。エピタキシャル成長プロセスの結果を図 3a に示す。

【0058】

その後、金属層が基板 16 の下側に堆積させられて、第 1 の端子層 22 を形成する。

【0059】

次に、図 3a に示す構造がエッチングされて、第 1 のミラー構造 17 へと伸びる柱状メサ型構造が形成される。任意の適切なエッチングプロセスが用いられ得るが、用いられるエッチングプロセスは、エッチストップ層 23 を通じてエッチングできる必要があることに留意されたい。

【0060】

所望される場合、下側ミラー構造 17 の 1 つ以上の層が、例えば、ウェット熱酸化プロセスを用いて酸化されて、第 1 のミラー構造 17 におけるアパーチャを規定する酸化された領域 21 を生成し得る。

【0061】

図 3b は、第 1 のエッチングステップ、ウェット熱酸化ステップ、および第 1 の端子 22 を形成するステップが行われた後のレーザ構造を示す図である。

【0062】

図 3b の構造は、第 2 の反射構造の第 2 の部分 29 を規定する、さらなるエッチングプロセスにさらされる。このエッチングステップにおいて用いられるエッチャントは、エッチストップ層 23 をエッチングしないもの、または大幅にエッチングしないものであり、

10

20

30

40

50

エッチングプロセスは、メサ構造がエッチストップ層 23 までエッチングされた後、終了され得る。適切なエッチャントは、GaInP エッチストップ層の場合、 $H_2SO_4 : H_2O_2 : H_2O$ である。図 3 c は、この第 2 のエッチングプロセスの結果を示す。

【0063】

次に、第 2 の端子 24 は、エッチストップ層 23 の露出された表面 30 の上に堆積されて、図 2 a に示すレーザ構造が生成され得る。

【0064】

本発明は、特定の材料系を参照しながら説明されるが、本発明は、上記の材料系に限定されるものではない。

【0065】

図 2 a に示すレーザ構造において、アクティブ領域は、2 つの量子井戸層 26 を含む。しかし、本発明はこれに限定されるものではなく、アクティブ領域が量子井戸層を 1 つしか含まない半導体レーザデバイス、または、2 つより多い量子井戸層を含む半導体レーザデバイスに適用され得る。

10

【図面の簡単な説明】

【0066】

【図 1】図 1 は、従来の VCSEL の模式的断面図である。

【図 2 a】図 2 a は、本発明の実施形態による、VCSEL の模式的断面図である。

【図 2 b】図 2 b は、図 2 a の VCSEL の模式的平面図である。

【図 3 a】図 3 a は、本発明の VCSEL の製造を示す図である。

20

【図 3 b】図 3 b は、本発明の VCSEL の製造を示す図である。

【図 3 c】図 3 c は、本発明の VCSEL の製造を示す図である。

【符号の説明】

【0067】

15 半導体レーザデバイス

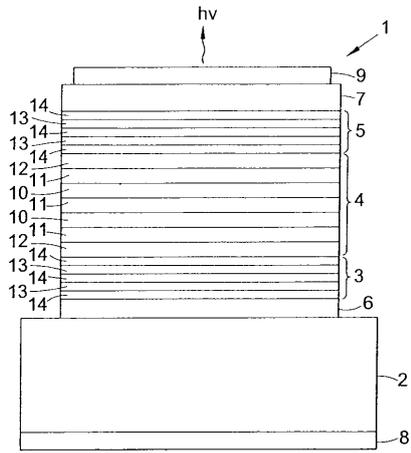
16 基板

17 第 1 のミラー構造

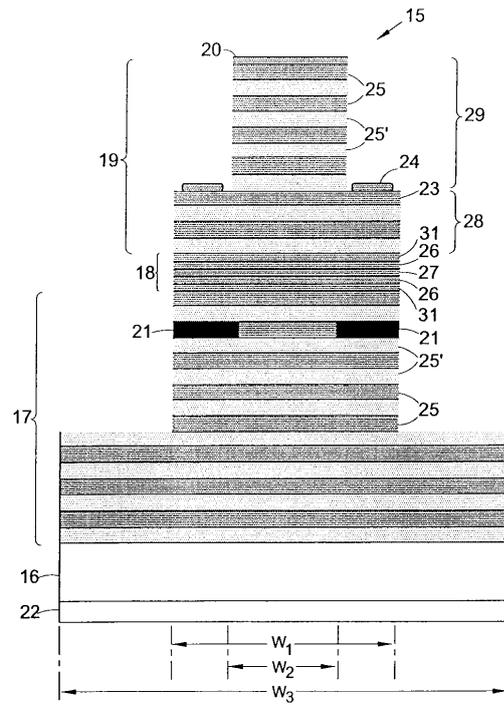
18 アクティブ領域

19 第 2 のミラー構造

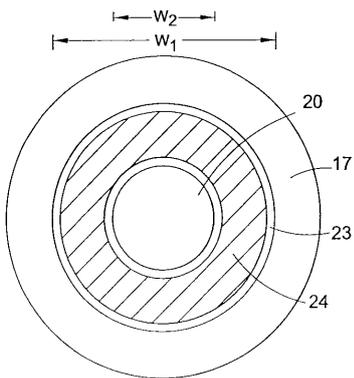
【 図 1 】



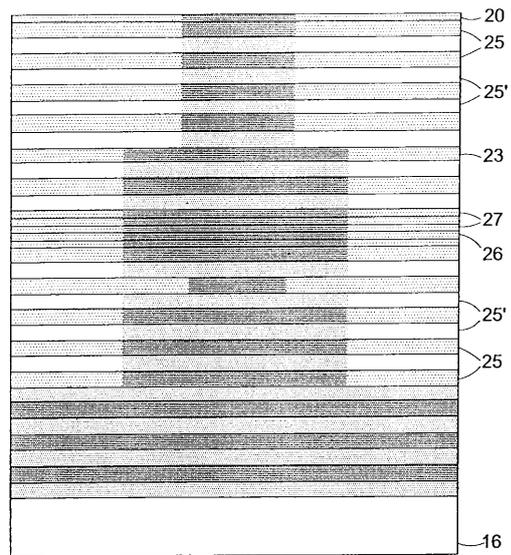
【 図 2 a 】



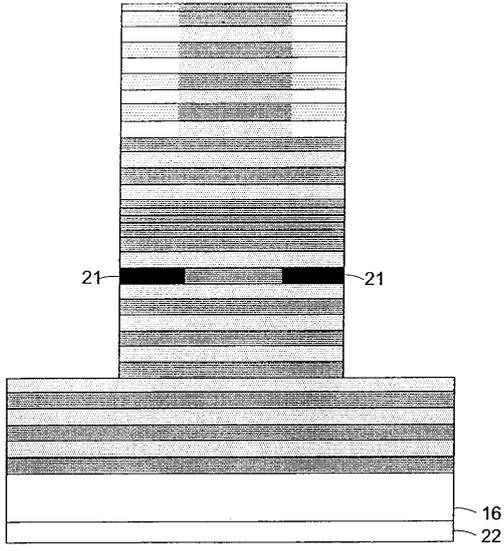
【 図 2 b 】



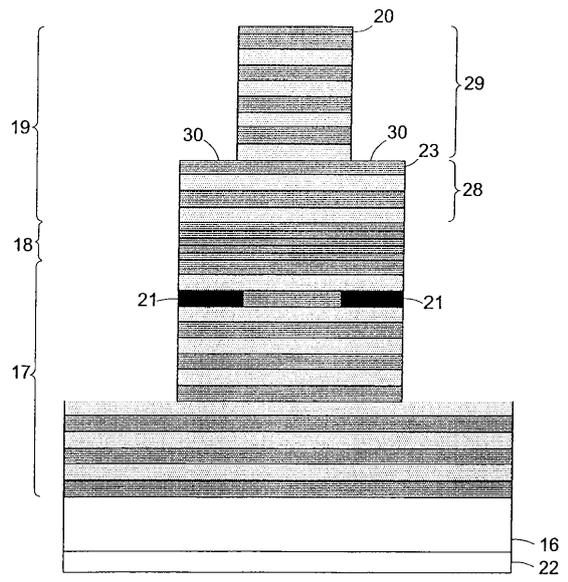
【 図 3 a 】



【 図 3 b 】



【 図 3 c 】



フロントページの続き

(72)発明者 ジョナサン フェファナン

イギリス国 オーエックス2 9 ビーダブリュー オックスフォード, デントン クローズ 33

Fターム(参考) 5F073 AA51 AA53 AA61 AA74 AB17 CA14 DA21 EA06