



(12)发明专利

(10)授权公告号 CN 104883169 B

(45)授权公告日 2018.05.04

(21)申请号 201510064815.0

(22)申请日 2015.02.06

(65)同一申请的已公布的文献号
申请公布号 CN 104883169 A

(43)申请公布日 2015.09.02

(30)优先权数据
14/193,899 2014.02.28 US

(73)专利权人 凯为公司
地址 美国加利福尼亚州

(72)发明人 D·A·卡尔森 T·赞索普洛斯

(74)专利代理机构 北京市金杜律师事务所
11256

代理人 王茂华 吕世磊

(51)Int.Cl.

H03K 17/687(2006.01)

(56)对比文件

US 2014/0015590 A1,2014.01.16,说明书第[0006],[0048],[0122]段、图1.

US 2014/0015590 A1,2014.01.16,说明书第[0006],[0048],[0122]段、图1.

CN 101741357 A,2010.06.16,说明书第[0026],[0034]-[0040]段、图5-6.

CN 101820277 A,2010.09.01,全文.

CN 102823143 A,2012.12.12,全文.

US 2007/0046323 A1,2007.03.01,全文.

审查员 朱闻达

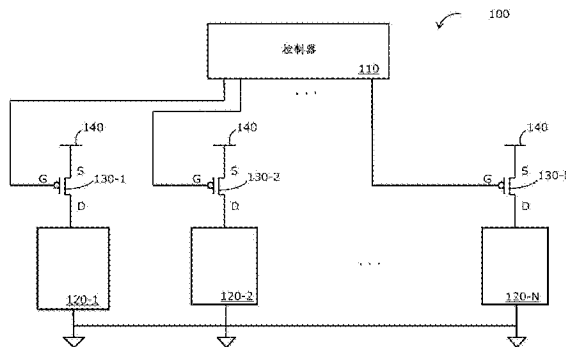
权利要求书2页 说明书4页 附图5页

(54)发明名称

用于功率门控芯片器件中的硬件部件的方法和装置

(57)摘要

本申请涉及一种用于功率门控芯片器件中的硬件部件的方法和装置。根据至少一个示例实施例,半导体器件被配置为通过被耦合至硬件部件的晶体管来门控去往硬件部件的电源。该晶体管由控制器以限制在转换时段期间耗散至硬件部件的电流的方式来操作。该控制器被配置为在转换时段期间通过控制去往晶体管的至少一个输入信号来逐渐开启或关断硬件部件。逐渐开启或关断硬件部件会减少经过硬件部件的电流泄露并减小对被耦合至硬件部件的接地参考的任意电势干扰。



1. 一种半导体器件,包括:
硬件部件;
晶体管,被耦合至所述硬件部件,以用于门控去往所述硬件部件的电源;以及
控制器,被配置为通过在转换时段期间逐渐减小或者逐渐增大所述晶体管的输入信号的幅度、以限制在所述转换时段期间耗散至所述硬件部件的电流的方式来操作所述晶体管。
2. 根据权利要求1所述的半导体器件,其中所述晶体管包括多个门控元件,以用于门控去往所述硬件部件的电源。
3. 根据权利要求2所述的半导体器件,其中在以限制耗散至所述硬件部件的电流的方式来操作所述晶体管时,所述控制器被配置为:
使得所述多个门控元件的第一子集在所述转换时段的第一阶段中被开启;以及
使得所述多个门控元件的第二子集在所述转换时段的第二阶段中被开启。
4. 根据权利要求3所述的半导体器件,其中所述控制器进一步被配置为在使得所述多个门控元件的所述第一子集被开启之后并且在使得所述多个门控元件的所述第二子集被开启之前,等待一个或多个时钟周期。
5. 根据权利要求1所述的半导体器件,其中所述半导体器件包括多个硬件部件。
6. 根据权利要求5所述的半导体器件,其中所述多个硬件部件为多个核心处理器。
7. 根据权利要求5所述的半导体器件,其中所述控制器进一步被配置为保存与所述多个硬件部件的当前状态有关的信息。
8. 根据权利要求7所述的半导体器件,其中所述控制器进一步被配置为保存指示由与所述半导体器件相关联的软件请求的所述多个硬件部件的状态的信息。
9. 根据权利要求8所述的半导体器件,其中所述控制器进一步被配置为确定所述多个硬件部件中的硬件部件,以用于基于与所述当前状态有关的信息以及指示所述多个硬件部件的请求的状态的信息来切换对应的状态,所确定的硬件部件在所述转换时段期间通过限制耗散至所确定的硬件部件的电流而被逐渐开启。
10. 一种用于半导体器件的方法,包括:
操作被耦合至硬件部件的晶体管;
采用被耦合至半导体器件中的一个或多个硬件部件中的硬件部件的晶体管,来门控去往所述硬件部件的电源;以及
由控制器通过在转换时段期间逐渐减小或者逐渐增大所述晶体管的输入信号的幅度、以限制在所述转换时段期间耗散至所述硬件部件的电流的方式来操作所述晶体管。
11. 根据权利要求10所述的方法,其中所述晶体管包括多个门控元件,以用于门控去往所述硬件部件的电源。
12. 根据权利要求11所述的方法,其中以限制耗散至所述硬件部件的电流的方式来操作所述晶体管包括:
由所述控制器使得所述多个门控元件的第一子集在所述转换时段的第一阶段中被开启;以及
由所述控制器使得所述多个门控元件的第二子集在所述转换时段的第二阶段中被开启。

13. 根据权利要求12所述的方法,进一步包括在使得所述多个门控元件的所述第一子集被开启之后并且在使得所述多个门控元件的所述第二子集被开启之前,由所述控制器来等待一个或多个时钟周期。

14. 根据权利要求10所述的方法,其中所述半导体器件包括多个硬件部件。

15. 根据权利要求14所述的方法,其中所述多个硬件部件为多个核心处理器。

16. 根据权利要求14所述的方法,进一步包括由所述控制器保存与所述多个硬件部件的当前状态有关的信息。

17. 根据权利要求16所述的方法,进一步包括由所述控制器保存指示由与所述半导体器件相关联的软件请求的所述多个硬件部件的状态的信息。

18. 根据权利要求17所述的方法,进一步包括:

由所述控制器来确定所述多个硬件部件中的硬件部件,以用于基于与所述当前状态有关的信息以及指示所述多个硬件部件的请求的状态的信息来切换对应的状态;以及

在所述转换时段期间通过限制耗散至所确定的硬件部件的电流而逐渐开启所确定的硬件部件。

19. 一种半导体器件,包括:

硬件部件;

晶体管,被耦合至所述硬件部件,以用于门控去往所述硬件部件的电源;以及

控制器,被配置为以在转换时段期间通过逐渐减小或者逐渐增大所述晶体管的输入信号的幅度而逐渐开启或关断所述硬件部件的方式来操作所述晶体管。

用于功率门控芯片器件中的硬件部件的方法和装置

技术领域

[0001] 本申请涉及一种用于功率门控芯片器件中的硬件部件的方法和装置。

背景技术

[0002] 微处理器设计典型地目的在于以尽可能小的功耗来提供高处理速度。在减小功耗时,微处理器设计目的在于减小耗散在集成电路(IC)的不同部件两端的功率。特别地,功率耗散包括动态功率耗散和静态功率泄露。动态功率耗散例如是由于时钟信号振荡和/或IC中的电容器的充电和放电而引起。静态功率泄露通常是由于经过晶体管的电流泄露而引起,即使在晶体管被关断时。

发明内容

[0003] 根据至少一个示例实施例,具有一个或多个硬件部件的半导体器件以及对应的方法包括通过被耦合至硬件部件的晶体管来门控去往硬件部件的电源。该晶体管由控制器以限制在转换时段期间耗散到硬件部件的电流的方式来操作。换言之,控制器被配置为通过控制去往晶体管的至少一个输入信号,来在转换时段期间逐渐开启或关断一个或多个硬件部件中的硬件部件。

[0004] 根据至少一个方面,在以限制耗散到硬件部件的电流的方式来操作晶体管时,控制器被配置为控制在转换时段期间被施加到晶体管的使能信号的幅度。

[0005] 典型晶体管可以视为包括多个门控元件或者晶体管元件,以用于门控去往硬件部件的电源。根据至少一个方面,在以限制耗散到硬件部件的电流的方式操作晶体管时,控制器被配置为使得多个门控元件的第一子集在转换时段的第一阶段中被开启。在转换时段的第二阶段中,控制器使得多个门控元件的第二子集被开启。控制器可以在使得多个门控元件的第一子集被开启之后并且在使得多个门控元件的第二子集被开启之前,等待一个或多个时钟周期。

[0006] 为了逐渐开启或关断硬件部件,控制器可以备选地采用使能信号,该使能信号被施加到晶体管,在转换时段期间在使能信号的幅度的高电平和低电平之间具有光滑的或逐渐的转换。

[0007] 半导体器件可包括多个硬件部件,诸如核心处理器、协处理器、存储器部件等或它们的组合。控制器保存指示多个硬件部件中每个硬件部件的当前状态的信息。控制器还保存指示向其应用状态改变的硬件部件的信息,或者例如基于接收到的开启或关断硬件部件的请求来指示硬件部件的未来状态的信息。根据至少一个方面,在任意时间点开启单个硬件部件。因此,控制器被配置为基于保存的信息来确定将要被开启或关断的硬件部件,并且逐渐开启确定的硬件部件。根据至少一个方面,如果两个硬件部件中的一个被开启并且另一个被关断,则控制器可以处理两个硬件部件的同时切换。

附图说明

[0008] 前述内容将从对本发明的示例实施例的以下更详细的描述中看出来,如附图所示,其中相同附图标记贯穿不同附图指代相同部件。附图不必成比例,而将重点放在说明本发明的实施例。

[0009] 图1为根据至少一个示例实施例的采用功率门控的半导体器件的电路图;

[0010] 图2A为图示出根据第一示例实施例的半导体器件的硬件部件的功率门控的电路图;

[0011] 图2B为图示出根据第二示例实施例的半导体器件的硬件部件的功率门控的电路图;

[0012] 图3A为图示出根据第一示例实施例的功率门控晶体管的结构表示和逐渐加电硬件部件的机制的框图;

[0013] 图3B示出了图示出根据第二示例实施例的逐渐上电晶体管的另一机制的两个图。

具体实施方式

[0014] 本发明的示例实施例的描述如下。

[0015] 功率耗散通常包括动态功率耗散和功率泄露。动态功率耗散通常是指由于触发器和IC的其他部件的状态改变而消耗的功率。然而,功率泄露通常是指由于经过IC中的晶体管(即使当晶体管被关断时)的电流泄露而耗散的功率。时钟门控减小了动态功率耗散。具体而言,通过拖延(stall)或减慢芯片在一个时间段期间的时钟,触发器切换在相同时间段期间被停止或减少。因此,芯片中的切换功率耗散减小。然而,时钟门控并未减少芯片的功率泄露。

[0016] 泄露功率通常占到芯片的功率预算的大约30%或更多。因此,泄露功率在涉及改进半导体芯片的功耗效率时代表一个重要的限制因素。特别地,随着半导体芯片的尺寸持续变得更小,泄露功率成为减小对应的功耗的更大障碍。在许多电子设备中(特别是移动设备),减少功耗是一个紧迫的目标,其使得解决半导体芯片中的泄露功率成为半导体设计中需要克服的重要挑战。

[0017] 图1为根据至少一个示例实施例的采用功率门控的半导体器件100的电路图。半导体器件100包括多个硬件部件120-1到120-N,其中N为整数。也分别表示或集中表示为120的硬件部件120-1到120-N包括一个或多个核心处理器、一个或多个协处理器、一个或多个芯片上存储器部件、总线接口等或它们的组合。例如,半导体器件100可为多核处理器。根据至少一个示例实施例,硬件部件120-1到120-N中的每个硬件部件都耦合至对应的功率门控器件130-1到130-N(也分别表示或集中表示为130)。根据至少一个方面,每个功率门控器件130为p型金属氧化物半导体(PMOS)晶体管。对于每个功率门控PMOS器件130,源极(S)端子被耦合至电源140,漏极(D)端子被耦合至对应的硬件部件,而栅极(G)端子被耦合至控制器110。

[0018] 根据至少一个示例实施例,控制器110被配置为通过使每个对应的PMOS功率门控器件130的源极-漏极(S-D)连接闭合或断开,而分别开启或关断去往每个硬件部件120的功率。通常来说,控制器110被配置为通过控制去往每个对应的PMOS功率门控器件130的G端子的输入,而控制耗散至每个硬件部件120的功率。根据至少一个方面,每个PMOS功率门控器件130充当用于对应的硬件部件120的开关(由控制器110来控制)。当PMOS功率门控器件130

的源极-漏极(S-D)连接断开时,很少或者没有电流耗散至对应的硬件部件120。

[0019] 图2A为图示出根据第一示例实施例的半导体器件100的硬件部件120的功率门控的电路图。根据本发明的一个方面,一位信号225供应至PMOS功率门控器件130的G端子。当一位信号225处于低电压电平时,PMOS功率门控器件130的S-D连接被闭合,并且电流流至硬件部件120。然而,当一位信号225处于高电压电平时,PMOS功率门控器件130的S-D连接断开,而且没有电流流至硬件部件120。根据至少一个方面,一位信号225为AND门250的输出,其具有由控制器110提供的“CSR-enable”一位信号215作为输入。AND门250的第二输入通过反相“Fuse_disable”一位信号205来获得。“Fuse_disable”一位信号205恒定地被设置为低电压电平。因此,控制器通过“CSR-enable”一位信号215来控制PMOS功率门控器件130的S-D连接。也即,如果“CSR-enable”一位信号215处于高电压电平,则一位信号225也处于高电压电平,而且S-D连接断开。结果,硬件部件120被关断。然而,如果“CSR-enable”一位信号215处于低电压电平,则一位信号225也处于低电压电平,而且S-D连接被闭合,从而导致硬件部件120被开启。特别地,假设“Fuse_disable”一位信号205被恒定地设置为低电压电平,通过改变“CSR-enable”一位信号215的电压电平,控制器可以被使能以开启或关断硬件部件。

[0020] 图2B为图示出根据第二示例实施例的半导体器件100的硬件部件120的功率门控的电路图。在图2B的配置中,控制器110直接将“CSR-enable”信号216施加至PMOS功率门控器件130。当“CSR-enable”信号216处于低电压电平时,PMOS功率门控器件130的S-D连接被闭合而且电流流至硬件部件120。然而,当“CSR-enable”信号216处于高电压电平时,PMOS功率门控器件130的S-D连接断开,而且没有电流流至硬件部件120。

[0021] 根据至少一个方面,控制器110被使能以通过关断一个或多个硬件部件120(在它们未激活时)来减少半导体器件100中的功率泄露。控制器110为每个硬件部件120提供单独的“CSR-enable”信号215或216,从而单独控制每个硬件部件120。根据至少一个示例实施例,硬件部件120可以例如通过将对应的“CSR-enable”信号215或216恒定地保持于高电压电平而被永久关断。备选地,硬件部件120可以通过使用不同配置(其中“Fuse_disable”一位信号205的反相信号被直接施加至对应的PMOS功率门控器件130的G端子)而被永久关断。根据另一实施例,电路配置中的熔断器以使得高电平电压被恒定地施加至PMOS功率门控器件120的G端子的方式被熔断。

[0022] 当开启硬件部件120时,被施加至对应的PMOS功率门控器件130的信号的电压电平可以立即从高电平改变至低电平。被施加至PMOS功率门控器件130的G端子的信号的电压电平的立即改变,导致对应的硬件部件120两端的电势差的快速改变。而且,经过对应的硬件部件120的大量的电流泄露会由于相同硬件部件120两端的电势差的快速改变而发生。换言之,硬件部件120在从一种状态到另一种状态(例如从开启到关断,或反之亦然)的转换时段期间类似于电容器工作。除了经过硬件部件120的大量的电流泄露之外,相同硬件部件120两端的电势差的快速改变会引起在转换时段期间的接地电平的改变,因此会影响耦合至相同参考接地的其他硬件部件120的性能。

[0023] 图3A为图示出根据第一示例实施例的功率门控晶体管的结构表示和逐渐加电硬件部件的机制的框图。功率门控晶体管可以视为多个并行子晶体管或者门控元件,例如320a至320j。每个门控元件320a至320j的S端子连结至来自封装332的VDD。门控元件320a至320j的D端子耦合在一起以提供功率门控供应335。根据至少一个示例实施例,被施加至

PMOS功率门控器件130的G端子的输入信号被分成两个单独的输入信号334和338。例如输入信号334可以服务一小部分(例如10%)的子晶体管或者门控元件320a至320j,而输入信号338服务PMOS功率门控器件130中的其它更大部分(例如90%)的子晶体管或者门控元件320a至320j。

[0024] 根据至少一个示例实施例,在转换时段(在G端子处从高电平电压转换到低电平电压转换,或反之亦然)期间,状态的切换被应用于这两个阶段。在第一阶段中,G端子的电压状态的切换仅被应用于输入信号334,直到针对小分子晶体管(例如320a)的转换完成。在第一转换阶段的末尾,S端子和D端子间的电势差接近电源电压VDD,例如 $V_{SD} \approx V_{DD} - 10$ 毫伏(mV)。在第二阶段中,电压状态的切换被应用于输入信号338。在第二阶段的末尾,仅实现S端子和D端子间电势差的轻微改变,而且栅极-源极电势差仅以几毫伏而更接近于电源电压VDD,例如 $V_{SD} \approx V_{DD} - 2$ 毫伏(mV)。根据至少一个方面,在第一转换阶段开始的时间与第二转换阶段开始的时间之间强制实施延迟。相较于电压状态的立即转换而言,两个阶段的转换会导致硬件部件120两端的电位的更慢的改变。因此,这会减小在转换时段期间经过晶体管的电流的幅度。

[0025] 图3B示出了图示出根据第二示例实施例的逐渐上电晶体管的另一机制的两个图。图3B上部图的绘图代表被施加至PMOS功率门控器件130的G端子的输入信号(例如216或225)的平滑转换。换言之,当从高电平电压转换到低电平电压时,或反之亦然,在转换时段期间输入信号逐渐转换而非立即转换。被施加至PMOS功率门控器件130的G端子的输入信号的逐渐转换会导致对应的硬件部件120两端的电势差的相对较慢的改变,相较于立即转换的情况而言。因此,在更长的状态转换时段期间存在更少的电流,并且会减少参考接地电平上的影响。

[0026] 根据至少一个示例实施例,控制器110被配置为接收来自软件(例如操作系统)的指令,其运行于半导体器件100上以指示一个或多个硬件部件120被开启或关断。根据至少一个方面,控制器110例如在寄存器中保存硬件部件120的指示,针对该指示,状态的改变(例如从关断到开启,或反之亦然)根据来自软件的指令而被施加。根据另一方面,控制器110例如在另一寄存器中保存硬件部件120的当前状态的指示,例如哪些硬件部件被开启以及哪些硬件部件被关断。例如,控制器可以在每个寄存器中每个硬件部件采用一位。控制器110也被配置为采用指示一个或多个硬件部件120的状态改变的信息,以及指示实现这些改变的硬件部件的当前状态的信息。

[0027] 根据至少一个示例实施例,在任意时间点开启单个硬件部件120。在某时刻开启一个硬件部件120可以防止来自多个硬件部件120的大量累积功率泄露发生。而且,避免同时开启多个硬件部件120防止多个硬件部件120两端的累积电势差偏移接地参考电位。根据至少一个方面,如果两个硬件部件中的一个被开启并且另一个被关断,则控制器可以允许两个硬件部件的状态被改变。

[0028] 尽管已经参考其示例实施例具体地示出和描述本发明,但是可以理解的是本领域技术人员可以在其中进行形式上和细节上的各种改变,而不背离由所附权利要求涵盖的本发明的范围。

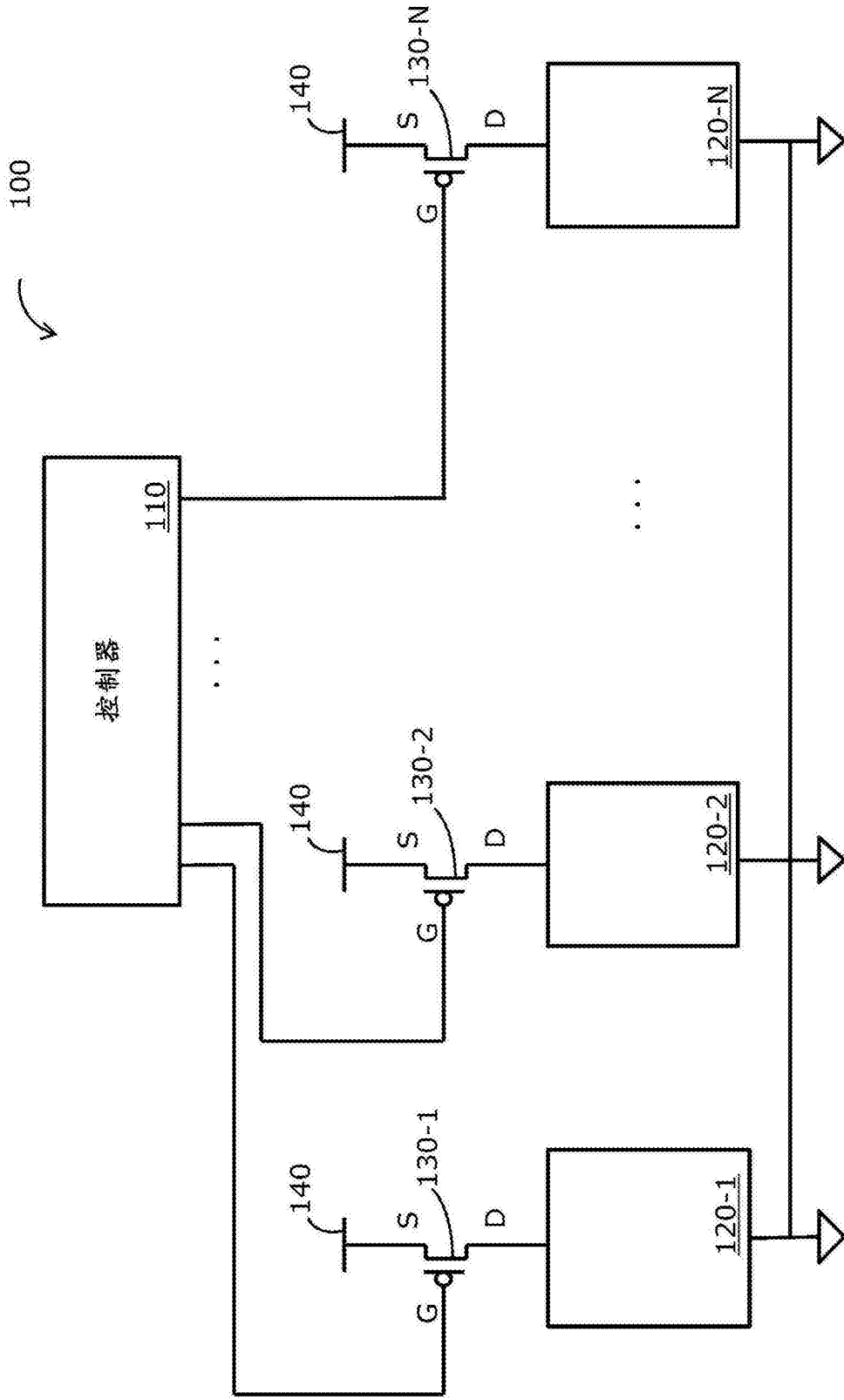


图1

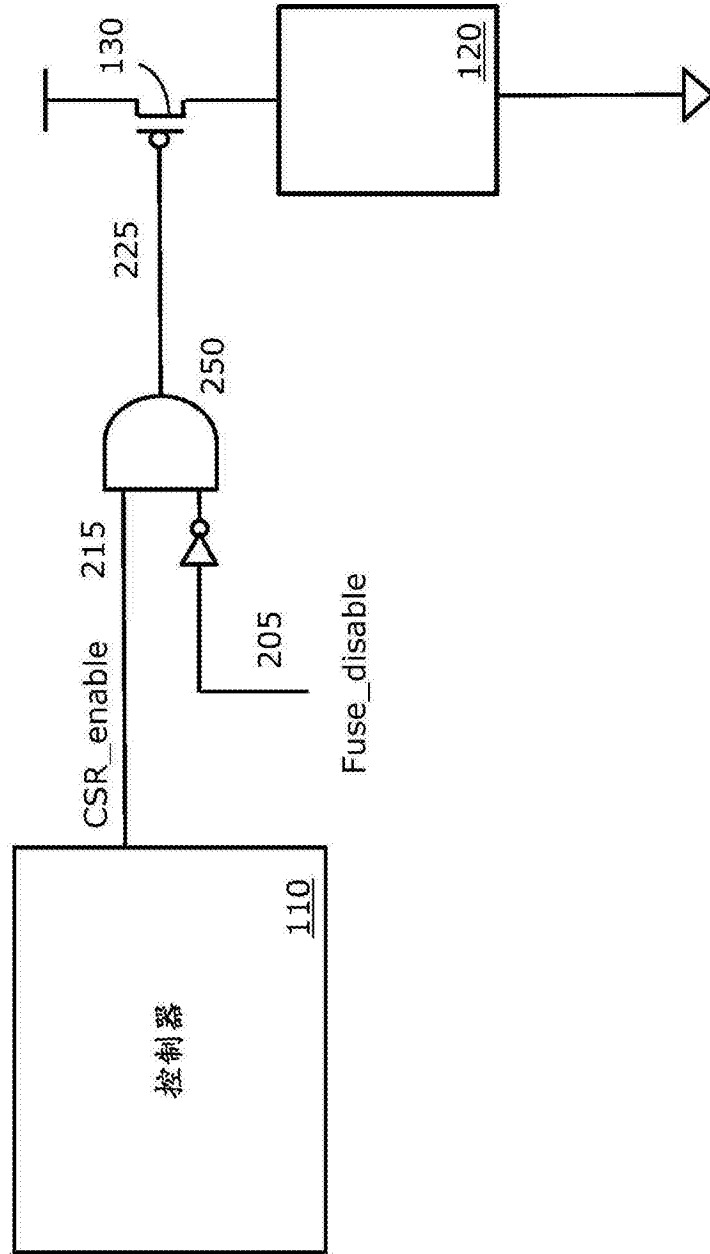


图2A

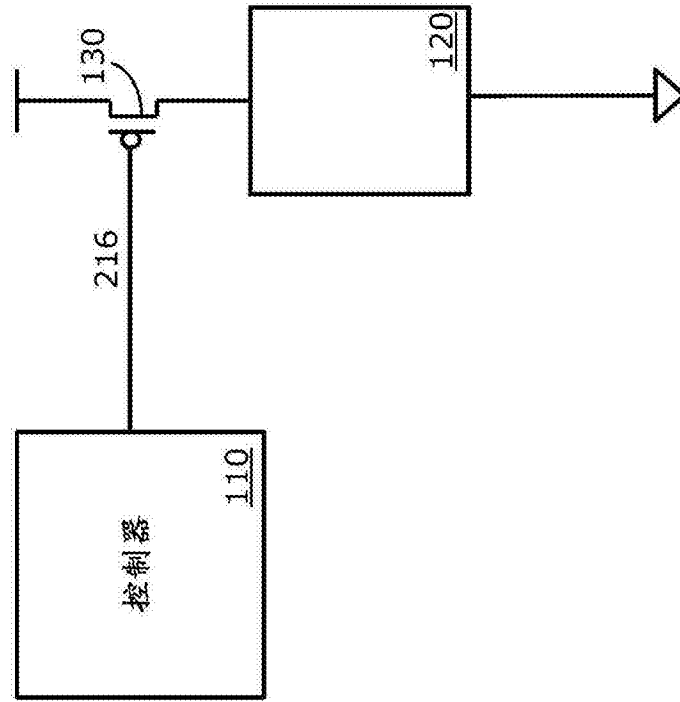


图2B

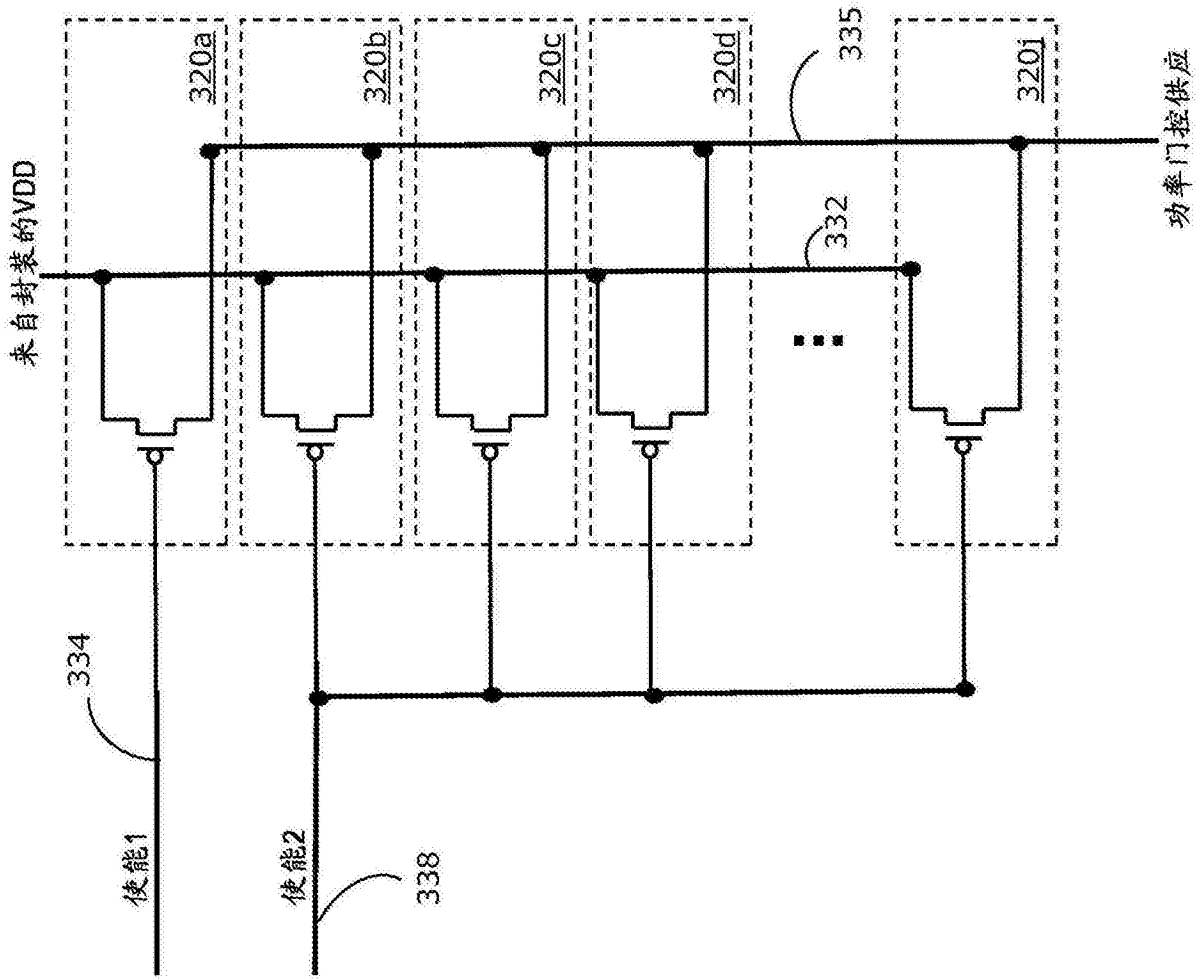


图3A

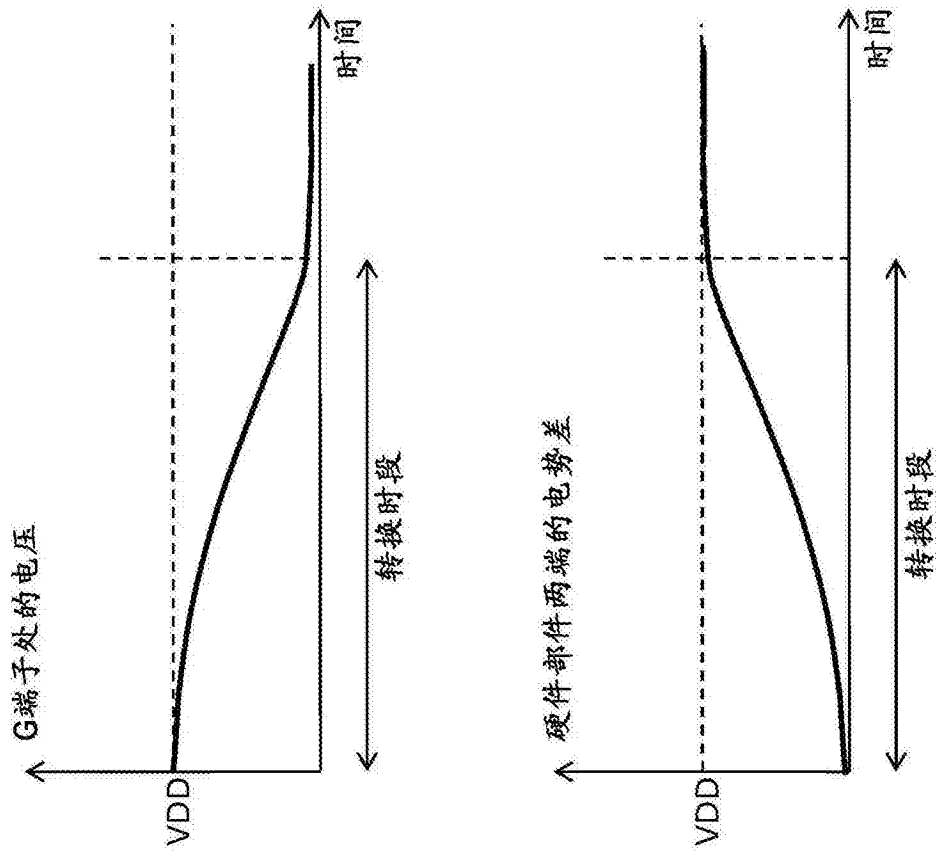


图3B