

**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(51) Int. Cl.<sup>6</sup>  
G02F 1/136

(11) 공개번호 특2000-0027776  
(43) 공개일자 2000년05월 15일

(21) 출원번호	10-1998-0045793
(22) 출원일자	1998년10월29일
(71) 출원인	현대전자산업 주식회사 김영환
(72) 발명자	경기도 이천시 부발읍 아미리 산 136-1 김향울 경기도 이천시 부발읍 아미리 산148-1 현대전자사원아파트 109동 102호 이승희 경기도 이천시 창전동 49-1 현대아파트 102-1206 홍승호 경기도 군포시 산본동 1092 삼성장미아파트 1142동 1106호
(74) 대리인	최홍순

**심사청구 : 없음**

**(54) 액정 표시 장치의 제조방법**

**요약**

본 발명은 액정 표시 장치의 제조방법을 개시한다. 개시된 본 발명은, 투명 절연 기판상에 빗살 형태로 투명한 카운터 전극을 형성하는 단계와, 상기 카운터 전극이 형성된 투명 절연 기판 상에 일방향으로 연장된 게이트 버스 라인과, 카운터 전극과 콘택되는 공통 전극선 및 패드부를 동시에 형성하는 단계와, 결과물상에 게이트 절연막과 비정질 실리콘층 및 에치스톱퍼용 절연막을 증착한 다음, 에치 스톱퍼용 절연막을 소정 부분 패터닝하여 에치 스톱퍼를 형성하는 단계와, 에치 스톱퍼가 형성된 투명 절연 기판상에 불순물이 도핑된 비정질층과 데이터 버스 라인용 금속막을 증착한 다음, 금속막을 소정 부분 식각하여 소오스, 드레인 전극 및 데이터 버스 라인을 형성하는 단계로, 상기 패드부 상에서는 금속막이 패드부의 전체 면적의 일부만을 포함하도록 패터닝하는 단계와, 상기 소오스 드레인 전극을 마스크로 하여, 상기 불순물이 도핑된 비정질층과 비정질 실리콘층을 식각하여 박막 트랜지스터 영역을 한정하는 단계와, 상기 박막 트랜지스터 영역이 한정된 기판 상에 패시베이션층을 형성하고, 상기 패드 부분과 패드 부분과 오버랩된 데이터 버스 라인의 상부 및 드레인 전극의 소정 부분이 오픈되도록 패시베이션층을 제거하는 단계, 및 상기 노출된 부분과 콘택되면서, 상기 패시베이션층 상부에 빗살 형태로 투명한 화소 전극을 형성하는 단계를 포함한다.

**대표도**

**도6**

**명세서**

**도면의 간단한 설명**

- 도 1은 종래의 액정 표시 장치의 박막 트랜지스터 부분을 나타낸 단면도.  
 도 2는 종래의 액정 표시 장치의 화소부를 나타낸 단면도.  
 도 3은 종래의 액정 표시 장치의 패드 부분을 나타낸 단면도.  
 도 4는 본 발명에 따른 액정 표시 장치의 박막 트랜지스터를 나타낸 단면도.  
 도 5는 본 발명에 따른 액정 표시 장치의 화소부를 나타낸 단면도.  
 도 6은 본 발명에 따른 액정 표시 장치의 패드부를 나타낸 평면도.  
 도 7은 도 6의 VII-VII'선을 따라 절단한 단면도.

(도면의 주요 부분에 대한 부호의 설명)

- |               |                |
|---------------|----------------|
| 11 - 투명 절연 기판 | 12 - 카운터 전극    |
| 13 - 기판 보호막   | 14 - 게이트 버스 라인 |
| 15 - 게이트 절연막  | 16 - 실리콘 질화막   |

- 17 - 비정질 실리콘막                      18 - 에치 스톱퍼  
 19 - 오믹 콘택층                            20a,20b - 소오스, 드레인 전극  
 20 - 데이터 버스 라인

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액정 표시 장치의 제조방법에 관한 것으로, 보다 구체적으로는 포토리소그래피 공정수를 줄일 수 있는 프린지 필드 스위칭(fringe field switching) 모드의 액정 표시 장치의 제조방법에 관한 것이다.

일반적으로 프린지 필드(fringe field)에 의하여 동작되는 FFS 모드 액정 표시 장치는 일반적인 IPS 모드 액정 표시 장치의 낮은 개구율 및 투과율을 개선시키기 위하여, 대한민국 특허출원 98-9243호로 출원되었다.

이러한 액정 표시 장치는 카운터 전극과 화소 전극을 투명 전도체로 형성하면서, 카운터 전극과 화소 전극과의 간격을 상하 기판 사이의 간격보다 좁게 형성하여, 카운터 전극과 화소 전극 상부에 프린지 필드(fringe field)가 형성되도록 하므로써, 전극들 상부에 존재하는 액정 분자들이 모두 동작되도록 한다.

여기서, 종래의 액정 표시 장치의 제조방법을 도 1 내지 도 3을 참조하여 설명한다. 여기서, 도 1은 종래의 액정 표시 장치의 박막 트랜지스터 부분을 나타낸 단면도이고, 도 2는 종래의 액정 표시 장치의 화소 부를 나타낸 단면도이며, 도 3은 종래의 액정 표시 장치의 패드 부분을 나타낸 단면도이다.

도 1 및 도 2를 참조하여, 투명 절연 기판(1) 상부에 ITO(indium tin oxide)를 Ar 가스, O<sub>2</sub> 가스 및 ITO 타겟을 이용하여, 스퍼터링 방식으로 형성한다음, 빔살 형태를 이루도록 패터닝하여 카운터 전극(2)을 형성한다(제 1 마스크 공정).

그리고나서, 카운터 전극(2)이 형성된 투명 절연 기판(1) 상부에 절연막(3)을 증착한후, 그 상부에 불투명 금속막을 스퍼터링 방식으로 형성한다음, 소정 부분 패터닝하여 게이트 버스 라인(4)과 공통 전극선(도시되지 않음)을 형성한다. 이때, 공통 전극선은 카운터 전극(2)과 콘택되도록 형성한다(제 2 마스크 공정).

그후, 게이트 버스 라인이 형성된 투명 절연 기판(1) 상부에 게이트 절연막(5)과 비정질 실리콘막 및 실리콘 질화막을 순차적으로 적층한다음, 실리콘 질화막을 소정 부분 패터닝하여 에치 스톱퍼(6)를 형성한다(제 3 마스크 공정).

이어, 에치 스톱퍼(6)가 형성된 비정질 실리콘층 상부에 불순물이 도핑된 비정질 실리콘막을 PECVD(plasma enhanced chemical vapor deposition) 방식으로 형성한다음, 도핑된 비정질 실리콘막과 비정질 실리콘막을 패터닝하여 채널층(7)과 오믹 콘택층(8)을 형성한다(제 4 마스크 공정).

그다음으로, 결과물 상부에 ITO층을 스퍼터링 방식으로 증착한다음, 빔살 형태로 형성하되, 카운터 전극(2)의 빔살 사이에 배치되도록 패터닝하여 화소 전극(9)을 형성한다(제 5 마스크 공정).

그런다음, 도 3에 도시된 바와 같이 게이트 패드부(4a) 위의 게이트 절연막을 제거하여, 패드를 오픈시킨다(제 6 마스크 공정).

이어서, 결과물 상부에 불투명 금속막을 스퍼터링 방식으로 증착한다음, 소정 부분 식각하여, 소오스, 드레인 전극(10a, 10b) 및 데이터 버스 라인(도시되지 않음)을 형성한다(제 7 마스크 공정). 이어, 에치 스톱퍼(6) 상부에 잔존하는 오믹 콘택층을 공지의 방식으로 제거한다. 이때, 오픈되어진 게이트 패드부(4a)와 데이터 버스 라인용 금속막(10)이 콘택되어 진다.

그후, 기판 결과물 상부에 SiN으로 된 패시베이션층(100)을 증착한다음, 게이트 패드부(4a)와 데이터 버스 라인(10)이 오픈되도록 패시베이션층(100)을 일부 제거하여, 하부 기판 공정을 마친다(제 8 마스크 공정).

#### 발명이 이루고자 하는 기술적 과제

그러나, 상기와 같은 액정 표시 장치의 하부 기판 구조물을 형성하는데에는 상술한 바와 같이 8번의 마스크 공정이 요구된다.

이때, 상기 마스크 공정이라 함은 공지된 바와 같이 포토리소그래피 공정으로, 그 자체 공정만으로도 레지스트 도포 공정, 노광 공정, 현상 공정, 식각 공정, 레지스트 제거공정을 포함한다. 이에 따라, 한 번의 마스크 공정을 진행하는데 장시간이 소요된다.

이로 인하여, 8번의 마스크 공정을 포함하는 FFS 모드 액정 표시 장치를 제조하는데 매우 긴 시간이 요구되고, 제조 비용이 상승하게 되어, 수율이 저하된다.

따라서, 본 발명은 상기한 종래의 문제점을 해결하기 위한 것으로, 프린지 필드 스위칭하는 액정 표시 장치의 제조시, 마스크 공정수를 줄이어서, 제조 공정 시간을 줄이면서, 수율을 증대시킬수 있는 액정 표시 장치의 제조방법을 제공하는 것을 목적으로 한다.

### 발명의 구성 및 작용

상기한 본 발명의 목적을 달성하기 위하여, 본 발명의 일 실시예에 따르면, 본 발명은 카운터 전극과 화소 전극 사이에 프린지 필드를 형성시키어 동작하는 FFS 모드 액정 표시 장치의 제조방법으로서, 투명 절연 기판상에 빗살 형태로 투명한 카운터 전극을 형성하는 단계와, 상기 카운터 전극이 형성된 투명 절연 기판 상에 일방향으로 연장된 게이트 버스 라인과, 상기 카운터 전극과 콘택되는 공통 전극선 및 패드부를 동시에 형성하는 단계와, 상기 결과물상에 게이트 절연막과 비정질 실리콘층 및 에치스톱퍼용 절연막을 증착한 다음, 에치 스톱퍼용 절연막을 소정 부분 패터닝하여 에치 스톱퍼를 형성하는 단계와, 상기 에치 스톱퍼가 형성된 투명 절연 기판상에 불순물이 도핑된 비정질층과 데이터 버스 라인용 금속막을 순차적으로 증착한 다음, 상기 금속막을 소정 부분 식각하여 소오스, 드레인 전극 및 데이터 버스 라인을 형성하는 단계로, 상기 패드부 상에서는 금속막이 패드부의 전체 면적의 일부만을 포함하도록 패터닝하는 단계와, 상기 소오스 드레인 전극을 마스크로 하여, 상기 불순물이 도핑된 비정질층과 비정질 실리콘층을 식각하여 박막 트랜지스터 영역을 한정하는 단계와, 상기 박막 트랜지스터 영역이 한정된 기판 상에 패시베이션층을 형성하고, 상기 패드 부분과 패드 부분과 오버랩된 데이터 버스 라인의 상부 및 드레인 전극의 소정 부분이 오픈되도록 패시베이션층을 제거하는 단계, 및 상기 노출된 부분과 콘택되면서, 상기 패시베이션층 상부에 빗살 형태로 투명한 화소 전극을 형성하는 단계를 포함한다.

본 발명에 의하면, 패시베이션층을 형성한 다음에 화소 전극을 형성하고, 화소 전극용 전도 물질이 데이터 버스 라인용 금속막을 접속시키는 역할을 하므로, 패시베이션층을 형성한 다음 패드 오픈 공정을 생략할 수 있다. 또한, 박막 트랜지스터 영역을 마스크 공정으로 한정하지 않고, 소오스, 드레인 전극을 마스크로 하여 한정하므로 액티브 마스크가 요구되지 않는다. 따라서, 종래에 비하여 마스크 수를 줄일 수 있다.

(실시예)

이하 첨부한 도면에 의거하여 본 발명의 바람직한 실시예를 자세히 설명하도록 한다.

첨부한 도면 도 4는 본 발명에 따른 FFS 모드 액정 표시 장치의 박막 트랜지스터를 나타낸 단면도이고, 도 5는 본 발명에 따른 FFS 모드 액정 표시 장치의 화소부를 나타낸 단면도이다. 도 6은 본 발명에 따른 FFS 모드 액정 표시 장치의 패드부를 나타낸 평면도이고, 도 7은 도 6의 VII-VII'선을 따라 절단한 단면도이다.

먼저, 도 4 및 도 5를 참조하여, 투명 절연 기판(11) 상부에 IT0층을 Ar 가스나 O<sub>2</sub> 가스 및 IT0 타겟을 이용하여, 스퍼터링 방식으로 소정 두께만큼 형성한다. 그리고나서, 제 1 마스크 공정을 통하여, IT0층을 빗살 형태로 식각하여, 카운터 전극(12)을 형성한다. 이때, IT0층은 HCl, HNO<sub>3</sub>, 및 H<sub>2</sub>O 케미컬에 의한 습식 식각 방식으로 패터닝된다.

그리고나서, SiH<sub>4</sub> 가스와, O<sub>2</sub> 가스 및 N<sub>2</sub> 가스를 이용하여, APCVD 방식으로 절연 기판 상부에 실리콘 산화막으로 된 기판 보호막(13)을 형성한다. 이때, 기판 보호막(13)은 유리 기판내의 유기물이 소자에 영향을 미치는 것을 방지하는 역할을 한다.

그 다음으로, MoW 금속막, Al-Nd 합금막 또는 Mo/Al의 적층막을 기판 결과물 상부에 스퍼터링 방식으로 증착한 다음, 제 2 마스크 공정을 통하여, 일방향으로 연장된 게이트 버스 라인의 형태가 식각하여 게이트 버스 라인(14)을 형성한다. 상기 식각 공정시, Al 계열 금속막 또는 Mo/Al 금속막으로 게이트 버스 라인(14)을 형성할 경우에는 H<sub>3</sub>PO<sub>4</sub>, CH<sub>3</sub>COOH, HNO<sub>3</sub>, 및 H<sub>2</sub>O로 이루어진 에천트를 이용하여 습식 식각하고, MoW 금속막으로 게이트 버스 라인(14)을 형성할 경우에는 SF<sub>6</sub> 가스나 CF<sub>4</sub> 및 O<sub>2</sub> 가스를 이용하여 건식 식각하여 층이 바람직하다.

또한, 게이트 버스 라인(14)을 형성하는 공정과 동시에, 카운터 전극(12)에 공통 신호를 전달하는 공통 전극선(도시되지 않음)이 형성되며, 기판 외측에는 외부 단자와 연결되어질 패드부(14a)가 형성된다(도 6에 도시됨).

그후, 결과물 상부에 실리콘 질산화막(15)과 제 1 실리콘 질화막(16)과 비정질 실리콘막(17) 및 에치스톱퍼용 제 2 실리콘 질화막을 순차적으로 적층한다. 그 다음으로, 제 3 마스크 공정에 의하여 제 2 실리콘 질화막을 소정 부분 식각하여 에치 스톱퍼(18)를 형성한다. 이때, 상기 에치 스톱퍼(18)를 형성하기 위한 식각은 0.6%의 HF 용액과 탈이온수로 이루어진 에천트를 이용한다.

그런다음, 에치 스톱퍼(18)가 형성된 결과물 상부에 SiH<sub>4</sub>, PH<sub>3</sub>/H<sub>2</sub>, N<sub>2</sub>, NF<sub>3</sub> 등의 가스를 이용하여 PECVD 방식으로 n형 불순물이 도핑된 비정질층(19:n<sup>+</sup>a-si)을 형성한다. 이어서, 불순물이 도핑된 비정질층(19) 상에 데이터 버스 라인용 금속막 예를들어, Mo/Al/Mo 적층이나 MoW와 같은 불투명 금속막을 Kr 가스나 Ar 가스 및 금속 타겟을 이용하여 스퍼터링 방식으로 형성한다. 이때, 데이터 버스 라인용 금속막으로는 Al 계열의 금속막은 피하는 것이 좋다. 이는 이후의 화소 전극 형성시 Al 금속막이 영향을 받기 때문이다. 그후, 제 4 마스크 공정으로 상기 불투명 금속막을 패터닝하여 소오스, 드레인 전극(20a, 20b)과 데이터 버스 라인(20)을 형성한다. 여기서, 데이터 버스 라인(20)이 Mo/Al/Mo의 적층막으로 되는 경우에는 H<sub>3</sub>PO<sub>4</sub>, CH<sub>3</sub>COOH, HNO<sub>3</sub>, 및 H<sub>2</sub>O로 이루어진 에천트를 이용하여 습식 식각하고, MoW 금속막을 이용할 경우에는 SF<sub>6</sub> 가스나 CF<sub>4</sub> 및 O<sub>2</sub> 가스를 이용하여 건식 식각할 수 있다. 이어, 패터닝된 소오스, 드레인 전극(20a, 20b)을 마스크로 하여, 노출된 불순물이 도핑된 비정질층(19), 비정질 실리콘막(17) 및 실리콘 질화막(16)을 패터닝하여 박막 트랜지스터 영역을 한정한다. 여기서, 불순물이 도핑된 비정질층(19)은 금속과 실리콘간에 형성되는 오믹 콘택층이 되고, 비정질 실리콘막(17)은 채널층이 된다.

이때, 도 6 및 도 9에 도시된 바와 같이, 데이터 버스 라인(20)은 게이트 패드부(14c)와 데이터 패드부(도시되지 않음)와 전체적으로 오버랩 또는 콘택되지 않고, 패드부상의 일부분 바람직하게는 패드부의 2분의 1정도만이 오버랩되도록 형성한다. 또한, 패드가 오픈되어 있지 않은 상태이므로, 패드부(14c)와 데이터 버스 라인과는 직접 접촉되지 않는다.

그후에, 소오스, 드레인 전극(20a,20b)이 형성된 기판(11) 상부에 PECVD 방식으로 실리콘 질화막을 증착하여, 패시베이션층(21)을 형성한다. 그리고나서, OLB(out lead bonfing) 작업시 패드부가 외부 단자와 콘택이 되도록 하기 위하여, 제 5 마스크 공정으로 게이트 패드부(14a), 데이터 패드부(도시되지 않음) 및 패드부와 오버랩되어 있는 데이터 버스 라인(19) 상의 소정 부분이 오픈될 수 있도록 패시베이션층(20)을 제거한다. 이때, 패시베이션층(20)은 SF<sub>6</sub>, O<sub>2</sub> 가스를 이용하여 제거하여 한다. 이때, 박막 트랜지스터 영역의 드레인 전극(20b) 부분도 오픈시킨다.

다음으로, 결과물 상부에 화소 전극용 ITO 금속막을 증착하고, 제 6 마스크 공정을 통하여, ITO층을 빗살 형태로 패터닝함으로써, 화소 전극(21)을 형성한다. 이때, 화소 전극(21)은 오픈된 드레인 전극(20b)과 콘택되고, 데이터 버스 라인(20)과 게이트 패드(14a, 또는 데이터 패드)를 전기적으로 연결시키게 된다.

이와같이, 본 발명에 따르면, 패시베이션층을 형성한 다음에 화소 전극을 형성하고, 화소 전극용 전도 물질이 데이터 버스 라인과 패드간을 접속시키는 역할을 하므로, 패시베이션층을 형성한 다음 패드 오픈 공정을 생략할 수 있다. 또한, 박막 트랜지스터 영역을 마스크 공정으로 한정하지 않고, 소오스, 드레인 전극을 마스크로 하여 한정하므로 액티브 마스크가 요구되지 않는다.

따라서, 종래에 비하여 마스크 수를 줄일 수 있다.

### **발명의 효과**

이상에서 자세히 설명된 바와 같이, 본 발명에 의하면, 마스크의 수를 종래보다 2개 정도 줄일수 있어, 공정을 단순히 한다.

이에따라, 제조 비용이 감소되고, 제조 수율을 증가시킬 수 있다.

기타, 본 발명은 그 요지를 일탈하지 않는 범위에서 다양하게 변경하여 실시할 수 있다.

### **(57) 청구의 범위**

#### **청구항 1**

카운터 전극과 화소 전극 사이에 프린지 필드를 형성시키어 동작하는 액정표시 장치의 제조방법으로서,

투명 절연 기판상에 빗살 형태로 투명한 카운터 전극을 형성하는 단계;

상기 카운터 전극이 형성된 투명 절연 기판 상에 일방향으로 연장된 게이트 버스 라인과, 상기 카운터 전극과 콘택되는 공통 전극선 및 패드부를 동시에 형성하는 단계;

상기 결과물상에 게이트 절연막과 비정질 실리콘층 및 에치스톱퍼용 절연막을 증착한 다음, 에치 스톱퍼용 절연막을 소정 부분 패터닝하여 에치 스톱퍼를 형성하는 단계;

상기 에치 스톱퍼가 형성된 투명 절연 기판상에 불순물이 도핑된 비정질층과 데이터 버스 라인용 금속막을 순차적으로 증착한 다음, 상기 금속막을 소정 부분 식각하여 소오스, 드레인 전극 및 데이터 버스 라인을 형성하는 단계로, 상기 패드 부 상에서는 금속막이 패드부의 전체 면적의 일부만을 포함하도록 패터닝하는 단계;

상기 소오스 드레인 전극을 마스크로 하여, 상기 불순물이 도핑된 비정질층과 비정질 실리콘층을 식각하여 박막 트랜지스터 영역을 한정하는 단계;

상기 박막 트랜지스터 영역이 한정된 기판 상에 패시베이션층을 형성하고, 상기 패드 부분과 패드 부분과 오버랩된 데이터 버스 라인의 상부 및 드레인 전극의 소정 부분이 오픈되도록 패시베이션층을 제거하는 단계; 및

상기 노출된 부분과 콘택되면서, 상기 패시베이션층 상부에 빗살 형태로 투명한 화소 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 제조방법.

#### **청구항 2**

제 1 항에 있어서, 상기 카운터 전극과 화소 전극은 ITO(indium tin oxide) 물질로 형성되고, 상기 카운터 전극과 화소 전극은 ITO 물질을 HCl, HNO<sub>3</sub>, H<sub>2</sub>O 로 이루어진 케미컬로 습식식각하여 형성되는 것을 특징으로 하는 액정 표시 장치의 제조방법.

#### **청구항 3**

제 1 항에 있어서, 상기 카운터 전극을 형성하는 단계와, 상기 게이트 전극을 형성하는 단계 사이에 절연 물질로 된 기판 보호막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정 표시 장치의 제조방법.

#### **청구항 4**

제 1 항에 있어서, 상기 게이트 버스 라인 및 공통 전극선용 금속막은 MoW, Al-Nd, 또는 Mo/Al의 적층막 중 어느 하나로 형성되는 것을 특징으로 하는 액정 표시 장치의 제조방법.

#### **청구항 5**

제 4 항에 있어서, 상기 게이트 버스 라인 및 공통 전극선용 금속막을 Al-Nd, 또는 Mo/Al 금속막으로 형성할 경우 H<sub>3</sub>PO<sub>4</sub>, CH<sub>3</sub>COOH, HNO<sub>3</sub>, 및 H<sub>2</sub>O로 이루어진 에천트를 이용하여 습식 식각하고, MoW 금속막으로 게이트 버스 라인을 형성할 경우에는 SF<sub>6</sub> 가스나 CF<sub>4</sub> 및 O<sub>2</sub> 가스를 이용하여 건식 식각하는 것을 특징으로 하는 액정 표시 장치의 제조방법.

**청구항 6**

제 1 항에 있어서, 상기 데이터 버스 라인용 금속막으로 Mo/Al/Mo 또는 MoW과 같은 불투명 금속막으로 형성하는 것을 특징으로 하는 액정 표시 장치의 제조방법

**청구항 7**

제 6 항에 있어서, 상기 데이터 버스 라인이 Mo/Al/Mo의 적층막으로 되는 경우에는  $H_3PO_4$ ,  $CH_3COOH$ ,  $HNO_3$ , 및  $H_2O$ 로 이루어진 에천트를 이용하여 습식 식각하고, MoW 금속막을 이용할 경우에는  $SF_6$  가스나  $CF_4$  및  $O_2$  가스를 이용하여 건식 식각하는 것을 특징으로 하는 액정 표시 장치의 제조방법.

**청구항 8**

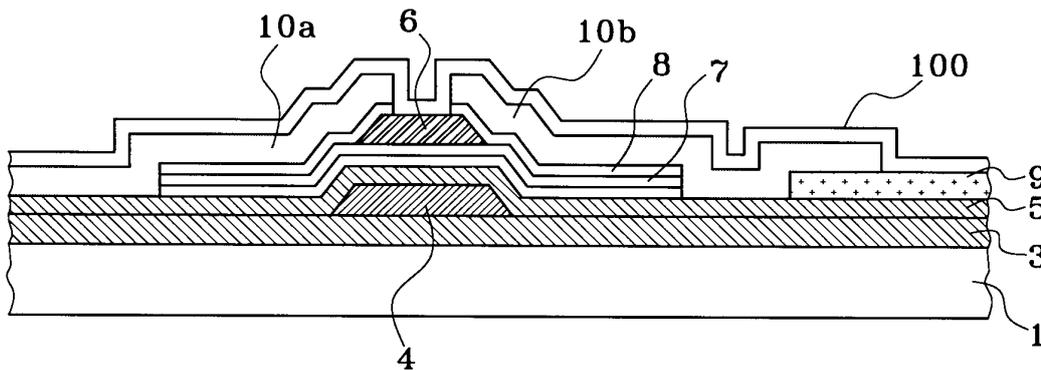
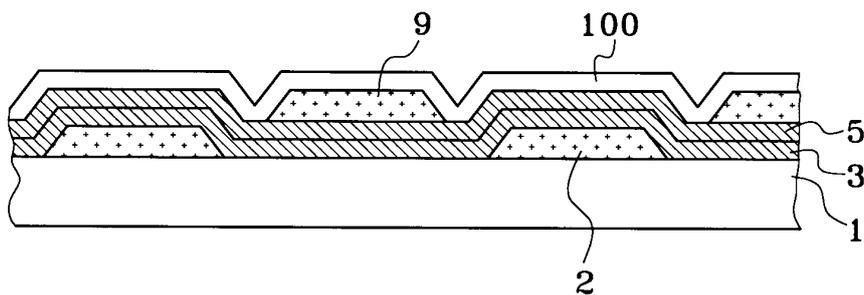
제 1 항에 있어서, 상기 패드부 상의 데이터 버스 라인은 상기 패드부의 전체 면적의 2분의 1정도 오버랩 되도록 형성하는 것을 특징으로 하는 액정 표시 장치의 제조방법.

**청구항 9**

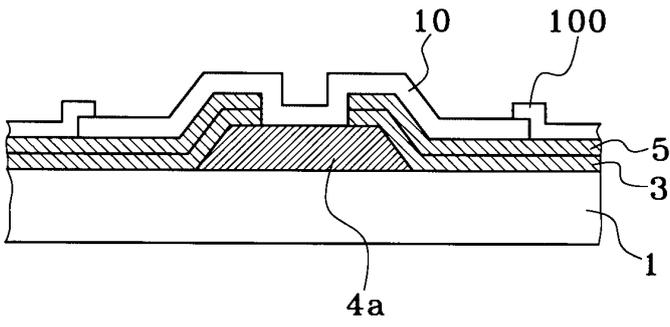
제 1 항에 있어서, 상기 패시베이션층은 실리콘 질화막으로 형성되는 것을 특징으로 하는 액정 표시 장치의 제조방법.

**청구항 10**

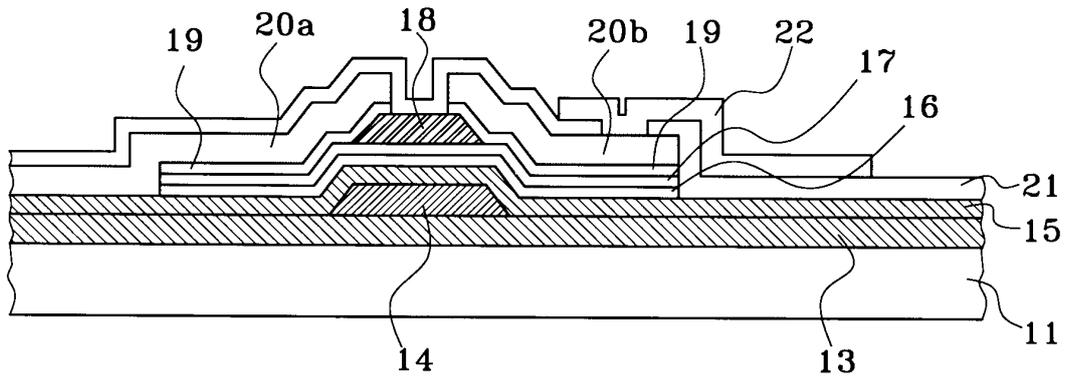
제 9 항에 있어서, 상기 패시베이션층의 소정 부분을 식각하는 공정은  $SF_6$ ,  $O_2$  등의 가스를 이용하여 건식 식각하는 것을 특징으로 하는 액정 표시 장치의 제조방법.

**도면****도면1****도면2**

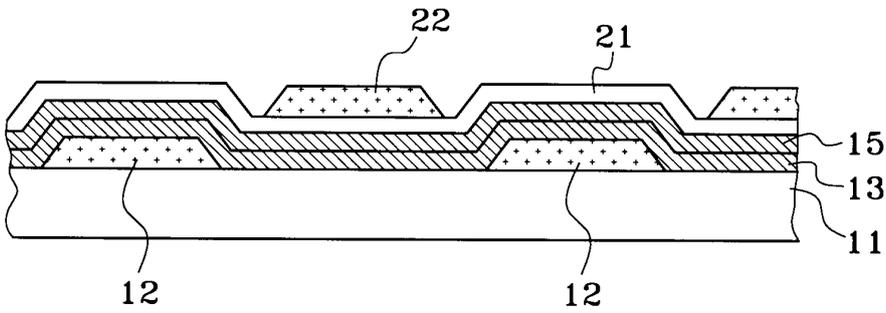
도면3



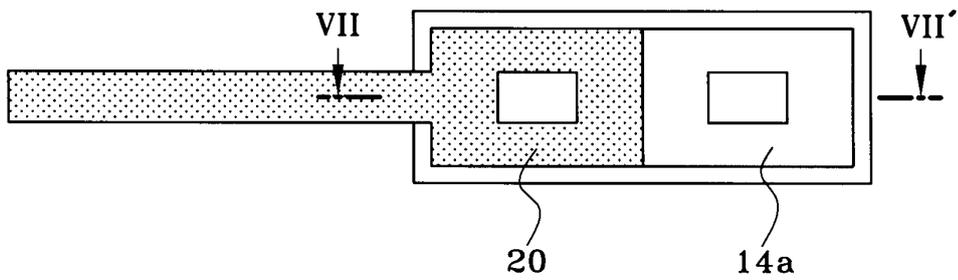
도면4



도면5



도면6



도면7

