



(12) 发明专利申请

(10) 申请公布号 CN 118801889 A

(43) 申请公布日 2024. 10. 18

(21) 申请号 202411014517.6

(22) 申请日 2024.07.26

(71) 申请人 电子科技大学

地址 611731 四川省成都市高新区(西区)  
西源大道2006号

(72) 发明人 刘佳欣 胡博钧 廖玲玲

(74) 专利代理机构 成都虹盛汇泉专利代理有限  
公司 51268

专利代理师 王伟

(51) Int. Cl.

H03M 1/12 (2006.01)

H03M 1/38 (2006.01)

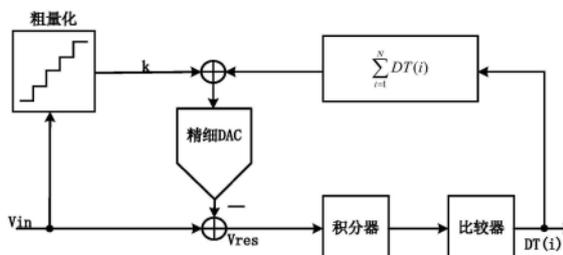
权利要求书2页 说明书7页 附图5页

(54) 发明名称

一种采用自适应跟踪的ZOOM ADC

(57) 摘要

本发明公开一种采用自适应跟踪的ZOOM ADC,应用于模数转换器领域,针对现有ZOOM ADC在粗量化期间,由于输入信号的高带宽或者电路的噪声和失调等非理想因素,导致精量化选择的参考电压基准脱离实际输入信号所在量化范围,使得ADC的精量化级无法有效量化的问题;本发明通过将精量化级的LSB位重复比较后的数字码进行积分并反馈到跟踪电容阵列上,解决ZOOM ADC的超量程问题;与现有技术相比,本发明提出的ZOOM ADC能够有效提高粗量化级的分辨率,降低精量化级的设计要求(如采用较少的过采样率和更低的阶数),使ZOOM ADC实现了更高的精度和更低的功耗。



1. 一种采用自适应跟踪的ZOOM ADC,其特征在于,包括:粗量化ADC电容阵列、跟踪电容阵列、积分器、比较器以及数字逻辑模块;ZOOM ADC一个完整的工作周期依次包括三个部分:采样、粗量化转换周期、自适应跟踪转换周期;

在采样期间,粗量化ADC电容阵列对输入信号进行采集;

在粗量化转换周期,粗量化ADC电容阵列、比较器、数字逻辑参与粗量化过程;比较器对粗量化ADC电容阵列的上极板电平进行量化后,通过数字逻辑模块寄存并传输给粗量化ADC电容阵列的下极板,生成下一个粗量化过程的残差电压;该粗量化过程进行M次,M为粗量化位数;

在自适应跟踪转换周期,ZOOM ADC采用自适应跟踪转换,该周期包括OSR次自适应跟踪转换过程;跟踪电容阵列、积分器、比较器以及数字逻辑模块参与每一次自适应跟踪转换过程;跟踪电容阵列上极板的电平在积分器上积分后,通过比较器量化,再通过数字逻辑模块寄存得到数字码DT,通过对DT的数字域积分后,将该值传递给跟踪电容阵列的下极板,在上极板生成新的残差电压参与下一次自适应跟踪转换过程;

粗量化得到的数字码字与自适应跟踪转换数字码字DT进行对齐与重组,最终得到ZOOM ADC的数字输出。

2. 一种采用自适应跟踪的ZOOM ADC,其特征在于,包括:粗量化ADC电容阵列、跟踪电容阵列、积分器、比较器以及数字逻辑模块;ZOOM ADC一个完整的工作周期依次包括三个部分:采样、粗量化转换周期、自适应跟踪转换周期;

在采样期间,粗量化ADC电容阵列对输入信号进行采集;

在粗量化转换周期,粗量化ADC电容阵列、比较器、数字逻辑参与粗量化过程;比较器对粗量化ADC电容阵列的上极板电平进行量化后,通过数字逻辑寄存并传输给粗量化ADC电容阵列的下极板,生成下一个粗量化过程的残差电压;该粗量化过程进行M次,M为粗量化位数;

在自适应跟踪转换周期,ZOOM ADC采用自适应跟踪转换,该周期包括OSR次自适应跟踪转换过程;跟踪电容阵列、积分器、比较器以及数字逻辑参与每一次自适应跟踪转换过程;跟踪电容阵列上极板的电平在积分器上积分后,通过比较器量化,再通过数字逻辑模块寄存得到数字码DT,通过对DT累加处理转换为二进制信号,将该二进制信号传递给跟踪电容阵列的下极板,在上极板生成新的残差电压参与下一次精量化转换;

粗量化得到的数字码字与自适应跟踪转换数字码字DT进行对齐与重组,最终得到ZOOM ADC的数字输出。

3. 根据权利要求2所述的一种采用自适应跟踪的ZOOM ADC,其特征在于,跟踪电容阵列中的电容数量等于二进制信号位数。

4. 一种采用自适应跟踪的ZOOM ADC,其特征在于,包括:电容阵列、积分器、比较器以及数字逻辑模块;ZOOM ADC一个完整的工作周期依次包括三个部分:采样、粗量化转换周期、自适应跟踪转换周期;

在采样期间,电容阵列对输入信号进行采集;

在粗量化转换周期,电容阵列、比较器、数字逻辑模块参与粗量化过程;比较器对电容阵列的上极板电平进行量化后,通过数字逻辑模块寄存并传输给粗量化电容阵列的下极板,生成下一个粗量化过程的残差电压;该过程进行M次,M为粗量化位数;

在自适应跟踪转换周期,ZOOM ADC采用自适应跟踪转换,该周期包括OSR次自适应跟踪转换过程;电容阵列、积分器、比较器以及数字逻辑模块参与每一次自适应跟踪转换过程;电容阵列上极板的电平在积分器上积分后,通过比较器量化,再通过数字逻辑模块寄存得到数字码DT,通过对DT与粗量化码字在数字域进行加法处理,将该值传递给电容阵列的下极板,在上极板生成新的残差电压参与下一次自适应跟踪转换过程;

粗量化得到的数字码字与自适应跟踪转换数字码字DT进行对齐与重组,最终得到ZOOM ADC的数字输出。

## 一种采用自适应跟踪的ZOOM ADC

### 技术领域

[0001] 本发明属于集成电路设计领域,特别涉及一种模数转换器。

### 背景技术

[0002] 模数转换器(Analog-to-Digital Converter,ADC)实现模拟信号到数字信号的转换,是模拟系统与数字系统接口的关键部件,在消费电子、工业电子等应用中有着重要的作用。过采样ADC是高精度应用中常用的一种ADC架构。如图1所示,过采样ADC通常由ADC核心和数字滤波器构成,数字滤波器对ADC核心转换得到的数字码进行滤波处理,以实现提高精度等作用。

[0003] 在理想情况下,ADC的输出等于输入信号,即 $D_{out} = V_{in}$ 。然而由于ADC核心的非理想性,在将模拟信号转换成数字信号的过程中,会引入多种误差,如失调电压、噪声、量化误差等。可用公式表达为:

$$[0004] \quad D_{out} = V_{in} + V_{os} + V_n + Q$$

[0005] 其中, $D_{out}$ 为数字输出信号, $V_{in}$ 为模拟输入信号, $V_{os}$ 为失调电压, $V_n$ 为噪声, $Q$ 为量化误差。一种常见的过采样ADC是 $\Delta \Sigma$ (Sigma-Delta)调制器。但传统的高精度 $\Delta \Sigma$ 调制器的功耗较高,需要使用低功耗技术进行改进。ZOOM ADC(缩放型ADC)在 $\Delta \Sigma$ 调制器的基础上结合了SAR ADC(Successive Approximation Register ADC,逐次逼近寄存器型ADC)的优点,拥有高精度、低功耗、低噪声等优点,拥有良好的应用前景,结构框图如图2所示。

[0006] ZOOM ADC的转换步骤分为粗量化和精细量化,输入信号进入ZOOM ADC,首先进行粗量化。由粗量化结果决定精细量化的参考基准电压范围( $V_{refn}$ 、 $V_{refp}$ )。 $\Delta \Sigma$ 调制器用得到的 $V_{ref}$ 作为参考基准电压处理信号,完成整个ZOOM ADC量化。

[0007] 参考基准电压与输入信号的差值是 $\Delta \Sigma$ 调制器中积分器的输入。ZOOM ADC通过粗量化为 $\Delta \Sigma$ 调制器选择参考基准电压缩小 $V_{refp}$ 与 $V_{refn}$ 之间的范围,降低了 $\Delta \Sigma$ 调制器中积分器的输入信号范围,因此积分器可以使用更大的增益系数。但由于SAR ADC的非理想因素,例如电容或者比较器的噪声和失调电压,粗量化选择的参考电压偏离输入信号,如图4所示,导致 $\Delta \Sigma$ 调制器超量程,从而降低系统精度。

[0008] 为了解决这个问题,两个方法被提出,一是降低SAR ADC的分辨率,二是Over-Ranging(扩大量程)。参考文献“Y.Chae,K.Souri and K.A.A.Makinwa,“A6.3 $\mu$ W 20b incremental ZOOM-ADC with 6ppm INL and 1 $\mu$ V offset,”2013IEEE International Solid-State Circuits Conference Digest of Technical Papers,San Francisco,CA, USA,2013,pp.276-277”“B. Gönen,F.Sebastiano,R.van Veldhoven and K.A.A.Makinwa,“A 1.65mW 0.16mm<sup>2</sup> dynamic ZOOM-ADC with 107.5dB DR in 20kHz BW,”2016IEEE International Solid-State Circuits Conference (ISSCC),San Francisco,CA,USA, 2016,pp.282-283”“E.Eland,S.Karmakar,B. Gönen,R.van Veldhoven and K.Makinwa,“A 440 $\mu$ W,109.8dB DR,106.5dB SNDR Discrete-Time ZOOM ADC with a 20kHz BW,” 2020IEEE Symposium on VLSI Circuits,Honolulu,HI,USA,2020,pp.1-2”“Y.Liu et

al., "A 4.96 $\mu$ W 15b Self-Timed Dynamic-Amplifier-Based Incremental ZOOM ADC," 2022 IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, CA, USA, 2022, pp. 170-172" 都使用了第一种方法, SAR ADC的分辨率只有5位或者6位, 较低分辨率让粗量化选择的 $V_{\text{refp}}$ 与 $V_{\text{refn}}$ 之间的范围较大。即使因为非理想因素影响粗量化选择参考基准电压, 也能够使输入信号被包含在 $V_{\text{refp}}$ 与 $V_{\text{refn}}$ 范围内, 保证 $\Delta\Sigma$ 调制器的正常工作。ZOOM ADC的分辨率取决于量化区间 $[V_{\text{refp}}, V_{\text{refn}}]$ 的范围大小, 以及调制器的阶数和过采样率, 较低分辨率SAR ADC会降低精度, 要达到同样的精度要更高的OSR (Oversampling Ratio, 过采样率), 导致积分器的带宽要求增大, 同时增加ADC的功耗。上述四篇参考文献也提到了扩大量程的方法, 方法如图5所示。

[0009] 引入超量程因子M, 让粗量化选择的参考电压扩大范围, 由 $(V_{\text{refp}} - V_{\text{refn}})$ 扩大到 $M \cdot (V_{\text{refp}} - V_{\text{refn}})$ , 使信号能够被包含在选择的参考电压的范围内, 扩大后参考基准电压变为:

$$[0010] \quad V_{\text{refp}} = (K+M+1) \cdot V_{\text{LSB}}$$

$$[0011] \quad V_{\text{refn}} = (K-M) \cdot V_{\text{LSB}}$$

[0012] 粗量化选择的参考基准电压范围扩大放宽了对SAR ADC的精度要求, 提高了系统的鲁棒性。但是, 由于SAR ADC的转换速度有限, 在粗量化选择 $\Delta\Sigma$ 调制器参考基准电压期间, 输入信号仍在变化, 可能移出选择的参考基准电压范围, 使得 $\Delta\Sigma$ 调制器无法正常工作。扩大量程增加了 $\Delta\Sigma$ 调制器中积分器的输入范围。积分环路因为更大的输入导致不稳定, 同时也对积分器的线性度提出了更高的要求。

[0013] ZOOM ADC结合了 $\Delta\Sigma$ 调制器和SAR ADC的优点, 具有高精度、低功耗、低噪声等优点。但是由于SAR ADC的噪声和失调电压等非理想因素, 导致精细量化期间的输入信号超量程, ZOOM ADC的精度受到抑制。为了解决这一问题, 一种方式是降低SAR ADC的精度, 但是 $\Delta\Sigma$ 调制器需要的OSR更高, 对积分器的带宽要求更高。另外一种方式是增大 $\Delta\Sigma$ 调制器参考基准电压范围, 但使得 $\Delta\Sigma$ 调制器的积分器的输出信号摆幅增大, 线性度要求提高, 设计难度增加。

## 发明内容

[0014] 为解决上述技术问题, 本发明提出一种采用自适应跟踪的ZOOM ADC, 通过将LSB (Least Significant Bit, 最低有效位) 重复比较后的数字码字累加后反馈到跟踪电容阵列上, 解决ZOOM ADC的超量程误差问题。

[0015] 本发明采用的技术方案之一为: 一种采用自适应跟踪的ZOOM ADC, 粗量化ADC电容阵列、跟踪电容阵列、积分器、比较器以及数字逻辑模块; ZOOM ADC一个完整的工作周期依次包括三个部分: 采样、粗量化转换周期、自适应跟踪转换周期;

[0016] 在采样期间, 粗量化ADC电容阵列对输入信号进行采集;

[0017] 在粗量化转换周期, 粗量化ADC电容阵列、比较器、数字逻辑参与粗量化过程; 比较器对粗量化ADC电容阵列的上极板电平进行量化后, 通过数字逻辑模块寄存并传输给粗量化ADC电容阵列的下极板, 生成下一个粗量化过程的残差电压; 该粗量化过程进行M次, M为粗量化位数;

[0018] 在自适应跟踪转换周期, ZOOM ADC采用自适应跟踪转换, 该周期包括OSR次自适应跟踪转换过程; 跟踪电容阵列、积分器、比较器以及数字逻辑模块参与每一次自适应跟踪转

换过程;跟踪电容阵列上极板的电平在积分器上积分后,通过比较器量化,再通过数字逻辑模块寄存得到数字码DT,通过对DT的数字域积分后,将该值传递给跟踪电容阵列的下极板,在上极板生成新的残差电压参与下一次自适应跟踪转换过程;

[0019] 粗量化得到的数字码字与自适应跟踪转换数字码字DT进行对齐与重组,最终得到ZOOM ADC的数字输出。

[0020] 本发明采用的技术方案之二为:一种采用自适应跟踪的ZOOM ADC,包括:粗量化ADC电容阵列、跟踪电容阵列、积分器、比较器以及数字逻辑模块;ZOOM ADC一个完整的工作周期依次包括三个部分:采样、粗量化转换周期、自适应跟踪转换周期;

[0021] 在采样期间,粗量化ADC电容阵列对输入信号进行采集;

[0022] 在粗量化转换周期,粗量化ADC电容阵列、比较器、数字逻辑参与粗量化过程;比较器对粗量化ADC电容阵列的上极板电平进行量化后,通过数字逻辑寄存并传输给粗量化ADC电容阵列的下极板,生成下一个粗量化过程的残差电压;该粗量化过程进行M次,M为粗量化位数;

[0023] 在自适应跟踪转换周期,ZOOM ADC采用自适应跟踪转换,该周期包括OSR次自适应跟踪转换过程;跟踪电容阵列、积分器、比较器以及数字逻辑参与每一次自适应跟踪转换过程;跟踪电容阵列上极板的电平在积分器上积分后,通过比较器量化,再通过数字逻辑模块寄存得到数字码DT,通过对DT累加处理转换为二进制信号,将该二进制信号传递给跟踪电容阵列的下极板,在上极板生成新的残差电压参与下一次精量化转换;

[0024] 粗量化得到的数字码字与自适应跟踪转换数字码字DT进行对齐与重组,最终得到ZOOM ADC的数字输出。

[0025] 本发明采用的技术方案之三为:一种采用自适应跟踪的ZOOM ADC,包括:电容阵列、积分器、比较器以及数字逻辑模块;ZOOM ADC一个完整的工作周期依次包括三个部分:采样、粗量化转换周期、自适应跟踪转换周期;

[0026] 在采样期间,电容阵列对输入信号进行采集;

[0027] 在粗量化转换周期,电容阵列、比较器、数字逻辑模块参与粗量化过程;比较器对电容阵列的上极板电平进行量化后,通过数字逻辑模块寄存并传输给粗量化电容阵列的下极板,生成下一个粗量化过程的残差电压;该过程进行M次,M为粗量化位数;

[0028] 在自适应跟踪转换周期,ZOOM ADC采用自适应跟踪转换,该周期包括OSR次自适应跟踪转换过程;电容阵列、积分器、比较器以及数字逻辑模块参与每一次自适应跟踪转换过程;电容阵列上极板的电平在积分器上积分后,通过比较器量化,再通过数字逻辑模块寄存得到数字码DT,通过对DT与粗量化码字在数字域进行加法处理,将该值传递给电容阵列的下极板,在上极板生成新的残差电压参与下一次自适应跟踪转换过程;

[0029] 粗量化得到的数字码字与自适应跟踪转换数字码字DT进行对齐与重组,最终得到ZOOM ADC的数字输出。

[0030] 本发明的有益效果:本发明提出的ZOOM ADC,通过增加跟踪电容阵列,对SAR ADC量化后的LSB位重复比较后的数字码进行积分并反馈到跟踪电容阵列上,能够自适应跟踪信号,解决了传统ZOOM ADC容易过载的问题,增加了SAR ADC的有效位数,在同样的能量消耗情况下,能够得到更高精度。

[0031] 本发明提出的自适应跟踪技术的设计实施例,能够有效解决传统ZOOM ADC精细转

换期间的超量程误差问题,增加了SAR ADC的有效位数,提高了ZOOM ADC的精度且电路复杂度低,降低成本。

### 附图说明

- [0032] 图1为过采样ADC示意图;
- [0033] 图2为ZOOM ADC的结构框图;
- [0034] 图3为SAR ADC量化操作和 $\Delta\Sigma$ 调制器参考电压范围选择示意图;
- [0035] 图4为失调和噪声对SAR转换和 $\Delta\Sigma$ 调制器参考电压的影响示意图;
- [0036] 图5为扩大 $\Delta\Sigma$ 调制器参考电压范围示意图;
- [0037] 图6为自适应跟踪技术结构示意图;
- [0038] 图7为自适应跟踪转换过程示意图;
- [0039] 图8为理想情况下两个结构的SNDR对比图;
- [0040] 其中,(a)为传统ZOOM结构,(b)为带自适应跟踪的ZOOM结构;
- [0041] 图9为非理想因素影响下两个结构的SNDR对比图;
- [0042] 其中,(a)为传统ZOOM结构,(b)为带自适应跟踪的ZOOM结构;
- [0043] 图10为本发明实施例提供的一个应用自适应跟踪技术的ZOOM ADC实施例;
- [0044] 图11为图10所示的电路的时序图;
- [0045] 图12为本发明的第一种替代方案示意图。
- [0046] 图13为本发明的第二种替代方案示意图。

### 具体实施方式

[0047] 为便于本领域技术人员理解本发明的技术内容,下面结合附图对本发明内容进一步阐释。

[0048] 本发明提出了一种Adaptive-Tracking(自适应跟踪)技术。通过将LSB重复比较后的数字码字累加后反馈到跟踪电容阵列上,解决ZOOM ADC的超量程误差问题。与背景技术中所述的常用的两种解决办法相比,本发明的方法能够提高ZOOM ADC中SAR ADC的分辨率,降低 $\Delta\Sigma$ 调制器的设计要求:小OSR,更低阶数,提高了ZOOM ADC的精度。本发明方法的电路复杂度低,实现成本低,适用于测试测量、传感、工业控制等领域的高精度ADC设计。

[0049] 本发明提出的Adaptive-Tracking(自适应跟踪)技术结构如图6所示,包括:SAR量化器、 $\Delta\Sigma$ 量化器、以及串联于SAR量化器与 $\Delta\Sigma$ 量化器之间的跟踪电容阵列。

[0050] 在SAR ADC粗量化完成后,对其量化结果进行精细量化。精细量化得到的数字码DT累加处理之后反馈到跟踪电容阵列,从而达到自适应跟踪的效果,自适应跟踪转换过程如图7所示。

[0051] 由图7可以看出,即使SAR ADC转换阶段和自适应跟踪转换期间比较器出错,产生超量程误差,自适应跟踪技术也可以将 $\Delta\Sigma$ 调制器的输入保持在量化范围之内。对于传统ZOOM ADC结构,如果SAR转换阶段出现错误,在精细量化阶段可能不收敛,电路不能有效工作。

[0052] 用软件MATLAB分别对传统ZOOM ADC和采用自适应跟踪技术的ZOOM ADC进行仿真。在其他条件都相同的情况下,给如图2、图6所示的两个不同结构的ZOOM ADC相同大小的比

较器噪声,比较两个ZOOM ADC的输出结果。

[0053] 在没有噪声和失调电压等非理想因素情况下,采用如图2、图6所示的不同架构的两个ZOOM ADC的信噪失真比(SNDR)基本相同, MATLAB仿真结果如图8所示。在给定比较器噪声电压约为0.5mV的情况下,采用本发明提出的自适应跟踪结构的ZOOM ADC的SNDR比传统ZOOM ADC结构的SNDR高29dB, MATLAB仿真结果如图9所示。图8、图9中Spectrum表示频谱图; input frequency表示输入频率; SFDR全拼为Spurious Free Dynamic range,表示无杂散动态范围; SNDR的全拼为Signal-to-Noise-and-Distortion Ratio,表示信号噪声失真比; ENOB的全拼为Effective Number of Bits,表示有效位数。

[0054] 为验证自适应跟踪技术的效果,这里提出一个应用自适应跟踪技术的ZOOM ADC架构实施例,具体结构框图如图10所示。

[0055] 该电路结构是一个奈奎斯特采样ADC结构,对输入信号进行采样后,分别进行M( $M \geq 10$ )位的SAR ADC转换,以及OSR次自适应跟踪转换。电路的时序图如图11所示:

[0056] 在采样周期中,采样开关 $\Phi_s$ 闭合,与积分器并联的开关 $\Phi_{SAR}$ 断开,积分器中的电容 $\Phi_{track}$ 开关断开,SAR电容阵列中的电容采集输入电压信号到电容下极板上;

[0057] 在SAR转换周期,采样开关 $\Phi_s$ 断开,与积分器并联的开关 $\Phi_{SAR}$ 闭合,积分器中的电容 $\Phi_{track}$ 开关断开,经SAR电容阵列采集的信号经比较器后,由数字逻辑输出数字码字D\_SAR;数字码字D\_SAR反馈到SAR电容阵列的下极板,使上极板产生一个残差电压;

[0058] 在自适应跟踪转换周期,采样开关 $\Phi_s$ 断开,与积分器并联的开关 $\Phi_{SAR}$ 断开,积分器中的电容 $\Phi_{track}$ 开关闭合,SAR量化阶段得到的残差电压依次经积分器、比较器、数字逻辑后输出数字码字DT,数字码字DT反馈到跟踪阵列的下极板,使上极板电压累加;

[0059] 第一次跟踪转换周期积分器的输入信号是SAR量化阶段得到的残差电压,之后的跟踪转换周期积分器的输入信号分别是前一个跟踪转换周期得到的累加电压。

[0060] 将SAR转换周期的比较器结果经数字处理后的数字码字D\_SAR和跟踪转换周期的比较器结果经数字处理后的数字码字DT接入滤波器进行对齐与重组,得到ZOOM ADC的输出码字D<sub>out</sub>。数字码字DT反馈到跟踪阵列的下极板,使上极板电压累加,实现了模拟域的跟踪反馈信号累加。传统的ZOOM ADC的精细量化部分, $\Delta \Sigma$ 调制器需要对残差电压进行采样后再积分比较,本发明提出的自适应跟踪技术直接对残差电压进行积分比较,没有了 $\Delta \Sigma$ 调制器采样的周期时间,降低了积分器的带宽要求。

[0061] 本发明提出了一种简单有效的提高ADC精度的ZOOM ADC技术。该技术通过合理地增加冗余单位DAC,使用连续时间积分器,实现了自适应跟踪技术。该方法可以对SAR ADC的量化结果进行自适应跟踪,从而有效解决了传统ZOOM ADC中粗量化结果不在 $\Delta \Sigma$ 调制器的参考电压范围内从而导致超量程误差的问题。同时,因为自适应跟踪技术的实现,ZOOM ADC中的SAR ADC精度能够提高,并且提高ZOOM ADC的带宽,达到更高的能效。如实施例中所列举的例子,该方法能够有效提高ZOOM ADC的精度,且电路复杂度低,实现成本低,适用于测试测量、传感、工业控制等领域的高精度ADC设计。

[0062] 与减少SAR ADC的分辨率相比,该技术可以提高ZOOM ADC中粗量化SAR ADC的分辨率,可以达到10bit以上,降低了精细量化 $\Delta \Sigma$ 调制器的精度要求,ZOOM ADC的速度、功耗和面积都得到优化。

[0063] 与对 $\Delta \Sigma$ 调制器参考电压扩大范围的方法相比,该技术降低了 $\Delta \Sigma$ 调制器的输入

信号幅值,积分器的输出信号摆幅减小,线性度要求降低,设计难度减小。而且,该技术利用 SAR ADC 采样转换的方式实现了  $\Delta \Sigma$  调制器过采样的功能,减少了所需位周期数,降低了 ADC 的能耗。

[0064] 本发明提出的应用自适应跟踪技术的 ZOOM ADC 实施例是在模拟域对跟踪反馈信号进行累加处理,具体为:数字码字 DT 反馈到跟踪阵列的下极板,使上极板电压累加,实现了模拟域的跟踪反馈信号累加。除此方案外,为了减小版图面积,减小自适应跟踪电容个数,可以选择在数字逻辑对跟踪反馈信号进行累加处理。32 个跟踪反馈信号累加处理后得到一个五位二进制信号  $DN\langle 5:1 \rangle$ ,将这个信号反馈到电容阵列,电容阵列只需要 5 个单位电容,与模拟域累加的方案相比,减少了 27 个单位电容,节省了版图面积。具体实现如图 12 所示。电路的时序图如图 11 所示:

[0065] 在采样周期中,采样开关  $\Phi_s$  闭合,与积分器并联的开关  $\Phi_{SAR}$  断开,积分器中的电容  $\Phi_{track}$  开关断开,比较器的时钟信号为低电平,SAR 电容阵列中的电容采集输入电压信号到电容下极板上;

[0066] 在 SAR 转换周期,采样开关  $\Phi_s$  断开,与积分器并联的开关  $\Phi_{SAR}$  闭合,积分器中的电容  $\Phi_{track}$  开关断开,比较器的时钟信号为周期性的高低电平,经 SAR 电容阵列采集的信号经比较器后,由数字逻辑输出数字码字  $D_{SAR}$ ;数字码字  $D_{SAR}$  反馈到 SAR 电容阵列的下极板,使上极板产生一个残差电压;

[0067] 在自适应跟踪转换周期,采样开关  $\Phi_s$  断开,与积分器并联的开关  $\Phi_{SAR}$  断开,积分器中的电容  $\Phi_{track}$  开关闭合,比较器的时钟信号为周期性的高低电平,SAR 量化阶段得到的残差电压依次经积分器、比较器、数字逻辑后输出数字码字 DT,数字码字 DT 累加处理之后得到的二进制信号反馈到跟踪阵列的下极板,使上极板电压累加;

[0068] 第一次跟踪转换周期积分器的输入信号是 SAR 量化阶段得到的残差电压,之后的跟踪转换周期积分器的输入信号分别是前一个跟踪转换周期得到的累加电压。

[0069] 以上两种方案都是粗量化的电容阵列和自适应跟踪电容阵列分别工作,可以选择在粗量化周期和自适应跟踪周期将反馈信号反馈到相同的电容阵列。这需要在数字域对粗量化反馈信号和跟踪反馈信号进行相加处理,再将信号反馈到电容阵列中电容的下极板,使上极板电压累加。具体实现如图 13 所示。电路的时序图如图 11 所示:

[0070] 在采样周期中,采样开关  $\Phi_s$  闭合,与积分器并联的开关  $\Phi_{SAR}$  断开,积分器中的电容  $\Phi_{track}$  开关断开,比较器的时钟信号为低电平,SAR 电容阵列中的电容采集输入电压信号到电容下极板上;

[0071] 在 SAR 转换周期,采样开关  $\Phi_s$  断开,与积分器并联的开关  $\Phi_{SAR}$  闭合,积分器中的电容  $\Phi_{track}$  开关断开,比较器的时钟信号为周期性的高低电平,经 SAR 电容阵列采集的信号经比较器后,由数字逻辑输出数字码字  $D_{SAR}$ ;数字码字  $D_{SAR}$  反馈到 SAR 电容阵列的下极板,使上极板产生一个残差电压;

[0072] 在自适应跟踪转换周期,采样开关  $\Phi_s$  断开,与积分器并联的开关  $\Phi_{SAR}$  断开,积分器中的电容  $\Phi_{track}$  开关闭合,比较器的时钟信号为周期性的高低电平,SAR 量化阶段得到的残差电压依次经积分器、比较器、数字逻辑后输出数字码字 DT,将数字码字 DT 与数字码字  $D_{SAR}$  相加处理后的结果反馈到 SAR 电容阵列的下极板,使上极板电压累加;

[0073] 第一次跟踪转换周期积分器的输入信号是 SAR 量化阶段得到的残差电压,之后的

跟踪转换周期积分器的输入信号分别是前一个跟踪转换周期得到的累加电压。

[0074] 图10、图12、图13中的 $V_{cm}$ 为共模电压,是一个直流电平,大小是电源电压的一半。

[0075] 本领域的普通技术人员将会意识到,这里所述的实施例是为了帮助读者理解本发明的原理,应被理解为本发明的保护范围并不局限于这样的特别陈述和实施例。对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的权利要求范围之内。

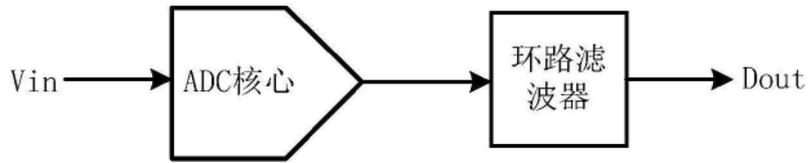


图1

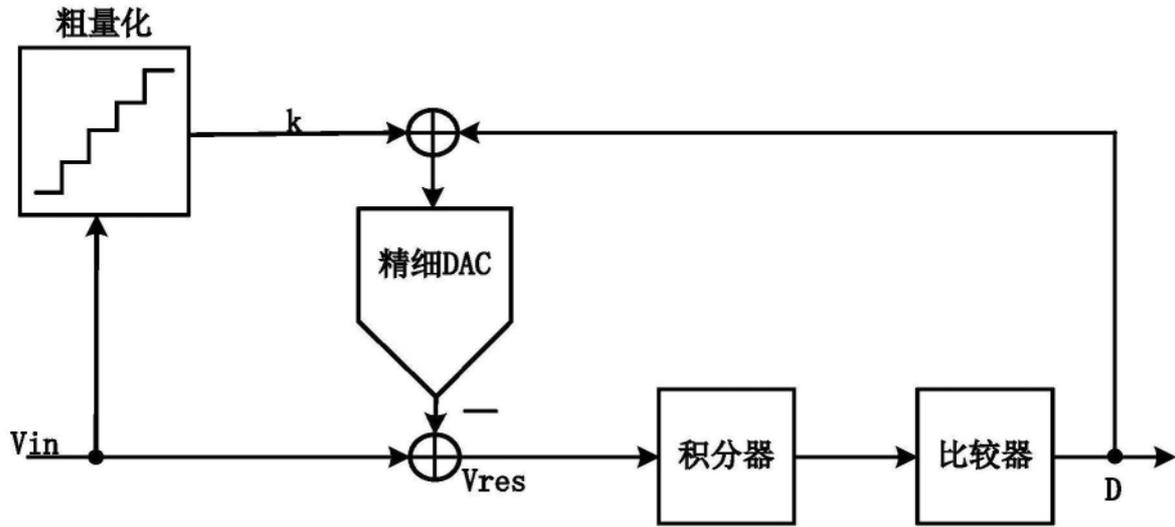


图2

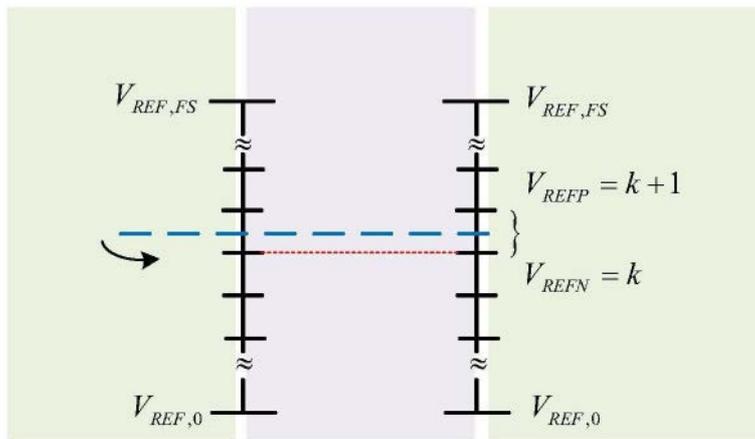


图3

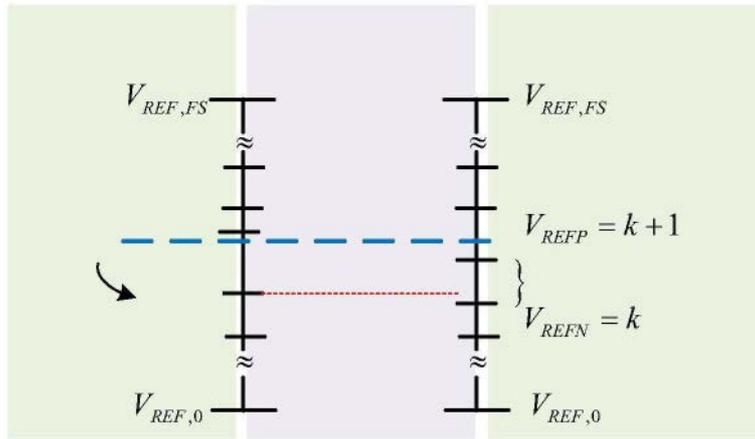


图4

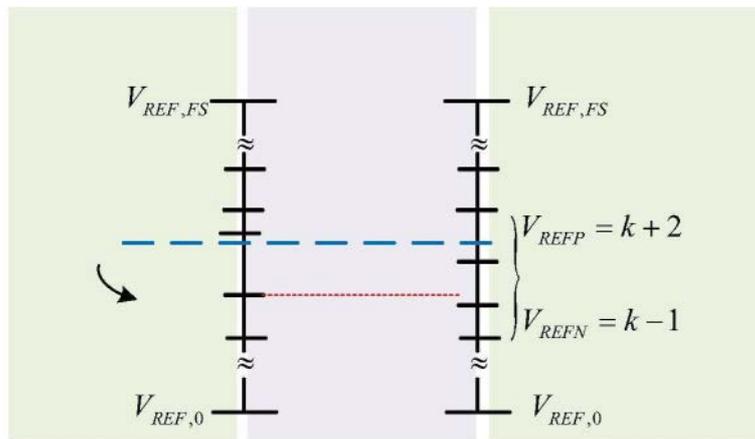


图5

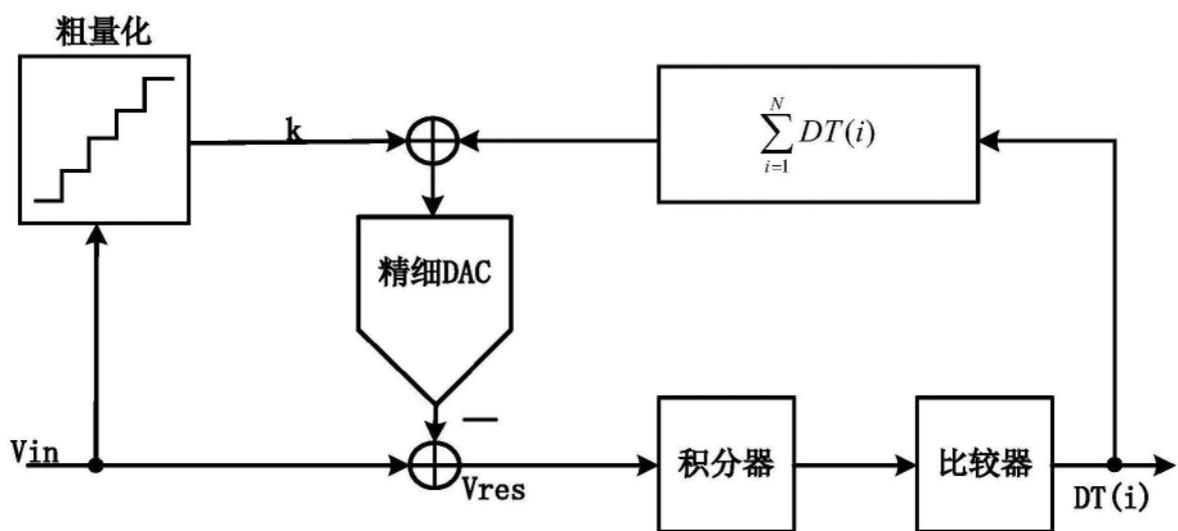


图6

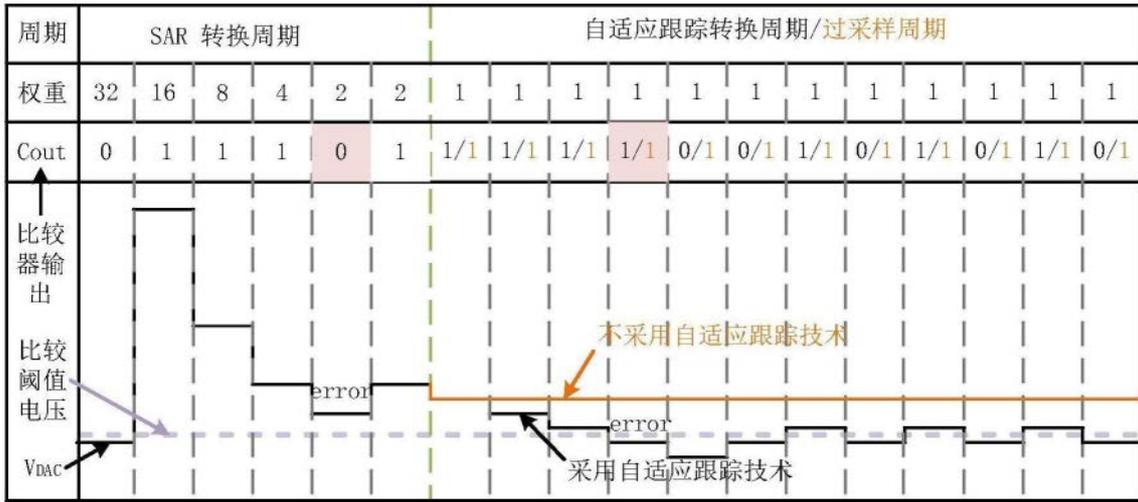


图7

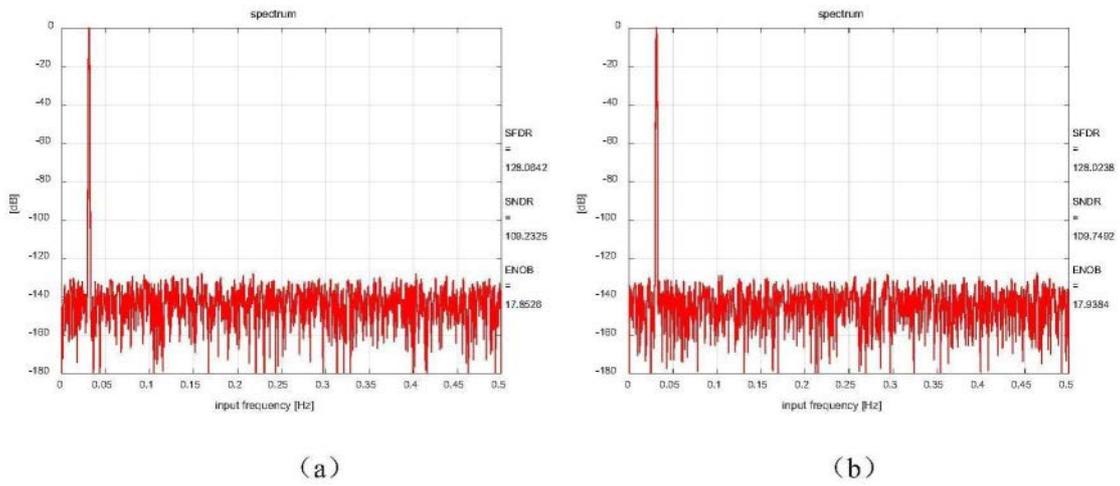


图8

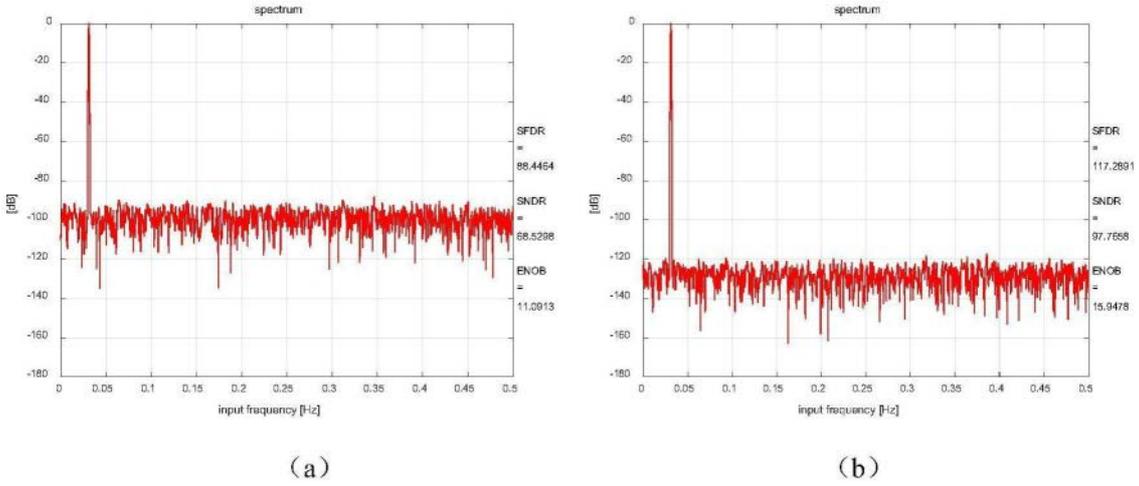


图9

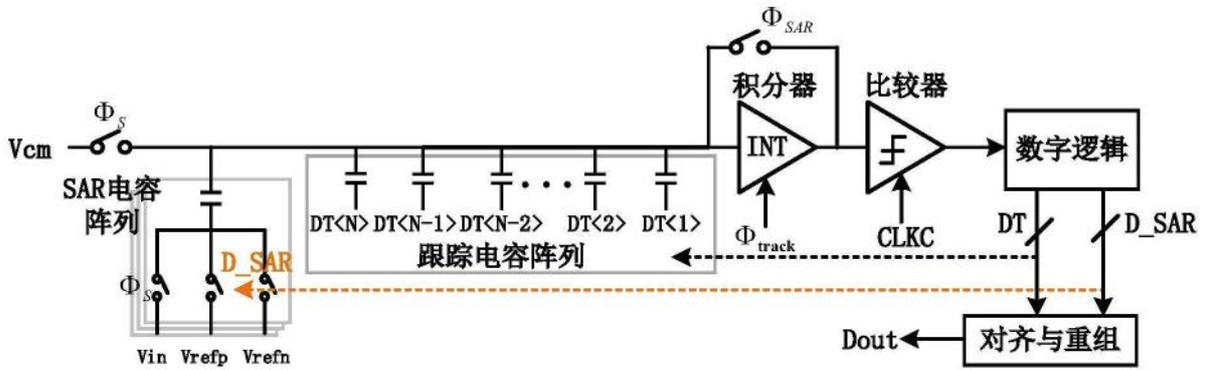


图10

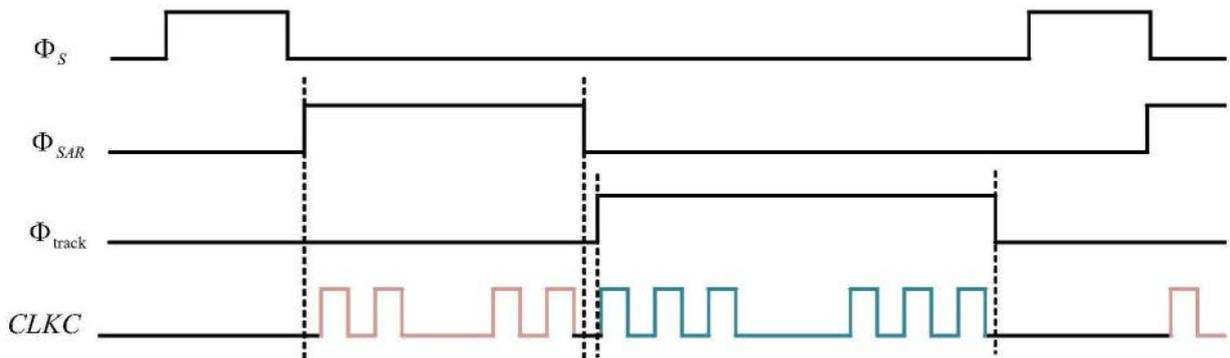


图11

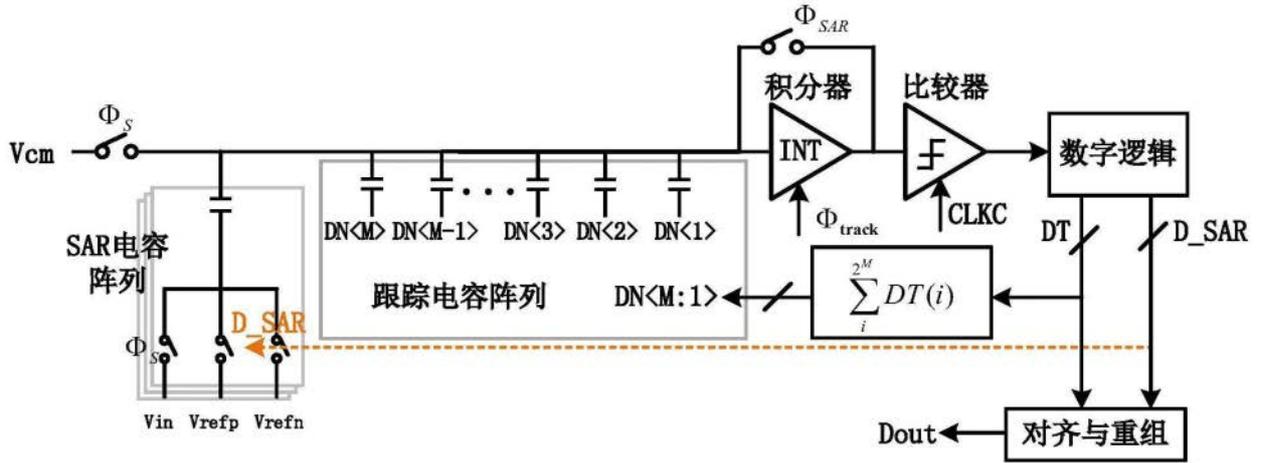


图12

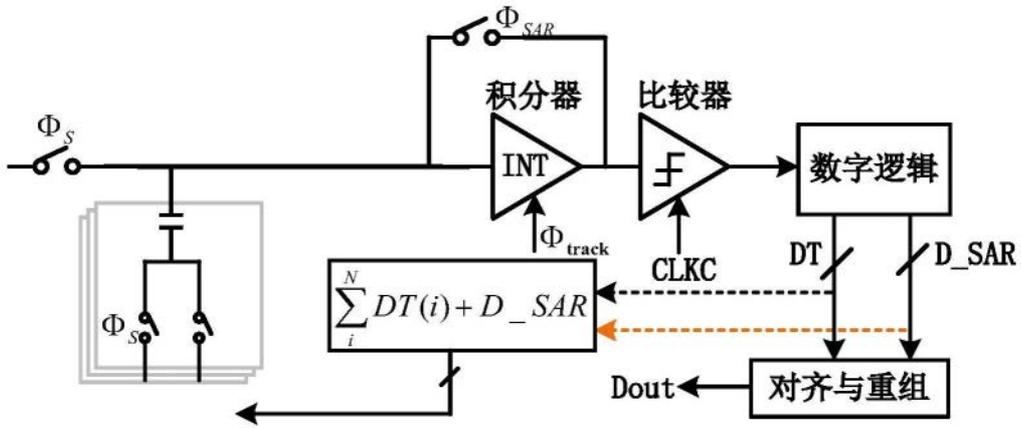


图13