



(12) 发明专利

(10) 授权公告号 CN 110688238 B

(45) 授权公告日 2021.05.07

(21) 申请号 201910846465.1

G06F 5/06 (2006.01)

(22) 申请日 2019.09.09

(56) 对比文件

(65) 同一申请的已公布的文献号  
申请公布号 CN 110688238 A

- CN 1303053 A, 2001.07.11
- CN 103345429 A, 2013.10.09
- CN 108897630 A, 2018.11.27
- CN 109783035 A, 2019.05.21
- CN 1949163 A, 2007.04.18
- CN 108595258 A, 2018.09.28
- CN 105930282 A, 2016.09.07
- US 9838500 B1, 2017.12.05

(43) 申请公布日 2020.01.14

(73) 专利权人 无锡江南计算技术研究所  
地址 214100 江苏省无锡市滨湖区山水东路188号

(72) 发明人 曹志强 斯添浩 牟华先 冯冬明  
王梦嘉 周舟

审查员 崔景妹

(74) 专利代理机构 浙江千克知识产权代理有限公司 33246  
代理人 裴金华

(51) Int. Cl.

G06F 9/54 (2006.01)

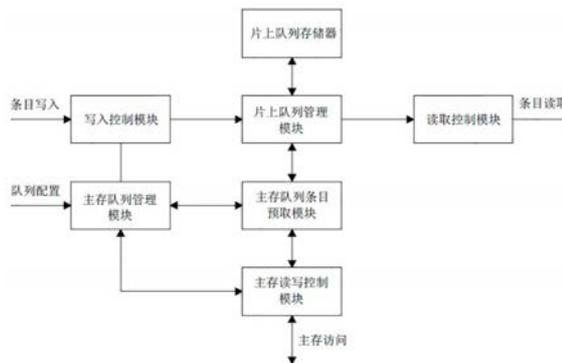
权利要求书1页 说明书4页 附图2页

(54) 发明名称

一种分离存储的队列实现方法及装置

(57) 摘要

一种分离存储的队列实现方法及装置,属于数字电路技术领域。本发明的方法包括:将片上队列和主存队列组成一条逻辑队列,片上队列位于逻辑队列的头部,主存队列位于逻辑队列的尾部;当片上队列非满且主存队列非空时,从主存队列头部读取条目到片上队列尾部。本发明的装置包括:写入控制模块、读取控制模块、主存队列管理模块、片上队列管理模块、片上队列存储器、主存队列条目预取模块、主存读写控制模块。本发明既能够保证队列有足够大的存储空间,同时又具有较快的访问速度。



1. 一种分离存储的队列实现方法,其特征在于,包括:

将片上队列和主存队列组成一条逻辑队列,所述片上队列位于所述逻辑队列的头部,所述主存队列位于所述逻辑队列的尾部;

所述主存队列非满时允许写入条目,且写入条目时,如果所述片上队列非满且所述主存队列空,则把条目写入所述片上队列的尾部;否则把条目写入所述主存队列的尾部;

当所述片上队列非满且所述主存队列非空时,按写入时的顺序从所述主存队列头部读取条目到所述片上队列尾部;

所述片上队列非空时允许读取条目,且只从所述片上队列头部读取条目。

2. 根据权利要求1所述的分离存储的队列实现方法,其特征在于,所述片上队列和主存队列分别通过一组寄存器记录各自状态,头指针寄存器和尾指针寄存器记录队列的头位置和尾位置,队列条目计数寄存器记录队列当前条目数,空满标记寄存器记录队列空满状态。

3. 根据权利要求1所述的分离存储的队列实现方法,其特征在于,所述逻辑队列中的条目写入的顺序与读取的顺序相同。

4. 一种分离存储的队列装置,其特征在于,包括:

片上队列,与主存队列组成一条逻辑队列,且位于所述逻辑队列的头部;

主存队列,与片上队列组成一条逻辑队列,且位于所述逻辑队列的尾部;

写入控制模块,用于当所述主存队列非满时允许写入条目,且写入条目时,如果所述片上队列非满且所述主存队列空,则把条目写入所述片上队列的尾部;否则把条目写入所述主存队列的尾部;

主存队列条目预取模块,用于当所述片上队列非满且所述主存队列非空时,按写入时的顺序从所述主存队列头部读取条目到所述片上队列尾部;

读取控制模块,用于当所述片上队列非空时读取条目,且只从所述片上队列头部读取条目。

5. 根据权利要求4所述的分离存储的队列装置,其特征在于,还包括:

片上队列管理模块,用于管理片上队列结构,包括记录片上队列的头指针、尾指针、空状态、满状态、条目数;

主存队列管理模块,用于管理主存队列结构,包括记录主存队列头指针、尾指针、空状态、满状态、条目数。

6. 根据权利要求5所述的分离存储的队列装置,其特征在于,还包括:

主存读写控制模块,用于主存读写请求的发起,包括所述主存队列管理模块输入的主存条目写入请求,和所述主存队列条目预取模块输入的主存条目预取请求;并处理主存读响应的处理,即预取响应的处理,将预取响应返回到所述主存队列条目预取模块。

## 一种分离存储的队列实现方法及装置

### 技术领域

[0001] 本发明涉及数字电路技术领域,尤其涉及一种分离存储的队列实现方法及装置。

### 背景技术

[0002] 在数字电路设计领域,队列是常用的存储结构,具有FIFO(First In First Out,先进先出)的特性。在集成DMA引擎的数字电路系统中,队列结构的实现方式一般有两种:片上队列和主存队列。片上队列存储空间位于芯片内部,具有访问速率快的优点,不足是存储容量有限;主存队列存储空间位于系统主存中,优点是存储容量大,但存在访问速率慢的不足。

### 发明内容

[0003] 本发明的目的是为了解决上述现有技术存在的问题,提供一种分离存储的队列实现方法及装置,其既能够保证队列有足够大的存储空间,同时又具有较快的访问速度。

[0004] 本发明的目的是通过以下技术方案实现的:

[0005] 一种分离存储的队列实现方法,包括:

[0006] 将片上队列和主存队列组成一条逻辑队列,所述片上队列位于所述逻辑队列的头部,所述主存队列位于所述逻辑队列的尾部;

[0007] 当所述片上队列非满且所述主存队列非空时,从所述主存队列头部读取条目到所述片上队列尾部。

[0008] 本发明充分利用了片上队列访问速率快,以及主存队列存储容量大的优势,并将两者合理有效地结合利用。主要的工作原理:从整个逻辑队列的头部读取条目,即从片上队列读取条目,保证速率;而当从片上队列读取条目后,片上队列处于非满状态,且主存队列非空时,按写入时的顺序从主存队列的头部读取条目到片上队列的尾部,以使得所有条目均从片上队列读取。写入条目时,从整条逻辑队列的尾部写入,即当主存队列空时,从片上队列的尾部写入(片上队列非满);当主存队列非空时(同时非满),从主存队列的尾部写入,以保证整条逻辑队列中条目按照写入顺序排列,及按照写入的顺序读取条目。

[0009] 作为本发明优选,所述主存队列非满时允许写入条目,且写入条目时,如果所述片上队列非满且所述主存队列空,则把条目写入所述片上队列;否则把条目写入所述主存队列。

[0010] 作为本发明优选,所述片上队列非空时允许读取条目,且只从所述片上队列头部读取条目。

[0011] 作为本发明优选,所述片上队列和主存队列分别通过一组寄存器记录各自状态,头指针寄存器和尾指针寄存器记录队列的头位置和尾位置,队列条目计数寄存器记录队列当前条目数,空满标记寄存器记录队列空满状态。

[0012] 作为本发明优选,所述逻辑队列中的条目写入的顺序与读取的顺序相同。

[0013] 本发明还提供一种分离存储的队列装置,其特征在于,包括:

- [0014] 片上队列,与主存队列组成一条逻辑队列,且位于所述逻辑队列的头部;
- [0015] 主存队列,与片上队列组成一条逻辑队列,且位于所述逻辑队列的尾部;
- [0016] 主存队列条目预取模块,用于当所述片上队列非满且所述主存队列非空时,从所述主存队列头部读取条目到所述片上队列尾部。
- [0017] 作为本发明优选,还包括:
- [0018] 写入控制模块,用于当所述主存队列非满时写入条目,且写入条目时,如果所述片上队列非满且所述主存队列空,则把条目写入所述片上队列;否则把条目写入所述主存队列。
- [0019] 作为本发明优选,还包括:
- [0020] 读取控制模块,用于当所述片上队列非空时读取条目,且只从所述片上队列头部读取条目。
- [0021] 作为本发明优选,还包括:
- [0022] 片上队列管理模块,用于管理片上队列结构,包括记录片上队列的头指针、尾指针、空状态、满状态、条目数等实时信息;
- [0023] 主存队列管理模块,用于管理主存队列结构,包括记录主存队列头指针、尾指针、空状态、满状态、条目数等实时信息。
- [0024] 作为本发明优选,还包括:
- [0025] 主存读写控制模块,用于主存读写请求的发起,包括所述主存队列管理模块输入的主存条目写入请求,和所述主存队列条目预取模块输入的主存条目预取请求;并处理主存读响应的处理,即预取响应的处理,将预取响应返回到所述主存队列条目预取模块。
- [0026] 本发明的优点是:本发明结合了片上队列访问速率快和主存队列存储容量大的优势,同时又保证队列先进先出的逻辑属性。当写入的队列条目较少时,优先使用片上队列,可实现队列条目的快速读写。当写入的队列条目较多时,大容量的主存队列保证能够接收写入的条目。同时主存队列条目预取逻辑可最大限度地提升队列读取速率。

### 附图说明

- [0027] 图1为本发明装置的结构原理图;
- [0028] 图2为主存队列指针管理视图;
- [0029] 图3为片上队列指针管理视图。

### 具体实施方式

- [0030] 下面将结合附图和具体实施方式对本发明做进一步的详细说明。
- [0031] 一种分离存储的队列实现方法,包括:
- [0032] 将片上队列和主存队列组成一条逻辑队列,所述片上队列位于所述逻辑队列的头部,所述主存队列位于所述逻辑队列的尾部;所述片上队列和主存队列分别通过一组寄存器记录各自状态,头指针寄存器和尾指针寄存器记录队列的头位置和尾位置,队列条目计数寄存器记录队列当前条目数,空满标记寄存器记录队列空满状态。
- [0033] 写入条目:所述主存队列非满时允许写入条目,且写入条目时,如果所述片上队列非满且所述主存队列空,则把条目写入所述片上队列;否则把条目写入所述主存队列。

[0034] 读取条目:所述片上队列非空时允许读取条目,且只从所述片上队列头部读取条目。

[0035] 预读条目:当所述片上队列非满且所述主存队列非空时,从所述主存队列头部读取条目到所述片上队列尾部。

[0036] 本方法充分利用了片上队列访问速率快,以及主存队列存储容量大的优势,并将两者合理有效地结合利用。主要的工作原理:从整个逻辑队列的头部读取条目,即从片上队列读取条目,保证速率;而当从片上队列读取条目后,片上队列处于非满状态,且主存队列非空时,按写入时的顺序从主存队列的头部读取条目到片上队列的尾部,以使得所有条目均从片上队列读取。写入条目时,从整条逻辑队列的尾部写入,即当主存队列空时,从片上队列的尾部写入(片上队列非满);当主存队列非空时(同时非满),从主存队列的尾部写入,以保证整条逻辑队列中条目按照写入顺序排列,及按照写入的顺序读取条目。

[0037] 另外,本发明还提供一种分离存储的队列装置,包括:

[0038] 片上队列,控制逻辑和存储空间完全在片上实现,存储空间使用片上存储器实现;

[0039] 主存队列,存储空间位于主存中,片上只实现队列配置信息和控制信息,主存队列的深度和主存起始地址可通过寄存器配置;片上队列与主存队列共同组成一条逻辑队列,其中片上队列位于队列头部位置,主存队列位于队列尾部位置。

[0040] 写入控制模块,当有队列条目写入时,根据片上队列管理模块和主存队列管理模块输入的队列空满信号决定条目写入的队列,当主存队列满时,拒绝接收该写入条目;当主存队列非空或片上队列满时,该写入条目输入到主存队列管理模块处理;当主存队列空且片上队列非满时,该写入条目输入到片上队列管理模块处理。

[0041] 读取控制模块,当收到外部读信号时,判断片上队列管理模块输入的空信号,如果片上队列非空,则从片上管理队列读取队列条目并输出,否则不输出队列条目。

[0042] 主存队列管理模块,当收到外部队列配置请求时,更新主存队列配置寄存器,包括起始地址寄存器和队列深度寄存器。该模块向写入控制模块输入队列空满信号,当收到写入控制模块输入的条目时,根据尾指针寄存器和起始地址寄存器内容,生成写主存请求输入到主存读写控制模块,请求地址为“起始地址+尾指针\*条目大小”,同时尾指针加1,条目计数器加1。该向主存队列条目预取模块输入头指针、预取头指针信号,当主存队列条目预取模块生成预取请求时,预取头指针加1,当主存队列条目预取模块收到预取响应时,头指针加1,条目计数器减1。该模块的队列指针视图如图2所示,尾指针指向下一个写入条目存放的位置,头指针指向下一个将被读取的位置,预取头指针指向下一个预取请求的位置。条目计数器为0时,空信号输出有效,条目计数器等于队列深度时,满信号输出有效。

[0043] 片上队列管理模块,当收到写入控制模块输入的条目时,根据尾指针值生成片上队列存储器写地址,再把条目输入到片上队列存储器指定位置,同时尾指针加1,条目计数器加1,判满计数器加1。当收到主存队列条目预取模块输入的预取条目时,根据尾指针值生成片上队列存储器写地址,再把条目输入到片上队列存储器指定位置,同时尾指针加1,条目计数器加1,判满计数器加1。当主存队列条目预取模块发起预取时,预取尾指针加1,判满计数器加1。当收到读取控制模块输入的读请求时,根据头指针生成片上队列存储器读地址,向片上队列存储器输入读请求,并把读回的数据输入到读取控制模块,同时头指针加1,条目计数器减1,判满计数器减1。该模块的队列指针视图如图3所示,头指针执行下一个读

取的位置,尾指针指向下一个写入的位置,预取尾指针执行下一个预取请求存放的位置。当条目计数器为0时,输出空信号有效,当判满计数器等于队列深度时,输出满信号有效。

[0044] 片上队列存储器,该模块为片上队列的存储体,接收片上队列管理模块输入的读写控制,实现片上队列条目数据的存储。当收到片上队列管理模块输入的写请求时,根据地址把数据写入到指定的单元中,当收到片上队列管理模块输入的读请求时,根据地址把指定单元的数据输出到片上队列管理模块。

[0045] 主存队列条目预取模块,该模块接收主存队列管理模块输入的空信号、预取头指针信号,接收片上队列管理模块输入的满信号,接收主存读写控制模块输入的预取响应。当主存队列管理模块输入的空信号无效且片上队列管理模块输入的满信号无效时,根据主存队列预取头指针信号生成预取请求输入到主存读写控制模块。当主存读写控制模块输入预取响应有效时,把预取响应输入到片上队列管理模块。

[0046] 主存读写控制模块,该模块接收主存队列管理模块输入的写请求、主存队列条目预取模块输入的预取读请求、访存接口的预取读响应。当主存队列管理模块输入的写请求有效时,接收写请求并输出到访存接口。当主存队列条目预取模块输入的预取读请求有效时,接收读请求并输出到访存接口。当收到访存接口输入的预取读响应时,接收该读响应并输入到主存队列条目预取模块。

[0047] 以上所述,仅为本发明较佳的具体实施方式,该具体实施方式是基于本发明整体构思下的一种实现方式,而且本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到的变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应该以权利要求书的保护范围为准。

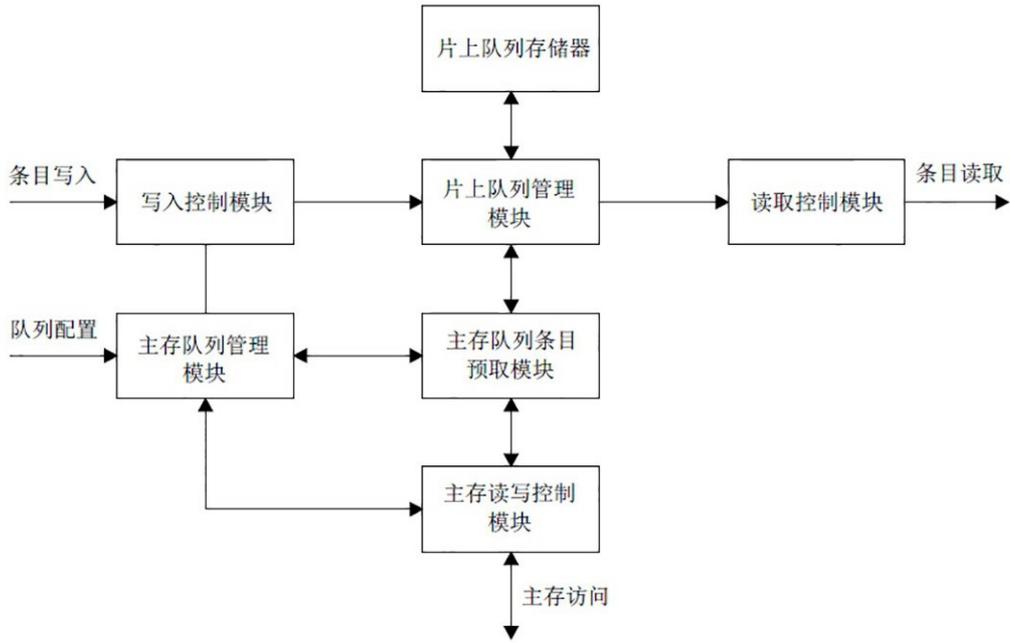


图1

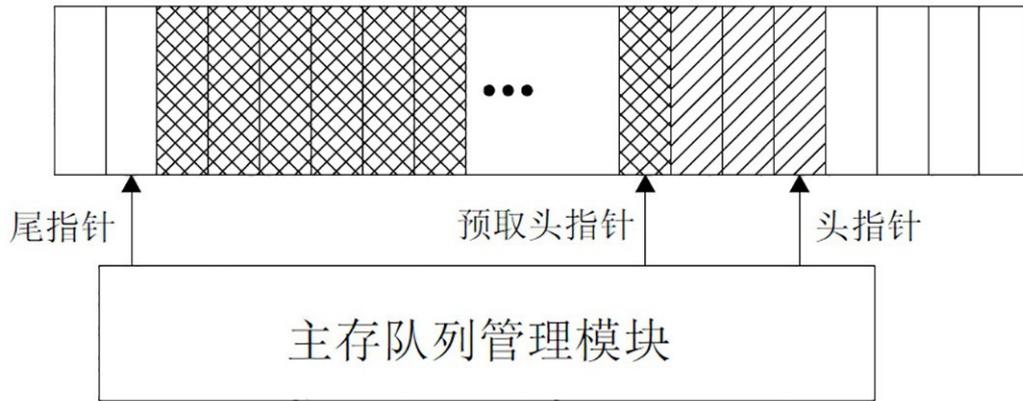


图2

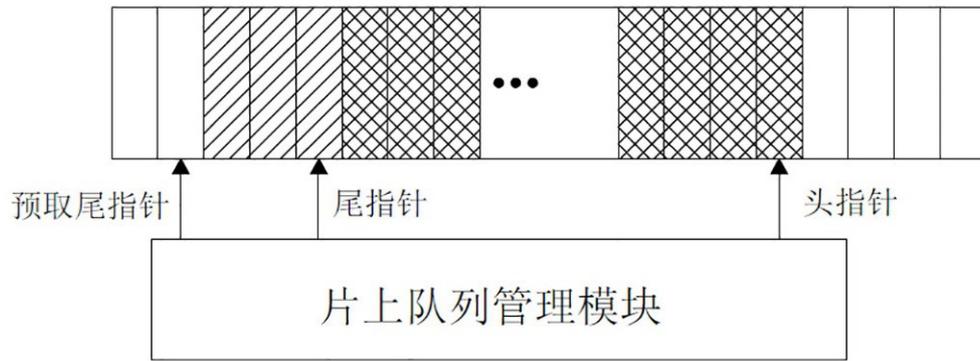


图3