



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0050397
(43) 공개일자 2017년05월11일

(51) 국제특허분류(Int. Cl.)

H03F 1/26 (2006.01) H01F 1/22 (2006.01)

H03F 1/56 (2006.01) H03H 7/38 (2006.01)

(52) CPC특허분류

H03F 1/26 (2013.01)

H01F 1/22 (2013.01)

(21) 출원번호 10-2015-0151878

(22) 출원일자 2015년10월30일

심사청구일자 없음

(71) 출원인

전자부품연구원

경기도 성남시 분당구 새나리로 25 (야탑동)

(72) 발명자

김기진

경기도 용인시 기흥구 동백죽전대로556번길 45, 1502동 202호

안광호

경기도 용인시 기흥구 동백4로 72, 4001동 104호

(74) 대리인

남충우

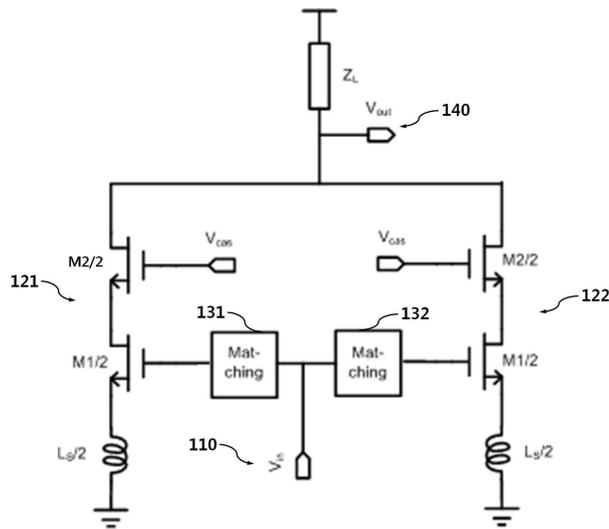
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 위상 변환기를 이용하여 잡음을 제거하는 저 잡음 증폭기

(57) 요약

위상 변환기를 이용해 잡음을 제거한 저 잡음 증폭기가 제공된다. 본 발명의 실시예에 따른 저 잡음 증폭기는, 입력 신호를 증폭하는 제1 증폭부와 제2 증폭부, 제1 증폭부에서의 증폭 신호와 제2 증폭부에서의 증폭 신호를 합하여 출력하는 출력부 및 제1 증폭부의 입력단에서 잡음 전류의 위상을 변환하여 제2 증폭부에 입력시키는 제1 매칭부를 포함한다. 이에 의해, 증폭기를 크기가 작은 트랜지스터들을 갖는 소규모 증폭기들로 분할하고, 위상 변환을 위한 매칭 회로를 이용하여, 증폭기들의 잡음을 줄이고 서로 상쇄시킬 수 있게 된다.

대표도 - 도3



(52) CPC특허분류

H03F 1/56 (2013.01)

H03H 7/38 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 1711022088

부처명 미래창조과학부/교육부

연구관리전문기관 정보통신기술진흥센터

연구사업명 차세대통신네트워크산업원천기술개발

연구과제명 스마트 단말용 고효율 고집적 다중모드 다중대역 RF 모듈 개발

기 여 율 1/1

주관기관 (주)와이팜

연구기간 2014.04.01 ~ 2017.02.28

명세서

청구범위

청구항 1

입력 신호를 증폭하는 제1 증폭부;

상기 입력 신호를 증폭하는 제2 증폭부;

상기 제1 증폭부에서의 증폭 신호와 상기 제2 증폭부에서의 증폭 신호를 합하여 출력하는 출력부; 및

상기 제1 증폭부의 입력단에 유발된 잡음의 위상을 변환하여, 상기 제2 증폭부에 입력시키는 제1 매칭부;를 포함하는 것을 특징으로 하는 저 잡음 증폭기.

청구항 2

청구항 1에 있어서,

상기 제2 증폭부의 입력단에 유발된 잡음의 위상을 변환하여, 상기 제1 증폭부에 입력시키는 제2 매칭부;를 더 포함하는 것을 특징으로 하는 저 잡음 증폭기.

청구항 3

청구항 2에 있어서,

상기 제1 매칭부와 상기 제2 매칭부의 사이에,

상기 입력 신호가 입력되는 입력부가 마련되어 있는 것을 특징으로 하는 저 잡음 증폭기.

청구항 4

청구항 2에 있어서,

상기 제1 매칭부는,

상기 제1 증폭부의 입력단에 직렬로 연결된 인덕터; 및

상기 제1 증폭부의 입력단에 병렬로 연결된 커패시터;를 포함하고,

상기 제2 매칭부는,

상기 제2 증폭부의 입력단에 직렬로 연결된 인덕터; 및

상기 제2 증폭부의 입력단에 병렬로 연결된 커패시터;를 포함하는 것을 특징으로 하는 저 잡음 증폭기.

청구항 5

청구항 1에 있어서,

상기 제1 증폭부에 포함된 트랜지스터들은,

상기 제2 증폭부에 포함된 트랜지스터들과 동일한 크기로 대칭되는 것을 특징으로 하는 저 잡음 증폭기.

청구항 6

제1 증폭부가, 입력 신호를 증폭하는 단계;

제2 증폭부가, 상기 입력 신호를 증폭하는 단계;

상기 제1 증폭부에서의 증폭 신호와 상기 제2 증폭부에서의 증폭 신호를 합하여 출력하는 단계; 및

제1 매칭부가, 상기 제1 증폭부의 입력단에 유발된 잡음의 위상을 변환하여, 상기 제2 증폭부에 입력시키는 단계;를 포함하는 것을 특징으로 하는 저 잡음 증폭 방법.

발명의 설명

기술 분야

[0001] 본 발명은 통신 부품, 모듈 및 시스템에 관한 것으로, 더욱 상세하게는 통신기기에서 프런트 엔드 모듈에 사용되는 저 잡음 증폭기에 관한 것이다.

배경 기술

[0002] 도 1은 종래 많이 사용하고 있는 저 잡음 캐스코드 증폭기의 구조도 이다. 저 잡음 증폭기는 신호를 증폭하면서 잡음을 최소로 가져가도록 만들어진 블록으로 안테나 다음에 위치하는 블록이다.

[0003] 이에 따라, 저 잡음 증폭기는 최소 노이즈 특성을 가짐과 동시에 안테나와 파워 매칭이 되어 있어야 한다. CMOS 반도체의 게이트는 순수 커패시터로 이루어져 있기 때문에 이를 real impedance를 가지고 있는 안테나와 매칭 시키기가 어렵다.

[0004] 이를 위해 L_s 가 삽입되며, 아래 수식 (1)을 통해 확인할 수 있는 바와 같이, L_s 의 삽입에 의해 real impedance가 제공된다.

[0005]
$$Z_{in}(s) = sL_g + sL_s + \frac{1}{sC_{gs1}} + g_{m1} \frac{L_s}{C_{gs}} \quad (1)$$

[0006] 위 수식 (1)에 나타난 바와 같이, L_g 는 임피던스 매칭(matching)을 위해 삽입된 인덕터 임을 알 수 있다. 도 1에 대한 소신호 등가 회로를 그려보면 도 2와 같다.

[0007] 도 2를 통해 알 수 있는 바와 같이, 캐스코드 증폭기의 잡음 원에는 i_{d1} 과 i_{d2} 로 표시된 채널 전류 잡음이 있다. i_{d2} 잡음은 다음의 수식 (2)로 표현할 수 있다.

[0008]
$$\overline{i_{d2}^2} = 4KT\gamma_2 g_{do2} \Delta f \quad (2)$$

[0009] i_{d1} 잡음이 만들어내는 잡음 지수를 F_1 이라 하면, 기존 캐스코드 증폭기의 전체 잡음 지수는 아래의 수식과 같다.

[0010]
$$F = F_1 + 4R_s\gamma_2 g_{do2} \left(\frac{\omega_0^2 C_p}{\omega_f g_{m2}} \right) \quad (3)$$

[0011] 수식 (3)을 통해, 신호의 주파수 ω 가 높아짐에 따라 증폭기의 잡음이 증가하는 것을 확인할 수 있다. 하지만, 기존 구조에서는 이를 줄이기 위한 방법이 제공되고 있지 않다.

[0012] 또한, 수식 (3)을 통해, i_{d1} 에 의해 생성되는 잡음 F_1 은 그대로 증폭기의 잡음으로 전달되는 것을 확인할 수 있다. 기존 캐스코드 증폭기 구조는 F_1 을 줄일 수 있는 어떤 방법도 제시되고 있지 않아, 잡음을 줄일 수 있는 새로운 구조가 필요한 실정이다.

발명의 내용

해결하려는 과제

[0013] 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 본 발명의 목적은, 잡음에 의한 수신기 성능 열화를 방지하기 위해, 잡음 제거 성능이 향상된 저 잡음 증폭기를 제공함에 있다.

과제의 해결 수단

[0014] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른, 저 잡음 증폭기는, 입력 신호를 증폭하는 제1 증폭부; 상기 입력 신호를 증폭하는 제2 증폭부; 상기 제1 증폭부에서의 증폭 신호와 상기 제2 증폭부에서의 증폭 신호를 합하여 출력하는 출력부; 및 상기 제1 증폭부의 입력단에 유발된 잡음의 위상을 변환하여, 상기 제2 증폭부에 입력시키는 제1 매칭부;를 포함한다.

[0015] 그리고, 상기 제1 매칭부는, 상기 제1 증폭부의 입력단에 유발된 잡음의 위상을 180도 변환할 수 있다.

[0016] 또한, 본 발명의 일 실시예에 따른, 저 잡음 증폭기는, 상기 제2 증폭부의 입력단에 유발된 잡음의 위상을 변환하여, 상기 제1 증폭부에 입력시키는 제2 매칭부;를 더 포함할 수 있다.

[0017] 그리고, 상기 제2 매칭부는, 상기 제2 증폭부의 입력단에서 잡음의 위상을 180도 변환할 수 있다.

[0018] 또한, 상기 제1 매칭부와 상기 제2 매칭부의 사이에, 상기 입력 신호가 입력되는 입력부가 마련될 수 있다.

[0019] 그리고, 상기 제1 매칭부는, 상기 제1 증폭부의 입력단에 직렬로 연결된 인덕터; 및 상기 제1 증폭부의 입력단에 병렬로 연결된 커패시터;를 포함하고, 상기 제2 매칭부는, 상기 제2 증폭부의 입력단에 직렬로 연결된 인덕터; 및 상기 제2 증폭부의 입력단에 병렬로 연결된 커패시터;를 포함할 수 있다.

[0020] 또한, 상기 제1 증폭부에 포함된 트랜지스터들은, 상기 제2 증폭부에 포함된 트랜지스터들과 동일한 크기로 대칭될 수 있다.

[0021] 한편, 본 발명의 다른 실시예에 따른, 저 잡음 증폭 방법은, 제1 증폭부가, 입력 신호를 증폭하는 단계; 제2 증폭부가, 상기 입력 신호를 증폭하는 단계; 상기 제1 증폭부에서의 증폭 신호와 상기 제2 증폭부에서의 증폭 신호를 합하여 출력하는 단계; 및 제1 매칭부가, 상기 제1 증폭부의 입력단에 유발된 잡음의 위상을 변환하여, 상기 제2 증폭부에 입력시키는 단계;를 포함한다.

발명의 효과

[0022] 이상 설명한 바와 같이, 본 발명의 실시예들에 따르면, 증폭기를 크기가 작은 트랜지스터들을 갖는 소규모 증폭기들로 분할하고, 위상 변환을 위한 매칭 회로를 이용하여, 증폭기들의 잡음을 줄이고 서로 상쇄시킬 수 있게 된다.

[0023] 이에 의해, 본 발명의 실시예들에 따르면, 고주파에서 높은 이득을 사용해야하는 캐스캐드 구조의 장점을 최대한 활용하면서도 간단한 방법으로 잡음 특성을 개선시킬 수 있게 된다.

[0024] 또한, 본 발명의 실시예들에 따르면, 향후 활용이 많을 것으로 예상되는 밀리미터 증폭기의 저 잡음화에 크게 기여할 수 있게 된다.

도면의 간단한 설명

[0025] 도 1은 기존 캐스캐드 증폭기의 회로도,

도 2는 기존 캐스캐드 증폭기의 소신호 모델,

도 3은 본 발명의 실시예에 따른 저 잡음 증폭기의 구조,

도 4와 도 5는, 매칭 회로의 상세 구조에 대한 설명을 위한 회로도들,

도 6은, 도 5에 도시된 저 잡음 증폭기에서 잡음 전류 i_{d1} 가 제거되는 원리를 나타낸 도면, 그리고,

도 7은 본 발명의 실시예에 따른 저 잡음 증폭기의 시뮬레이션 결과를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0026] 전술한 수식 (3)을 통해, 신호의 주파수 ω 가 높아짐에 따라 증폭기의 잡음을 낮추기 위해서는 C_p 를 최소화해야

한다는 것을 도출할 수 있다.

- [0027] Cp를 최소화하기 위해, 본 발명의 실시예에서는, 도 1의 구조와 달리 기존 증폭기의 트랜지스터를 1/2 크기의 작은 트랜지스터 1쌍으로 나누어 신호를 증폭하고 합쳐주는 구조를 채택하였다.
- [0028] 이는, 기생 커패시턴스(parasitic capacitance)를 절반으로 줄임으로써 Cp를 크게 감소시킬 수 있어 i_{d2} 에 의한 잡음을 최소화할 수 있다.
- [0029] 또한, 본 발명의 실시예에서는, 두 개로 나누어진 매칭 회로에 의한 위상 변화를 이용하여 i_{d1} 잡음을 줄일 수 있는 구조를 제시하여, 증폭기의 잡음을 보다 완전하게 제거하는 방법을 제공한다.
- [0030] 이하에서는 도면을 참조하여 본 발명을 보다 상세하게 설명한다.
- [0031] 도 3은 본 발명의 실시예에 따른 저 잡음 증폭기의 구조이다. 본 발명의 실시예에 따른 저 잡음 증폭기는, 도 3에 도시된 바와 같이, 입력단(110), 증폭기들(121, 122), 매칭 회로들(131, 132) 및 출력단(140)을 포함한다.
- [0032] 증폭기들(121, 122)은 캐스코드(Cascode) 구조의 증폭기이다. 증폭기-1(121)을 구성하는 트랜지스터들(M1/2, M2/2)의 크기는, 도 1에 도시된 증폭기를 구성하는 트랜지스터(M1, M2)의 크기의 절반이다. 또한, 증폭기-2(121)를 구성하는 트랜지스터들(M1/2, M2/2)의 크기도, 도 1에 도시된 증폭기를 구성하는 트랜지스터(M1, M2)의 크기의 절반이다.
- [0033] 이에, 증폭기-1(121)을 구성하는 트랜지스터들(M1/2, M2/2)과 증폭기-2(121)를 구성하는 트랜지스터들(M1/2, M2/2)의 동일한 크기로 대칭을 이룬다.
- [0034] 입력단(110)은 매칭 회로-1(131)과 매칭 회로-2(132)의 사이에 위치한다. 입력단(110)을 통해 입력되는 신호의 전력은 매칭 회로들(131, 132)에 의해 동일하게 분배되어, 증폭기-1(121)과 증폭기-2(121)에 각각 입력된다.
- [0035] 증폭기-1(121)은 매칭 회로-1(131)을 통해 입력단(110)으로부터 입력되는 신호를 증폭한다. 증폭기-2(122)는 매칭 회로-2(132)를 통해 입력단(110)으로부터 입력되는 신호를 증폭한다.
- [0036] 증폭기-1(121)에서의 증폭 신호와 증폭기-2(122)에서의 증폭 신호는 출력단(140)에서 합쳐져, 로드(Z_L)에서의 이득은, 도 1에 도시된 증폭기의 이득과 동일하다.
- [0037] 증폭기들(121)에서 발생하는 잡음을 제거하기 위해, 매칭 회로들(131, 132)은 위상 변환기로도 기능 한다.
- [0038] 매칭 회로-1(131)은 증폭기-1(121)의 하부 트랜지스터(M1/2)에서 발생하는 잡음 전류와 크기가 같고 위상이 반대인 전류가 증폭기-2(122)에서 출력되도록 한다.
- [0039] 이를 위해, 매칭 회로-1(131)은 위 잡음 전류에 의해 증폭기-1(121)의 입력단에 유발되는 잡음의 위상을 180도 변환하여, 매칭 회로-2(132)를 통해 증폭기-2(122)의 입력단으로 전달한다.
- [0040] 마찬가지로, 매칭 회로-2(132)는 증폭기-2(122)의 하부 트랜지스터(M1/2)에서 발생하는 잡음 전류와 크기가 같고 위상이 반대인 전류가 증폭기-1(121)에서 출력되도록 한다.
- [0041] 이를 위해, 매칭 회로-2(132)는 위 잡음 전류에 의해 증폭기-2(122)의 입력단에 유발되는 잡음의 위상을 180도 변환하여, 매칭 회로-1(131)을 통해 증폭기-1(121)의 입력단으로 전달한다.
- [0042] 이에 의해, 출력단(140)에서는, 1) 증폭기-1(121)에서의 잡음 전류와 매칭 회로-1(131)에 의해 증폭기-2(122)에서 유발된 반대 위상의 전류가 상쇄되고, 2) 증폭기-2(122)에서의 잡음 전류와 매칭 회로-2(132)에 의해 증폭기-1(121)에서 유발된 반대 위상의 전류가 상쇄된다.
- [0043] 도 4에는 매칭 회로-1,2(131, 132)의 상세 구조를 나타낸 회로도이다. 도 4에 도시된 바와 같이, 매칭 회로-1,2(131, 132)는 인덕터와 커패시터를 포함하는 트랜스포머 구조로 구현가능하다.
- [0044] 트랜스포머는 인덕터가 증폭기들(121, 122)의 입력단에 직렬로 연결되고, 커패시터가 증폭기들(121, 122)의 입력단에 병렬로 연결되는 구조를 갖는다. 트랜스포머 구조를 이용하면, 매칭 회로-1,2(131, 132)의 대칭성을 향상시키고 사이즈를 최소화할 수 있다.
- [0045] 도 5에는 다른 트랜스포머 구조로 매칭 회로-1,2(131, 132)를 구현한 저 잡음 증폭기를 예시하였다. 그리고, 도 6에는 도 5에 도시된 저 잡음 증폭기에서 증폭기-2(122)의 하부 트랜지스터(M1/2)에서 발생하는 잡음 전류

i_{d1} 가 제거되는 원리를 나타내었다.

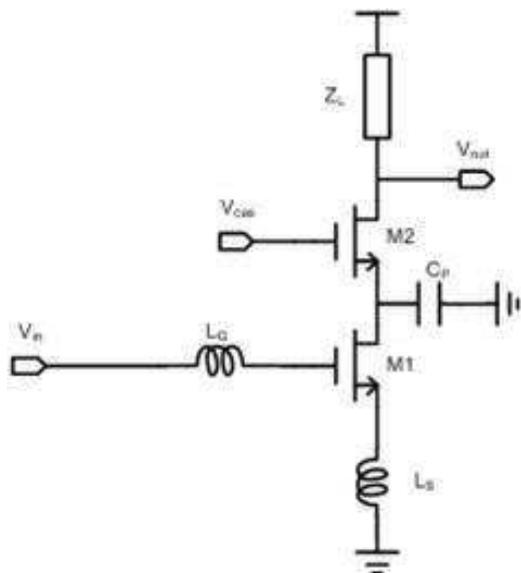
- [0046] 도 6에 도시된 바에 따르면, 잡음의 direct patch와 위상 shift된 path가 180도가 된다면 잡음이 제거될 수 있음을 확인할 수 있다. 즉, 증폭기들(121, 122)의 하부 트랜지스터(M1/2)에서 발생하는 잡음 전류에 의한 영향은, 매칭 회로-1,2(131, 132)에 의해 위상이 180도 변환되어 반대편 트랜지스터(M1/2)로 전달되어 반대 위상의 전류로 나타나, 출력단(140)에서 상쇄된다.
- [0047] 도 7은 본 발명의 실시예에 따른 저 잡음 증폭기의 시뮬레이션 결과를 나타낸 그래프이다. 도 7에 나타난 바와 같이, 주파수(가로 축)가 높을수록 노이즈 개선 효과가 크며, 70 GHz에서는 기존 증폭기의 Noise Figure가 4.9 dB인 반면 제안 증폭기의 Noise Figure는 4.4 dB로 0.5 dB 성능이 개선되었음을 확인할 수 있다.
- [0048] 지금까지, 크기가 작은 트랜지스터를 다수 개 결합하고, 위상 변환을 위한 매칭 회로를 이용하여 잡음을 제거하는 저 잡음 증폭기에 대해, 바람직한 실시예를 들어 상세히 설명하였다.
- [0049] 본 발명의 실시예에 따른 저 잡음 증폭기는, 차세대 이동통신으로 준비 중인 5G 이동통신의 프론트 엔드 모듈(Front End module)과 고속 WiFi인 차세대 Gbps WiFi의 프론트 엔드 모듈에 사용 가능함은 물론, 그 밖의 다른 통신 모듈에도 사용될 수 있다.
- [0050] 또한, 이상에서는 본 발명의 바람직한 실시예에 대하여 도시하고 설명하였지만, 본 발명은 상술한 특정의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 발명의 기술적 사상이나 전망으로부터 개별적으로 이해되어져서는 안될 것이다.

부호의 설명

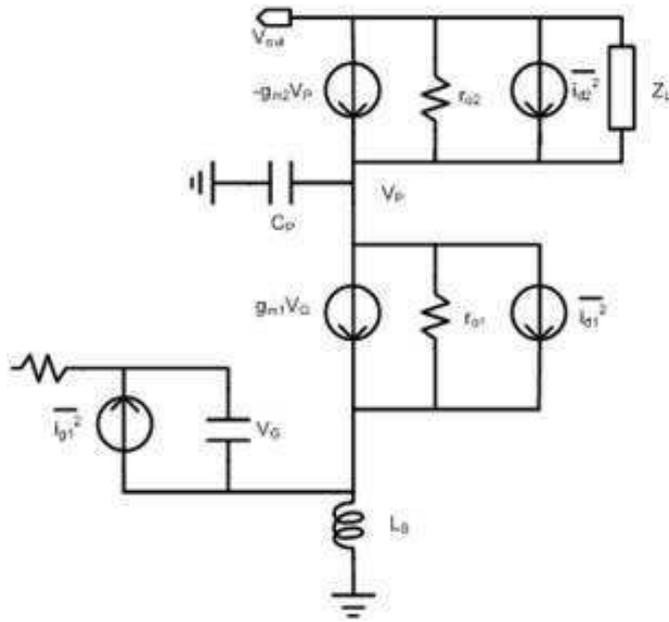
- [0051] 110 : 입력단
- 121, 122 : 증폭기
- 131, 132 : 매칭 회로
- 140 : 출력단

도면

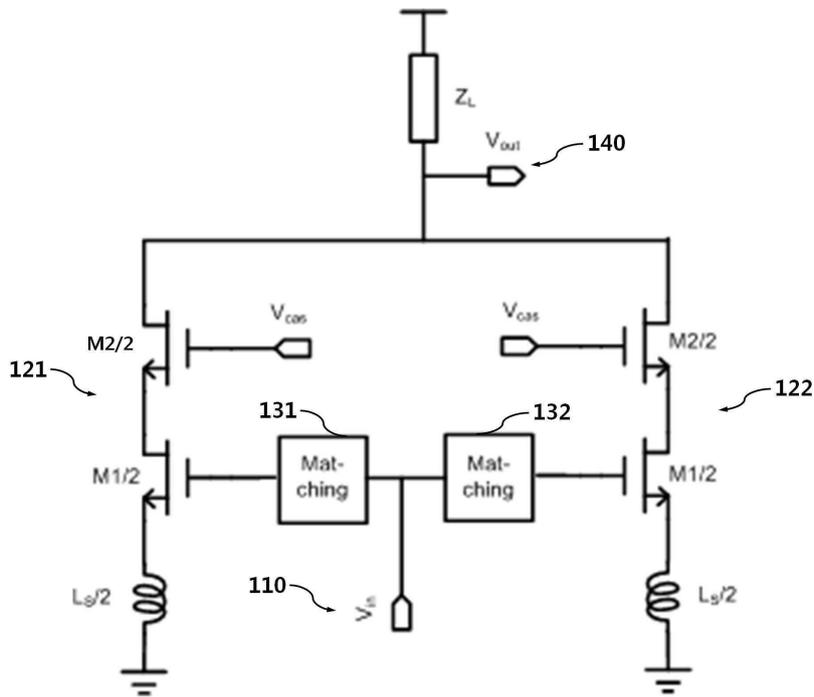
도면1



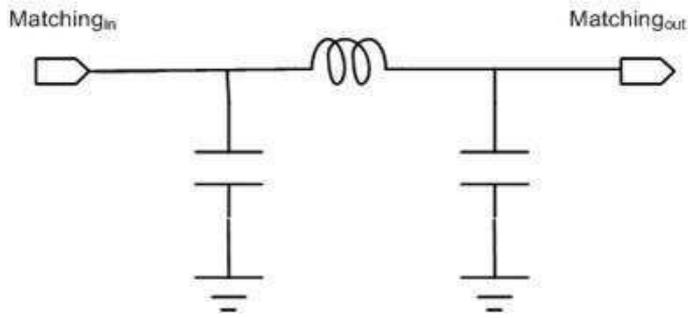
도면2



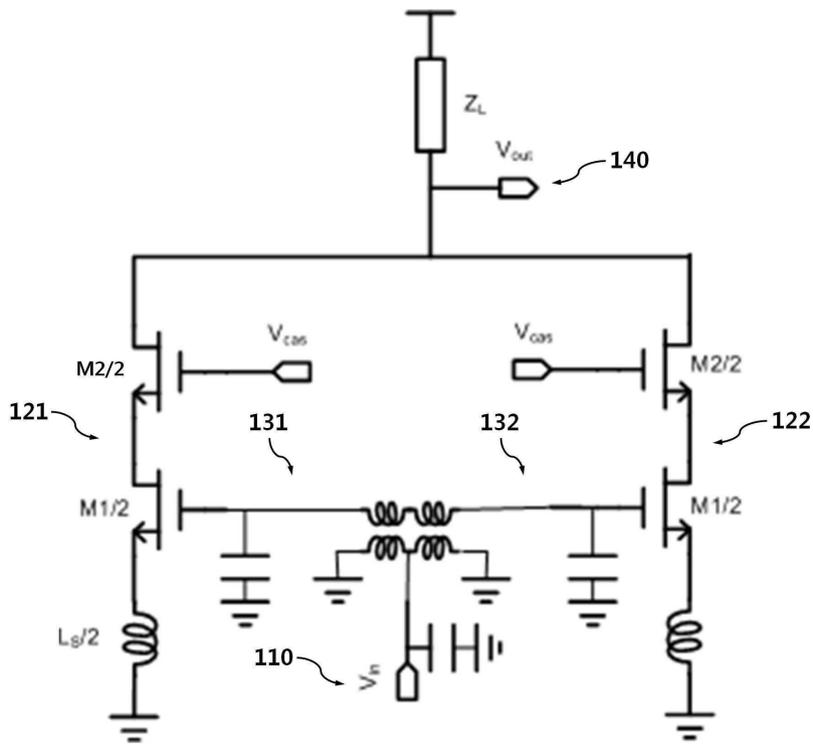
도면3



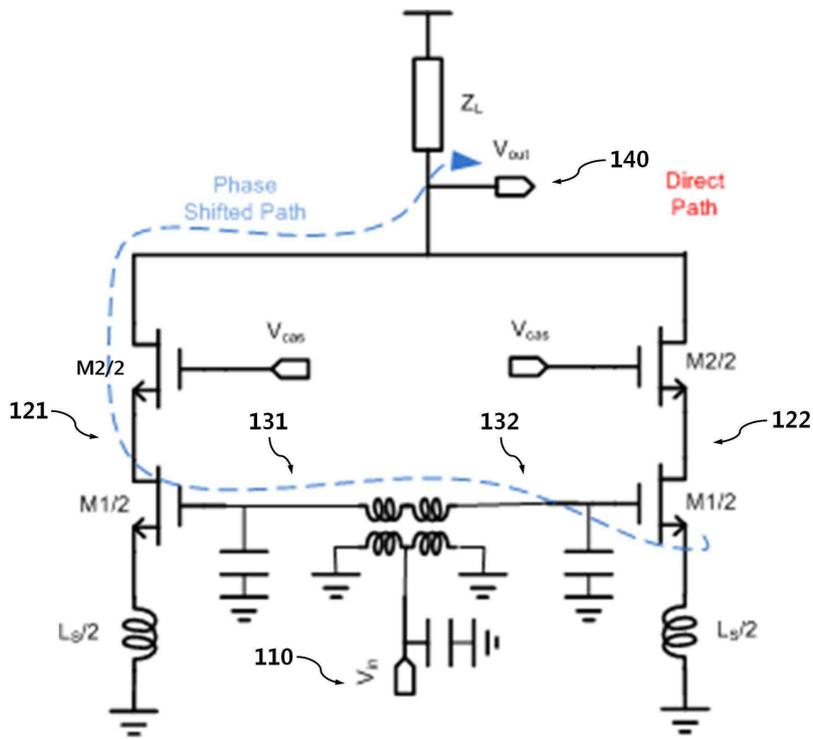
도면4



도면5



도면6



도면7

