

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4700659号
(P4700659)

(45) 発行日 平成23年6月15日 (2011.6.15)

(24) 登録日 平成23年3月11日 (2011.3.11)

(51) Int. Cl.	F I
GO2F 1/1368 (2006.01)	GO2F 1/1368
HO1L 21/336 (2006.01)	HO1L 29/78 612Z
HO1L 29/786 (2006.01)	HO1L 27/14 C
HO1L 27/146 (2006.01)	HO1L 31/02 A
HO1L 31/02 (2006.01)	

請求項の数 6 (全 18 頁)

(21) 出願番号	特願2007-191607 (P2007-191607)	(73) 特許権者	000153878
(22) 出願日	平成19年7月24日 (2007.7.24)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願平9-306517の分割		神奈川県厚木市長谷398番地
原出願日	平成9年10月20日 (1997.10.20)	(72) 発明者	張 宏勇
(65) 公開番号	特開2007-299012 (P2007-299012A)		神奈川県厚木市長谷398番地 株式会社
(43) 公開日	平成19年11月15日 (2007.11.15)		半導体エネルギー研究所内
審査請求日	平成19年7月24日 (2007.7.24)	(72) 発明者	坂倉 真之
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	桑原 秀明
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		審査官	福田 知喜

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

1つの画素に、画素電極と、前記画素電極にソース又はドレインの一方が電氣的に接続された第1のトランジスタと、光電変換素子と、リセットトランジスタと、増幅トランジスタと、選択トランジスタとを有し、

前記光電変換素子の一方の電極は、前記増幅トランジスタのゲイトと前記リセットトランジスタのソース又はドレインの一方に電氣的に接続され、他方の電極は、固定電位線に電氣的に接続され、

前記増幅トランジスタのソース又はドレインの一方は、電源線と前記リセットトランジスタのソース又はドレインの他方に電氣的に接続され、ソース又はドレインの他方は、前記選択トランジスタのソース又はドレインの一方に電氣的に接続され、

前記リセットトランジスタのゲイトは、リセット線に電氣的に接続され、

前記選択トランジスタのゲイトは、第1の駆動回路に電氣的に接続され、ソース又はドレインの他方は、第2のトランジスタを介して第2の駆動回路に電氣的に接続されていることを特徴とする液晶表示装置。

【請求項2】

請求項1において、

前記第1のトランジスタのゲイトは第3の駆動回路に電氣的に接続され、ソース又はドレインの他方は、第3のトランジスタを介して第4の駆動回路に電氣的に接続されていることを特徴とする液晶表示装置。

【請求項 3】

請求項 1 または 2 において、

前記画素電極及び前記第 1 のトランジスタを有する液晶表示素子の配線と、前記光電変換素子、前記リセットトランジスタ、前記増幅トランジスタ及び前記選択トランジスタを有するセンサ素子の配線とは互いに独立して設けられていることを特徴とする液晶表示装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一において、

前記光電変換素子は、可視光に対して反射性を有する電極、水素を含有する非晶質珪素膜及び透明性を有する電極であることを特徴とする液晶表示装置。

10

【請求項 5】

請求項 1 乃至 3 のいずれか一において、

前記光電変換素子は上部電極と下部電極を有し、前記下部電極は透明電極であることを特徴とする液晶表示装置。

【請求項 6】

請求項 1 乃至 5 のいずれか一において、前記液晶表示装置は、カメラまたは携帯電話に備えられることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、イメージセンサ機能と、表示機能を有する装置に関して、特に、マトリクス状に配置された複数の画素電極からなる画素部で構成された表示部を有するアクティブマトリクスパネルや、表示部を有する携帯端末機や、表示部を有するパソコン等の電子機器およびその作製方法に関するものである。

【背景技術】

【0002】

近年、ポリシリコン T F T と呼ばれる多結晶シリコンを用いた T F T 技術が鋭意研究されている。その成果として、ポリシリコン T F T によって、シフトレジスタ回路等の駆動回路を作製することが可能になり、画素部と、画素部を駆動する周辺駆動回路とを同一基板上に集積したアクティブマトリクス型の液晶パネルが実用化に至っている。そのため、液晶パネルが低コスト化、小型化、軽量化され、パーソナルコンピュータ、携帯電話、ビデオカメラやデジタルカメラ等の各種情報機器、携帯機器の表示部に用いられている。

30

【0003】

また、最近では、ノート型パソコンよりも携帯性に優れ、安価なポケットサイズの小型携帯用情報処理端末装置が実用化されており、その表示部にはアクティブマトリクス型液晶パネルが用いられている。このような情報処理端末装置は表示部からタッチペン方式でデータを入力可能となっているが、紙面上の文字・図画情報や、映像情報を入力するには、スキャナーやデジタルカメラ等の画像を読み込むための周辺機器と接続することが必要である。そのため、情報処理端末装置の携帯性が損なわれている。また、使用者に周辺機器を購入するための経済的な負担をかけている。

40

【0004】

また、アクティブマトリクス型表示装置は、T V 会議システム、T V 電話、インターネット用端末等の表示部にも用いられている。これらシステムや端末では、対話者や使用者の映像を撮影するカメラ（C C D カメラ）を備えているが、表示部と読み取り部（センサ部）は個別に製造されてモジュール化されている。そのため、製造コストが高いものとなっていた。

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明の目的は、上述した問題点を解消し、画素マトリクス、イメージセンサ、及びそ

50

れらを駆動するための周辺回路を有する、すなわち、撮像機能と表示機能とを兼ね備え、インテリジェント化された新規な半導体装置を用いた表示装置を提供することにある。

【0006】

更に本発明の目的は、イメージセンサを画素マトリクス、周辺駆動回路と構造・製造プロセスに整合性のあるものとすることにより、インテリジェント化された新規な半導体装置を用いた表示装置を安価に作製することにある。

【課題を解決するための手段】

【0007】

上記課題を解決するために、本発明は、同一基板上に表示用半導体装置と、受光用半導体装置とを設ける構成とした。そして、画素電極及び表示用半導体装置を含む液晶表示部と、受光用半導体装置を含むセンサ部とを別々に配置するのではなく、1つの画素内に表示用半導体装置と受光用半導体装置を有する新規な素子構成、すなわち、図1または図2に示すように、1つの画素内に表示と受光の両方の制御を行う半導体装置（絶縁ゲート型電界効果半導体装置）を有する構成とすることで、画像読み取り機能を有する表示装置を小型化、コンパクト化する。

10

【0008】

本明細書で開示する発明の第1の構成は、

少なくともマトリクス状に画素電極と、前記画素電極に接続された第1の半導体装置を有する画素マトリクスからなる表示部と、

少なくとも光電変換素子と、前記光電変換素子に接続された第2の半導体装置からなるセンサ部とが同一基板表面上に設けられ、

20

前記基板の裏面からの光を前記センサ部で受光することを特徴とするイメージセンサ機能を有する一体型液晶表示パネルである。

【0009】

また、本発明の第2の構成は、

少なくともマトリクス状に画素電極と、前記画素電極に接続された第1の半導体装置を有する画素マトリクスからなる表示部と、

少なくとも光電変換素子と、前記光電変換素子に接続された第2の半導体装置からなるセンサ部とが同一基板表面上に設けられ、

前記表示部と前記センサ部は同じ画素サイズを有し、

30

前記基板の裏面からの光を前記センサ部で受光することを特徴とするイメージセンサ機能を有する一体型液晶表示パネルである。

【0010】

また、本発明の第3の構成は、

少なくともマトリクス状に画素電極と、前記画素電極に接続された第1の半導体装置を有する画素マトリクスからなる表示部と、

少なくとも光電変換素子と、前記光電変換素子に接続された第2の半導体装置からなるセンサ部とが同一基板上に設けられ、

前記第1の半導体装置と前記第2の半導体装置は同一マトリクス内に設けられ、

前記第1の半導体装置に接続されている画素電極は、前記第2の半導体装置の上方に存在していることを特徴とするイメージセンサ機能を有する一体型液晶表示パネルである。

40

【0011】

また、本発明の第4の構成は、

少なくともマトリクス状に画素電極と、前記画素電極に接続された第1の半導体装置を有する画素マトリクスからなる表示部と、

少なくとも光電変換素子と、前記光電変換素子に接続された第2の半導体装置からなるセンサ部とが同一基板上に設けられ、

前記光電変換素子は、少なくとも上部電極と、光電変換層と、下部電極で構成され、

前記上部電極は、少なくとも可視光に対して反射性を有する金属からなり、

前記下部電極が透明性導電膜からなることを特徴とするイメージセンサ機能を有する一

50

体型液晶表示パネルである。

【 0 0 1 2 】

また、本発明の第 5 の構成は、

マトリクス状に配置された画素電極と、前記画素電極に接続された第 1 の半導体装置を有する画素マトリクスと、
光電変換素子と、前記光電変換素子に接続された第 2 の半導体装置とを有する受光部を有するイメージセンサと、が同一基板上に設けられたイメージセンサ機能を有する一体型液晶表示パネルの作製方法であって、
前記基板上に、前記第 1 の半導体装置と前記第 2 の半導体装置とを作製する第 1 の工程と、
前記第 2 の半導体装置と接続された透光性導電膜でなる下部電極を形成する第 2 の工程と、
前記下部電極上に光電変換層を形成する第 3 の工程と、
前記光電変換層上に接する上部電極を形成する第 4 の工程と、を少なくとも有するイメージセンサ機能を有する一体型液晶表示パネルの作製方法である。

10

【 0 0 1 3 】

また、本発明の第 6 の構成は、

マトリクス状に配置された画素電極と、前記画素電極に接続された第 1 の半導体装置を有する画素マトリクスと、
光電変換素子と、前記光電変換素子に接続された第 2 の半導体装置とを有する受光部を有するイメージセンサと、が同一基板上に設けられたイメージセンサ機能を有する一体型液晶表示パネルの作製方法であって、
前記基板上に、前記第 1 の半導体装置と前記第 2 の半導体装置とを作製する第 1 の工程と、
前記第 1 の半導体装置と前記第 2 の半導体装置とを少なくとも覆う第 1 の絶縁膜を形成する第 2 の工程と、
前記第 1 の絶縁膜上に透光性導電膜を形成する第 3 の工程と、
前記透光性導電膜をパターンングして、前記第 2 の半導体装置と接続された下部電極を形成する第 4 の工程と、
前記下部電極上に光電変換層を形成する第 5 の工程と、
前記光電変換層上に接する上部電極を形成する第 6 の工程と、を少なくとも有するイメージセンサ機能を有する一体型液晶表示パネルの作製方法である。

20

30

【 0 0 1 4 】

また、本発明の第 7 の構成は、

光電変換素子が、下部電極と、下部電極上に形成された光電変換層と、光電変換層上に形成された上部電極で構成され、
前記光電変換素子に接続された少なくとも 1 つのアクティブ素子からなるセンサ部とが絶縁基板上に設けられ、
前記上部電極は、少なくとも可視光に対して反射性を有する金属からなり、
前記下部電極が少なくとも可視光に対して透明性を有する導電膜からなることを特徴とするイメージセンサ機能を有する一体型液晶表示パネルである。

40

【 0 0 1 5 】

また、本発明の第 8 の構成は、

少なくともマトリクス状に画素電極と、前記画素電極に接続されたアクティブ素子を有する画素マトリクスからなる表示部と、
少なくとも光電変換素子と、前記光電変換素子に接続されたアクティブ素子群からなるセンサ部とが同一基板表面上に設けられ、
前記基板の裏面からの光を前記センサ部で受光することを特徴とするイメージセンサ機能を有する一体型液晶表示パネルである。

【 0 0 1 6 】

50

また、本発明の第 9 の構成は、

少なくともマトリクス状に画素電極と、前記画素電極に接続されたアクティブ素子を有する画素マトリクスからなる表示部と、

少なくとも光電変換素子と、前記光電変換素子に接続されたアクティブ素子群からなるセンサ部とが同一基板表面上に設けられ、

前記表示部と前記センサ部は同じ画素サイズを有し、

前記基板の裏面からの光を前記センサ部で受光することを特徴とするイメージセンサ機能を有する一体型液晶表示パネルである。

【 0 0 1 7 】

また、本発明の第 1 0 の構成は、

少なくともマトリクス状に画素電極と、前記画素電極に接続されたアクティブ素子を有する画素マトリクスからなる表示部と、

少なくとも光電変換素子と、前記光電変換素子に接続されたアクティブ素子群からなるセンサ部とが同一基板上に設けられ、

前記アクティブ素子と前記アクティブ素子群は同一マトリクス内に設けられ、

前記アクティブ素子に接続されている画素電極は、前記アクティブ素子群の上方に存在していることを特徴とするイメージセンサ機能を有する一体型液晶表示パネルである。

【 0 0 1 8 】

また、本発明の第 1 1 の構成は、

少なくともマトリクス状に画素電極と、前記画素電極に接続されたアクティブ素子を有する画素マトリクスからなる表示部と、

少なくとも光電変換素子と、前記光電変換素子に接続されたアクティブ素子群からなるセンサ部とが同一基板上に設けられ、

前記光電変換素子は、少なくとも上部電極と、光電変換層と、下部電極で構成され、

前記上部電極は、少なくとも可視光に対して反射性を有する金属からなり、

前記下部電極が透明性導電膜からなることを特徴とするイメージセンサ機能を有する一体型液晶表示パネル。

【 0 0 1 9 】

上記第 8 乃至 1 1 の構成において、前記アクティブ素子群は、少なくとも増幅トランジスタと、リセットトランジスタと、選択トランジスタとで構成される。

【 0 0 2 0 】

また、本発明の第 1 2 の構成は、

マトリクス状に配置された画素電極と、前記画素電極に接続されたアクティブ素子を有する画素マトリクスと、

光電変換素子と、前記光電変換素子に接続されたアクティブ素子群とを有する受光部を有するイメージセンサと、が同一基板上に設けられたイメージセンサ機能を有する一体型液晶表示パネルの作製方法であって、

前記基板上に、前記アクティブ素子と前記アクティブ素子群とを作製する第 1 の工程と、前記アクティブ素子群と接続された透光性導電膜でなる下部電極を形成する第 2 の工程と

、前記下部電極上に光電変換層を形成する第 3 の工程と、

前記光電変換層上に接する上部電極を形成する第 4 の工程と、を少なくとも有するイメージセンサ機能を有する一体型液晶表示パネルの作製方法。

【 0 0 2 1 】

また、本発明の第 1 3 の構成は、

マトリクス状に配置された画素電極と、前記画素電極に接続されたアクティブ素子を有する画素マトリクスと、

光電変換素子と、前記光電変換素子に接続されたアクティブ素子群とを有する受光部を有するイメージセンサと、が同一基板上に設けられたイメージセンサ機能を有する一体型液晶表示パネルの作製方法であって、

10

20

30

40

50

前記基板上に、前記アクティブ素子と前記アクティブ素子群とを作製する第1の工程と、前記アクティブ素子と前記アクティブ素子群とを少なくとも覆う第1の絶縁膜を形成する第2の工程と、
前記第1の絶縁膜上に透光性導電膜を形成する第3の工程と、
前記透光性導電膜をパターンニングして、前記アクティブ素子群と接続された下部電極を形成する第4の工程と、
前記下部電極上に光電変換層を形成する第5の工程と、
前記光電変換層上に接する上部電極を形成する第6の工程と、を少なくとも有するイメージセンサ機能を有する一体型液晶表示パネルの作製方法。

【0022】

また、本発明の第12の構成または第13の構成において、前記アクティブ素子群は、少なくとも増幅トランジスタと、リセットトランジスタと、選択トランジスタで構成される。

【発明の効果】

【0023】

本発明の製造プロセスは、光電変換素子の作製工程以外、従来の表示装置と同じである。よって、従来の製造プロセスを用いることができるので、容易に、且つ、安価に作製することができる。また、本発明により作製した装置は、センサ機能を搭載しても、従来のパネルと基板形状及び大きさは変化しない。そのため、小型化、軽量化することができる。

【0024】

また、センサセルの受光面積は、表示セルの画素面積の概略同程度であり、単結晶CCDと比較して大きいため、本発明のセンサは高感度とすることができる。さらに、本構成で消費される電力は僅かであり、またイメージセンサで消費される電力もCCD構造に比較すれば小さいものとすることができる。

【発明を実施するための最良の形態】

【0025】

以下に本発明を利用した代表的な形態を示す。本明細書で開示する発明では、図1に示すように、基本的に1つの画素内に1つの表示用半導体装置(TFT)と少なくとも1つの受光用半導体装置(TFT)を有する新規な素子構成とする。そして、この素子の反射電極上に形成された配向膜によって配向された液晶に電加を印加して、液晶表示面で表示を行い、液晶表示面の裏面に入射する光信号をセンサ部で読み取り、映像を取り込む装置とする。本発明のパネル構成図を図4(A)及び図4(B)に示す。また、本発明のパネルおける回路図を簡略に示した図が図3である。

【0026】

図4(A)に示すように、液晶パネルには、表示部およびセンサ部402の周辺に、センサ部を駆動するセンサ駆動回路403と表示部を駆動する表示駆動回路404が設けられているパネル配置となっている。

【0027】

本発明は、センサ部が液晶表示面の裏面に入射する光信号データを読み取り、センサ端子部406に接続される外部記憶装置等にデータを記憶させ、そのデータを画像表示用に加工処理した後、表示引出端子部405から表示部へ入力させることによって、表示部402に映像を映し出すシステムとしている。また、メモリー回路等を同一基板上に形成して、これらのシステムを同一基板で行なう構成としてもよい。そして、センサ部で取り込んだ動画像または静止画像を液晶パネルにおいて、ほぼリアルタイムで表示する。また、表示部においては、装置外部からのデータを表示することが可能な構成としてもよい。

【0028】

図4(B)には、図4(A)中のA-B断面構造の簡略図を示した。素子基板400は、シール材407で対向基板401と貼り合わされており、その間に液晶材料410を挟持している。液晶表示面に入射する光を利用して映像を使用者に提供する。

10

20

30

40

50

【0029】

本発明は、裏面に取り付けられた光学系409と、カラーフィルター411を通り、さらに基板400を通り抜けた光信号をセンサ部で感知する。そのため、本発明で使用する基板400は、可視光に対して極めて優れた透明性を有するものを用いることが好ましい。

【0030】

そして、図4中の表示部およびセンサ部402を構成する1画素の断面図を図1に示し、このような素子を用いた配置の一例を図2に示した。

【0031】

図2(A)は、表面上図を示しており、A-Bの断面図が図1に相当する。図2(A)では、センサ部が反射電極121に覆われている。また、図2(A)では、配線106、107、115、116上に反射電極121を形成しない構成とした。この反射電極121を用いて、液晶の表示を行う。ここで、液晶表示に関与する配線は、画素部TFT信号線115と、画素部TFTゲイト線106である。

10

【0032】

一方、図2(B)は、図2(A)の裏面を示している。また、実際は、TFTの保護遮光膜104、105が形成されているため、TFT部は観察できないが、便宜上、遮光膜104、105の形成箇所のみを示した図面としている。加えて、配線106、107、115、116上及び画素TFT上に光電変換層118を形成してもよいが、図2(B)では、光電変換層118を形成しない構成とした。この光電変換層に入射される光信号を読み取り、センサ部TFT信号線116にデータを送る。ここで、画像読み取りに関与する配線は、センサ部TFT信号線116と、センサ部TFTゲイト線107である。

20

【0033】

すなわち、本発明は、図1または図2に示すように、1画素内に2つのTFTを有している構成となっているので受光マトリクスと表示マトリクスの画素ピッチ、ビット数は同じになる。表示素子側の基板100上には、遮光膜104が設けられており、裏面から入射する光からTFTを保護する構造としている。また、センサ素子側のTFTに遮光膜105を設ける構成としてもよい。また、この遮光膜は、基板の裏面に直接設ける構成としてもよい。

【0034】

この遮光膜104、105上に下地膜101を形成した後、表示または画像の読み取りを行うためのTFTを複数形成する。ここでいう基板の裏面とは、TFTが形成されていない基板面のことを指している。また、このTFTの構成は、トップゲート型TFTであってもボトムゲート型TFTであっても構わない。

30

【0035】

そして、センサ素子側のTFTのドレイン電極112と接続する透明導電性膜117を設ける。この導電性膜は、光電変換素子の下部電極をなす膜であり、表示素子のTFTの上部以外の画素領域に形成する。この導電性膜上に光電変換層を設け、さらにその上に上部電極119を設けることで、光電変換素子を完成させる。

【0036】

一方、表示素子側のTFTは、ドレイン配線114と接続する画素反射電極121を設ける。この画素反射電極はセンサ部および配線を覆う構成としてもよい。また、配線を覆う構成とした場合には、配線と画素反射電極との間に存在する絶縁膜を誘電体として、容量が形成される。本発明は、反射型表示であるので画素電極には反射性を有する金属材料を用いる。

40

【0037】

本発明の製造プロセスは、光電変換素子の作製工程以外、従来の表示装置の作製工程と概略同じである。よって、従来の製造プロセスを用いることができるので、容易に、且つ、安価に作製することができる。また、本発明により作製した装置は、センサ機能を搭載しても、従来のパネルと形状及び大きさは変化しない。そのため、小型化、軽量化するこ

50

とができる。

【0038】

以下、本発明の実施例を説明するが、本発明がこの実施例に限定されないことは勿論である。

【実施例1】

【0039】

本実施例においては、液晶表示面の裏面から受光するセンサ部を有する液晶パネルの作製工程例を図5、6を用いて詳述する。

【0040】

まず、透明基板100全面に下地膜101を形成する。透明基板100としては、透明性を有するガラス基板や石英基板を用いることができる。下地膜として、プラズマCVD法によって、酸化珪素膜を150nmの厚さに形成した。本実施例では、この下地膜形成工程前に、表示画素部TFTを裏面からの光から保護するための遮光膜104、受光センサ部TFTを裏面からの光から保護するための遮光膜105を設けた。本実施例では、ノイズおよび劣化を防止するために遮光膜を設けたが、開口率を優先するのであれば特に設ける必要はない。

【0041】

次に、プラズマCVD法によって非晶質珪素膜を30~100nm好ましくは30nmの厚さに成膜し、エキシマレーザー光を照射して、多結晶珪素膜を形成した。なお、非晶質珪素膜の結晶化方法として、SPCと呼ばれる熱結晶化法、赤外線を照射するRTA法、熱結晶化とレーザーアニールとの用いる方法等を用いてもよい。

【0042】

次に、多結晶珪素膜をパターニングして、TFT200、300のソース領域、ドレイン領域、チャネル形成領域を構成する島状の半導体層102を形成する。そして、これら半導体層を覆うゲイト絶縁膜103を形成する。ゲイト絶縁膜はシラン(SiH₄)とN₂Oを原料ガスに用いて、プラズマCVD法で100nmの厚さに形成する。〔図5(A)〕

【0043】

次に、導電膜を形成する。ここでは、導電膜材料として、アルミニウムを用いたが、チタン、または、シリコンを主成分とする膜、もしくは、それらの積層膜であってもよい。本実施例では、スパッタ法でアルミニウム膜を200~500nmの厚さ、代表的には300nmに形成する。ヒロックやウイスキーの発生を抑制するために、アルミニウム膜にはスカンジウム(Sc)やチタン(Ti)やイットリウム(Y)を0.04~1.0重量%含有させる。

【0044】

次に、レジストマスクを形成し、アルミニウム膜をパターニングして、電極パターンを形成し、画素ゲイト電極106、センサ部ゲイト電極107を形成する。

【0045】

次に、公知の方法によりオフセット構造を形成する。更に、公知の方法により、LDD構造を形成してもよい。〔図5(B)〕

【0046】

そして、第1の層間絶縁膜113を形成し、N型高濃度不純物領域(ソース領域、ドレイン領域)に達するコンタクトホールを形成する。しかる後、金属膜を形成し、パターニングして、配線112、114、115、116を形成する。

【0047】

本実施例では、第1の層間絶縁膜113を厚さ500nmの窒化珪素膜で形成する。第1の層間絶縁膜として、窒化珪素膜の他に、酸化珪素膜、窒化珪素膜を用いることができる。また、これらの絶縁膜の多層膜としても良い。

【0048】

また、配線の出発膜となる金属膜として、本実施例では、スパッタ法で、チタン膜、ア

10

20

30

40

50

ルミニウム膜、チタン膜でなる積層膜を形成する。これらの膜厚はそれぞれ100nm、300nm、100nmとする。

【0049】

以上のプロセスを経て、画素TF T200、受光部TF T300が同時に完成する。〔図5(C)〕

【0050】

次に、第1の層間絶縁膜113に受光部TF Tのドレイン配線112に接して透明導電膜を形成する。透明導電膜を成膜し、パターンニングして、光電変換素子の透明電極117を形成する。透明導電膜117にはITOやSnO₂を用いることができる。本実施例では、透明導電膜として厚さ100nmのITO膜を形成する。

10

【0051】

一般的なアクティブ型のイメージセンサが上部電極を透明導電膜で形成しているのに対し、本実施例のイメージセンサは下部電極を透明導電膜で形成している点で異なっている。本発明においては、裏面から受光するため、下部電極を透明導電膜で形成する。〔図5(D)〕

【0052】

次に、光電変換層として機能する、水素を含有する非晶質珪素膜118(以下、a-Si:H膜と表記する)を基板全面に成膜する。そして、受光部だけにa-Si:H膜が残存するようにパターンニングをし、光電変換層とする。

【0053】

20

次に、基板全面に導電膜を形成する。本実施例では導電膜として厚さ200nmのチタン膜をスパッタ法で成膜する。この導電膜をパターンニングし、受光部TF Tに接続された上部電極119を形成する。この導電膜としてチタン、クロムを用いることができる。〔図6(A)〕

【0054】

このセンサ部の受光有効箇所は、ゲイト配線106、107と信号配線115、116で囲まれた1つの画素内の遮光膜104、105が形成されていない箇所となる。本実施例での画素サイズは、表示部とセンサ部で同じであり、60×60μmとしたが、16×16μm~70×70μmの範囲であれば、特に限定されない。

【0055】

30

そして、第2の層間絶縁膜120を形成する。第3の層間絶縁膜を構成する絶縁被膜として、ポリイミド、ポリアミド、ポリイミドアミド、アクリル等の樹脂膜を形成すると平坦な表面を得ることができるため、好ましい。あるいは積層構造とし、第3の層間絶縁膜の上層は上記の樹脂膜、下層は酸化珪素、窒化珪素、酸化窒化珪素等の無機絶縁材料の単層、多層膜を成膜してもよい。本実施例では、絶縁被膜として厚さ0.7μmのポリイミド膜を基板全面に形成した。〔図6(B)〕

【0056】

更に、第2の層間絶縁膜にドレイン配線114に達するコンタクトホールを形成する。再度、基板全面に導電膜を成膜し、パターンニングして、画素TF Tに接続された画素電極121を形成する。本実施例では導電膜として厚さ200nmのチタン膜をスパッタ法で成膜する。この導電膜としてチタン、クロム、アルミニウムを用いることができる。

40

【0057】

以上の工程を経て、図6(C)、または、図1に示すような素子基板が完成する。

【0058】

そして、この素子基板と、対向基板とをシール材とで貼り合わせ、液晶を封入して反射型液晶パネルが完成する。液晶は液晶の動作モード(ECBモード、ゲストホストモード)によって自由に選定することができる。また、この対向基板は、透過性基板上に透明導電膜、配向膜を形成して構成される。これ以外にも必要に応じてブラックマスクやカラーフィルターを設けることができる。

【0059】

50

続いて、図4(B)に示すように、この液晶パネルの裏面に、カラーフィルター411と、光学系409と、光学系409を取りつけるための支持台408を設け、装置を作製する。

【0060】

こうして、液晶表示面の裏面から受光するセンサ部を有する液晶パネルが完成する。また、便宜上、2×2画素に簡略化した本実施例の回路図を図3に示す。この回路図で最も特徴のある点は、液晶表示素子とセンサ素子が、お互いに独立している点である。

【0061】

液晶表示素子は、主に、液晶材料302と、容量314と、画素TFT303と、表示ゲイトドライバ311に接続されたゲイト線と、表示信号ドライバ310と表示入力信号線306、と固定電位線304で構成されている。

10

【0062】

センサ素子は、主に、フォトダイオードPD301と、センサTFT312と、センサの出力信号線と、センサ水平シフトレジスタ308と、センサ垂直シフトレジスタ309、と固定電位線305で構成されている。

【実施例2】

【0063】

本実施例においては、液晶表示面の裏面から受光するセンサ部を有する液晶パネルの作製工程例を図8、9を用いて詳述する。

1つの画素に、表示画素部TFTと、受光センサ部TFTとを有し、これらのTFTを覆って層間膜を形成し、その上に光電変換層を設け、受光センサ部TFTと接続していることが本実施例の特徴である。そのため、実施例1と比較して、開口率が大きい。

20

【0064】

まず、透明基板全面に下地膜701を形成する。透明基板700としてガラス基板や石英基板を用いることができる。下地膜として、プラズマCVD法によって、酸化珪素膜を200nmの厚さに形成した。本実施例では、この下地膜形成工程前に、表示画素TFT部を裏面からの光から守るための遮光膜703、受光センサTFT部を裏面からの光から守るための遮光膜706を設けた。

【0065】

次に、プラズマCVD法によって非晶質珪素膜を30~100nm好ましくは30nmの厚さに成膜し、エキシマレーザー光を照射して、多結晶珪素膜を形成した。なお、非晶質珪素膜の結晶化方法として、SPCと呼ばれる熱結晶化法、赤外線を照射するRTA法、熱結晶化とレーザーアニールとの用いる方法等を用いることができる。

30

【0066】

次に、多結晶珪素膜をパターンニングして、TFT800、900のソース領域、ドレイン領域、チャネル形成領域を構成する島状の半導体層702を形成する。次に、これら半導体層を覆うゲイト絶縁膜704を形成する。ゲイト絶縁膜はシラン(SiH₄)とN₂Oを原料ガスに用いて、プラズマCVD法で120nmの厚さに形成する。〔図8(A)〕

【0067】

次に、導電膜を形成する。ここでは、導電膜材料として、アルミニウムを用いたが、チタン、または、シリコンを主成分とする膜、もしくは、それらの積層膜であってもよい。本実施例では、スパッタ法でアルミニウム膜を300~500nmの厚さ、代表的には300nmに形成する。ヒロックやウイスキーの発生を抑制するために、アルミニウム膜にはスカンジウム(Sc)やチタン(Ti)やイットリウム(Y)を0.04~1.0重量%含有させる。

40

【0068】

次に、レジストマスクを形成し、アルミニウム膜をパターンニングして、電極パターンを形成し、ゲイト電極705、707を形成する。

【0069】

50

次に、公知の方法によりLDD構造709、710を形成する。更に、公知の方法により、オフセット構造を形成してもよい。708、711は、高濃度不純物領域、712はチャンネル領域を示している。〔図8(B)〕

【0070】

そして、第1の層間絶縁膜713を形成し、N型高濃度不純物領域(ソース領域、ドレイン領域)に達するコンタクトホールを形成する。しかる後、金属膜を形成し、パターニングして、配線714、715、722、723を形成する。

【0071】

本実施例では、第1の層間絶縁膜を厚さ500nmの窒化珪素膜で形成する。第1の層間絶縁膜として、窒化珪素膜の他に、酸化珪素膜、窒化珪素膜を用いることができる。また、これらの絶縁膜の多層膜としても良い。

10

【0072】

また、配線電極714、715、722、723の出発膜となる金属膜として、本実施例では、スパッタ法で、チタン膜、アルミニウム膜、チタン膜でなる積層膜を形成する。これらの膜厚はそれぞれ100nm、300nm、100nmとする。

【0073】

以上のプロセスを経て、画素TF T 800、受光部TF T 900が同時に完成する。〔図8(C)〕

【0074】

次に、TF Tを覆う、第2の層間絶縁膜716を形成する。実施例1と異なる主な点は、この第2の層間絶縁膜を設けることにより、後の工程で形成される光電変換層を広く形成することができる点である。こうすることによって、実施例1よりセンサの受光面積(開口率)を上げることができる。第2の層間絶縁膜としては、下層の凹凸を相殺して、平坦な表面が得られる樹脂膜が好ましい。このような樹脂膜として、ポリイミド、ポリアミド、ポリイミドアミド、アクリルを用いることができる。また、第2の層間絶縁膜の表面層は平坦な表面を得るため樹脂膜とし、下層は酸化珪素、窒化珪素、酸化窒化珪素等の無機絶縁材料の単層、多層としても良い。本実施例では、第2の層間絶縁膜としてポリイミド膜を1.5μmの厚さに形成する。

20

【0075】

次に、第2の層間絶縁膜716に受光部TF T 900の配線723に達するコンタクトホールを形成した後、透明導電膜を形成する。透明導電膜にはITOやSnO₂を用いることができる。本実施例では、透明導電膜として厚さ120nmのITO膜を形成する。

30

【0076】

次に、透明導電膜をパターニングし、受光部TF T 900に接続された下側電極717を形成する。〔図8(D)〕

【0077】

次に、光電変換層として機能する、水素を含有する非晶質珪素膜718(以下、a-Si:H膜と表記する)を基板全面に成膜する。そして、受光部だけにa-Si:H膜が残存するようにパターニングをし、光電変換層とする。

【0078】

40

次に、基板全面に導電膜を形成する。本実施例では導電膜として厚さ200nmのチタン膜をスパッタ法で成膜する。この導電膜をパターニングし、受光部TF Tに接続された上部電極719を形成する。この導電膜としてチタン、クロムを用いることができる。

【0079】

一般的なアクティブ型のイメージセンサが上部電極を透明電極で形成しているのに対し、本実施例のイメージセンサは下部電極を透明電極で形成している点で異なっている。本発明においては、裏面から受光するため、下部電極を透明導電膜で形成する。〔図9(A)〕

【0080】

そして、第3の層間絶縁膜720を形成する。第3の層間絶縁膜を構成する絶縁被膜と

50

して、ポリイミド、ポリアミド、ポリイミドアミド、アクリル等の樹脂膜を形成すると平坦な表面を得ることができるため好ましい。あるいは第3の層間絶縁膜の表面層は上記の樹脂膜とし、下層は酸化珪素、窒化珪素、酸化窒化珪素等の無機絶縁材料の単層、多層膜を成膜してもよい。本実施例では、絶縁被膜として厚さ0.5 μmのポリイミド膜を基板全面に形成した。〔図9(B)〕

【0081】

また、ポリイミド成膜後の本発明の最高プロセス温度は、このポリイミドの耐熱温度320より低い温度になるようにする。

【0082】

更に、第3、第2の層間絶縁膜に配線に達するコンタクトホールを形成する。再度、基板全面に導電膜を成膜し、パターンニングして、画素TFTに接続された画素電極721を形成する。本実施例では導電膜として厚さ200nmのチタン膜をスパッタ法で成膜する。この導電膜としてチタン、クロムを用いることができる。

【0083】

以上の工程を経て、図9(C)、または、図7に示すような素子基板が完成する。

【0084】

この後は、実施例1と同様に、素子基板と、対向基板とをシール材とで貼り合わせ、液晶を封入して反射型液晶パネルを完成させ、この液晶パネルの裏面に、カラーフィルター411と、光学系409と、光学系409を取りつけるための支持台408を設け、装置を作製する。

【0085】

こうして、液晶表示面の裏面から受光するセンサ部を有する液晶パネルが完成する。

【実施例3】

【0086】

実施例1、2では、非増幅型のイメージセンサを用いた例を示したが、本実施例では、増幅型のイメージセンサに関し、より具体的には半導体装置をマトリクス状に配置したイメージセンサを用いた例を示す。

【0087】

この増幅型のイメージセンサを用いた液晶パネルの回路図を簡略化した図を図10に示す。増幅型のイメージセンサは、リセットトランジスタ T_1 と増幅トランジスタ T_2 と選択トランジスタ T_3 の3つのTFTを用いるものである。この回路図で最も特徴のある点は、リセット線1012、電源線1113、センサ垂直周辺駆動回路1009、センサ水平周辺駆動回路1008、固定電位線1115を有している点である。

【0088】

また、本実施例は、実施例1または2と同様に液晶表示素子の配線とセンサ素子の配線が、お互いに独立している点が特徴である。液晶表示素子は、液晶1002と、画素TFT1003と、容量1114と、固定電位線1004と、表示ゲイトドライバ1011に接続されたゲイト線と、表示信号ドライバ1010と表示入力信号線1006で構成されている。

【0089】

一般的なアクティブ型のイメージセンサが上部電極を透明電極で形成しているのに対し、本実施例のイメージセンサは下部電極を透明電極で形成している点で異なっている。

【0090】

本実施例のイメージセンサの動作方法は、1フレーム分の画像が検出されると、リセット線1012からリセットパルス信号が入力され、リセット線をゲイトに有するリセットトランジスタ T_1 がオン状態になる。するとフォトダイオードの上部電極および増幅トランジスタの電位が電源電位にリセットされる。リセットトランジスタ T_1 がオフ状態では、増幅トランジスタ T_2 のゲイト電極は浮遊状態となる。この状態でフォトダイオードPD1001において入射した光が電荷に変換され蓄積される。この電荷によりフォトダイオードの上部電極の電位が電源電位から微少に変化する。この電位の変動は増幅トランジ

10

20

30

40

50

スタ T_2 のゲイト電極の電位変動として検出され、増幅トランジスタ T_2 のドレイン電流が増幅される。選択線1116から選択パルス信号が入力されると、選択トランジスタ T_3 はオン状態とされ、増幅トランジスタ T_2 において増幅された電流を映像信号として信号線1007に出力するしくみとなっている。

【実施例4】

【0091】

本実施例では、実施例1～3に示すようなイメージセンサ機能を有する一体型液晶表示パネルを備えた装置の例を示す。

【0092】

ここでは、図11(A)、(B)で示すようなデジタルスチールカメラの例を示す。図11(A)、(B)は、見る角度を180度異ならせた場合のものである。

10

【0093】

図11(A)、(B)に示す構成は、本体1101に表示部1106とその裏面に配置されたイメージセンサが配置された受光部1102、さらに操作スイッチ1105、シャッター1104、ストロボ1103を備えている。

【0094】

受光部1102のイメージセンサで捉えた像は、信号処理されて、静止画または動画をリアルタイムに表示またはメモリに取り込む。

【0095】

また、ここでは、図11(C)、(D)で示すようなセンサ機能を有する携帯電話の例を示す。図11(C)、(D)は、見る角度を180度異ならせた場合のものである。

20

【0096】

図11(C)、(D)に示す構成は、本体1111に表示部1117とその裏面に配置されたイメージセンサが配置された受光部1112、さらに操作スイッチを備えている。

【0097】

受光部1112のイメージセンサで捉えた像は、信号処理されて、静止画または動画をリアルタイムに表示部1117で表示する。また、通信相手から画像データを受け取り表示させる。さらに、受光部1112のイメージセンサで捉えた画像データをメモリに取り込み、通信相手に画像データを送信する構成としてもよい。

【図面の簡単な説明】

30

【0098】

【図1】本発明の画素断面図

【図2】1つの画素の表面配置図及び裏面配置図の一例。

【図3】本発明の回路図

【図4】液晶パネル全体図

【図5】1つの画素にセンサ部と表示素子を形成する工程を示す図。

【図6】1つの画素にセンサ部と表示素子を形成する工程を示す図。

【図7】実施例2の画素断面図

【図8】実施例2における作製工程図

【図9】実施例2における作製工程図

40

【図10】実施例3の回路図

【図11】本発明の応用例

【符号の説明】

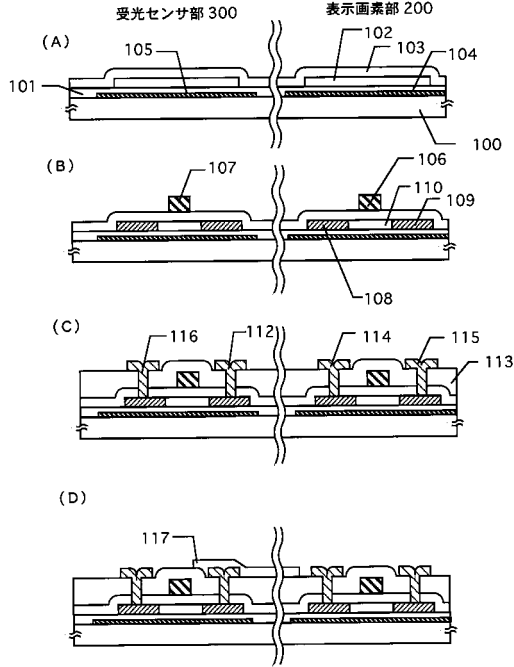
【0099】

100	基板
101	下地膜
102	島状の半導体層
103	ゲイト絶縁膜
104	遮光膜(画素部TF T)
105	遮光膜(センサ部TF T)

50

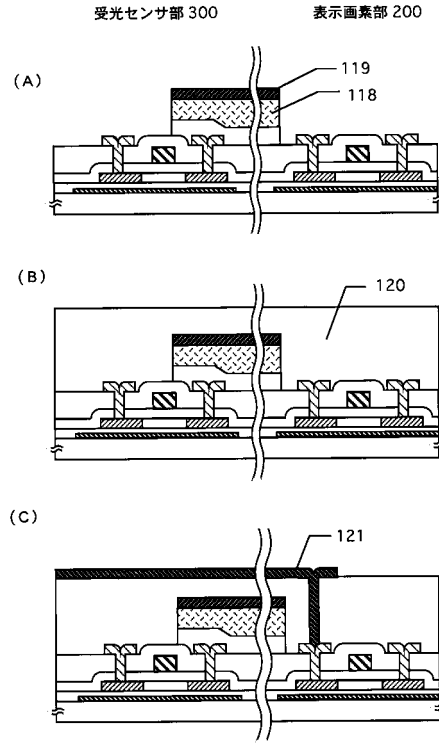
1 0 6	ゲイト電極（画素部 T F T）	
1 0 7	ゲイト電極（センサ部 T F T）	
1 0 8	ソース領域（高濃度不純物領域）	
1 0 9	ドレイン領域	
1 1 0	チャネル領域	
1 1 2	ドレイン電極（センサ部）	
1 1 3	第 1 層間絶縁膜	
1 1 4	ソ ス線（電極）	
1 1 5	信号線（画素部）	
1 1 6	信号線（センサ部）	10
1 1 7	透明導電性膜（下部電極）	
1 1 8	光電変換層	
1 1 9	上部電極	
1 2 0	第 2 層間絶縁膜	
1 2 1	画素電極	
2 0 0	表示画素部	
3 0 0	受光センサ部	
7 0 0	基板	
7 0 1	下地膜	
7 0 2	島状の半導体層	20
7 0 3	ゲイト絶縁膜	
7 0 4	遮光膜（画素部 T F T）	
7 0 5	ゲイト電極（画素部 T F T）	
7 0 6	遮光膜（センサ部 T F T）	
7 0 7	ゲイト電極（センサ部 T F T）	
7 0 8	ソース領域（高濃度不純物領域）	
7 0 9	低濃度不純物領域	
7 1 0	L D D 領域（低濃度不純物領域）	
7 1 1	ドレイン領域	
7 1 2	チャネル領域	30
7 1 3	第 1 層間絶縁膜	
7 1 6	第 2 層間絶縁膜	
7 1 7	透明導電性膜（下部電極）	
7 1 8	光電変換層	
7 1 9	上部電極	
7 2 0	第 3 層間絶縁膜	
7 2 1	画素電極	
8 0 0	表示画素部	
9 0 0	受光センサ部	

【図5】



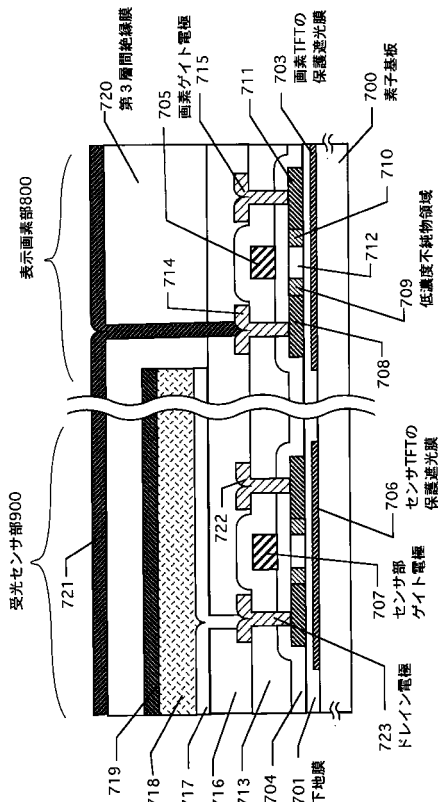
100: 基板、101: 下地膜、102: 島状半導体層、103: ゲイト絶縁膜
 104: 遮光膜 (画素TFT)、105: 遮光膜 (センサ部TFT)、
 106: ゲイト電極 (画素TFT)、107: ゲイト電極 (センサ部TFT)
 108、109: 不純物領域、110: チャンネル領域、
 112、114、115、116: 電極
 113: 第1層間絶縁膜、117: 透明導電性膜

【図6】



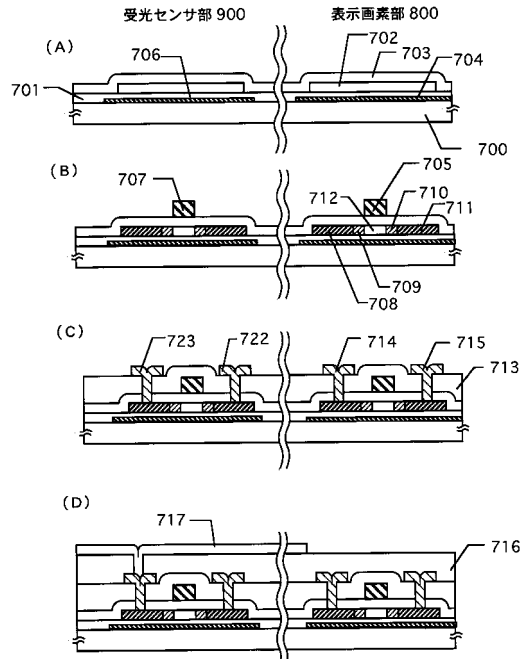
118: 光電変換層、119: 上部電極、120: 第2層間絶縁膜
 121: 画素電極

【図7】



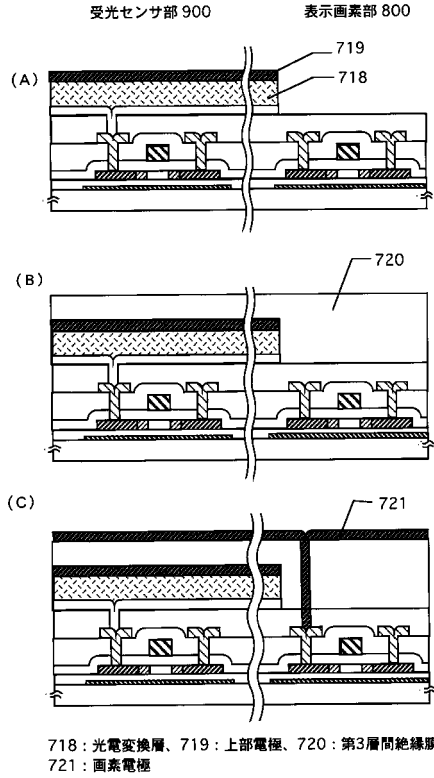
700: 基板、701: 下地膜、702: 島状半導体層、703: ゲイト絶縁膜
 704: 遮光膜 (画素TFT)、706: 遮光膜 (センサ部TFT)、
 705: ゲイト電極 (画素TFT)、707: ゲイト電極 (センサ部TFT)
 709、710: 低濃度不純物領域、708、711: 高濃度不純物領域、
 712: チャンネル領域、
 714、715、722、723: 電極
 713: 第1層間絶縁膜、716: 第2層間絶縁膜、717: 透明導電性膜

【図8】

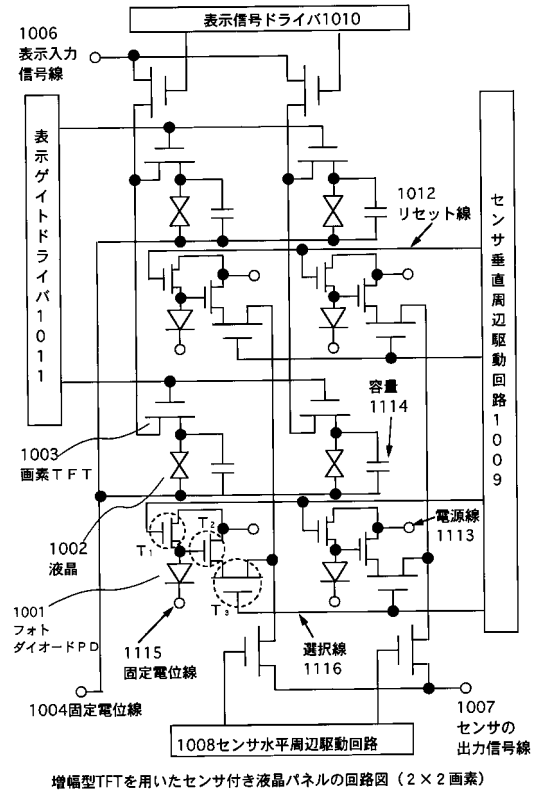


700: 基板、701: 下地膜、702: 島状半導体層、703: ゲイト絶縁膜
 704: 遮光膜 (画素TFT)、706: 遮光膜 (センサ部TFT)、
 705: ゲイト電極 (画素TFT)、707: ゲイト電極 (センサ部TFT)
 709、710: 低濃度不純物領域、708、711: 高濃度不純物領域、
 712: チャンネル領域、
 714、715、722、723: 電極
 713: 第1層間絶縁膜、716: 第2層間絶縁膜、717: 透明導電性膜

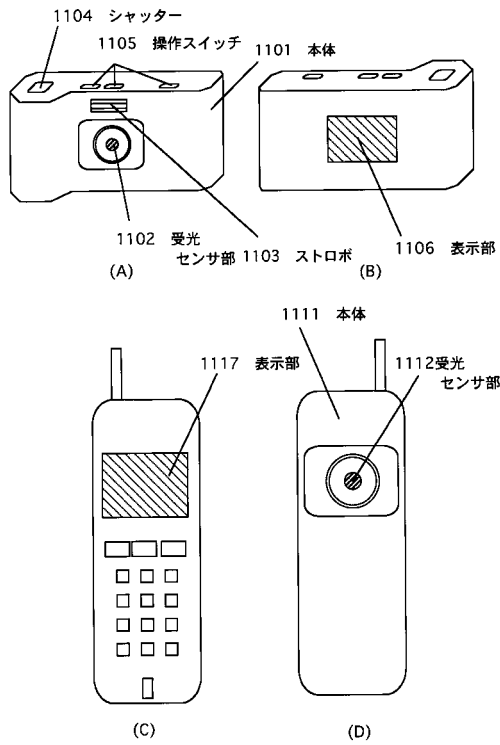
【図9】



【図10】



【図11】



フロントページの続き

- (56)参考文献 特開昭58-210765(JP,A)
特開平06-022250(JP,A)
特開平09-043627(JP,A)
特開平03-175428(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/135 - 1/1368