

申請日期： 9/10/25	案號： 91125102
類別： H01L27/00	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	畫素儲存電容器結構
	英文	Capacitor in a Pixel Structure
二、 發明人	姓名 (中文)	1. 楊健生
	姓名 (英文)	1. Chien-Sheng Yang
	國籍	1. 中華民國
	住、居所	1. 台北市民生東路4段97巷4弄25號1樓
三、 申請人	姓名 (名稱) (中文)	1. 友達光電股份有限公司
	姓名 (名稱) (英文)	1. Au Optronics Corporation
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區新竹市力行二路一號
	代表人 姓名 (中文)	1. 李焜耀
代表人 姓名 (英文)	1. Kun-Yao Lee	



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明(1)

本發明是有關於一種電容器(Capacitor)結構，且特別是有關於一種用於薄膜電晶體液晶顯示器(Thin Film Transistor-Liquid Crystal Display, TFT-LCD)之畫素儲存電容器結構。

薄膜電晶體液晶顯示器主要由薄膜電晶體元件和液晶顯示元件所構成，其中薄膜電晶體元件是由多個薄膜電晶體組成，並以矩陣的方式排列，且每個薄膜電晶體都有一畫素電極(Pixel Electrode)。而上述之薄膜電晶體係在一基板上形成閘極、通道層、源極/汲極層堆疊而成，而薄膜電晶體係用來作為液晶顯示單元的開關元件。

薄膜電晶體元件的操作原理與傳統的半導體MOS元件相類似，都是具有三個端子(閘極、源極以及汲極)的元件，通常薄膜電晶體元件有非晶矽與多晶矽材質兩類，而其中非晶矽薄膜電晶體屬於較為成熟之技術。而在製作薄膜電晶體與畫素電極的過程中，通常會同時製作畫素儲存電容器，用以控制畫素的亮暗狀態。

第1圖所示，其繪示為習知畫素儲存電容器結構之上視圖；第2圖為第1圖之由I至I'之剖面示意圖。

請同時參照第1圖與第2圖，習知於畫素電極112下方所形成之畫素儲存電容器結構包括一下電極102、一上電極104以及位於下電極102與上電極104之間之一介電層108。形成此畫素儲存電容器結構之方法係首先於一基板100上形成一下電極102，之後於下電極102上形成一介電層108，接著，於介電層108上形成一上電極104，其中所



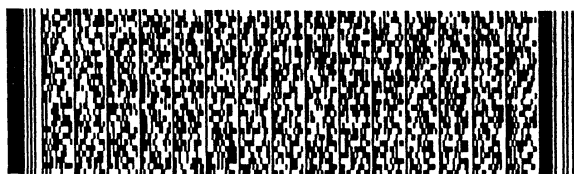
五、發明說明 (2)

形成之上電極104係對應於下電極102，以使下電極102與上電極104之間形成一耦合區。然後，形成一保護層110以覆蓋住上電極104與介電層108，之後，圖案化保護層110以形成一開口106，暴露出部分上電極104，再於保護層110上與開口106中形成一畫素電極112，以使畫素電極112與上電極104耦接。由於開口106係用來使上電極104與畫素電極112耦接，因此，開口106之處係定義成一接觸區。

通常在儲存電容器發生短路之現象時，會造成有亮點缺陷之現象。然而，如果直接將具有缺陷的電容器之電極線切除，其會影響同一電極線上的其他畫素，將造成淡線。因此習知之畫素儲存電容器結構之設計，將使得此種缺陷發生時，無法對其進行有效修補。

因此，本發明的目的就是在提供一種畫素儲存電容器結構，以在儲存電容器發生短路時，可對其進行修補之動作。

本發明提出一種畫素儲存電容器結構，其係配置於一畫素電極下方，此畫素儲存電容器結構包括一下電極、一上電極以及配置於上電極與下電極之間之一介電層。其中上電極具有一耦合部與一凸出部，耦合部係對應於下電極，以使下電極與耦合部之間形成一耦合區，而凸出部係延伸超出此耦合區。在上電極之上方更包括覆蓋有一保護層，且此保護層具有一開口以暴露上電極之凸出部。而在保護層之上方係配置一畫素電極，並於保護層之開口處與上電極電性接觸。其中位於開口處與耦合部之間上方的畫



五、發明說明(3)

素電極具有一切割開口暴露保護層。

本發明藉由將畫素儲存電容器中用以與畫素電極耦接之開口處移至畫素儲存電容器耦合區之外部，因此，當儲存電容器發生短路時，可切除用來與畫素電極接觸之開口處，進而進行修補，因此，可改善習知對於儲存電容器發生短路所造成之亮點缺陷無法修補之問題。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之標示說明：

100、300：基板

102、302：下電極

104、304：上電極

106、306：開口

108、308：介電層

110、310：保護層

112、312：畫素電極

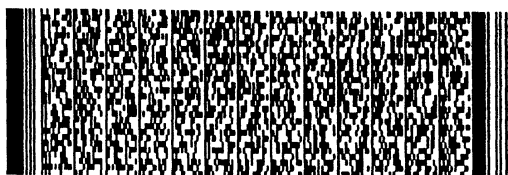
301：凸出部

305：耦合部

314：切割道開口

實施例

第3圖，其繪示為依照本發明一較佳實施例之畫素儲存電容器結構之上視圖；第4圖，其繪示為第3圖由II-II'之剖面示意圖。



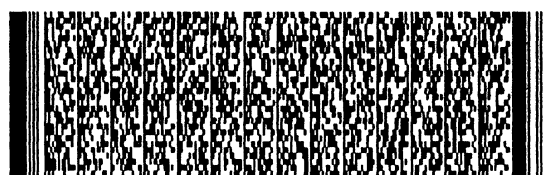
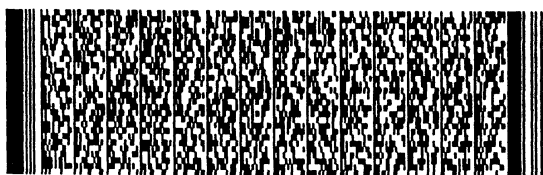
五、發明說明(4)

本發明之畫素儲存電容器結構係形成在一閘極配線與一資料配線之間的一畫素(未繪示)中，而此畫素中包括有一薄膜電晶體、對應於薄膜電晶體配置之一畫素電極以及位於畫素電極下方之畫素儲存電容器。薄膜電晶體中之閘極係與閘極配線耦接，薄膜電晶體之源極係與資料配線耦接，而薄膜電晶體之汲極係與畫素電極耦接。

請同時參照第3圖與第4圖，此畫素儲存電容器之製造方法係首先在基板300上形成一下電極302，其中下電極302係為於形成薄膜電晶體之閘極時所同時形成的一部份，其材質例如為金屬。之後，在基板300與下電極302上形成一介電層308，其中介電層308係為於形成薄膜電晶體之閘絕緣層時所同時形成的，其材質例如為氮化矽。之後，在介電層308上形成一上電極304，其中上電極304係為於形成薄膜電晶體之源極與汲極時同時形成的一部份，其材質例如為金屬。

其中，本發明所形成之上電極304具有一耦合部305與一凸出部301。上電極304之耦合部305係對應於下電極302，以使下電極302與上電極304之耦合部305之間形成一耦合區(儲存電容區)。而上電極304之凸出部305係延伸超出下方之下電極302，而位於耦合區之外。

之後，在上電極304上形成一保護層310，其中保護層310係於形成薄膜電晶體之保護層時所同時形成的，其材質例如為氮化矽。接著，圖案化保護層310，以形成一開口306而暴露出部分上電極304。之後，在保護層310與開



五、發明說明 (5)

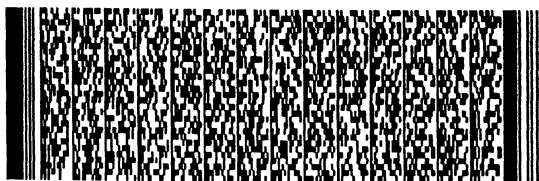
口306中形成一畫素電極312，以使畫素電極312與上電極304耦接，其中畫素電極312之材質例如為氧化銻錫。而開口306係用來使畫素電極312與上電極304耦接，故此處亦可定義為一接觸區。

之後，圖案化畫素電極312，以在開口306與耦合部305之間的凸出部301上方之畫素電極312上形成一切割道開口314，以用來切除用來與畫素電極312電性連接之開口306。

本發明所形成之畫素儲存電容器結構之上電極304之凸出部301係延伸至畫素儲存電容器之耦合區之外，且此畫素儲存電容器結構中用以與畫素電極312耦接之開口306係位在耦合區外。因此，當畫素儲存電容器發生短路之現象時，可由切割道開口314處以切除用來與畫素電極312耦接之開口處306，進而對於因儲存電容器短路而引發之亮點缺陷進行修補。

切割道開口314之目的在於防止進行雷射切割時，因其高溫，畫素電極312於切割後又與上電極304又產生熔合接觸，使切割失敗。

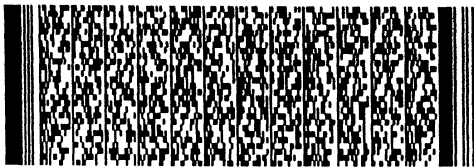
因此，本發明所形成之畫素儲存電容器結構，因將用來與畫素電極耦接之開口處向電極線一側凸出延伸，因此，用來與畫素電極耦接之開口處可單獨與電極線切開，而不影響共同連接於電極線上的其他儲存電容。如此，可改善習知對於儲存電容器發生短路時而造成之亮點缺陷無法修補之缺點。另外，預留一切割道開口314於凸出延伸



五、發明說明 (6)

部位，可有效避免切割失敗。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



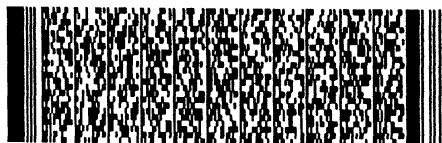
圖式簡單說明

第1圖為習知一種畫素儲存電容器結構之上視圖；

第2圖是第1圖由I-I'之剖面示意圖；

第3圖是依照本發明一較佳實施例之畫素儲存電容器結構之上視圖；以及

第4圖是第3圖由II-II'之剖面示意圖。

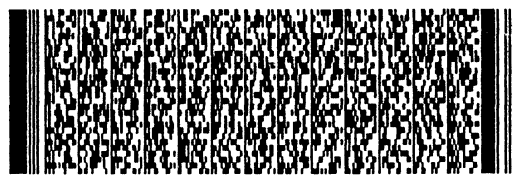
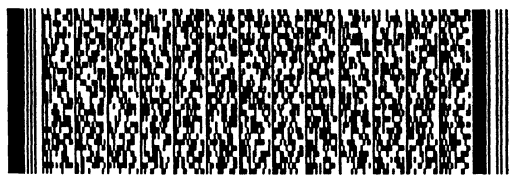


四、中文發明摘要 (發明之名稱：畫素儲存電容器結構)

一種畫素儲存電容器結構，其係配置於一畫素電極下方，此畫素儲存電容器結構包括一下電極、一上電極以及配置於上電極與下電極之間之一介電層。其中上電極具有一耦合部與一凸出部，耦合部係對應於下電極，以使下電極與耦合部之間形成一耦合區，而凸出部係延伸超出此耦合區。在上電極之上方更包括覆蓋有一保護層，且此保護層具有一開口以暴露上電極之凸出部。而在保護層之上方係配置一畫素電極，並於保護層之開口處與上電極電性接觸。

英文發明摘要 (發明之名稱：Capacitor in a Pixel Structure)

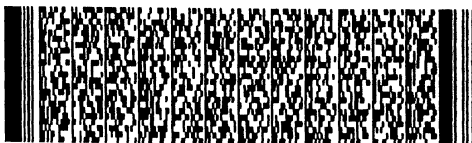
A capacitor in a pixel structure deposited under a pixel electrode comprises a top electrode, a bottom electrode, and a dielectric layer between the top electrode and the bottom electrode. The bottom electrode comprises a coupling part and a protruding part, wherein the coupling part corresponds to the bottom electrode for forming a coupling region between the coupling part and the bottom electrode, and the protruding part exceeds the coupling region. Furthermore, a passivation



四、中文發明摘要 (發明之名稱：畫素儲存電容器結構)

英文發明摘要 (發明之名稱：Capacitor in a Pixel Structure)

layer is covered the top electrode, and an opening formed in the passivation layer exposes the protruding part of the top electrode. The pixel electrode is on the passivation layer and electrically connects with the top electrode through the opening.



六、申請專利範圍

1. 一種畫素儲存電容器結構，包括：

一下電極，位於一基板上；

一電容介電層，覆蓋於該下電極及該基板上；

一上電極，位於該電容介電層上，該上電極具有一耦合部與一凸出部，其中該耦合部係對應於該下電極，以使該下電極與該耦合部之間形成有一耦合區，而該凸出部係延伸超出該耦合區；

一保護層，覆蓋過該上電極，其中該保護層具有一開口以暴露該上電極之該凸出部；以及

一畫素電極，覆蓋過該保護層，並於該開口處與該上電極電性接觸。

2. 如申請專利範圍第1項所述之畫素儲存電容器結構，其中該下電極之材質包括一金屬。

3. 如申請專利範圍第1項所述之畫素儲存電容器結構，其中該上電極之材質包括一金屬。

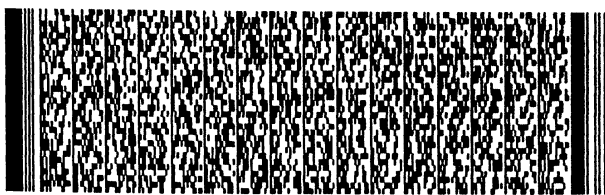
4. 如申請專利範圍第1項所述之畫素儲存電容器結構，其中該畫素電極之材質包括氧化銻錫。

5. 如申請專利範圍第1項所述之畫素儲存電容器結構，其中該電容介電層之材質包括氮化矽。

6. 如申請專利範圍第1項所述之畫素儲存電容器結構，其中該保護層之材質包括氮化矽。

7. 一種儲存電容器結構，其對應於一畫素，該儲存電容器結構包括：

一下電極位於一基板上；



六、申請專利範圍

一介電層於該下電極之上；

一上電極對應於下電極，位於該介電層之上，其中該上電極具有一耦合部與一凸出部，該耦合部係對應於該下電極，形成一儲存電容區，而該凸出部係延伸超出該儲存電容區；

一保護層，覆蓋過該上電極，且具有一開口以暴露該上電極之該凸出部；以及

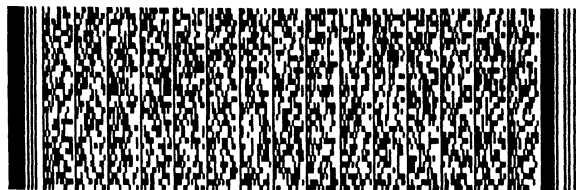
一畫素電極，覆蓋過該保護層，並於該開口處與該上電極電性耦接，其中位於該開口與該耦合部之間上方的該畫素電極具有一切割開口而暴露出該保護層。

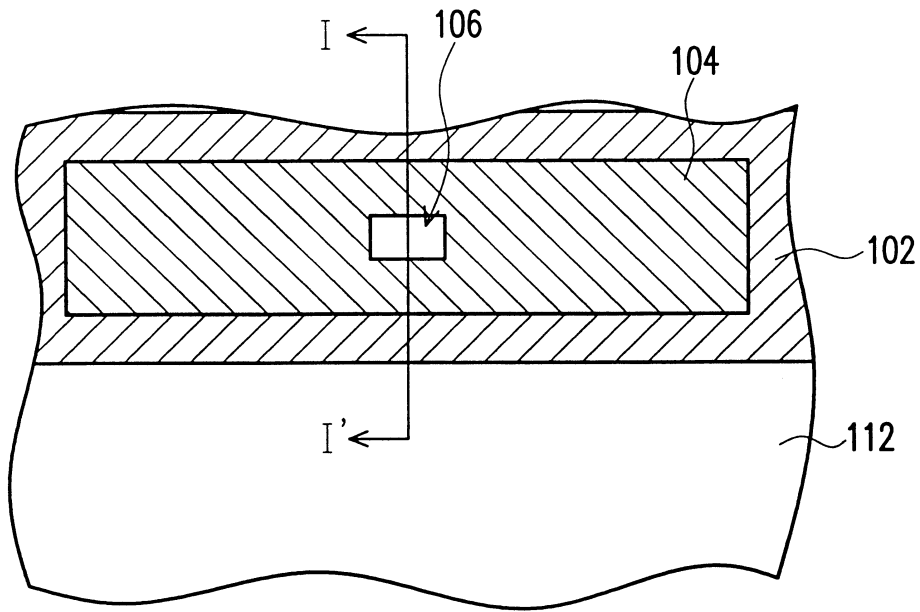
8. 如申請專利範圍第7項所述之儲存電容器結構，其中該下電極之材質包括一金屬。

9. 如申請專利範圍第7項所述之儲存電容器結構，其中該上電極之材質包括一金屬。

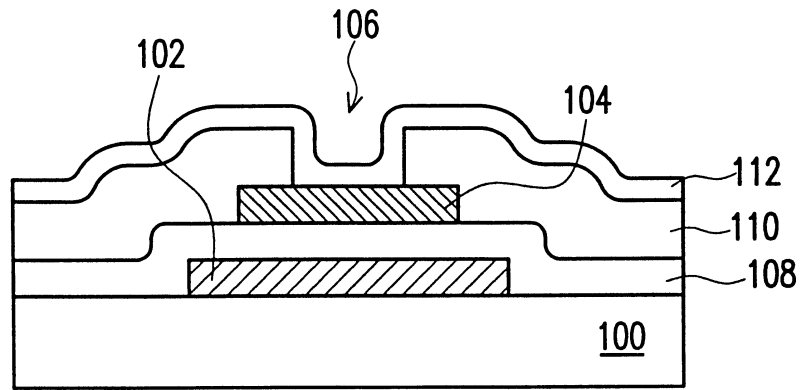
10. 如申請專利範圍第7項所述之儲存電容器結構，其中該畫素電極之材質包括氧化銻錫。

11. 如申請專利範圍第7項所述之儲存電容器結構，其中該介電層之材質包括氮化矽。

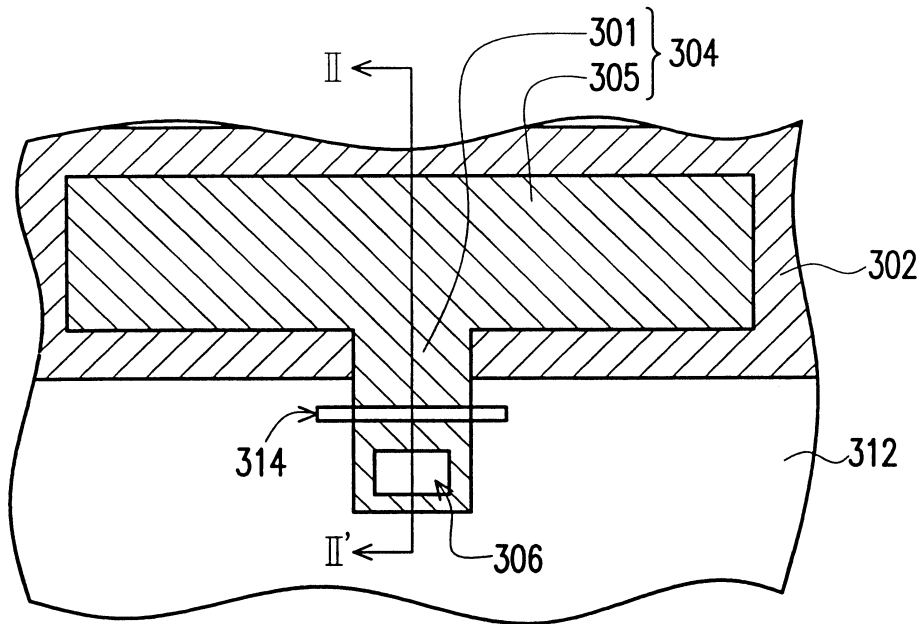




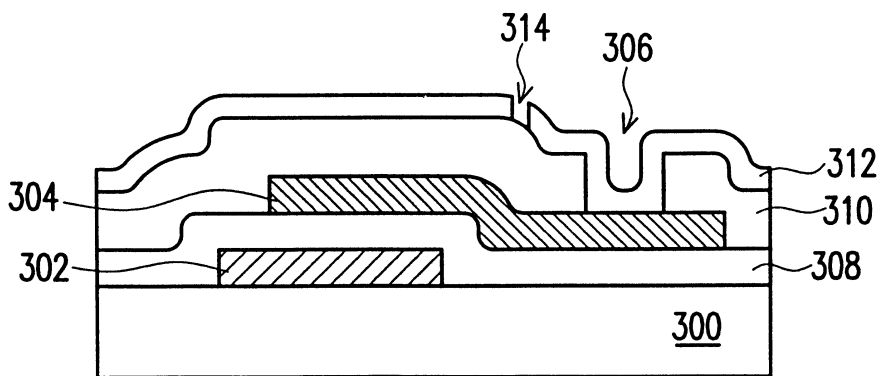
第 1 圖



第 2 圖



第 3 圖



第 4 圖