

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2013년 11월 7일 (07.11.2013)

WIPO | PCT

(10) 국제공개번호

WO 2013/165124 A1

(51) 국제특허분류:

H01L 33/48 (2010.01) H01L 33/62 (2010.01)

(21) 국제출원번호:

PCT/KR2013/003604

(22) 국제출원일:

2013년 4월 26일 (26.04.2013)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2012-0045620 2012년 4월 30일 (30.04.2012) KR

(71) 출원인(US을(를) 제외한 모든 지정국에 대하여): 부경 대학교 산학협력단 (PUKYONG NATIONAL UNIVERSITY INDUSTRY-UNIVERSITY COOPERATION FOUNDATION) [KR/KR]; 608-739 부산시 남구 신선로 365, Busan (KR).

(72) 발명자; 겸

(71) 출원인(US에 한하여): 안형수 (AHN, Hyung Soo) [KR/KR]; 609-310 부산시 금정구 구서동 유림아파트 710호, Busan (KR). 양민 (YANG, Min) [KR/KR]; 613-012 부산시 수영구 남천2동 삼익비치아파트 203동 1205호, Busan (KR). 신기삼 (SHIN, Kee Sam) [KR/KR]; 608-776 부산시 남구 분포로 111 LG 메트로시티 1차아파트, Busan (KR). 이삼녕 (YI, Sam Nyung) [KR/KR]; 613-012 부산시 수영구 남천2동 비치아파트 305-403, Busan (KR). 이효종 (LEE, Hyo Jong)

[KR/KR]; 616-120 부산시 북구 화명동 코오롱 하늘채 1차 105동 1703호, Busan (KR). 유영문 (YU, Yeoung Moon) [KR/KR]; 151-050 서울시 관악구 봉천4동 1560-62 풍림아이원아파트 201동 204호, Seoul (KR).

(74) 대리인: 특허법인 동원 (DONG WON PATENT & LAW FIRM); 137-070 서울시 서초구 반포대로 14길 36 현대전원오피스텔 12층 해외특허팀, Seoul (KR).

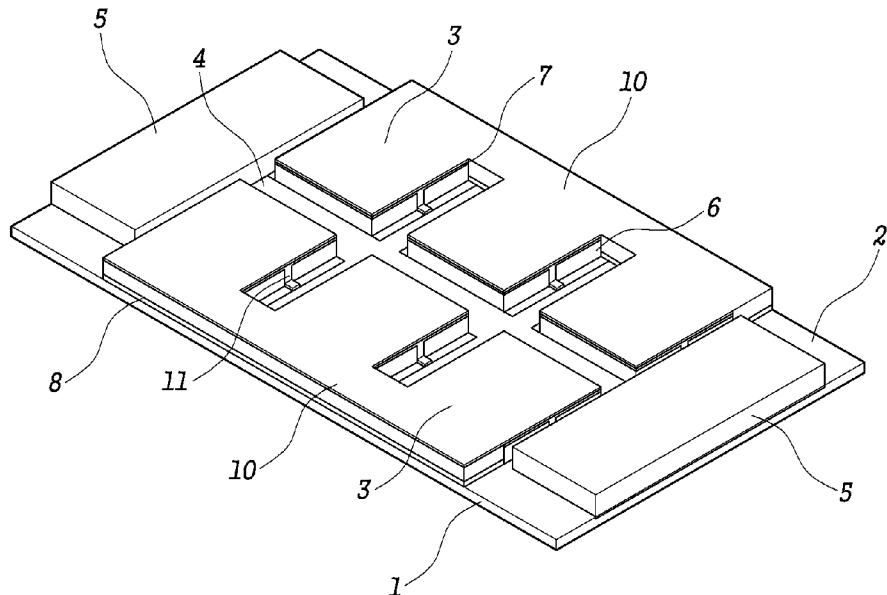
(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[다음 쪽 계속]

(54) Title: LIGHT EMITTING DIODE PACKAGE AND METHOD FOR MANUFACTURING SAME

(54) 발명의 명칭 : 발광다이오드 패키지 및 그 제조방법



(57) Abstract: The present invention relates to a nitride light emitting diode (LED) package, and more specifically, to a nitride light emitting diode package which can improve light-emitting efficiency by increasing light emitting surface area, reduce operating voltage by simultaneously emitting light from six cells at once, and can increase operating current.

(57) 요약서: 본 발명은 질화물계 발광다이오드(Light Emitting Diode: LED)패키지에 관한 것으로서 발광면적을 증가시킴으로써 발광효율을 높이고 한번에 6개의 cell을 동시에 발광시킴으로서 동작전압을 감소시키고 동작전류를 증가시킬 수 있는 질화물계 발광다이오드패키지에 관한 것이다.



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, — 청구범위 보정 기한 만료 전의 공개이며, 보정서를
MR, NE, SN, TD, TG). 접수하는 경우 그에 관하여 별도 공개함 (규칙

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

명세서

발명의 명칭: 발광다이오드 패키지 및 그 제조방법

기술분야

[1] 본 발명은 발광다이오드(Light Emitting Diode: LED)패키지 중 플립칩용 질화물 LED의 패키지 제조에 관한 것으로 본 발명에 의해 6개의 발광 cell을 가지는 flip chip LED 패키지가 구현된다.

배경기술

[2] 플립칩 패키징(Flip-chip packaging)은 원래 30년 전 IBM 이 도입한 것으로 최근까지 플립칩 기술은 고가형(high-end) 디바이스와 틈새시장 용도로만 주로 적용되어 왔다.

[3] 플립칩(Flip-chip)은 특수한 칩(또는 셀)구조나 패키지 형식이 아니고 다이(die)와 전극단자를 전기적으로 접속하는 조립 실장 방법이다. 배선에 와이어를 이용하는 방식은 와이어 본드 패키징(wire-bond packaging)이라고 한다. 따라서, 메사타입 칩이나 수직형 칩 모두에 적용 가능하다.

[4] 배선이 다이 표면에 있는 도전성 범프가 뒤집어져서 캐리어에 직접 연결되는 경우를 플립칩이라 한다. 이러한 플립칩 패키징의 방열성능은 와이어 본드 패키징에 비해 탁월하다.

[5] ASIC, 마이크로프로세서 및 시스템 온 칩 (SOC)과 같은 대부분의 전자 소자는 방열을 위한 소비전력이 10-25 W 정도로 고온 주입 와이어본드 볼 그리드 어레이(BGA) 패키지가 처리할 수 있는 소비전력보다 5-10 W 높다.

[6] 이와 달리 플립칩 패키지는 작동환경과 열적 요구사항(최대 접합 온도, 주위온도 및 공기흐름)과 패키지 파라미터(외부 방열판 사용, 패키지/다이 사이즈, 회로기판 총 수/ball 개수 등)에 따라 방열설계 소비전력이 보통 25W이다.

[7] 플립칩의 뛰어난 방열성능은 방열판 부분이 있기 때문에 가능하다. 이 경우 열은 써멀볼(thermal ball)과 내외부의 방열판을 통해 방산된다. 또한, 플립칩은 패키지에서 보틀넥(bottleneck) 작용을 하는 와이어 본드가 필요 없기 때문에 전기적 성능이 좋다.

[8] 이러한 플립칩기술은 LED 발광효율을 개선시키기 위한 특징적인 기술로 사용되고 있다. 이 기술은 반도체 칩을 회로 기판에 부착 시킬 때 금속 리드(와이어)와 같은 추가적인 연결 구조나 볼 그리드 어레이(BGA)와 같은 중간 매체를 사용하지 않고, 칩 아랫면의 전극패턴을 이용해 그대로 용착시키는 방식으로 선없는(leadless) 반도체라고도 한다. 패키지가 칩 크기와 같아 소형, 경량화에 유리하고 전극 간 거리(피치)를 훨씬 미세하게 할 수 있다.

[9] 일반적으로 질화물 반도체는 절연체인 사파이어 기판 위에 성장하기 때문에 질화물 반도체 표면으로부터 광을 추출하게 된다. 그러나 사파이어 기판은

열전도도가 좋지 않아 GaN-LED 열방출에 큰 문제점으로 지적되어 왔다. 이러한 문제를 해결하기 위하여 전극을 PCB(Printed Circuit Board) 기판에 패키징하고 사파이어로부터 광을 추출하는 플립칩 기술이 제안되었다. 즉, Ni/Au의 광 투과성 전극은 로듐(Rh)과 같은 높은 광반사 특성을 갖는 오믹금속으로 대체하여 빛의 리사이클(재활용)이 되도록 하여 광추출효율을 개선시키게 되고 전극패드 및 질화물 반도체층을 열방출이 용이한 PCB보드에 부착함으로서 열방출 효율을 개선 시킬 수 있다.

[10] 그러나 플립칩 패키징은 반도체 제조업체에게는 새로운 문제를 안겨 주고 있다. 후 공정을 전문으로 하는 기업이 필요하며 이들의 기술 전문성을 지렛대로 활용하여 패키징, 어셈블리 및 테스트 서비스에 플립칩 기술을 구현해야 하기 때문이다.

[11] 일반적으로 플립칩 구조의 패키징 기술은 상부광방출(top-emission) 방식이 아닌 사파이어 기판으로부터 광 추출을 얻는 방법으로 그 구조를 도 1에 나타내었다.

[12] LED 구조에서 GaN의 굴절률은 2.4이고 공기의 굴절률은 1이다. GaN과 공기의 큰 굴절률차이에 의해 약 23°의 매우 작은 임계각을 가지게 되어 임계각 이하의 적은 양의 빛만이 공기 중으로 추출이 가능하고 나머지 빛들은 내부전반사에 의해 LED구조 내부에 갇히게 된다. 또한, top-emission LED는 p형 GaN 에 피층을 통해 발광하는데, 이때 p형 투명전극과 p형 패드전극 등의 metal에 의한 흡수 손실이 발생하게 되어 발광효율의 저하를 야기한다.

[13] 그러나 메사형 플립칩 LED의 경우, 반사율이 높은 Ag와 같은 metal로 반사면을 형성하여 p-metal로 향하는 빛의 경로를 사파이어 기판 쪽으로 유도하여 빛의 대부분을 Lapping과 Polishing 공정을 통해 충분히 얇아진 사파이어 기판을 통해 빛이 추출되도록 한다. 투과율이 우수한 사파이어 기판과 공기의 굴절률은 각각 1.76과 1로 굴절률 차이를 줄일 수 있으며, 이는 곧 GaN 에 피층에서 공기로 진행하는 빛의 임계각보다 더 큰 임계각을 가지므로 내부전반사를 줄일 수 있음을 의미한다.

[14] 게다가, p형 금속전극에 의한 광흡수손실을 줄이므로 광추출효율의 증대를 기대할 수 있고, 기존의 와이어본드 패키징과 비교하여 뛰어난 방열특성을 가져 고출력 소자구현에 높은 가능성を持하고 있다. 이에 더하여 칩의 크기만큼 패키징이 되기 때문에 소형화, 경량화가 가능하다는 특징도 가지고 있다.

발명의 상세한 설명

기술적 과제

[15] 본 발명은 발광다이오드(Light Emitting Diode: LED) 패키지에 관한 것으로, 발광면적을 증가시킴으로써, 발광효율을 높이고 한번에 6개의 cell(vertical chip)을 동시에 발광시킴으로서 동작전압을 감소시키고 동작전류를 증가시킬 수 있는 플립칩용 질화물계 발광다이오드 패키지에 관한 것이다.

과제 해결 수단

- [16] 본 발명의 실시예로서의 발광다이오드패키지는 기판; 기판상에 형성된 복수의 led 셀; 복수의 led 셀로 이루어진 두 개 이상의 그룹; 복수의 led 셀의 상부에 형성된 p형 전극; 복수의 led 셀의 주위를 둘러싸며, 칩주위 면적의 일부가 식각되어 트렌치를 형성하여 하부의 n층을 노출시키는 절연층; 복수의 led 셀의 n층으로부터 연장되며 절연층의 트렌치에 의해 노출된 n형 질화물 반도체층에 형성된 n형 콘택전극; 두 개의 그룹의 각각의 p형 전극과 이를 연장하여 n형 반도체 위에 형성된 절연층 위에 형성된 두 개의 p형 콘택전극을 포함한다.
- [17] 본 발명의 실시예에 있어서,
- [18] 상기 복수의 셀이 6개 이상일 수 있다. 본 실시예와 관련된 도2는 6개의 셀이 세 개씩 그룹을 이루고, 두 개의 그룹이 마주보는 형태이다. 각 그룹에 속하는 셀은 세 개 또는 네 개 이상의 복수 개 일 수 있다.
- [19] 본 발명의 실시예에 있어서,
- [20] 상기 복수의 셀이 대칭 혹은 비대칭으로 배치될 수 있다. 본 실시예와 관련된 도2는 3개의 셀로 이루어진 그룹 2개가 대칭을 이루는 형태를 도시하고 있다. 이러한 배열이 반드시 마주보는 형태의 대칭일 필요는 없으며, 직선 또는 원형의 배열을 포함하는 비대칭배열일 수 있다.
- [21] 본 발명의 실시예에 있어서,
- [22] 상기 기판의 아래방향이 열방출 기구에 설치될 수 있다. 열방출기구는 히트싱크의 역할을 하는 것이면 구성에 제한이 없다. 즉, 통상적인 pin-fin 타입 열교환 또는 열방출구조물은 물론 히트파이프 방식의 열방출기구를 포함하여 다양한 열방출기구가 적용될 수 있다.
- [23] 본 발명의 실시예에 있어서,
- [24] 상기 복수의 셀에 같은 전압을 흘려 구동할 수 있다. 단일한 구동전압을 인가하는 것이 복수의 셀 전체에 동일한 전압인가가 가능하다.
- [25] 본 발명의 실시예에 있어서,
- [26] 상기 복수의 셀에 같은 전압을 인가하면서 전류는 각각의 셀에 작용할 수 있다. 각 셀이 별별 연결되어 셀 별로 각각의 전류가 흐르게 된다.
- [27] 본 발명의 실시예에 있어서,
- [28] 각 셀의 일부 부분에 전류 패스를 더 포함하며,
- [29] 과전류 및 정전기가 상기 전류패스를 따라 LED 셀 외부로 흐를 수 있다. 도2의 부재번호 11로 기재되어 있다. 이와 관련해서는 한국특허출원 10-2010-0054102가 참조될 수 있다.
- [30] 본 발명의 실시예로서의 발광다이오드 패키지의 제조방법은 기판을 준비하는 단계; 기판상에 n층, 활성층, p층을 포함하는 다수의 반도체층을 형성하는 단계; 다수의 반도체층을 식각하여 n층을 노출시키며 다수의 led 셀을 형성하는 단계; 다수의 셀의 상부에 p전극을 형성하는 단계; 다수의 셀을 제외한 면적에

절연층을 형성하는 단계; 절연층의 일부를 식각하여 트렌치를 형성하는 단계; 트렌치에 의해 드러난 n층에 n형 전극패드를 형성하는 단계; 다수의 셀의 상부에 리플렉터를 형성하는 단계; 다수의 셀의 상부와 절연층의 일부에 p형 전극패드를 형성하는 단계;를 포함한다.

발명의 효과

[31] 본 발명은 기판 상에 형성된 n형의 반도체 층 위에 형성된 6개의 LED cell 구조와 n형 패드전극, 및 n형 패드전극으로부터 연장되어 트렌치에 의해 노출된 n형 콘택전극으로 구성된 n형 전극과 p형 질화물 반도체층 상에 형성된 p형 전극과 이를 연장하여 n형 반도체 위에 형성된 절연층위에 형성된 p형 패드전극에 의해 6개의 cell이 동시에 발광되며, 또한 플립칩으로 발광 면적을 증가시킬 수 있다.

[32] 따라서, 본 발명은 플립칩용 질화물계 LED의 발광효율을 높이고 동작전류를 감소시켜, 소자의 신뢰성을 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

[33] 도 1은 플립칩 LED 구조도,

[34] 도 2는 본 발명의 실시예인 발광다이오드 패키지의 구성도,

[35] 도 3 내지 도 11은 본 발명의 실시예인 발광다이오드 패키지의 제조공정 개요도,

[36] 도 12는 본 발명의 실시예의 칩배치 및 모듈크기의 치수 예를 나타내는 마스크 예,

[37] 도 13은 본 발명의 실시예의 n형 패드전극 배치를 위한 마스크 예,

[38] 도 14는 본 발명의 실시예의 반사막 및 배리어 설치를 위한 마스크 예이다.

발명의 실시를 위한 최선의 형태

[39] 이하, 첨부된 도면을 참조로 본 발명을 바람직한 실시예에 의해 상세히 설명하기로 한다.

[40] LED의 경우, 플립칩패키지는 메사타입 칩에 주로 적용하여왔으며, 두 전극이 모두 반도체 적층구조의 한쪽 면에 형성된다. 본 발명에 적용된 수직형 칩의 플립칩패키지는 p형과 n형 전극이 각각 반도체 적층구조의 반대편에 위치하게 되며 기판에서 면 쪽의 전극은 금속층의 포토리소그래피를 통해 기판에 연결되는 구성을 갖는다.

[41] 본 발명의 구성은 도 2와 같다. 사파이어 기판(1) 상에 형성된 n형의 반도체층(2) 위에 형성된 6개의 LED cell 구조(3)와 n형 패드전극, 및 n형 패드전극(4)으로부터 연장되어 트렌치에 의해 노출된 n형 질화물 반도체층의 일부와 콘택트되는 n형 콘택전극(5)으로 구성된 n형 전극과 p형 질화물 반도체층(6) 상에 형성된 p형 전극(7)과 이를 연장하여 n형 반도체 위에 형성된 절연층(8) 위에 형성된 p형 콘택전극(10)을 포함하는 플립칩용 질화물계 발광다이오드를 제공한다.

- [42] 도 3 내지 도 11은 본 발명의 실시예인 발광다이오드 패키지의 제조공정 개요도이다.
- [43] 도 3은 사파이어 기판상에 DH 구조 성장 후 LED 구조를 형성한 초기기판 상태를 도시한다.
- [44] 도 4는 n측 반도체 층까지 일반적인 에칭 방법(Dry etching 공정)을 통하여 6개의 cell(칩)을 만든 상태를 도시한다.
- [45] 도 5는 6개의 cell 측 위에 p-전극을 형성한 상태를 도시한다. 이때 p전극은 ITO, 혹은 Cr/Ni/Au 등을 사용한다.
- [46] 도 6은 전면에 SiO_2 증착 후 개구부를 형성한 상태를 도시한다. 6개의 cell을 제외한 n-반도체 위에 n-전극을 형성한다. 이때 n전극은 Cr/Ni/Au 등을 사용한다.
- [47] 도 7은 n-전극 위에 다시 n-type 전극 패드를 형성한 상태를 도시한다.
- [48] 이때 n 패드전극은 Cr/Ni/Au(크롬/니켈/골드) 등을 사용한다.
- [49] 도 8은 6개의 cell 측위에 은(실버)으로 리플렉터(반사막, Reflector)를 형성하고 배리어(Barrier) 전극(티타늄/니켈/골드)을 증착한 상태를 도시한다.
- [50] 도 9는 n-패드전극과 p 패드전극 위에 1차 솔더(solder)를 형성한 상태를 도시한다. 이때 솔더는 Sn 혹은 Sn+Au의 합금을 사용한다. 이때 각 셀마다 전류패스가 형성된다.
- [51] 도 10은 2차 솔더(주석)를 p전극과 p 패드측위에 형성한 상태를 도시한다.
- [52] 도 11은 완성된 6cell 플립칩(flip chip)을 도시한다. 사파이어기판의(1)의 두께는 100~250 마이크로 정도이며, 6개의 LED cell 크기는 1mmx1mm이다. 도 12는 본 발명의 실시예의 칩배치 및 모듈크기의 치수 예를 나타내는 마스크 예이다.
- [53] 도 13은 본 발명의 실시예의 n 패드전극 배치를 위한 마스크 예이다.
- [54] 도 14는 본 발명의 실시예의 반사막 및 배리어 설치를 위한 마스크 예이다. 이러한 마스크들을 사용하여 완성된 도 2와 같은 패키지에 있어서, n-패드 전극(4)은 6개 cell구조(3)에 공통으로 작용되며 양쪽의 패드 메탈인 N-콘택전극(5)에 전압을 동시에 일정하게 인가하여 6개 LED cell구조(3)를 동작시키게 된다. P 형 전극은 6개 LED cell 구조(3)에 의해 독립적으로 구분되어 각각 전류가 적용되나 패드메탈을 2부분으로 구분하여 p-콘택전극(10)을 통해 3개의 cell이 같이 동작 한다.
- [55] 따라서 전압은 6개의 cell에 모두 일정하게 작용하며 전류는 각각의 cell에 적용되어 일정전압에 최대전류를 흘릴 수 있다.
- [56] 또한 3개의 cell이 하나의 그룹으로 형성되므로써 하나의 cell이 동작 중 소실되더라도 광의 방출이 가능하게 되어 소자의 신뢰성 또한 개선할 수 있다.
- [57] 본 명세서에 기재된 본 발명의 실시예와 도면에 도시된 구성은 본 발명의 가장 바람직한 실시예에 불과할 뿐이고 발명의 기술적 사상을 모두 포괄하는 것은 아니므로, 출원시점에 있어서 이들을 대체할 수 있는 다양한 균등물과 변형 예들이 있을 수 있음을 이해하여야 한다.
- [58] 따라서, 본 발명은 상술한 실시예에 한정되지 아니하며, 청구범위에서

청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변형실시가 가능한 것은 물론이고, 그와 같은 변경은 청구범위 기재의 권리범위 내에 있게 된다.

[59]

청구범위

[청구항 1]

기판;
 상기 기판상에 형성된 복수의 led 셀;
 상기 복수의 led 셀로 이루어진 두 개 이상의 그룹;
 상기 복수의 led 셀의 상부에 형성된 p형 전극;
 상기 복수의 led 셀의 주위를 둘러싸며, 칩주위 면적의 일부가
 식각되어 트렌치를 형성하여 하부의 n층을 노출시키는 절연층;
 상기 복수의 led 셀의 n층으로부터 연장되며 절연층의 트렌치에
 의해 노출된 n형 질화물 반도체층에 형성된 n형 콘택전극; 및
 상기 두 개의 그룹의 각각의 p형 전극과 이를 연장하여 n형 반도체
 위에 형성된 절연층위에 형성된 두 개의 p형 콘택전극;을 포함하는
 발광다이오드 패키지.

[청구항 2]

제1항에 있어서,
 상기 복수의 셀이 6개 이상인 것을 특징으로 하는 발광다이오드
 패키지.

[청구항 3]

제1항에 있어서,
 상기 복수의 셀이 대칭 혹은 비대칭으로 배치되는 것을 특징으로
 하는 발광다이오드 패키지.

[청구항 4]

제1항에 있어서,
 상기 기판의 아래방향이 열방출 기구에 설치되는 것을 특징으로
 하는 발광다이오드 패키지.

[청구항 5]

제1항에 있어서,
 상기 복수의 셀에 같은 전압을 흘려 구동하는 것을 특징으로 하는
 발광다이오드 패키지.

[청구항 6]

제1항에 있어서,
 상기 복수의 셀에 같은 전압을 인가하면서 전류는 각각의 셀에
 작용하는 것을 특징으로 하는 발광다이오드 패키지.

[청구항 7]

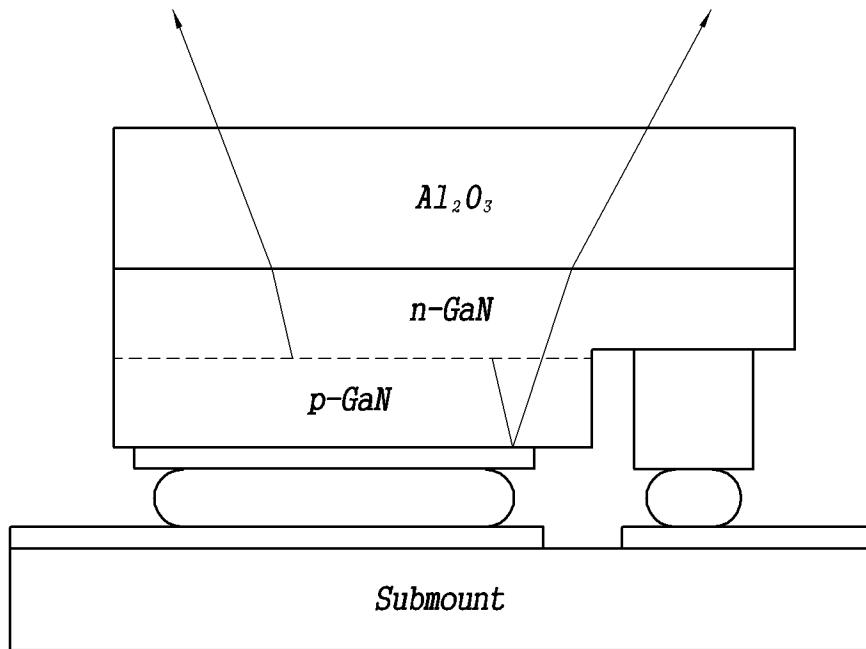
제1항에 있어서,
 각 셀의 일부 부분에 전류 패스를 더 포함하며,
 과전류 및 정전기가 상기 전류패스를 따라 LED 셀 외부로 흐르는
 것을 특징으로 하는 발광다이오드 패키지.

[청구항 8]

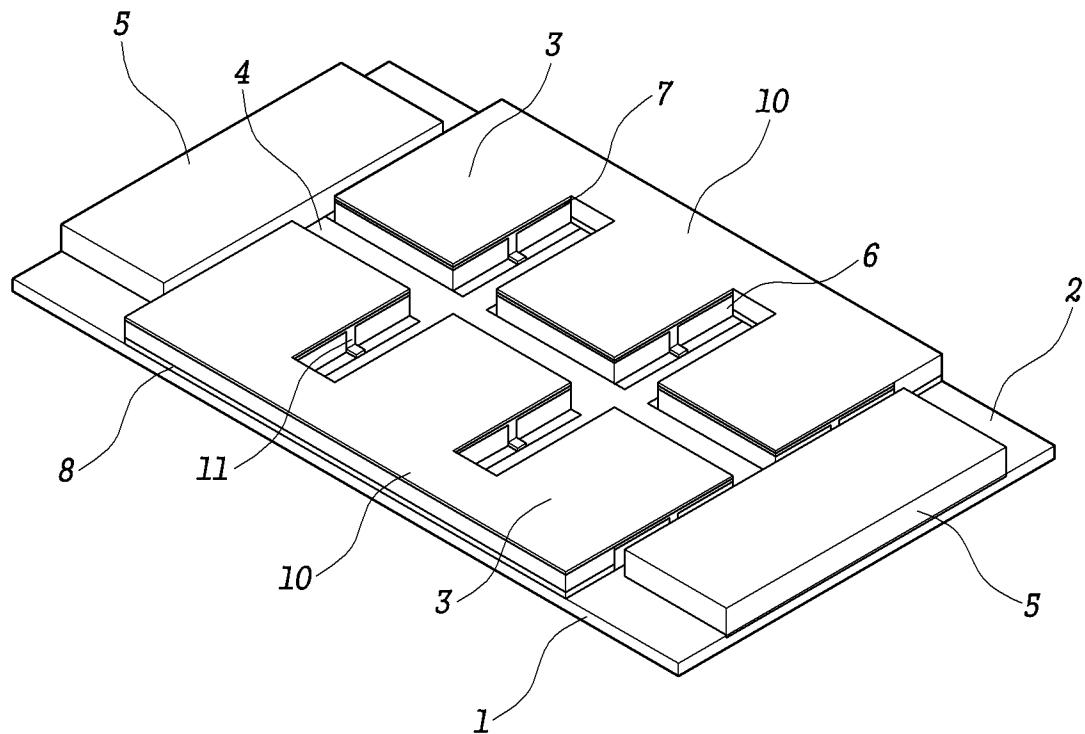
기판을 준비하는 단계;
 상기 기판상에 n층, 활성층, p층을 포함하는 다수의 반도체층을
 형성하는 단계;
 상기 다수의 반도체층을 식각하여 n층을 노출시키며 다수의 LED
 셀을 형성하는 단계;
 상기 다수의 셀의 상부에 p전극을 형성하는 단계;

상기 다수의 셀을 제외한 면적에 절연층을 형성하는 단계;
상기 절연층의 일부를 식각하여 트렌치를 형성하는 단계;
상기 트렌치에 의해 드러난 n층에 n형 전극패드를 형성하는 단계;
상기 다수의 셀의 상부에 리플렉터를 형성하는 단계; 및
상기 다수의 셀의 상부와 절연층의 일부에 p형 전극패드를
형성하는 단계;를 포함하는 발광다이오드 패키지의 제조방법.

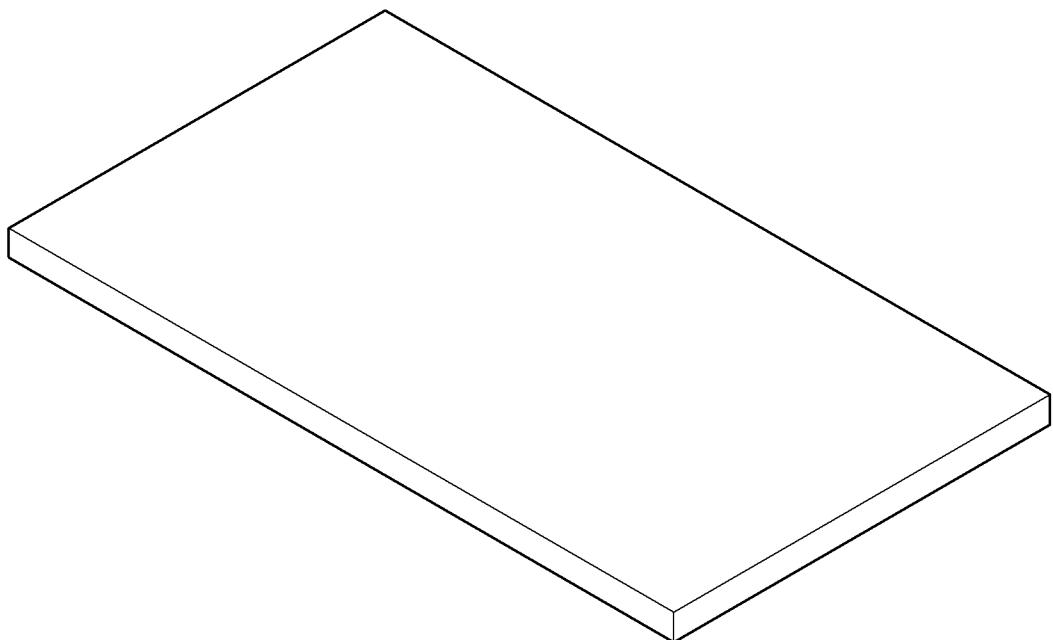
[Fig. 1]



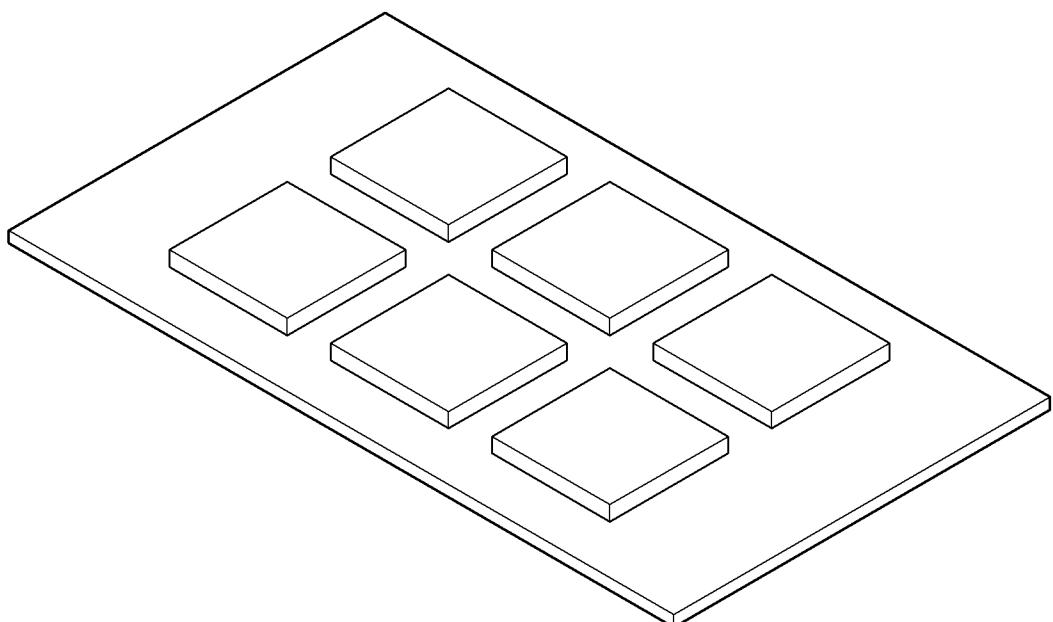
[Fig. 2]



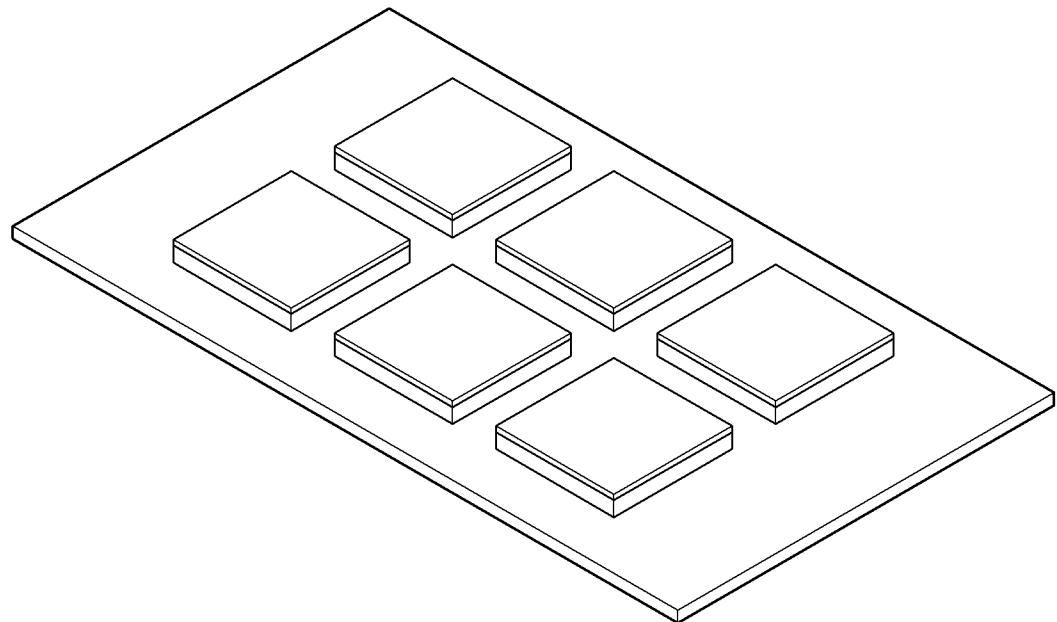
[Fig. 3]



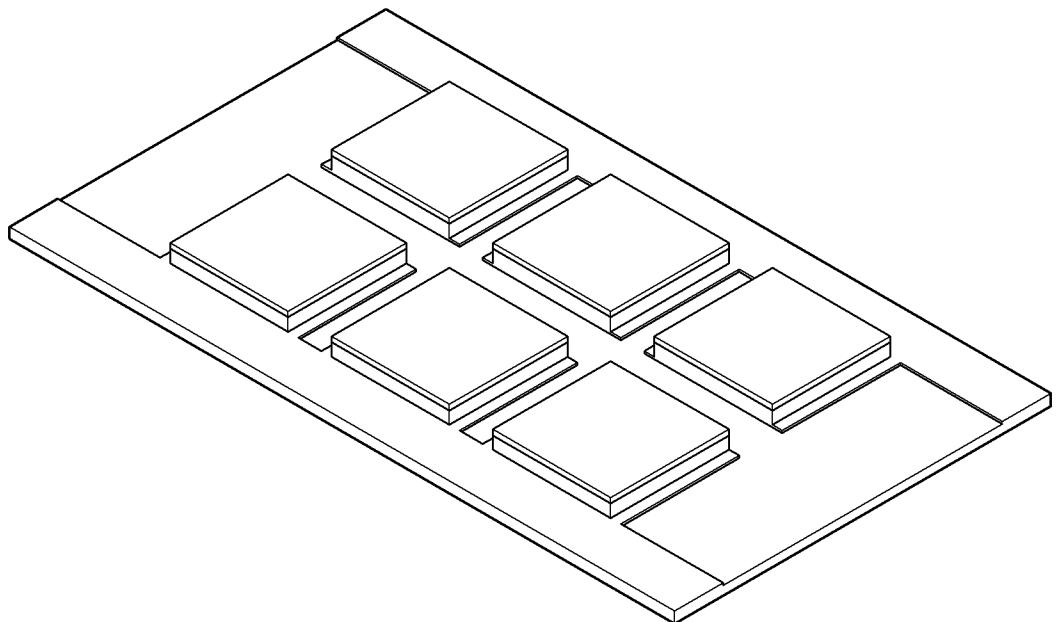
[Fig. 4]



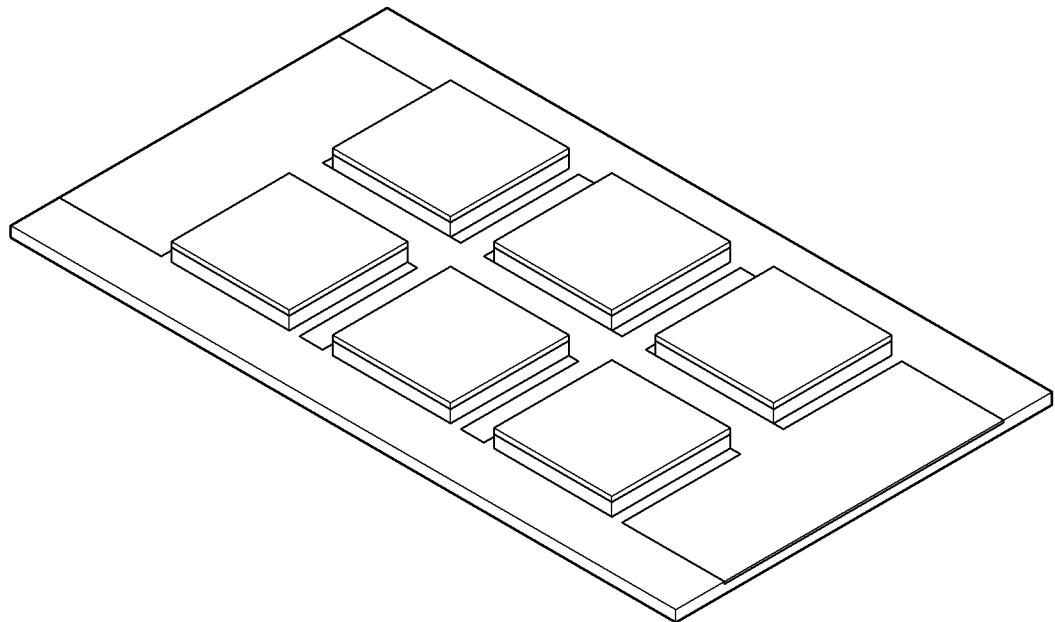
[Fig. 5]



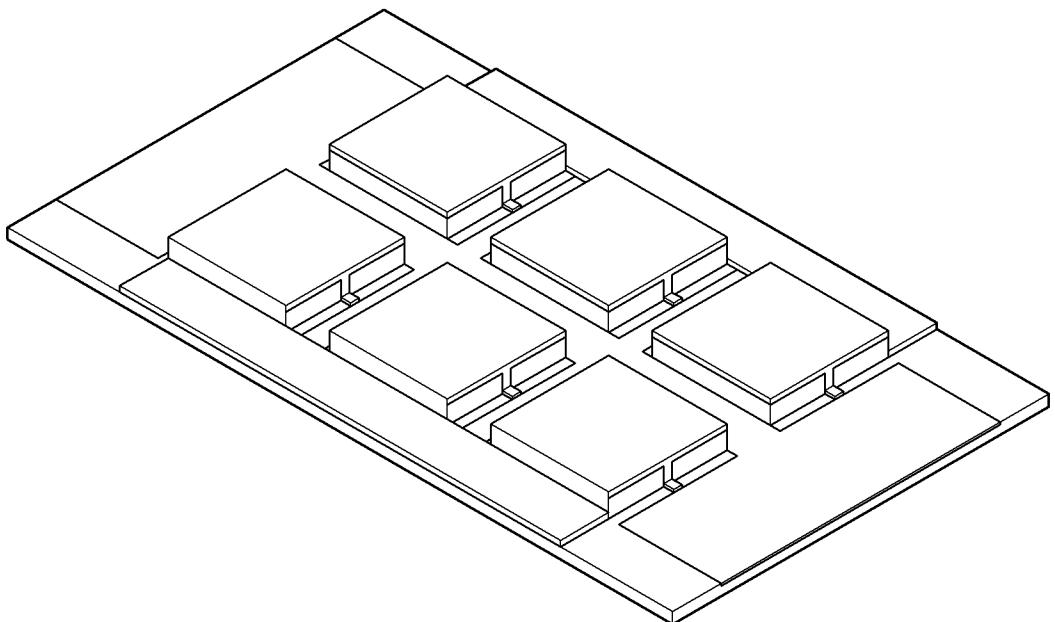
[Fig. 6]



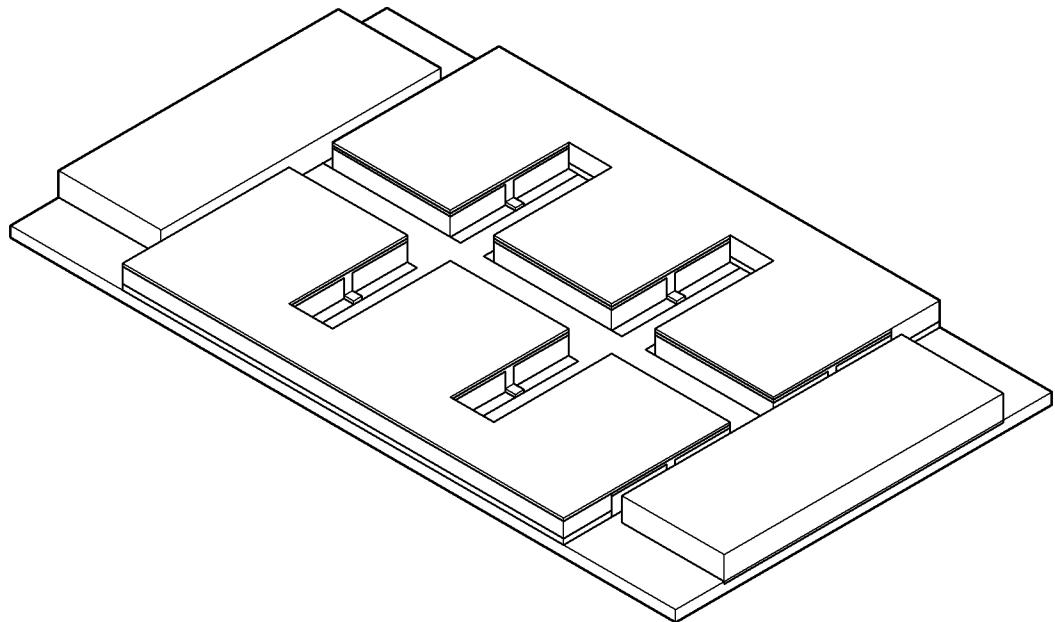
[Fig. 7]



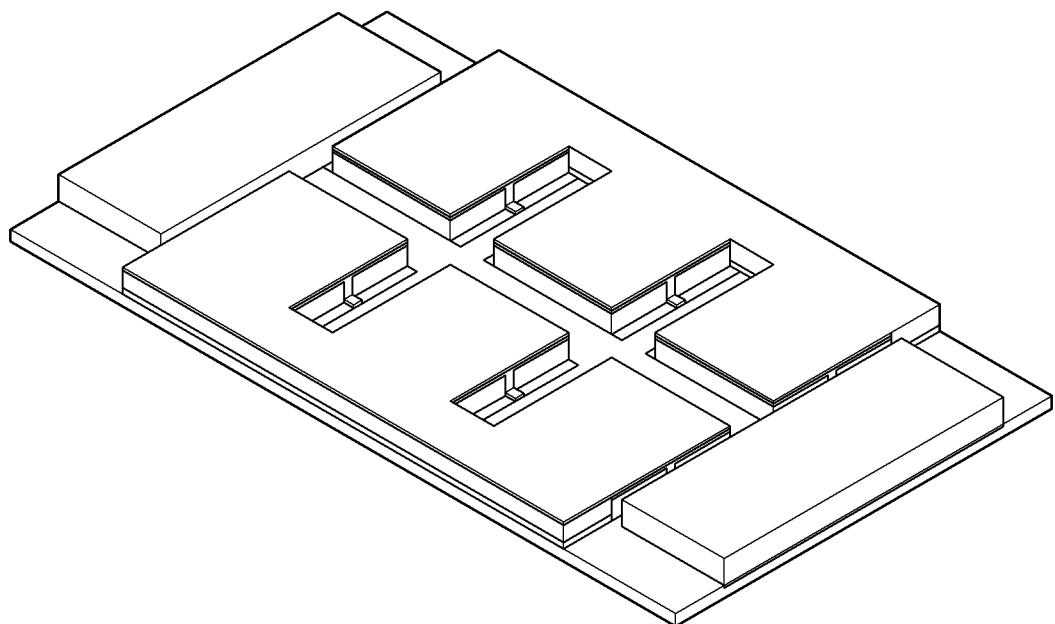
[Fig. 8]



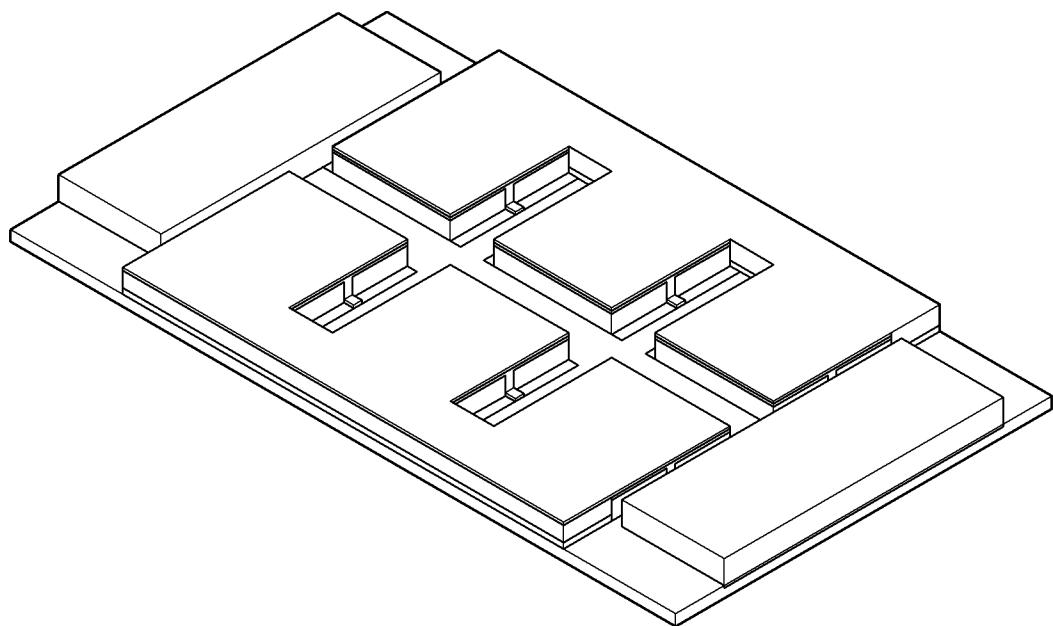
[Fig. 9]



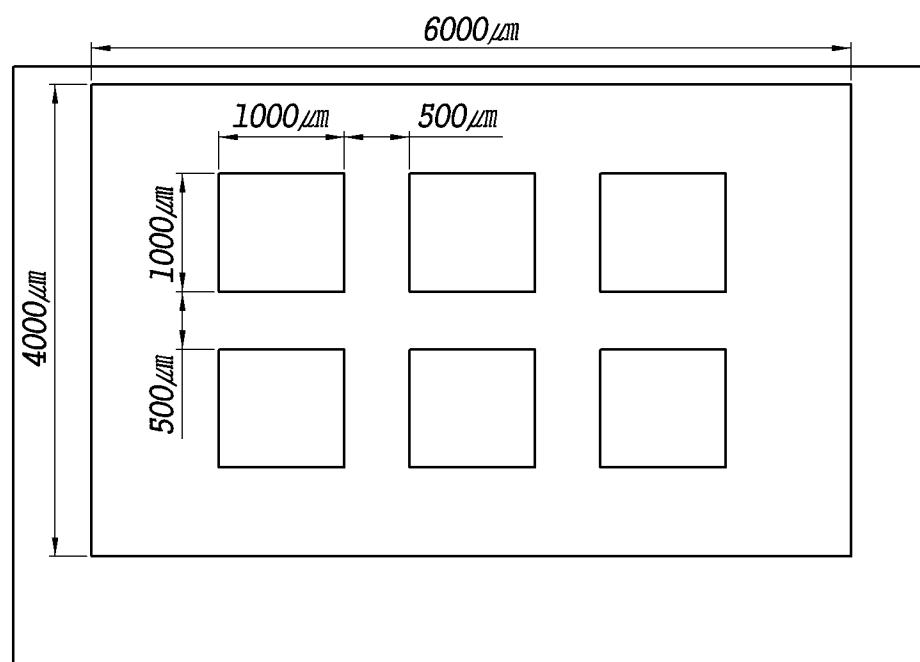
[Fig. 10]



[Fig. 11]

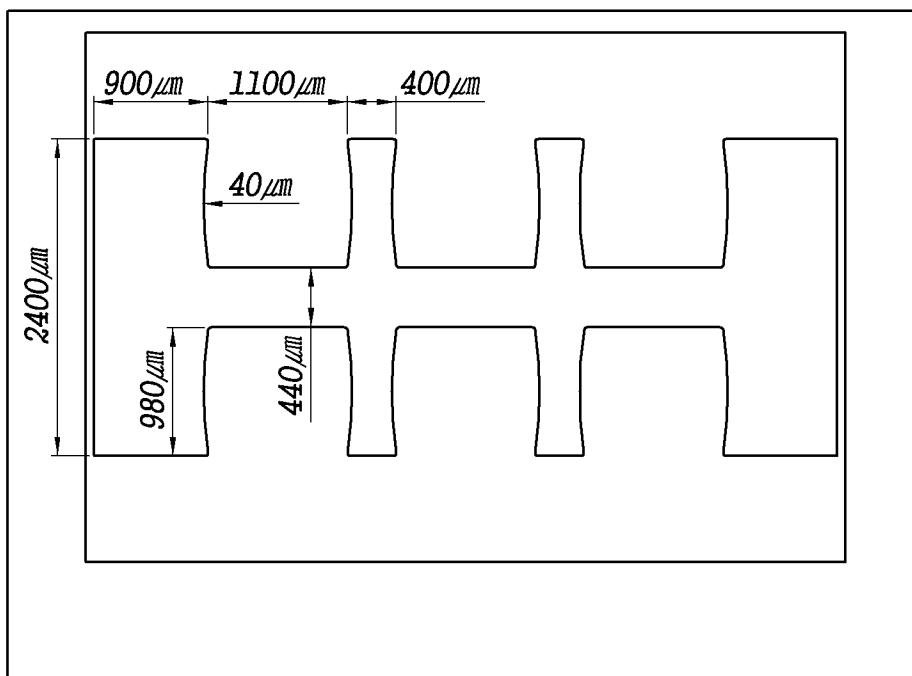


[Fig. 12]



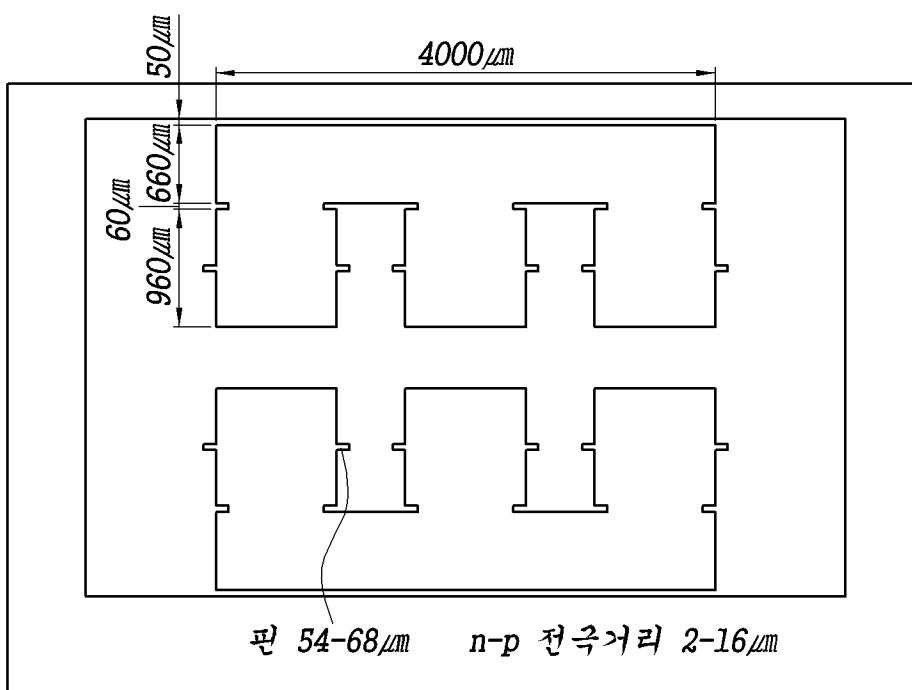
드라이 에칭 마스크

[Fig. 13]



N형 패드 마스크

[Fig. 14]



반사막 및 배리어 마스크

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2013/003604**A. CLASSIFICATION OF SUBJECT MATTER*****H01L 33/48(2010.01)i, H01L 33/62(2010.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Korean Utility models and applications for Utility models: IPC as above
 Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
 eKOMPASS (KIPO internal) & Keywords: flil-chip, light emitting device, electrode, pad, heat radiation

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-0752719 B1 (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 29 August 2007 See abstract, pages 4-5, claim 1, figures 1-3.	1-8
A	KR 10-2011-0074506 A (SEOUL OPTO DEVICE CO., LTD.) 30 June 2011 See abstract, claim 1, figures 1-6.	1-8
A	KR 10-2011-0126095 A (SEOUL OPTO DEVICE CO., LTD.) 22 November 2011 See abstract, pages 4-5, claim 1, figures 1-5.	1-8
A	KR 10-2011-0035189 A (LG INNOTEK CO., LTD.) 06 April 2011 See abstract, claims 1-10, figures 1-4.	1-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search

28 AUGUST 2013 (28.08.2013)

Date of mailing of the international search report

29 AUGUST 2013 (29.08.2013)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
 Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
 Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2013/003604

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-0752719 B1	29/08/2007	NONE	
KR 10-2011-0074506 A	30/06/2011	CN100487932 C CN101076900 A0 CN101515595 A JP 2008-523637A JP 2010-062592A JP 2011-061244A JP 2011-166184A KR 10-1106140 B1 KR 10-1106148 B1 KR 10-1115540 B1 KR 10-1138945 B1 TW 1349379 I US 2008-0087902 A1 US 2009-0272971 A1 US 2010-0193808 A1 US 2010-0244060 A1 US 2011-0175129 A1 US 2011-0233574 A1 US 2012-0091478 A1 US 7723736 B2 US 7838891 B2 US 7842959 B2 US 8183592 B2 US 8227272 B2 WO 2006-098545 A2 WO 2006-098545 A3	13/05/2009 21/11/2007 26/08/2009 03/07/2008 18/03/2010 24/03/2011 25/08/2011 20/01/2012 20/01/2012 28/02/2012 25/04/2012 21/09/2011 17/04/2008 05/11/2009 05/08/2010 30/09/2010 21/07/2011 29/09/2011 19/04/2012 25/05/2010 23/11/2010 30/11/2010 22/05/2012 24/07/2012 21/09/2006 26/04/2007
KR 10-2011-0126095 A	22/11/2011	KR 10-2007-0063976 A	20/06/2007
KR 10-2011-0035189 A	06/04/2011	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/48(2010.01)i, H01L 33/62(2010.01)i

B. 조사된 분야

조사된 최소문현(국제특허분류를 기재)

H01L 33/48

조사된 기술분야에 속하는 최소문현 이외의 문현

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문현란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문현란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 플립칩, 발광소자, 전극, 패드, 방열

C. 관련 문헌

카테고리*	인용문현명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-0752719 B1 (삼성전기주식회사) 2007.08.29 요약, 페이지 4-5, 청구항 1, 도면 1-3 참조.	1-8
A	KR 10-2011-0074506 A (서울옵토디바이스주식회사) 2011.06.30 요약, 청구항 1, 도면 1-6 참조.	1-8
A	KR 10-2011-0126095 A (서울옵토디바이스주식회사) 2011.11.22 요약, 페이지 4-5, 청구항 1, 도면 1-5 참조.	1-8
A	KR 10-2011-0035189 A (엘지이노텍 주식회사) 2011.04.06 요약, 청구항 1-10, 도면 1-4 참조.	1-8

 추가 문현이 C(계속)에 기재되어 있습니다. 대응특허에 관한 별지를 참조하십시오.

* 인용된 문현의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문현

“T” 국제출원일 또는 우선일 후에 공개된 문현으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문현

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문현

“X” 특별한 관련이 있는 문현. 해당 문현 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문현 또는 다른 인용문현의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문현

“Y” 특별한 관련이 있는 문현. 해당 문현이 하나 이상의 다른 문현과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문현

“&” 동일한 대응특허문현에 속하는 문현

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문현

국제조사의 실제 완료일

국제조사보고서 발송일

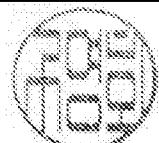
2013년 08월 28일 (28.08.2013)

2013년 08월 29일 (29.08.2013)

ISA/KR의 명칭 및 우편주소

심사관

대한민국 특허청

(302-701) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

구영희

팩스 번호 +82-42-472-7140

전화번호 +82-42-481-8376

국제조사보고서에서
인용된 특허문헌

공개일

대응특허문헌

공개일

KR 10-0752719 B1	2007/08/29	없음	
KR 10-2011-0074506 A	2011/06/30	CN100487932 C CN101076900 A0 CN101515595 A JP 2008-523637A JP 2010-062592A JP 2011-061244A JP 2011-166184A KR 10-1106140 B1 KR 10-1106148 B1 KR 10-1115540 B1 KR 10-1138945 B1 TW I349379I US 2008-0087902 A1 US 2009-0272971 A1 US 2010-0193808 A1 US 2010-0244060 A1 US 2011-0175129 A1 US 2011-0233574 A1 US 2012-0091478 A1 US 7723736 B2 US 7838891 B2 US 7842959 B2 US 8183592 B2 US 8227272 B2 WO 2006-098545 A2 WO 2006-098545 A3	2009/05/13 2007/11/21 2009/08/26 2008/07/03 2010/03/18 2011/03/24 2011/08/25 2012/01/20 2012/01/20 2012/02/28 2012/04/25 2011/09/21 2008/04/17 2009/11/05 2010/08/05 2010/09/30 2011/07/21 2011/09/29 2012/04/19 2010/05/25 2010/11/23 2010/11/30 2012/05/22 2012/07/24 2006/09/21 2007/04/26
KR 10-2011-0126095 A	2011/11/22	KR 10-2007-0063976 A	2007/06/20
KR 10-2011-0035189 A	2011/04/06	없음	