



(12)发明专利申请

(10)申请公布号 CN 106877824 A

(43)申请公布日 2017.06.20

(21)申请号 201611251518.8

(22)申请日 2016.12.29

(71)申请人 中国电子科技集团公司第五十研究所

地址 200063 上海市普陀区武宁路423号

(72)发明人 杨成

(74)专利代理机构 上海汉声知识产权代理有限公司 31236

代理人 郭国中

(51) Int. Cl.

H03F 1/32(2006.01)

H03F 3/189(2006.01)

H03F 3/20(2006.01)

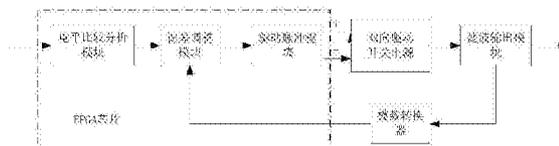
权利要求书1页 说明书3页 附图1页

(54)发明名称

基于FPGA信号处理的包络跟踪电源控制系统及方法

(57)摘要

本发明公开了一种基于FPGA信号处理的包络跟踪电源控制系统及方法,本发明能够采用FPGA数字信号处理方式,产生包络电源控制信号,并可以通过对射频功率信号的包络检测,来进行校正和补偿,已达到射频功率放大器输出的线性度要求。



1. 一种基于FPGA信号处理的包络跟踪电源控制系统,其特征在于,其包括:

模数转换器,将输入的包络信号数字化;

FPGA芯片,进行信号处理,依据当前的信号电平和下一采样时刻的电平变化值,包括电平上升和下降情况,计算变化速率(斜率);变换速率计算产生相应宽度的驱动脉冲,输出对应电压上升的驱动脉冲和电压下降的减扣脉冲的双路信号,通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包络变化;

FPGA芯片包括以下模块:

电平比较分析模块,与误差调整模块相连;

误差调整模块,与驱动脉冲模块相连,根据目标输出信号包络的误差,进行校正和补偿;

驱动脉冲模块,依据变化速率计算产生相应宽度的驱动脉冲,并根据检测信号,对误差进行补偿和校正,输出对应电压上升的驱动脉冲和电压下降的减扣脉冲的双路信号,通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包络变化;

双向驱动开关电源与驱动脉冲模块相连;

滤波输出模块输入端与双向驱动开关电源相连,输出端与模拟转换器相连。

2. 一种基于FPGA信号处理的包络跟踪电源控制方法,其特征在于,其包括以下步骤:

步骤一,测试包络跟踪电源特性,当包络电源初始电平为0,充电脉冲连续为1时,可以测得包络跟踪电源特性曲线,确定实际工作的线性范围;

步骤二,根据射频输出功率要求,确定包络跟踪电源输出电平比例系数;

步骤三,根据当前和后续的电平P值,计算电平P值变化斜率,按照P值和变化斜率确定输出包络电源驱动脉冲的数量;

步骤四,通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包络变化,并检测射频功率输出包络电平,根据射频输出包络电平误差,进行误差补偿。

基于FPGA信号处理的包络跟踪电源控制系统及方法

技术领域

[0001] 本发明涉及一种包络跟踪电源控制系统及方法,特别是涉及一种基于FPGA信号处理的包络跟踪电源控制系统及方法。

背景技术

[0002] 数字射频线性功率放大器是一种新型的高效射频线性放大器,高速数字包络跟踪电源是数字射频线性功率放大器的重要组件,其控制技术是实现包络跟踪电源快速、准确跟踪射频信号包络变化的关键技术。

[0003] 包络跟踪电源通常采用脉冲宽度调制(PWM)产生,即通过比较器,产生PWM信号,直接驱动MOS管开关电路,经滤波得到包络跟踪电源输出。为了改善包络跟踪电源性能,有的设计采用多路比较器,多路工作电源,根据不同的输入电平产生多路PWM信号,驱动多路MOS管开关电路,经合并和滤波得到包络跟踪电源输出。

[0004] 现有技术存在的问题是:包络跟踪电源主要的作用是什么射频线性功率放大,其最终的目标是输出线性射频功率信号,由于实际电路不理想,包络跟踪电源输出电压与射频线性功率输出不完全是线性关系,会产生非线性失真和误差,需要通过包络跟踪电源对输出信号进行校正和补偿,模拟PWM调制的包络跟踪电源校正和补偿难度较大。

发明内容

[0005] 本发明所要解决的技术问题是提供一种基于FPGA信号处理的包络跟踪电源控制系统及方法,其能够采用FPGA数字信号处理方式,产生包络电源控制信号,并可以通过对射频功率信号的包络检测,来进行校正和补偿,已达到射频功率放大器输出的线性度要求。

[0006] 本发明是通过下述技术方案来解决上述技术问题的:一种基于FPGA信号处理的包络跟踪电源控制系统,其包括:

[0007] 模数转换器,将输入的包络信号数字化;

[0008] FPGA芯片,进行信号处理,依据当前的信号电平和下一采样时刻的电平变化值,包括电平上升和下降情况,计算变化速率(斜率);变换速率计算产生相应宽度的驱动脉冲,输出对应电压上升的驱动脉冲和电压下降的减扣脉冲的双路信号,通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包络变化;

[0009] FPGA芯片包括以下模块:

[0010] 电平比较分析模块,与误差调整模块相连;

[0011] 误差调整模块,与驱动脉冲模块相连,根据目标输出信号包络的误差,进行校正和补偿;

[0012] 驱动脉冲模块,依据变化速率计算产生相应宽度的驱动脉冲,并根据检测信号,对误差进行补偿和校正,输出对应电压上升的驱动脉冲和电压下降的减扣脉冲的双路信号,通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包络变化;

- [0013] 双向驱动开关电源与驱动脉冲模块相连；
- [0014] 滤波输出模块输入端与双向驱动开关电源相连，输出端与模拟转换器相连。
- [0015] 本发明还提供一种基于FPGA信号处理的包络跟踪电源控制方法，其包括以下步骤：
- [0016] 步骤一，测试包络跟踪电源特性，当包络电源初始电平为0，充电脉冲连续为1时，可以测得包络跟踪电源特性曲线，确定实际工作的线性范围；
- [0017] 步骤二，根据射频输出功率要求，确定包络跟踪电源输出电平比例系数；
- [0018] 步骤三，根据当前和后续的电平P值，计算电平P值变化斜率，按照P值和变化斜率确定输出包络电源驱动脉冲的数量；
- [0019] 步骤四，通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包络变化，并检测射频功率输出包络电平，根据射频输出包络电平误差，进行误差补偿。
- [0020] 本发明的积极进步效果在于：本发明能够采用数字信号处理方式，易于信号的分析处理，准确反映包络信号的瞬时变化，控制电平范围宽、响应速度快；采用数字信号处理方式，易于误差信号进行校正和补偿，对射频信号输出而言，能更好的达到线性度要求；采用FPGA芯片实现，具有电路结构简单，集成度高，易于实现，可通过软件升级不断改进完善。本发明实现了数字包络跟踪开关电源对输入的射频信号包络电平的快速、准确跟踪，便于应用数字方法进行误差校正和补偿，满足了数字射频线性功率放大电路对包络跟踪电源的要求。

附图说明

- [0021] 图1为本发明的结构示意图。
- [0022] 图2为本发明的流程图。

具体实施方式

- [0023] 下面结合附图给出本发明较佳实施例，以详细说明本发明的技术方案。
- [0024] 如图1所示，本发明基于FPGA信号处理的包络跟踪电源控制系统包括：
- [0025] 模数转换器，将输入的包络信号数字化；
- [0026] FPGA芯片，进行信号处理，依据当前的信号电平和下一采样时刻的电平变化值，包括电平上升和下降情况，计算变化速率（斜率）；变换速率计算产生相应宽度的驱动脉冲，输出对应电压上升的驱动脉冲和电压下降的减扣脉冲的双路信号，通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包络变化；
- [0027] FPGA芯片包括以下模块：
- [0028] 电平比较分析模块，与误差调整模块相连；
- [0029] 误差调整模块，与驱动脉冲模块相连，根据目标输出信号包络的误差，进行校正和补偿；
- [0030] 驱动脉冲模块，依据变化速率计算产生相应宽度的驱动脉冲，并根据检测信号，对误差进行补偿和校正，输出对应电压上升的驱动脉冲和电压下降的减扣脉冲的双路信号，通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包

络变化；

[0031] 双向驱动开关电源与驱动脉冲模块相连；

[0032] 滤波输出模块输入端与双向驱动开关电源相连，输出端与模拟转换器相连。

[0033] 本发明基于FPGA信号处理的包络跟踪电源控制方法包括以下步骤：

[0034] 步骤S1，测试包络跟踪电源特性，当包络电源初始电平为0，充电脉冲连续为1时，可以测得包络跟踪电源特性曲线，确定实际工作的线性范围；

[0035] 步骤S2，根据射频输出功率要求，确定包络跟踪电源输出电平比例系数；

[0036] 步骤S3，根据当前和后续的电平P值，计算电平P值变化斜率，按照P值和变化斜率确定输出包络电源驱动脉冲的数量；

[0037] 步骤S4，通过升压驱动信号和降压减扣脉冲信号控制数字包络跟踪电源快速、准确跟踪射频信号包络变化，并检测射频功率输出包络电平，根据射频输出包络电平误差，进行误差补偿。

[0038] 以上所述的具体实施例，对本发明的解决的技术问题、技术方案和有益效果进行了进一步详细说明，所应理解的是，以上所述仅为本发明的具体实施例而已，并不起的作用是什么限制本发明，凡在本发明的精神和原则之内，所做的任何修改、等同替换、改进等，均应包含在本发明的保护范围之内。

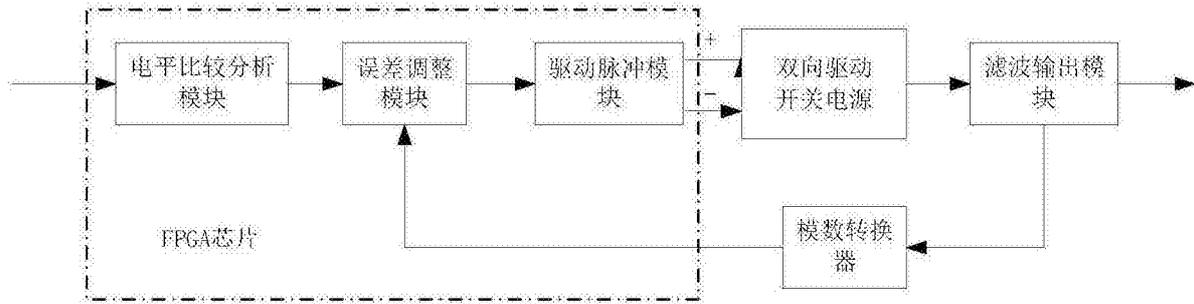


图1

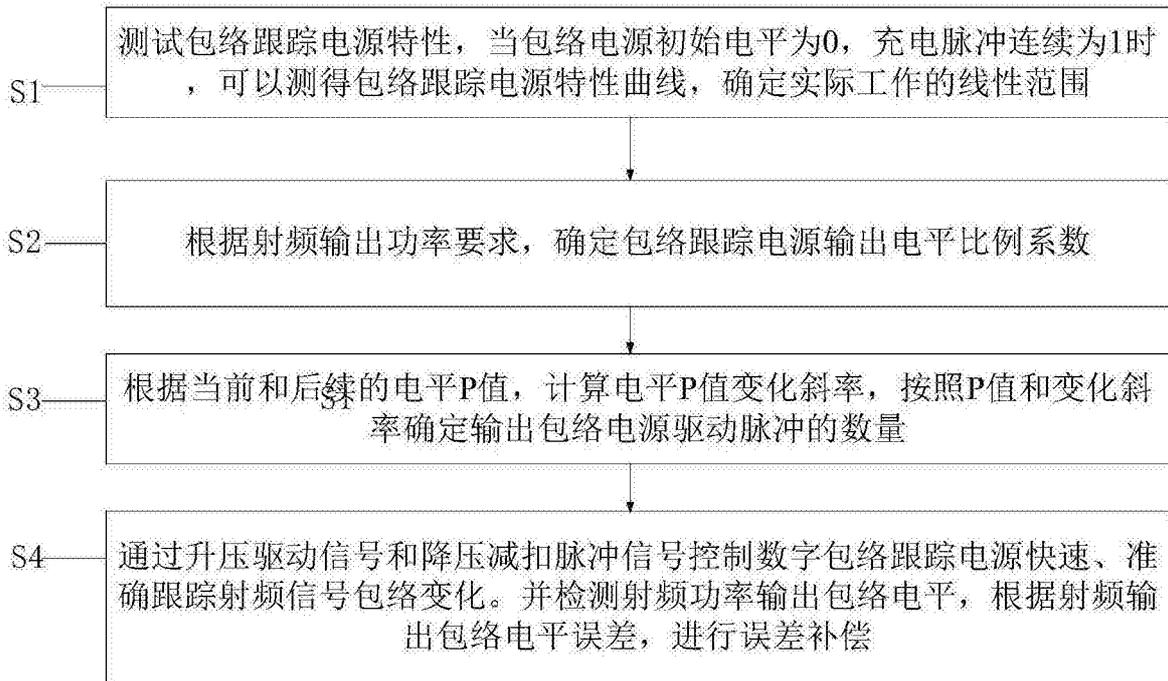


图2