



(12) 发明专利申请

(10) 申请公布号 CN 115315649 A

(43) 申请公布日 2022. 11. 08

(21) 申请号 202180022241.4

(22) 申请日 2021.03.18

(30) 优先权数据

16/828,263 2020.03.24 US

(85) PCT国际申请进入国家阶段日

2022.09.19

(86) PCT国际申请的申请数据

PCT/JP2021/012442 2021.03.18

(87) PCT国际申请的公布数据

WO2021/193787 EN 2021.09.30

(71) 申请人 三菱电机株式会社

地址 日本东京

(72) 发明人 小岛启介 西川智志

J·克拉姆钦

(74) 专利代理机构 中国贸促会专利商标事务所
有限公司 11038

专利代理师 程晨

(51) Int.Cl.

G02B 6/12 (2006.01)

G02B 6/124 (2006.01)

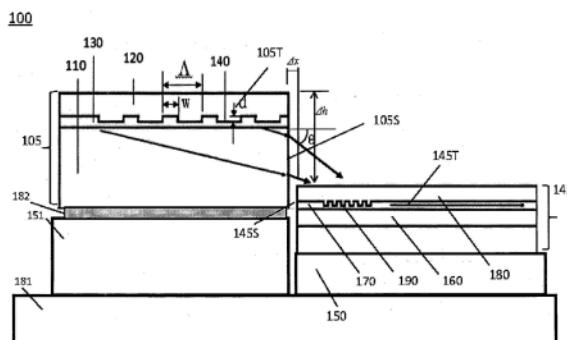
权利要求书2页 说明书6页 附图11页

(54) 发明名称

集成光栅耦合器系统

(57) 摘要

一种集成光栅耦合器系统包括：第一芯片，所述第一芯片具有第一基板、第一光栅结构和包覆层，所述第一光栅结构由布置在所述第一基板上的第一光栅曲线形成，所述包覆层被形成为覆盖所述第一光栅结构，其中所述第一芯片包括第一波导，所述第一波导被配置为经由所述第一波导从第一端接收光束，并且使所述光束透射通过第二端；第二芯片，所述第二芯片具有第二基板和第二光栅结构，所述第二光栅结构由布置在所述第二基板上的第二光栅曲线形成，其中所述第二芯片被配置为从所述第一芯片的第二端接收所述光束，并且使所述光束从所述第二芯片的端部透射；以及公共块，所述公共块被配置为分别经由第一基台和第二基台安装所述第一芯片和所述第二芯片，其中所述第一基台和所述第二基台被布置为使得来自所述第一芯片的第二端的光束在所述第二芯片的顶部被接收。



1. 一种集成光栅耦合器系统,包括:

第一芯片,所述第一芯片具有第一基板、第一光栅结构和包覆层,所述第一光栅结构由布置在所述第一基板上的第一光栅曲线形成,所述包覆层被形成为覆盖所述第一光栅结构,其中所述第一芯片包括第一波导,所述第一波导被配置为经由所述第一波导从第一端接收光束,并且使所述光束透射通过第二端;以及

第二芯片,所述第二芯片具有第二基板和第二光栅结构,所述第二光栅结构由布置在所述第二基板上的第二光栅曲线形成,其中所述第二芯片被配置为从所述第一芯片的第二端接收所述光束,并且使所述光束从所述第二芯片的端部透射;以及

公共块,所述公共块被配置为分别经由第一基台和第二基台安装所述第一芯片和所述第二芯片,其中所述第一基台和所述第二基台被布置为使得来自所述第一芯片的第二端的光束在所述第二芯片的顶部被接收。

2. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一基板具有第一折射率 n_1 ,并且所述第一光栅结构具有第二折射率 n_2 ,其中所述第一光栅曲线具有线宽 w 和高度 d ,其中所述第一光栅曲线按间距 Λ 布置,其中所述第二折射率 n_2 大于所述第一折射率 n_1 ,其中所述第一光栅曲线被布置为使所述光束衍射以在垂直于所述光束的光传播方向的两个正交轴上形成变窄的射束,其中所述包覆层具有第三折射率 n_3 ,其中所述第三折射率 n_3 不同于所述第二折射率 n_2 。

3. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅曲线被构造为使得衍射的射束聚焦在所述第二芯片的顶部上。

4. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅曲线被布置为部分椭圆线,以使得所述部分椭圆线形成具有朝向所述光束的光传播方向的突起的曲线,其中所述线之间的间隔随着离所述第一波导的端部的距离而变窄。

5. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅曲线的中心线被表达为:

$$q\lambda = xn_c \cos \phi_c - n_{eff}(x^2 + y^2)^{\frac{1}{2}} + \Delta_x x^2 + \Delta_y y^2$$

其中 x 和 y 分别是平行于和垂直于光传播的方向,其中 $q = m, m+1, m+2 \dots (m > 0)$ 是对应于从所述第一端起每个光栅线的整数, λ 是光束的波长, n_c 是所述基板的折射率, ϕ_c 是从所述第一波导的表面法线起算的角度, n_{eff} 是所述第一波导的有效折射率, Δ_x 和 Δ_y 是光栅啁啾的系数。

6. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅曲线以相对于所述光束的光传播方向不对称的方式布置,以使得来自所述第一光栅曲线的反射的光束被防止耦合到所述第一波导的第一端。

7. 根据权利要求1所述的集成光栅耦合器系统,其中所述包覆层包括InP层。

8. 根据权利要求1所述的集成光栅耦合器系统,其中所述包覆层包括氮化硅。

9. 根据权利要求1所述的集成光栅耦合器系统,其中所述包覆层包括聚合物。

10. 根据权利要求1所述的集成光栅耦合器系统,其中所述包覆层包括与所述基板相同的材料。

11. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅结构包括多于两个

的高度层级。

12. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅结构的截面形状是不对称的。

13. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅结构的上升沿比所述光栅的下降沿更陡。

14. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅曲线被布置为相比于来自射束输入的输入射束的凹形形状。

15. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一光栅曲线之间的距离是不均匀的。

16. 根据权利要求15所述的集成光栅耦合器系统,其中所述距离被布置为以固定的速率缩小。

17. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一端的笔直端到第一光栅线之间的距离是所述第一波导中的光束的波长的倍数,其中所述倍数在50和500之间。

18. 根据权利要求1所述的集成光栅耦合器系统,其中所述第二芯片具有椭圆光栅。

19. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一波导是以至少 10° 的全宽连接到所述第一光栅结构的InP波导。

20. 根据权利要求1所述的集成光栅耦合器系统,其中所述第一基台被覆盖电极膜。

21. 一种集成光栅耦合器系统,包括:

第一芯片,所述第一芯片具有第一基板、第一光栅结构和包覆层,所述第一光栅结构由布置在所述第一基板上的第一光栅曲线形成,所述包覆层被形成为覆盖所述第一光栅结构,其中所述第一芯片包括第一波导,所述第一波导被配置为经由所述第一波导从第一端接收光束,并且使所述光束透射通过第二端;以及

第二芯片,所述第二芯片具有第二基板和第二光栅结构,所述第二光栅结构由布置在所述第二基板上的第二光栅曲线形成,其中所述第二芯片被配置为从所述第一芯片的第二端接收所述光束,并且使所述光束从所述第二芯片的端部透射,其中所述第二芯片的一部分包括凹形区域,以使得所述第一芯片被设置在所述第二芯片的凹形区域上,其中所述凹形区域的深度被形成为使得来自所述第一芯片的第二端的光束在所述第二芯片的顶部被接收。

集成光栅耦合器系统

技术领域

[0001] 本发明总体上涉及用于光学芯片的光栅耦合器(也被称为光子集成电路(PIC)),更具体地涉及连接一个有源芯片和一个无源光学芯片的光栅耦合器系统。

背景技术

[0002] 目标应用是有源光学芯片(诸如包含InP波导的有源光学芯片)和无源芯片(诸如包含硅和/或氮化硅波导的无源芯片)的混合集成。预期的性质是对于错位的容限大、粘合工艺容易以及耦合效率高。

[0003] 硅光子提供许多优点,其中制造成本是最重要的因素。此外,硅波导和周围的二氧化硅层之间的高折射率对比度提供具有低的可能损耗的紧密弯曲(tight bending),导致PIC的密度和复杂度更高。氮化硅波导以更低的光学损耗性质提供类似的低成本能力。另一方面,没有利用直流注入的可靠的光学增益或发射能力。因此,有源PIC(诸如基于InP、GaAs或GaN的有源PIC)与无源硅光子PIC的混合集成对于实现低成本、全功能、高密度的PIC变得非常重要。

[0004] 然而,由于窄波导而导致两侧的快速的发散射束,光学连接两个波导需要通常具有亚微米准确度的精确的对准。需要以高的耦合效率、更大的容限连接两个光学芯片。

发明内容

[0005] 本公开的一些实施例是基于以下认识,即,来自光学芯片的无源波导上的二维长周期光栅创建朝向基板侧的浅角发射,在芯片刻面(第二端)被以更陡的角度衍射,被操纵形成窄射束,然后通过光栅耦合器被耦合到无源光学芯片。

[0006] 根据一些实施例,一种新的光栅耦合器系统通过以下光栅耦合器来实现,所述光栅耦合器具有用于将光束耦合到芯片的波导的第一端和第二端,所述光栅耦合器包括:基板,所述基板被配置为从所述第一端接收所述光束并且使所述光束透射通过所述第二端,所述基板具有第一折射率 n_1 ;光栅结构,所述光栅结构具有布置在所述基板上的光栅曲线(线),所述光栅结构具有第二折射率 n_2 ,其中所述光栅曲线(线)具有线宽 w 和高度 d ,并且按间距 Λ 布置,其中所述第二折射率 n_2 大于所述第一折射率 n_1 ;以及包覆层,所述包覆层被配置为覆盖所述光栅结构,其中所述包覆层具有第三折射率 n_3 ,其中所述第三折射率 n_3 不同于所述第二折射率 n_2 ,其中所述包覆层被布置为使从所述光栅结构衍射的光束朝向所述包覆层下面反射。所述二维光栅曲线(线)包括作为椭圆线的一部分的一系列弧线,所述弧线的间距在两个维度上逐渐地缩小,以使得衍射的射束被成形或变窄为在第二光栅上具有聚焦光斑,所述第二光栅通常为硅光栅。

[0007] 根据本发明的另一实施例,一种具有用于将光束耦合到芯片的波导的第一端和第二端的光栅耦合器包括:基板,所述基板被配置为从所述第一端接收所述光束并且使所述光束透射通过所述第二端,所述基板具有第一折射率 n_1 ;光栅结构,所述光栅结构具有布置在所述基板上的光栅曲线,所述光栅结构具有第二折射率 n_2 ,其中所述光栅曲线具有线宽 w

和高度 d ,并且按间距 Λ 布置,其中所述第二折射率 n_2 大于所述第一折射率 n_1 ,其中所述光栅曲线被布置为使所述光束衍射以在垂直于所述光束的光传播方向的两个正交轴上形成变窄的射束;以及包覆层,所述包覆层被配置为覆盖所述光栅结构,其中所述包覆层具有第三折射率 n_3 ,其中所述第三折射率 n_3 不同于所述第二折射率 n_2 。

[0008] 此外,本发明的另一实施例是基于以下认识,即,集成光栅耦合器系统包括:第一芯片,所述第一芯片具有第一基板、第一光栅结构和包覆层,所述第一光栅结构由布置在所述第一基板上的第一光栅曲线形成,所述包覆层被形成为覆盖所述第一光栅结构,其中所述第一芯片包括第一波导,所述第一波导被配置为经由所述第一波导从第一端接收光束,并且使所述光束透射通过第二端;第二芯片,所述第二芯片具有第二基板和第二光栅结构,所述第二光栅结构由布置在所述第二基板上的第二光栅曲线形成,其中所述第二芯片被配置为从所述第一芯片的第二端接收所述光束,并且使所述光束从所述第二芯片的端部透射;以及公共块,所述公共块被配置为分别经由第一基台和第二基台安装所述第一芯片和所述第二芯片,其中所述第一基台和所述第二基台被布置为使得来自所述第一芯片的第二端的光束在所述第二芯片的顶部被接收。所述包覆层可以是与所述基板相同的材料、或 SiO_2 、 Si_3O_4 或聚合物。

[0009] 然而,进一步,根据本发明的另一实施例,一种集成光栅耦合器系统可以包括:第一芯片,所述第一芯片具有第一基板、第一光栅结构和包覆层,所述第一光栅结构由布置在所述第一基板上的第一光栅曲线形成,所述包覆层被形成为覆盖所述第一光栅结构,其中所述第一芯片包括第一波导,所述第一波导被配置为经由所述第一波导从第一端接收光束,并且使所述光束透射通过第二端;以及第二芯片,所述第二芯片具有第二基板和第二光栅结构,所述第二光栅结构由布置在所述第二基板上的第二光栅曲线形成,其中所述第二芯片被配置为从所述第一芯片的第二端接收所述光束,并且使所述光束从所述第二芯片的端部透射,其中所述第二芯片的一部分包括凹形区域,以使得所述第一芯片被设置在所述第二芯片的凹形区域上,其中所述凹形区域的深度被形成为使得来自所述第一芯片的第二端的光束在所述第二芯片的顶部被接收。

附图说明

[0010] 将参照附图来进一步说明目前公开的实施例。所示的附图不一定是按比例绘制的,而是重点一般在于例示说明目前公开的实施例的原理。

[0011] 图1A示出根据本发明的实施例的集成光栅耦合器系统的截面图。

[0012] 图1B示出根据本发明的实施例的集成光栅耦合器系统的截面图。

[0013] 图1C示出根据本发明的实施例的集成光栅耦合器系统的截面图。

[0014] 图1D示出根据本发明的实施例的集成光栅耦合器系统的模拟光传播的截面图。

[0015] 图2A示出根据本发明的实施例的二维光栅曲线的顶视图,该图包括每个光栅线的厚度。

[0016] 图2B示出根据本发明的实施例的二维光栅曲线的中心线的顶视图。

[0017] 图3示出根据本发明的实施例的二维光栅结构,在该二维光栅结构中,光栅被布置为相对于光束的光传播方向是不对称的,以使得来自光栅曲线的反射光被防止耦合到波导的第一端。

[0018] 图4示出根据本发明的实施例的多阶式光栅结构的侧视图。

[0019] 图5示出根据本发明的实施例的光栅的侧视图,在这些光栅中,不对称的光栅由多个台阶形成。

[0020] 图6A示出根据本发明的实施例的光栅耦合器的示例结构的截面图,该光栅耦合器包括第一芯片(光束透射侧)和第二芯片(接收从第一芯片透射的射束)。

[0021] 图6B示出根据本发明的实施例的图6A的光栅耦合器系统的顶视图。

[0022] 虽然以上标识的附图说明了目前公开的实施例,但是如讨论中所指出的,其他实施例也被设想。本公开通过表示、而非限制的方式呈现了说明性实施例。落在目前公开的实施例的原理的范围和精神内的许多其他的修改和实施例可以被本领域技术人员想出。

具体实施方式

[0023] 以下描述仅提供示例性实施例,并不意图限制本公开的范围、适用性或配置。相反,示例性实施例的以下描述将为本领域技术人员提供用于实现一个或多个示例性实施例的能够实现的描述。在不脱离如所附权利要求书中阐述的那样公开的主题的精神和范围的情况下,设想可以在元素的功能和布置上做出的各种改变。

[0024] 在以下描述中给出了特定细节来提供实施例的透彻的理解。然而,本领域技术人员理解可以在没有这些特定细节的情况下实施实施例。例如,所公开的主题中的系统、处理和其他元素可以被示为框图形式的组件,以便不会使实施例在不必要的细节上模糊。在其他情况下,众所周知的处理、结构和技术可以在没有不必要的细节的情况下示出,以便避免使实施例模糊。此外,各种附图中的相似的标号和名称指示相似的元素。

[0025] 此外,所公开的主题的实施例可以通过使用下面描述的结构至少一部分或多部分的组合来实现。

[0026] 两个光学芯片之间的光学耦合构成混合PIC的最重要的部分。对准的容易性和高耦合效率是非常重要的因素。光栅耦合器提供这些能力。在一些情况下,常规的椭圆形光栅曲线创建准直射束,即,射束形状沿着传播轴几乎恒定。然而,当发射区域很大、并且需要较窄的射束宽度或聚焦以高效地耦合到第二光栅时,这是不够的。根据本发明的实施例,提供光栅曲线的形状,以使得射束在第二光栅的表面处被形成为期望的形状,导致耦合效率更高。

[0027] 为了针对该配置实现高耦合效率,存在多个因素。

[0028] 图1A示出根据本发明的集成光栅耦合器系统100的截面图。第一光学芯片(第一芯片)105被做在InP基板(第一基板)110上,包含InGaAsP波导层130、包覆层120和第一光栅140。第二光学芯片(第二芯片)145包括硅基板(第二基板)150、埋入式SiO₂层(也被称为BOX层)160、硅(Si)波导层(也被称为绝缘体上硅或SOI)170、SiO₂包覆层180、以及被蚀刻到硅波导层上的第二光栅190。第一光学芯片105经由金属层182被安装在基台151上。金属层182可以是电极材料以形成第一芯片105的底部的电极。

[0029] 基台151和第二芯片145这二者都被安装在公共块181上。第一光学芯片105中的衍射光传播通过InP基板110和第一光学芯片刻面105S,并且被耦合到第二光学芯片145上的光栅190中。此外,图6A和图6B中示出了集成光栅耦合器系统的顶视图的例子。在一些情况下,包覆层120可以由InP、二氧化硅或聚合物形成。

[0030] 如该图中所指示的,通过第一芯片105成形的光束被配置为以预先设计的角度范围到达第二光栅190。例如,由水平线和衍射光束形成的角度 θ 可以在 50° 到 60° 的范围内。在这样的情况下,当第一芯片105的顶部105T和第二芯片145的顶部145T之间的高度差 Δh 变化大约 $1\mu\text{m}$ 时,第一芯片105的第一光学芯片刻面105S和第二芯片145的芯片刻面145S之间的水平间隙 Δx 可以变化大约 $0.7\mu\text{m}$ 。因此,从相对于衍射的光束的光学聚焦和对准角度来讲,较小的高度差 Δh (诸如小于 $50\mu\text{m}$)是优选的。然而,由于半导体制造限值,InP基板151的典型厚度大于 $80\mu\text{m}$ 。为了缩小高度差 Δh ,基台151的厚度可以被选择为使得高度差 Δh 变得小于大约 $50\mu\text{m}$ 。

[0031] 例如,当 Δh 在 $30\mu\text{m}$ 到 $50\mu\text{m}$ 的范围内时,可以从零到大约 $20\mu\text{m}$ 选择水平间隙 Δx 。在一些情况下,当 Δh 在 $100\mu\text{m}$ 到 $130\mu\text{m}$ 的范围内时,可以从零到大约 $70\mu\text{m}$ 选择水平间隙 Δx 。

[0032] 这里,光栅间距 Λ 是光栅的上升沿之间的距离, w 是主齿的线宽, d 是光栅的厚度。光栅间距 Λ 不必是恒定的,并且可以是离输入波导的端部的传播距离的函数,表达啁啾光栅。光栅间距 Λ 还取决于基于主要传播距离的角度来形成椭圆线。在第一光学芯片中,光栅使光以浅角朝向基板衍射,该光在芯片刻面处被进一步衍射到更陡的角度。射束被成形,被照在第二芯片中的光栅上,并且被引导到其波导。操作波长 $1530\text{-}1570\text{nm}$,典型的光栅间距 Λ 为 $5\text{-}15\mu\text{m}$,典型的光栅线宽 w 为光栅间距的 $10\text{-}60\%$,取决于是否包括子光栅、或者子光栅是如何被设计的。典型的光栅厚度 d 为 $0.2\text{-}1\mu\text{m}$ 。

[0033] 图1B示出根据本发明的另一集成光栅耦合器系统101的截面图。在以下图中,与图1A中指示的那些部分相同的部分被布置相同的编号。

[0034] 第一芯片105经由金属层151、基台151和热电冷却器152附连到公共块181。在该配置中,第一芯片105的温度可以由热电冷却器152控制以用于改进第一芯片105的温度特性,通常包含加热装置,诸如激光器。

[0035] 图1C示出根据本发明的另一实施例的集成光栅耦合器系统102的截面图。在这种情况下,具有金属层182的第一芯片105被安装在第二芯片145的蚀刻区域153上。集成光栅耦合器系统102可以包括第一芯片105,第一芯片105具有第一基板110、波导层130、第一光栅结构140和包覆层120,第一光栅结构140由布置在第一基板110上的第一光栅曲线(参见图2A和图2B)形成,包覆层120被形成为覆盖第一光栅结构140。

[0036] 此外,集成光栅耦合器系统102可以包括用于第二芯片145的公共块181。公共块181的厚度可以被选择以调整集成光栅耦合器系统102和其他光学组件之间的光学对准。第一波导130被配置为从第一芯片105的第一端接收光束,并且使该光束透射通过第一芯片105的第二端。第二芯片145包括第二基板150和第二光栅结构190,第二光栅结构190由布置在第二基板150上的第二光栅曲线(例如,图6B中的曲线640)形成。第二芯片145被配置为从第一芯片105的第二端接收光束,并且使该光束从第二芯片145的端部透射。在这种情况下,第二芯片145的一部分包括凹形区域153,以使得第一芯片被设置在第二芯片153的凹形区域的表面上。应注意到,凹形区域153的深度 Δd 被形成为使得来自第一芯片105的第二端的光束在第二光栅结构190处、经由第二芯片145的顶部145T被接收。为此,可以通过蚀刻来形成凹形区域153和深度 Δd 以实现以上在图1A中描述的 Δh 和 Δx 的范围。另外,公共块181被配置为安装第二芯片145。

[0037] 图1D示出集成光栅耦合器系统的模拟光传播的截面图。这示出在第一芯片的第一

端接收到的传入的光被以浅角向下衍射,在第一光学芯片刻面(端部)105S处被折射,并且被引导到第二芯片145的顶部145T上。

[0038] 图2A示出例示说明光栅结构295的顶视图的例子,其中阴影区域240是包覆层厚度大于周围区域的区域,220是经蚀刻的光栅区域,230是输入波导。

[0039] 应注意到,第一端的笔直端到第一光栅线之间的距离 L_{gr} 被布置为使得光束的大量的强度可以到达第一光栅曲线(线),而没有光束的不想要的衍射。例如,距离 L_{gr} 可以是 $n\lambda_g$ 的范围(n :倍数; λ_g :波导中的光束的波长),其中倍数 n 可以在10到1000之间,更优选地为50-500。

[0040] 图2B示出蚀刻区域220的光栅区域的中心线的顶视图,其中光栅曲线被表达为:

$$[0041] \quad q\lambda = xn_c \cos \phi_c - n_{eff}(x^2 + y^2)^{\frac{1}{2}} + \Delta_x x^2 + \Delta_y y^2 \quad (1)$$

[0042] 其中 x 和 y 分别是平行于和垂直于光栅结构中的光传播的方向, $q=m, m+1, m+2 \dots (m > 0)$ 是对应于每个光栅线的整数, λ 是波长, n_c 是基板的折射率, ϕ_c 是从波导表面法线起算的角度, n_{eff} 是波导的有效折射率, Δ_x 和 Δ_y 是光栅啁啾的系数,表达 x 和 y 方向上的变窄或聚焦效果。 Δ_x 和 Δ_y 的负值意味着曲线的间距或间隔随着曲线远离原点(0,0)(即,输入波导的端部)移动而缩小。注意到,Eq.(1)不一定表达椭圆线,除非 Δ_x 和 Δ_y 这两者都为零,然而,它们可以用椭圆线非常好地逼近。实际的光栅曲线是Eq.(1)的一部分,以使得它们形成如图2A所示的朝向光束的光传播方向的突起。

[0043] 来自该光栅的衍射光可以在两个维度上被操纵,即,在每个都垂直于衍射射束传播方向的两个正交轴上。通过对于 Δ_x 和 Δ_y 的负值的适当的选择,衍射射束可以随着其传播而变窄。在 Δ_x 或 Δ_y 等于零(即,光栅曲线之间的距离保持恒定)的情况下,衍射射束在对应的方向上保持准直。

[0044] 此外,当 Δ_x 和 Δ_y 的绝对值小时,Eq.(1)所表达的光栅曲线具有以固定速率缩小的距离。该值可以被典型地确定在间距的0.2%和2%之间,以便具有足够的变窄的效果(以在光栅640的区域内形成变窄的射束,参见图6A和图6B),但是不具有太近的聚焦距离。

[0045] 集成光栅耦合器系统可以在同一基板110上包含一个或多个半导体激光器(未示出)。在这样的情况下,光束从半导体层透射,并且通过波导130被接收,金属层182可以被用作半导体激光器的电极。然而,半导体激光器对于任何反射都是非常敏感的。这可能引起模式跳变或激光线宽波动。因此,使来自腔体内部或外部的光学组件(包括趋向于示出少量背射的光栅耦合器)的任何反射最小化是非常重要的。

[0046] 图3示出二维光栅的示意图,其中二维光栅相对于光束310的光传播方向是不对称的。在这种情况下,二维光栅被布置为使得来自光栅曲线的反射光被防止耦合到波导的第一端。换句话说,曲线300的轴320(在近乎椭圆曲线的情况下是长轴)以非零角度 α_0 与波导线310相交。

[0047] 包覆层120可以是非半导体材料。与使用通常需要昂贵的晶体再生长的半导体包覆层不同地,电介质(SiO_2 或 Si_3N_4)或聚合物材料不需要再生长,所以制造更容易,成本更低。

[0048] 然而,电介质或聚合物材料的折射率通常在1.4和2.3之间,而波导层的折射率在大多数光学通信发生的1.3-1.6 μm 的波长处在0.3和3.6之间。因此,当半导体被用于包覆层

中时,波导层和包覆层之间的折射率差变大。这造成以下情形,即,更高阶($n=2,3,4,5\cdots$)的衍射起到更大的作用,并且使与通常被做在Si基板上的另一光栅耦合器(或另一光学组件)的耦合效率降低。因此,使更高阶的衍射最小化是非常重要的。

[0049] 每个衍射级与衍射光栅的傅里叶分量高度相关。例如,矩形衍射光栅包含大量的三阶和五阶傅里叶分量,所以三阶衍射和五阶衍射非常高。因此,有效地使光栅的上升沿和下降沿缓和是重要的。

[0050] 图4示出光栅的侧视图,其中被基板310和包覆层430夹住的波导层420由具有多于两个的高度层级或台阶的光栅460形成。这可以通过多个光刻和蚀刻处理来形成。因为InP(磷化铟)光栅耦合器的典型的光栅间距为8-12 μm ,所以即使利用有能力处理最小特征大小为 $\sim 0.5\mu\text{m}$ 的处理,多台阶光栅的形成也是可行的。

[0051] 另外,如图5所示,光栅的截面形状可以是不对称的。相对于光传播方向540,光栅可以具有更陡的填料蚀刻(sizing etch)和更缓的下降沿,这造成了有效的闪耀光栅效果。这样,输入的光被更有效地引导到向下的方向550。

[0052] 图6A示出包括第一芯片(光束透射侧)和第二芯片(从第一芯片接收透射的射束)的光栅耦合器的示例结构的截面图。如上所述,光栅线是根据关于图2A和图2B的方程(1)布置的,具有预定的距离和曲率。图6B示出图6A的光栅耦合器系统的顶视图,其中光栅线是弯曲的。 θ_1 和 θ_2 分别是用于第一芯片和第二芯片的同心光栅线的角度。使侧向射束分散度变窄的一种方式是使用弯曲的光栅,诸如椭圆光栅。图6A和图6B分别示出光栅耦合器系统600的截面图和顶部,其中第一光学芯片610和第二光学芯片630分别具有椭圆光栅620和640。在一个例子中,具有大约 $1\mu\text{m}$ 宽度的InP波导615以至少 10° 的全宽连接到椭圆光栅620。具有 $0.5\mu\text{m}$ 宽度的硅波导635也连接到椭圆硅光栅640。

[0053] 本发明的上述实施例可以以许多方式中的任何一种方式实现。例如,实施例可以使用硬件、软件或它们的组合来实现。当用软件实现时,软件代码可以在任何合适的处理器或处理器集合上执行,不管是在单个计算机中提供的,还是分布在多个计算机之间。这样的处理器可以被实现为在集成电路组件中具有一个或多个处理器的集成电路。但是,处理器可以使用任何合适的格式的电路系统来实现。

[0054] 此外,本发明的实施例可以被实施为其例子已经被提供的方法。可以以任何合适的方式对作为所述方法的一部分执行的动作进行排序。因此,可以构造其中按与所例示说明的次序不同的次序执行动作(可以包括同时执行一些动作,即使在说明性实施例中被示为顺序的动作)的实施例。

[0055] 诸如“第一”、“第二”的序数词在权利要求书中限定权利要求元素的使用本身并不暗示一个权利要求元素与另一个权利要求元素相比的任何优先级、优先序或次序或方法的动作被执行的时间次序,而是仅被用作区分一个具有某个名称的权利要求元素与具有相同名称(但是使用序数词)的另一个元素的标记来区分权利要求元素。

[0056] 尽管以上参照某些优选实施例描述了本公开,但是要理解可以在本公开的精神和范围内做出各种其他的改动和修改。因此,所附权利要求书的方面涵盖落在本公开的真实的精神和范围内的所有的这样的变化和修改。

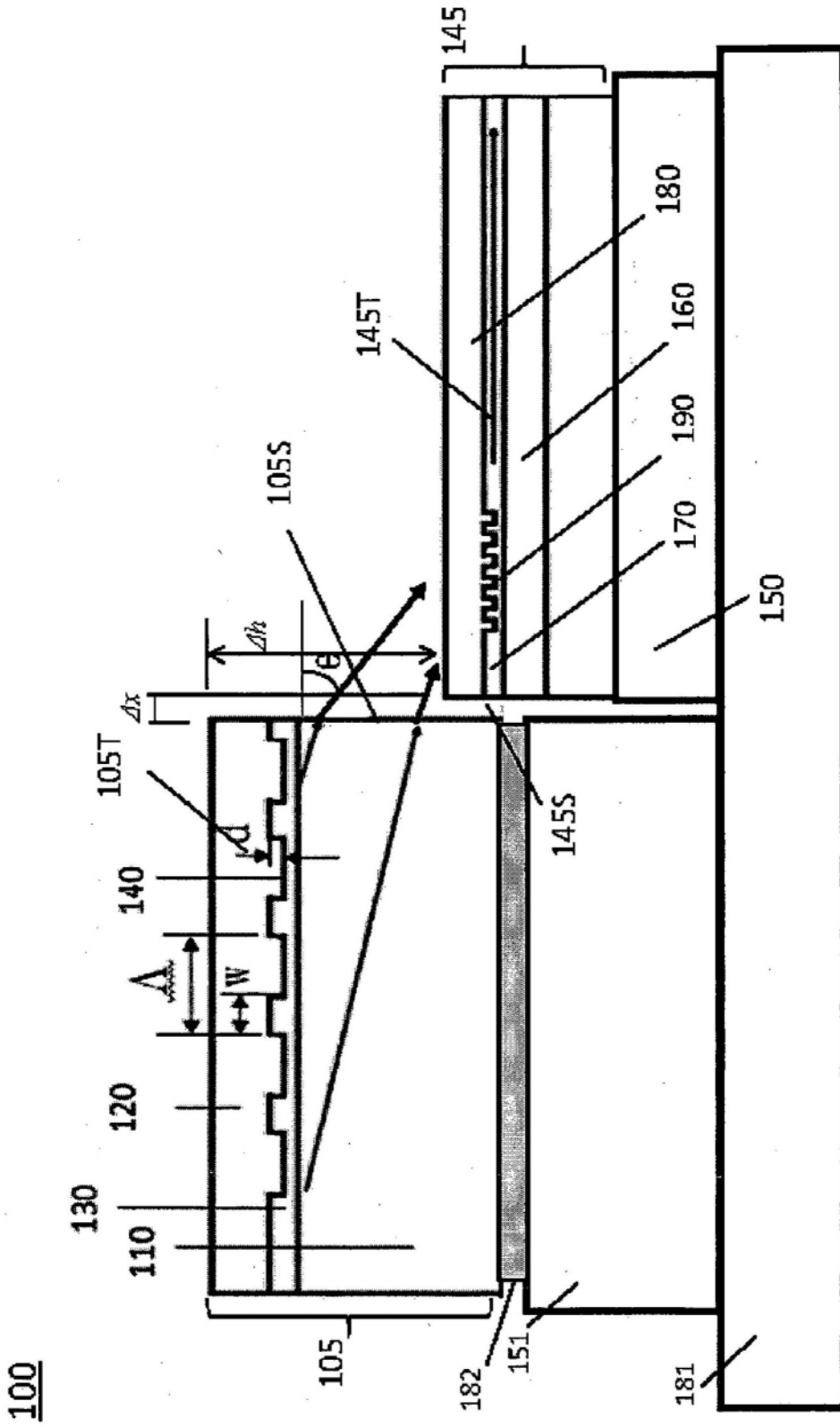


图1A

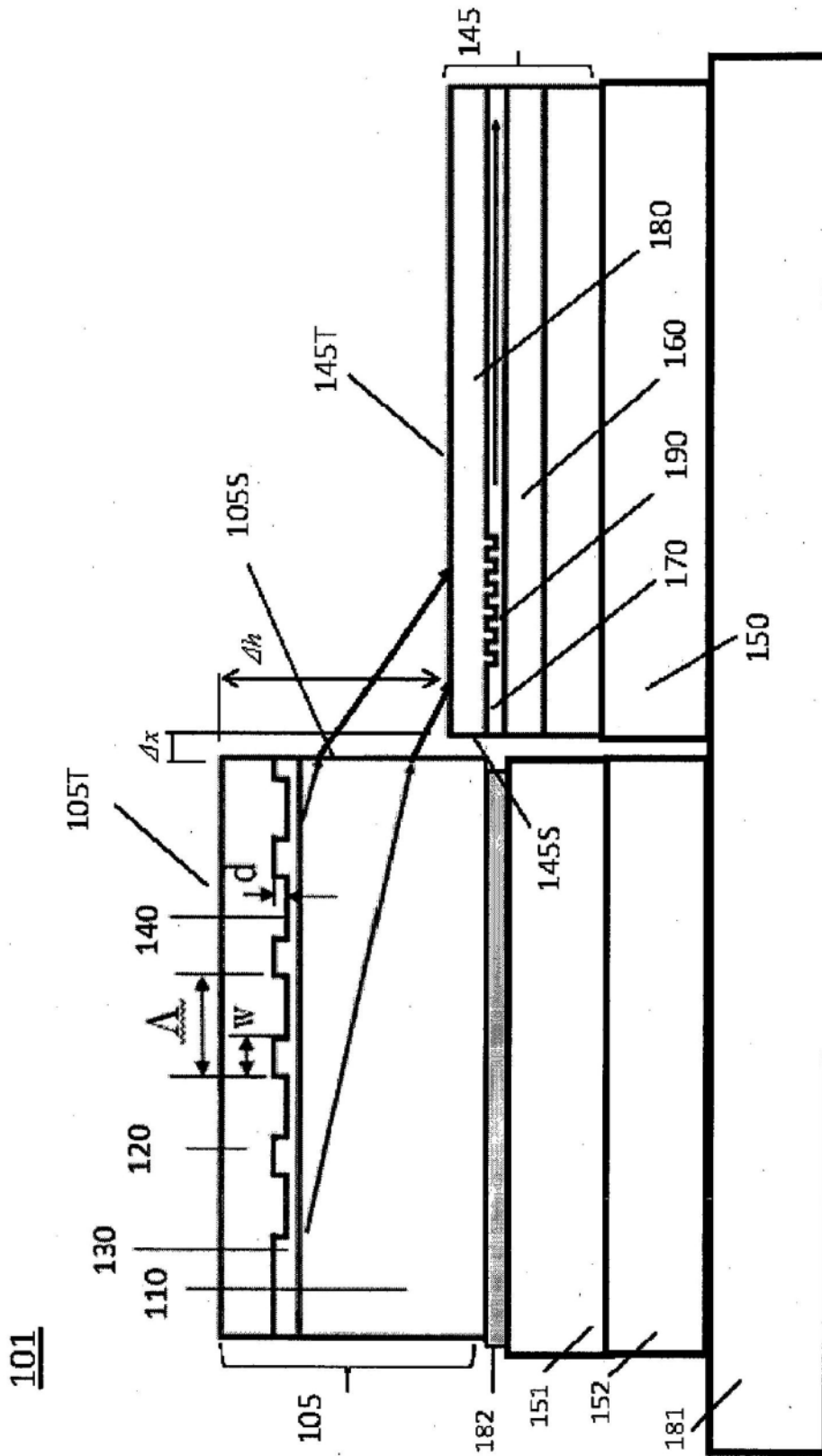


图1B

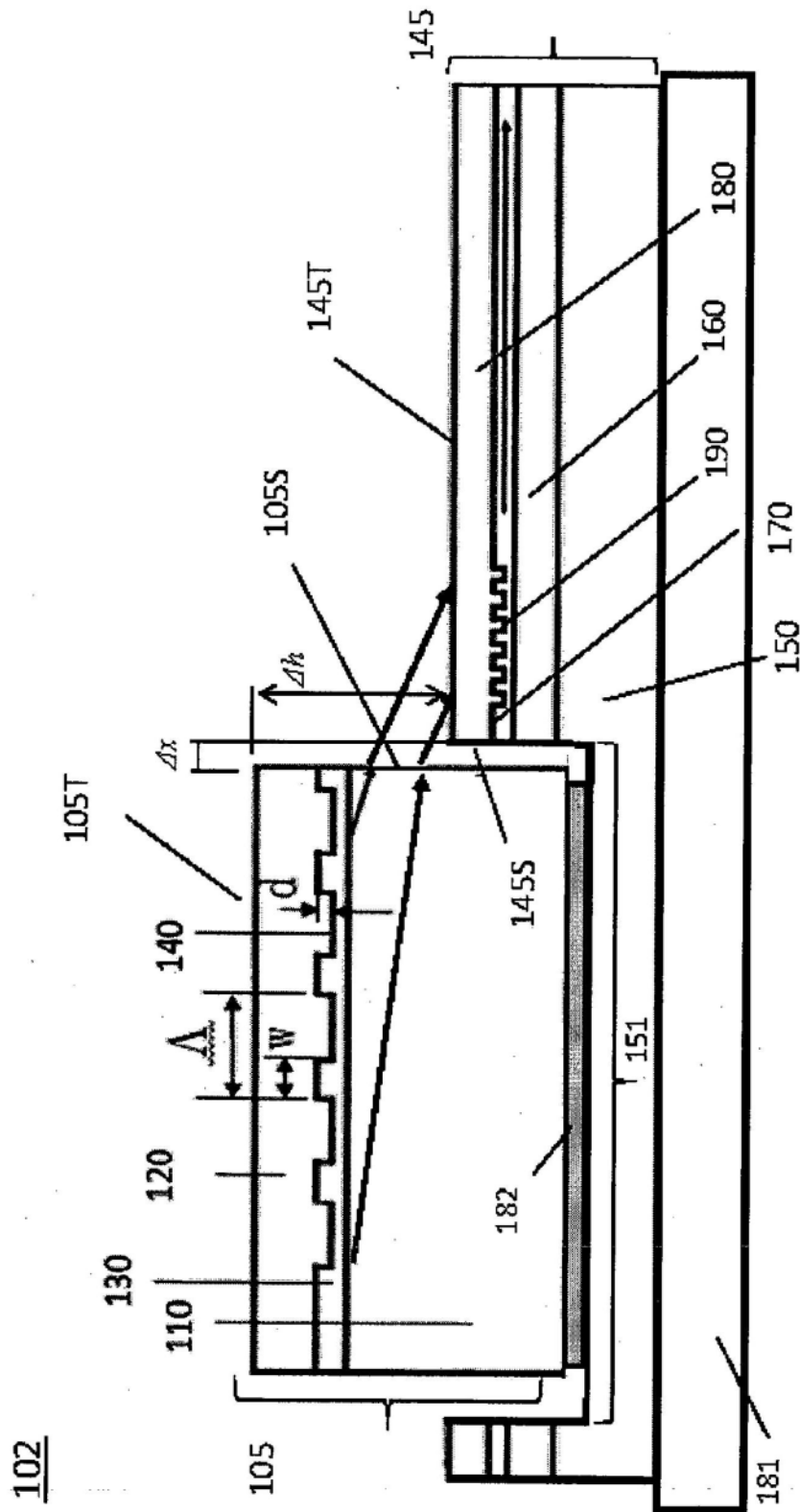


图1C

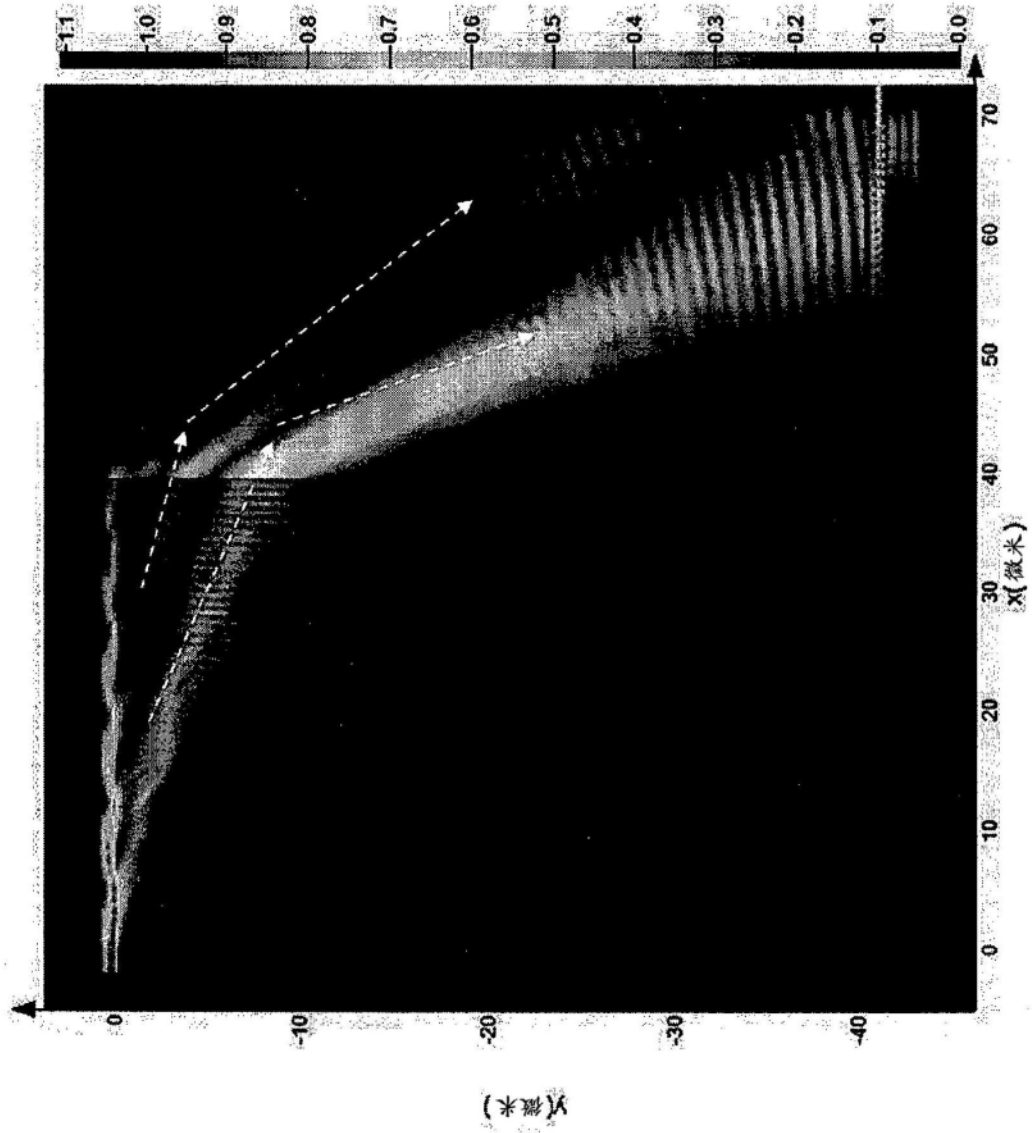


图1D

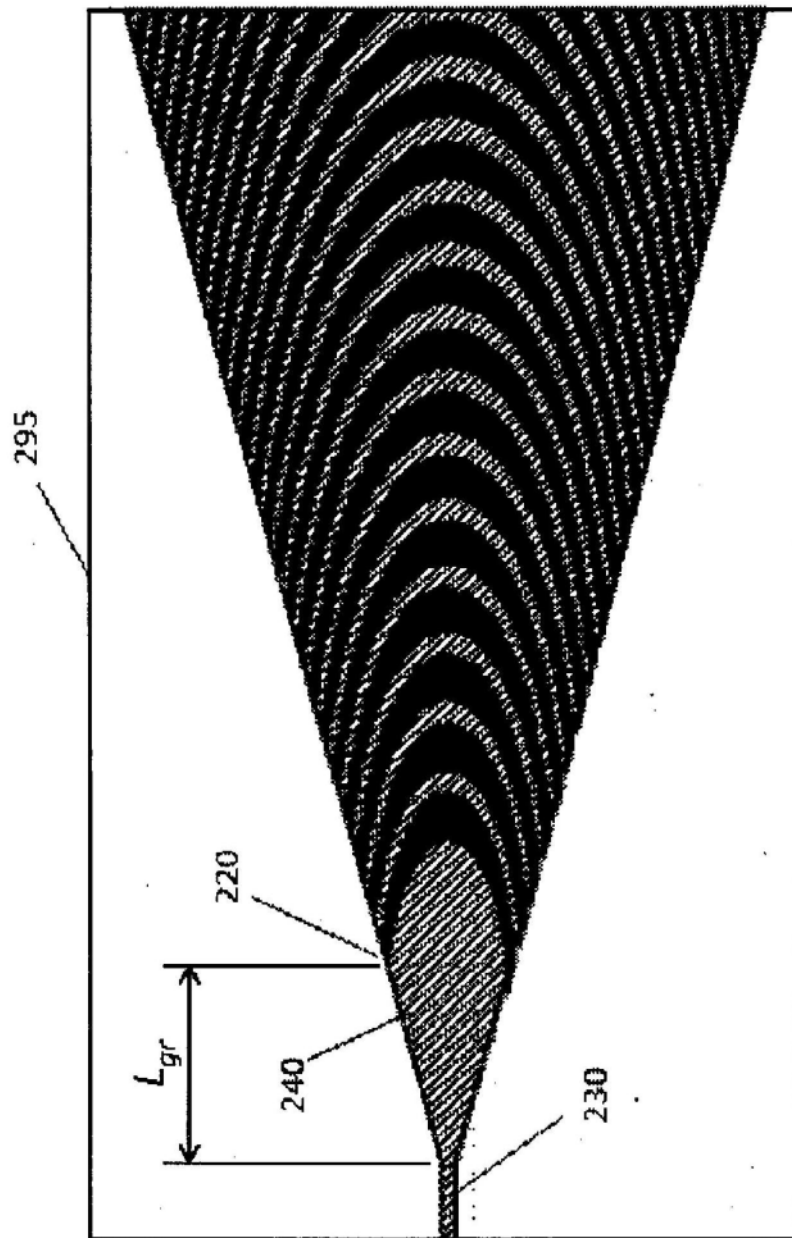


图2A

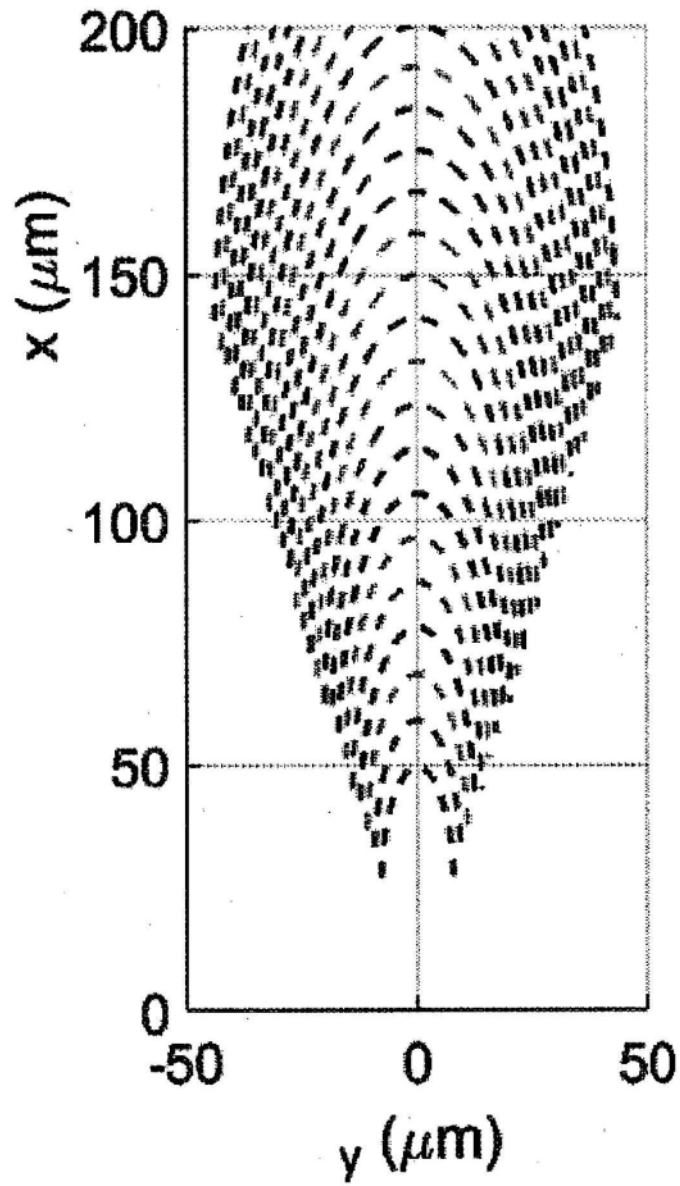


图2B

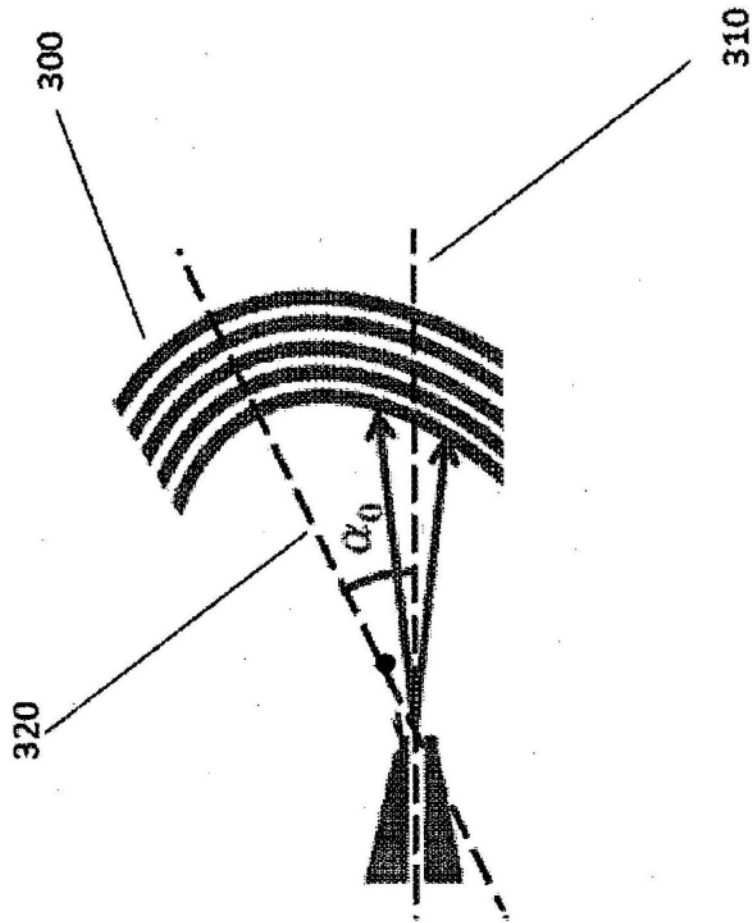


图3

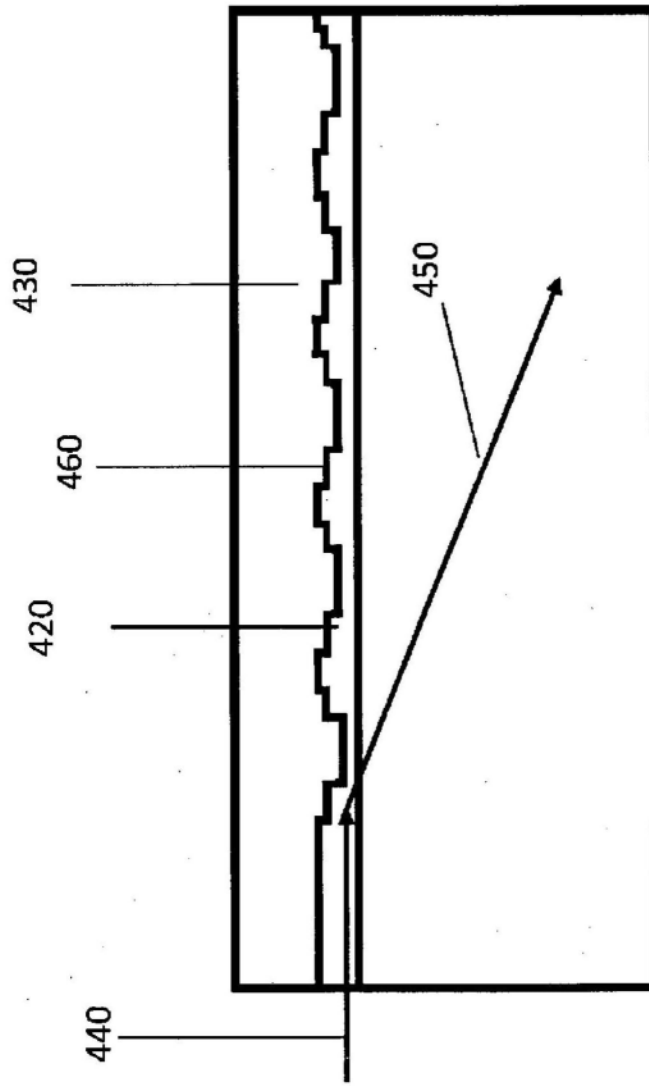


图4

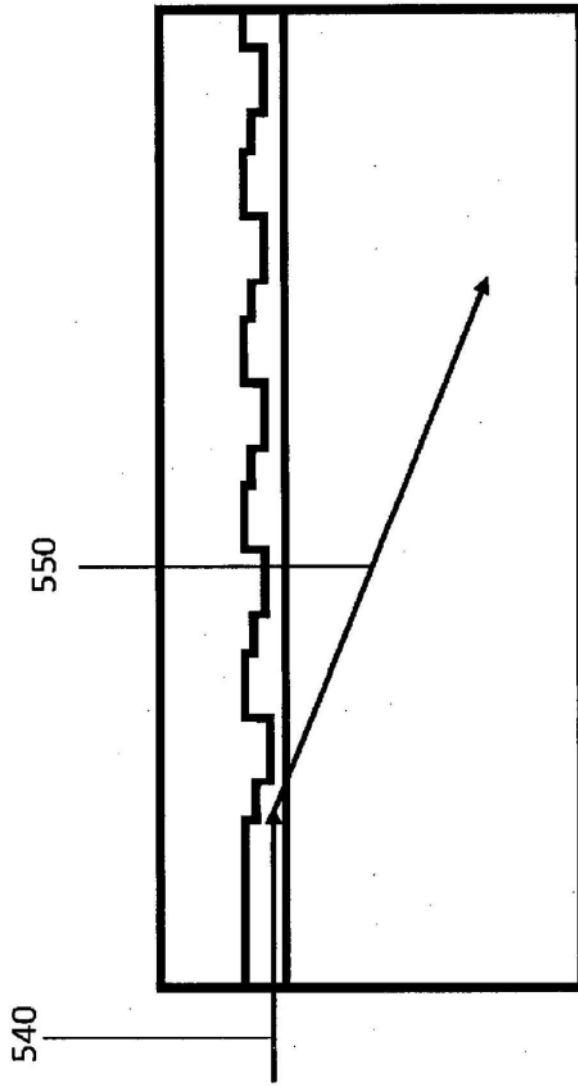


图5

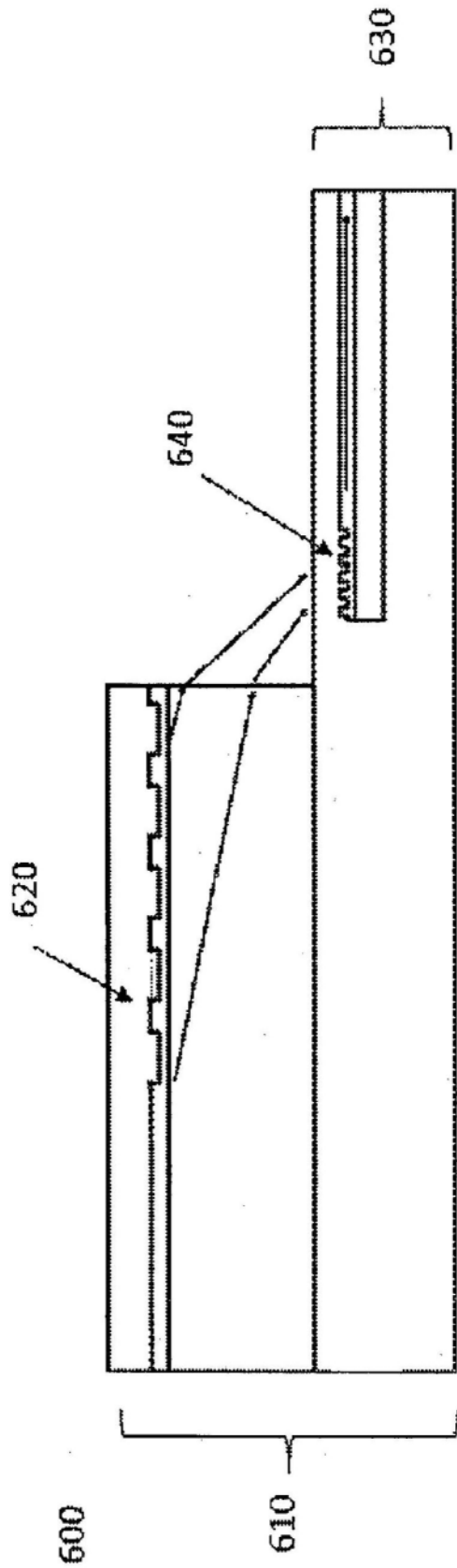


图6A

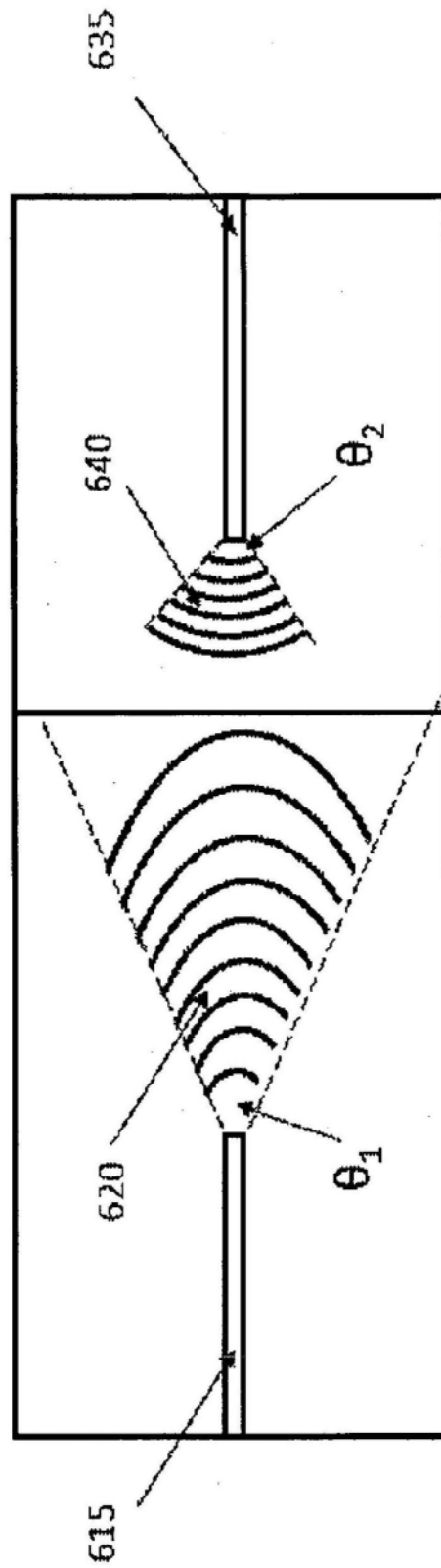


图6B