

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4330821号
(P4330821)

(45) 発行日 平成21年9月16日(2009.9.16)

(24) 登録日 平成21年6月26日(2009.6.26)

(51) Int.Cl.	F I
HO 1 L 21/56 (2006.01)	HO 1 L 21/56 E
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 5 O 1 P
HO 1 L 21/301 (2006.01)	HO 1 L 21/78 M
HO 1 L 21/304 (2006.01)	HO 1 L 21/78 Q
	HO 1 L 21/304 6 2 2 J
	請求項の数 7 (全 50 頁) 最終頁に続く

(21) 出願番号	特願2001-203647 (P2001-203647)	(73) 特許権者	000003078
(22) 出願日	平成13年7月4日(2001.7.4)		株式会社東芝
(65) 公開番号	特開2003-17513 (P2003-17513A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成15年1月17日(2003.1.17)	(74) 代理人	100058479
審査請求日	平成17年7月6日(2005.7.6)		弁理士 鈴江 武彦
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100092196
			弁理士 橋本 良郎
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100070437
			弁理士 河井 将次
			最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

素子が形成されたウェーハの主表面に、前記素子に電氣的に接続されたスタッド・バンプを形成する第1の工程と、

前記ウェーハのスタッド・バンプ形成面側に、封止材として働くシート状の樹脂を貼り付けて被覆する第2の工程と、

前記ウェーハのダイシングラインまたはチップ分割ラインに沿って、前記封止材を切断し且つ前記ウェーハの裏面に達しない深さの溝を形成する第3の工程と、

前記ウェーハの裏面研削を少なくとも前記溝に達する深さまで行うことにより、ウェーハの薄厚化と個々のチップへの分離を同時に行う第4の工程と、

前記裏面研削によって個片化されたチップをピックアップする第5の工程と、

加熱して、ピックアップしたチップのスタッド・バンプを溶融させて基板にフリップチップ接続により接合して実装し、且つ同時に前記封止材を溶融させて前記ピックアップしたチップと前記基板との間を封止する第6の工程と

を具備することを特徴とする半導体装置の製造方法。

【請求項 2】

前記ウェーハの裏面研削工程の前に、前記ウェーハのバンプ形成面を被覆する前記封止材上に、表面保護テープを貼り付ける工程を更に具備することを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項 3】

10

20

前記ウェーハの裏面研削工程の前に、前記ウェーハの bumps 形成面を被覆する前記封止材上に、紫外線硬化型の表面保護テープを貼り付ける工程と、前記ウェーハの裏面研削工程の後に、前記表面保護テープに紫外線を照射して粘着力を低下させる工程とを更に具備することを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 4】

前記ピックアップ工程の前に、個片化された各チップの裏面にピックアップ・テープを貼り付ける工程を更に具備することを特徴とする請求項 1 乃至 3 いずれか 1 つの項に記載の半導体装置の製造方法。

【請求項 5】

前記ピックアップ工程の前に、個片化された各チップの裏面に紫外線硬化型のピックアップ・テープを貼り付ける工程と、このピックアップ・テープに紫外線を照射して粘着力を低下させる工程とを更に具備することを特徴とする請求項 1 乃至 3 いずれか 1 つの項に記載の半導体装置の製造方法。

10

【請求項 6】

前記フリップチップ接続工程において、前記 bumps の基板への接合は、超音波を印加した状態で行われることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 7】

ピックアップしたチップの前記 bumps を基板に接合して実装し、且つ同時に前記封止材を溶解させて封止する工程の後に、アフター・キュア工程を更に具備することを特徴とする請求項 1 乃至 6 いずれか 1 つの項に記載の半導体装置の製造方法。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体装置の製造方法に関するもので、特に素子形成の終了したウェーハを個々のチップに個片化し、各々のチップをピックアップして実装する工程に関するものである。

【0002】

【従来の技術】

従来、半導体装置の製造工程は、例えば図 6 1 のフローチャートに示すように行われている。まず、半導体基板（ウェーハ）に、周知のプロセスにより素子を形成する（STEP 1）。次に、素子を形成したウェーハの主表面に、上記素子に電氣的に接続された bumps を形成する（STEP 2）。上記ウェーハの裏面に裏面研削用のテープ（BSGテープ）を貼り付け（STEP 3）、裏面研削（BSG）を行ってウェーハを薄厚化する（STEP 4）。その後、薄厚化したウェーハの素子形成面にダイシング・テープを貼り付け（STEP 5）、ダイヤモンドブレードやレーザーブレード等により裏面側からダイシング（フルカット・ダイシング）して個片化する（STEP 6）。次に、ウェーハを個片化して形成したチップの裏面をコレットと呼ばれる吸着ツールを用いてピックアップし（STEP 7）、基板に封止樹脂を貼り付けた後、この封止樹脂を貼り付けた基板にチップを貼り付け（STEP 8）、フリップチップ接続及び封止を行って実装する（STEP 9）。

30

【0003】

しかしながら、上記のような製造方法では、下記（a）～（c）のような問題がある。

40

【0004】

（a） bumps を形成した後に裏面研削を行うので、bumps を起点にしてウェーハが割れてしまい、歩留まりが低下する。このため、bumps の高さを制限することが必須となり、ボール・bumps やスタッド・bumps のような高い bumps を使うチップは、ウェーハを薄くすることができない。

【0005】

（b） 基板への封止樹脂の貼り付けと、基板（封止樹脂付き）とチップの貼り付けの 2 つの工程が必要となるため、貼り付けの位置ズレが大きい。

【0006】

50

(c) 上記位置ズレを回避するために、封止樹脂のサイズをチップサイズよりも大きくすることが必要となるため、フリップチップ接続時に、チップ裏面に封止樹脂が這い上がることがある。これを抑えるためには、フリップチップ接続時にチップ裏面を覆うためのテフロンシート等が必要となり、製造コストが高くなる。

【0007】

上記(a)の問題を回避するために、図62のフローチャートに示すように、ウェーハを個々のチップに個片化(STEP5:フルカット・ダイシング及びSTEP6:ピックアップ)してからパンプを形成する(STEP7:スタッド・パンプ形成)製造方法も提案されているが、各チップ毎にスタッド・パンプを形成しなければならないため、ウェーハ状態でパンプを形成する製造方法に比べて製造工程の複雑化を招くことになり、製造コストの上昇は避けられない。

10

【0008】

【発明が解決しようとする課題】

上記のように従来の半導体装置の製造方法は、裏面研削時にパンプを起点にしてウェーハが割れてしまい、歩留まりが低下するという問題があった。

【0009】

また、ボール・パンプやスタッド・パンプのような高いパンプを使うチップは、ウェーハを薄くすることができないという問題があった。

【0010】

更に、基板への封止樹脂の貼り付けと、基板(封止樹脂付き)とチップの貼り付けの2つの工程が必要となり、位置ズレにより実装精度が低下するという問題があった。

20

【0011】

更にまた、チップ裏面への封止樹脂の這い上がりを防止しようとするとテフロンシート等が必要となり、製造コストが高くなるという問題があった。

【0012】

また、ウェーハを個片化してからパンプを形成する製造方法は、製造工程の複雑化を招き、製造コストも上昇するという問題があった。

【0013】

この発明は上記のような事情に鑑みてなされたもので、その目的とするところは、ウェーハの割れによる製造歩留まりの低下を抑制できる半導体装置の製造方法を提供することにある。

30

【0014】

また、この発明の他の目的は、ボール・パンプやスタッド・パンプのような高いパンプを使うチップであってもウェーハを薄くすることができる半導体装置の製造方法を提供することにある。

【0015】

この発明の更に他の目的は、基板への封止樹脂の貼り付けと、基板(封止樹脂付き)とチップの貼り付けの位置ズレを小さくして実装精度を向上できる半導体装置の製造方法を提供することにある。

【0016】

この発明の別の目的は、フリップチップ接続時にチップ裏面を覆うためのテフロンシート等を不要にして低コスト化が図れる半導体装置の製造方法を提供することにある。

40

【0017】

この発明の更に別の目的は、製造工程の簡単化と低コスト化を図れる半導体装置の製造方法を提供することにある。

【0018】

【課題を解決するための手段】

この発明の第1の半導体装置の製造方法は、素子が形成されたウェーハの主表面に、前記素子に電氣的に接続されたパンプを形成する工程と、前記ウェーハのダイシングラインまたはチップ分割ラインに沿って、前記ウェーハの主表面側から裏面に達しない深さの溝を

50

形成する工程と、前記ウェーハの bumps 形成面側を封止材で被覆する工程と、前記ウェーハの裏面研削を行うことにより、ウェーハの薄厚化と個々のチップへの分離を同時に行う工程と、前記裏面研削によって個片化されたチップをピックアップする工程と、ピックアップしたチップの bumps を基板に接合して実装し、且つ同時に前記封止材を溶融させて封止する工程とを具備することを特徴としている。

【0019】

また、この発明の第2の半導体装置の製造方法は、素子が形成されたウェーハのダイシングラインまたはチップ分割ラインに沿って、前記ウェーハの主表面側から裏面に達しない深さの溝を形成する工程と、前記ウェーハの主表面に、前記素子に電氣的に接続された bumps を形成する工程と、前記ウェーハの bumps 形成面側を封止材で被覆する工程と、前記ウェーハの裏面研削を行うことにより、ウェーハの薄厚化と個々のチップへの分離を同時に行う工程と、前記裏面研削によって個片化されたチップをピックアップする工程と、ピックアップしたチップの前記 bumps を基板に接合して実装し、且つ同時に前記封止材を溶融させて封止する工程とを具備することを特徴としている。

10

【0020】

更に、この発明の第3の半導体装置の製造方法は、素子が形成されたウェーハの主表面に、前記素子に電氣的に接続された bumps を形成する工程と、前記ウェーハの bumps 形成面側を封止材で被覆する工程と、前記ウェーハのダイシングラインまたはチップ分割ラインに沿って、前記封止材を切断し且つ前記ウェーハの裏面に達しない深さの溝を形成する工程と、前記ウェーハの裏面研削を行うことにより、ウェーハの薄厚化と個々のチップへの分離を同時に行う工程と、前記裏面研削によって個片化されたチップをピックアップする工程と、ピックアップしたチップの前記 bumps を基板に接合して実装し、且つ同時に前記封止材を溶融させて封止する工程とを具備することを特徴としている。

20

【0021】

上記のような製造方法によれば、 bumps 形成後にウェーハの主表面を封止材で被覆するため、 bumps 以外の部分が封止材で埋め込まれ、見かけ上の bumps の突起がなくなるので、裏面研削時のウェーハの割れを低減でき、ボール・ bumps やスタッド・ bumps のような高い bumps を使うチップであってもウェーハの割れを抑制しつつ薄くすることができる。これによって、製造歩留まりの低下を抑制でき、ウェーハの更なる薄厚化も図れる。

【0022】

また、チップと封止材が一体化した状態でピックアップを行うので、封止材がチップの補強部材としての役割を担うことになり、薄いチップをピックアップする際のチップの割れを大幅に低減できる。

30

【0023】

更に、ピックアップしたチップを基板に実装する際、封止材を溶融させて実装と封止を同時に行うので、製造工程の簡単化と低コスト化が図れる。

【0024】

更にまた、第3の製造方法のように、チップと封止材を一体化した状態で溝を形成すれば、チップと封止材とを同時に切断するので、チップと封止材の位置ズレがなく、実装精度を向上できる。しかも、チップと封止材の位置ズレがないので、封止材のサイズをチップサイズよりも大きくする必要がなく、封止時にチップ裏面に封止樹脂が這い上がることがない。よって、チップ裏面を覆うためのテフロンシート等を不要にして低コスト化も図れる。

40

【0025】

また、ウェーハ状態で bumps を形成するので、ウェーハを個々のチップに個片化してから bumps を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【0026】

【発明の実施の形態】

以下、この発明の実施の形態について図面を参照して説明する。

[第1の実施の形態]

50

図1及び図2はそれぞれ、この発明の第1の実施の形態に係る半導体装置の製造方法について説明するためのもので、図1(a)~(g)はそれぞれ製造工程を順次示す断面図、図2はそのフローチャートである。

【0027】

まず、半導体基板(ウェーハ)に、周知のプロセスにより種々の素子を形成する(STEP1)。次に、図1(a)に示すように、素子形成の終了したウェーハ1の主表面にバンプ2を形成する(STEP2)。ここでは、スタッド・バンプを形成する場合を例にとり示しており、キャピラリ10を用いて上記素子に電氣的に接続されたバンプ2を形成する。その後、図1(b)に示すように、ウェーハ1の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いて裏面に達しない深さの溝4を形成、いわゆるハーフカット・ダイシングを実施する(STEP3)。次に、図1(c)に示すように、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ2を埋め込むように封止材3Aでコーティングする(STEP4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図1(d)に示すように、上記封止材3A上に表面保護テープ(BSGテープ)5を貼り付け(STEP5)、図1(e)に示すように、砥石6によりウェーハ1の裏面研削(STEP6)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、個片化されたチップ1'をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。そして、図1(f)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、表面保護テープ5をバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、表面保護テープ5を介在してチップ1'を封止材3A側から矢印方向に突き上げてチップ1'のコーナー部を表面保護テープ5から剥離し、コレットと呼ばれる吸着ツールでチップ1'の裏面側を吸着して剥離することによりピックアップする(STEP7)。この際、封止材3Aは、溝4上に対応する位置で引きちぎられて切断される。その後、図1(g)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてバンプ2を溶融することにより、チップ1'のバンプ2と基板14上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、チップ1'の基板14への実装と樹脂封止とが同時に行なわれる(STEP8)。

【0028】

上記のような製造方法によれば、バンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、バンプ2以外の部分が封止材で埋め込まれ、見かけ上のバンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。従来は、ボール・バンプやスタッド・バンプ等の高さの高いバンプでは、裏面研削用の表面保護テープ5ではバンプの突起による段差を吸収することができず、ウェーハ1が割れる恐れがあった。しかし、封止材を液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずバンプ2による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ5を貼り付けることによって、2つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

【0029】

また、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

10

20

30

40

50

【 0 0 3 0 】

更に、ピックアップしたチップ 1' をフリップチップ接続で基板 1 4 に実装する際に、封止材 3 A を溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【 0 0 3 1 】

しかも、ピックアップ時にウェーハ 1 の素子形成面に形成した封止材 3 A を溝 4 上で切断するので、封止材 3 A のサイズはチップサイズとほぼ等しくなり、チップ 1' と封止材 3 A の位置ズレを小さくしてフリップチップ接続時に封止材 3 A がチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

10

【 0 0 3 2 】

また、ウェーハ状態でパンプ 2 を形成するので、ウェーハ 1 を個々のチップ 1' に個片化してからパンプ 2 を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【 0 0 3 3 】

[第 2 の実施の形態]

図 3 及び図 4 はそれぞれ、この発明の第 2 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 3 (a) ~ (h) はそれぞれ製造工程を順次示す断面図、図 4 はそのフローチャートである。

【 0 0 3 4 】

本第 2 の実施の形態が上述した第 1 の実施の形態と異なるのは、図 3 (g) に示す工程 (S T E P 8) でチップ 1' の基板 1 4 への実装と樹脂封止を同時に行なった後、図 3 (h) に示すように、封止樹脂 3 を硬化させるためにアフター・キュア (矢印 1 5 で表す) を行う (S T E P 9) 点にある。

20

【 0 0 3 5 】

他の工程は、第 1 の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【 0 0 3 6 】

このような製造方法であっても、上記第 1 の実施の形態と実質的に同様な作用効果が得られる。

【 0 0 3 7 】

[第 3 の実施の形態]

図 5 及び図 6 はそれぞれ、この発明の第 3 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 5 (a) ~ (f) はそれぞれ製造工程を順次示す断面図、図 6 はそのフローチャートである。

30

【 0 0 3 8 】

まず、半導体基板 (ウェーハ) に、周知のプロセスにより種々の素子を形成する (S T E P 1) 。次に、図 5 (a) に示すように、素子形成の終了したウェーハ 1 の主表面にパンプ 2 を形成する (S T E P 2) 。ここでは、スタッド・パンプを形成する場合を例にとって示しており、キャピラリ 1 0 を用いて上記素子に電氣的に接続されたパンプ 2 を形成する。その後、図 5 (b) に示すように、ウェーハ 1 の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライパー、ダイヤモンドブレード、あるいはレーザースクライパー等を用いて裏面に達しない深さの溝 4 を形成、いわゆるハーフカット・ダイシングを実施する (S T E P 3) 。引き続き、図 5 (c) に示すように、上記ウェーハ 1 の素子形成面側に、シート状の樹脂を貼り付けることによって、上記パンプ 2 を埋め込むように封止材 3 B でコーティングする (S T E P 4) 。この封止材 3 B は、シート状の基材 3 B - 1 と、この基材 3 B - 1 の表面に形成された封止樹脂層 3 B - 2 とで形成され、上記封止樹脂層 3 B - 2 側が上記ウェーハ 1 の素子形成面に接着される。その後、図 5 (d) に示すように、砥石 6 によりウェーハ 1 の裏面研削 (S T E P 5) を行って、ウェーハ 1 の薄厚化と個々のチップ 1' への分割を同時に行う (先ダイシング) 。研削終了後、個片化されたチップ 1' をピックアップ装置の固定テーブルに装着し、

40

50

ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。そして、図5(e)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いた状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、チップを封止樹脂3B側から矢印方向に突き上げ、コレットと呼ばれる吸着ツールでチップ1'の裏面側を吸着して剥離することによりピックアップする(STEP6)。この際、封止樹脂層3B-2は、基材3B-1から剥がされ、チップ1'の素子形成面側に残存される。その後、図5(f)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてバンプ2を溶融することにより、チップ1'のバンプ2と基板14上に形成されたパッドまたは

10

バンプとをフリップチップ接続で接合して実装するとともに、封止樹脂層3B-2を溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP7)。

【0039】

上記のような製造方法によれば、バンプ2の形成後にウェーハ1の主表面を封止材3Bでコーティングするため、バンプ2以外の部分が封止材3Bで埋め込まれ、見かけ上のバンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。

【0040】

また、チップ1'と封止樹脂層3B-2が一体化した状態でピックアップを行うので、封止樹脂層3B-2がチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

20

【0041】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止樹脂層3B-2を溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【0042】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止樹脂層3B-2を溝4上で切断するので、封止樹脂層3B-2のサイズはチップサイズとほぼ等しくなり、チップ1'と封止材の位置ズレを小さくしてフリップチップ接続時に封止材がチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

30

【0043】

また、ウェーハ状態でバンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからバンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【0044】

[第4の実施の形態]

図7及び図8はそれぞれ、この発明の第4の実施の形態に係る半導体装置の製造方法について説明するためのもので、図7(a)~(g)はそれぞれ製造工程を順次示す断面図、図8はそのフローチャートである。

40

【0045】

本第4の実施の形態が上述した第3の実施の形態と異なるのは、図7(f)に示す工程(STEP7)でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図7(g)に示すように、封止樹脂3を硬化させるためにアフター・キュア(矢印15で表す)を行う(STEP8)点にある。

【0046】

他の工程は、第3の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0047】

このような製造方法であっても、上記第3の実施の形態と実質的に同様な作用効果が得ら

50

れる。

【 0 0 4 8 】

[第 5 の実施の形態]

図 9 及び図 10 はそれぞれ、この発明の第 5 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 9 (a) ~ (g) はそれぞれ製造工程を順次示す断面図、図 10 はそのフローチャートである。

【 0 0 4 9 】

まず、半導体基板 (ウェーハ) に、周知のプロセスにより種々の素子を形成する (S T E P 1)。次に、図 9 (a) に示すように、ウェーハ 1 の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いて裏面に達しない深さの溝 4 を形成、いわゆる
10 ハーフカット・ダイシングを実施する (S T E P 2)。その後、図 9 (b) に示すように、素子形成の終了したウェーハ 1 の主表面にバンプ 2 を形成する (S T E P 3)。ここでは、スタッド・バンプを形成する場合を例にとり示しており、キャピラリ 10 を用いて上記素子に電氣的に接続されたバンプ 2 を形成する。次に、図 9 (c) に示すように、上記ウェーハ 1 の素子形成面側を、液状樹脂によるスピンコートにより、上記バンプ 2 を埋め込むように封止材 3 A でコーティングする (S T E P 4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図 9 (d) に示すように、ウェーハ 1 の素子形成面側の封止材 3 A 上に表面保護テープ (B S G テープ) 5 を貼り付け (S T E P 5)、図 9 (e) に示すように、砥石 6 によりウェーハ 1 の裏面研削 (S T E P 6) を行って、ウェーハ 1 の薄厚化と個々のチップ 1 ' への分割を同時に行う (先ダイシング)。研削終了後、個片化されたチップ 1 ' をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ 1 ' にピックアップツールが対応するように、固定テーブルを X Y 方向に移動させる。そして、図 9 (f) に示すように、ピックアップ装置のバックアップホルダ 1 3 の内部をバキュームで引いて、表面保護テープ 5 をバックアップホルダ 1 3 の上面に吸着して固定する。この状態で、突き上げピン 1 1 が取り付けられているピンホルダ 1 2 を上昇させ、突き上げピン 1 1 をバックアップホルダ 1 3 の上面から突出させることにより、表面保護テープ 5 を介してチップ 1 ' を封止材 3 A 側から矢印方向に突き上げてチップ 1 ' のコーナー部を表面保護テープ 5 から剥離し、コレットと呼ばれる吸着ツールでチップ 1 ' の裏面側を吸着して剥離することによりピックアップする (S T E P 7)。この際、封止材 3 A は、溝 4 上に対応する位置で引きちぎられて切断される。その後、図 1 (g) に示すように、ピックアップしたチップ 1 ' と基板 (配線基板) 1 4 との位置決めを行い、リフロー炉に入れてバンプ 2 を熔融することにより、チップ 1 ' のバンプ 2 と基板 1 4 上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材 3 A を熔融させてチップ 1 ' と基板 1 4 との間の領域を封止樹脂 3 で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる (S T E P 8)。

【 0 0 5 0 】

上記のような製造方法によれば、バンプ 2 の形成後にウェーハ 1 の主表面を封止材 3 A でコーティングするため、バンプ 2 以外の部分が封止材で埋め込まれ、見かけ上のバンプ 2 の突起がなくなるので、裏面研削時のウェーハ 1 の割れを低減し、歩留まりの低下を抑制できる。封止材 3 A を液状樹脂によるスピンコートで形成した場合には、バンプの高さに依存せずバンプ 2 による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ 5 を貼り付けることによって、2 つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

【 0 0 5 1 】

また、チップ 1 ' と封止材 3 A が一体化した状態でピックアップを行うので、封止材 3 A がチップ 1 ' の補強部材として働き、薄いチップ 1 ' をピックアップする際に発生するチップ 1 ' の割れを大幅に低減できる。

10

20

30

40

50

【 0 0 5 2 】

更に、ピックアップしたチップ 1' をフリップチップ接続で基板 1 4 に実装する際に、封止材 3 A を溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【 0 0 5 3 】

しかも、ピックアップ時にウェーハ 1 の素子形成面に形成した封止材 3 A を溝 4 上で切断するので、封止材 3 A のサイズはチップサイズとほぼ等しくなり、チップ 1' と封止材 3 A の位置ズレを小さくしてフリップチップ接続時に封止材 3 A がチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

10

【 0 0 5 4 】

また、ウェーハ状態でパンプ 2 を形成するので、ウェーハ 1 を個々のチップ 1' に個片化してからパンプ 2 を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【 0 0 5 5 】

[第 6 の実施の形態]

図 1 1 及び図 1 2 はそれぞれ、この発明の第 6 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 1 1 (a) ~ (h) はそれぞれ製造工程を順次示す断面図、図 1 2 はそのフローチャートである。

【 0 0 5 6 】

本第 6 の実施の形態が上述した第 5 の実施の形態と異なるのは、図 1 1 (g) に示す工程 (S T E P 8) でチップ 1' の基板 1 4 への実装と樹脂封止を同時に行なった後、図 1 1 (h) に示すように、封止樹脂 3 を硬化させるためにアフター・キュア (矢印 1 5 で表す) を行う (S T E P 9) 点にある。

20

【 0 0 5 7 】

他の工程は、第 5 の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【 0 0 5 8 】

このような製造方法であっても、上記第 5 の実施の形態と実質的に同様な作用効果が得られる。

【 0 0 5 9 】

[第 7 の実施の形態]

図 1 3 及び図 1 4 はそれぞれ、この発明の第 7 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 1 3 (a) ~ (f) はそれぞれ製造工程を順次示す断面図、図 1 4 はそのフローチャートである。

30

【 0 0 6 0 】

まず、半導体基板 (ウェーハ) に、周知のプロセスにより種々の素子を形成する (S T E P 1) 。次に、図 1 3 (a) に示すように、ウェーハ 1 の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライパー、ダイヤモンドブレード、あるいはレーザースクライパー等を用いて裏面に達しない深さの溝 4 を形成、いわゆるハーフカット・ダイシングを実施する (S T E P 2) 。その後、図 1 3 (b) に示すように、素子及び溝 4 の形成が終了したウェーハ 1 の主表面にパンプ 2 を形成する (S T E P 3) 。ここでは、スタッド・パンプを形成する場合を例にとって示しており、キャピラリ 1 0 を用いて上記素子に電氣的に接続されたパンプ 2 を形成する。次に、図 1 3 (c) に示すように、上記ウェーハ 1 の素子形成面側を、シート状の樹脂を貼り付けることによって、上記パンプ 2 を埋め込むように封止材 3 B でコーティングする (S T E P 4) 。この封止材 3 B は、シート状の基材 3 B - 1 と、この基材 3 B - 1 の表面に形成された封止樹脂層 3 B - 2 とで形成され、上記封止樹脂層 3 B - 2 側が上記ウェーハ 1 の素子形成面に接着される。その後、図 1 3 (d) に示すように、砥石 6 によりウェーハ 1 の裏面研削 (S T E P 5) を行って、ウェーハ 1 の薄厚化と個々のチップ 1' への分割を同時に行う (先ダイシング) 。研削終了後、個片化されたチップ 1' をピックアップ装置の固定テー

40

50

ブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。そして、図13(e)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、封止材3Bをバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、チップ1'を封止材3B側から矢印方向に突き上げ、コレットと呼ばれる吸着ツールでチップ1'の裏面側を吸着して剥離することによりピックアップする(STEP6)。この際、封止樹脂層3B-2は、基材3B-1から剥がされ、チップ1'の素子形成面側に残存される。その後、図13(f)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れて

10

パンプ2を溶融することにより、チップ1'のパンプ2と基板14上に形成されたパッドまたはパンプとをフリップチップ接続で接合して実装するとともに、封止樹脂層3B-2を溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP7)。

【0061】

上記のような製造方法によれば、パンプ2の形成後にウェーハ1の主表面を封止材3Bでコーティングするため、パンプ2以外の部分が封止材3Bで埋め込まれ、見かけ上のパンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。

【0062】

また、チップ1'と封止樹脂層3B-2が一体化した状態でピックアップを行うので、封止樹脂層3B-2がチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

【0063】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止樹脂層3B-2を溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【0064】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止樹脂層3B-2を溝4上で切断するので、封止樹脂層3B-2のサイズはチップサイズとほぼ等しくなり、チップ1'と封止材の位置ズレを小さくしてフリップチップ接続時に封止材がチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【0065】

また、ウェーハ状態でパンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからパンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【0066】

[第8の実施の形態]

図15及び図16はそれぞれ、この発明の第8の実施の形態に係る半導体装置の製造方法について説明するためのもので、図15(a)~(g)はそれぞれ製造工程を順次示す断面図、図16はそのフローチャートである。

【0067】

本第8の実施の形態が上述した第7の実施の形態と異なるのは、図15(f)に示す工程(STEP7)でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図15(g)に示すように、封止樹脂3を硬化させるためにアフター・キュア(矢印15で表す)を行う(STEP8)点にある。

【0068】

他の工程は、第7の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0069】

10

20

30

40

50

このような製造方法であっても、上記第7の実施の形態と実質的に同様な作用効果が得られる。

【0070】

[第9の実施の形態]

図17及び図18はそれぞれ、この発明の第9の実施の形態に係る半導体装置の製造方法について説明するためのもので、図17(a)~(h)はそれぞれ製造工程を順次示す断面図、図18はそのフローチャートである。

【0071】

まず、半導体基板(ウェーハ)に、周知のプロセスにより種々の素子を形成する(STEP1)。次に、図17(a)に示すように、素子形成の終了したウェーハ1の主表面にバンプ2を形成する(STEP2)。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ10を用いて上記素子に電氣的に接続されたバンプ2を形成する。その後、図17(b)に示すように、ウェーハ1の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライパー、ダイヤモンドブレード、あるいはレーザースクライパー等を用いて裏面に達しない深さの溝4を形成、いわゆるハーフカット・ダイシングを実施する(STEP3)。次に、図17(c)に示すように、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ2を埋め込むように封止材3Aでコーティングする(STEP4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図17(d)に示すように、ウェーハ1の素子形成面に形成した封止材3A上に表面保護テープ(BSGテープ)5を貼り付け(STEP5)、図17(e)に示すように、砥石6によりウェーハ1の裏面研削(STEP6)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、図17(f)に示すように、フラットリング(ウェーハリング)8に装着したピックアップ・テープ9に、上述したような工程で個片化された各チップ1'の裏面を位置決めして接着した後、表面保護テープ5を剥離する。これによって、個々のチップ1'が表面保護テープ5からピックアップ・テープ9へ転写される(STEP7)。次に、上記フラットリング8をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。その後、各チップ1'の表面をモニタし、個々のチップ1'の位置検出、及び良品/不良品を判別するためのマーク検出等を行う。そして、図17(g)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、ピックアップ・テープ9をバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、ピックアップ・テープ9を介在してチップ1'を裏面側から矢印方向に突き上げてチップ1'のコーナー部をピックアップ・テープ9から剥離し、コレットと呼ばれる吸着ツールでチップ1'の素子形成側を吸着して剥離することによりピックアップする(STEP8)。この際、封止材3Aは、溝4に対応する位置で引きちぎられて切断される。その後、図17(h)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてバンプ2を溶融することにより、チップ1'のバンプ2と基板14上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP9)。

【0072】

上記のような製造方法によれば、バンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、バンプ2以外の部分が封止材で埋め込まれ、見かけ上のバンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずにバンプ2による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ

10

20

30

40

50

等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ5を貼り付けることによって、2つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

【0073】

また、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

【0074】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止材3Aを溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

10

【0075】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止材3Aを溝4上で切断するので、封止材3Aのサイズはチップサイズとほぼ等しくなり、チップ1'と封止材3Aの位置ズレを小さくしてフリップチップ接続時に封止材3Aがチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【0076】

また、ウェーハ状態でバンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからバンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

20

【0077】

[第10の実施の形態]

図19及び図20はそれぞれ、この発明の第10の実施の形態に係る半導体装置の製造方法について説明するためのもので、図19(a)~(i)はそれぞれ製造工程を順次示す断面図、図20はそのフローチャートである。

【0078】

本第10の実施の形態が上述した第9の実施の形態と異なるのは、図19(h)に示す工程(STEP9)でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図19(i)に示すように、封止樹脂3を硬化させるためにアフター・キュア(矢印15で表す)を行う(STEP10)点にある。

30

【0079】

他の工程は、第9の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0080】

このような製造方法であっても、上記第9の実施の形態と実質的に同様な作用効果が得られる。

【0081】

[第11の実施の形態]

図21及び図22はそれぞれ、この発明の第11の実施の形態に係る半導体装置の製造方法について説明するためのもので、図21(a)~(g)はそれぞれ製造工程を順次示す断面図、図22はそのフローチャートである。

40

【0082】

まず、半導体基板(ウェーハ)に、周知のプロセスにより種々の素子を形成する(STEP1)。次に、図21(a)に示すように、素子形成の終了したウェーハ1の主表面にバンプ2を形成する(STEP2)。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ10を用いて上記素子に電氣的に接続されたバンプ2を形成する。その後、図21(b)に示すように、ウェーハ1の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いて裏面に達しない深さの溝4を形成、いわゆるーフカット・ダイシングを実施する(STEP3)。次に、図21(c)に示すよう

50

に、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ2を埋め込むように封止材3Aでコーティングする(STEP4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図21(d)に示すように、砥石6によりウェーハ1の裏面研削(STEP5)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、図21(e)に示すように、フラットリング8に装着したピックアップ・テープ9に、個片化された各チップ1'の裏面を位置決めして接着する(STEP6)。次に、上記フラットリング8をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。その後、各チップ1'の表面をモニタし、個々のチップ1'の位置検出、及び良品/不良品を判別するためのマーク検出等を行う。そして、図21(f)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、ピックアップ・テープ9をバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、ピックアップ・テープ9を介在してチップを裏面側から矢印方向に突き上げてチップ1'のコーナー部をピックアップ・テープ9から剥離し、コレットと呼ばれる吸着ツールでチップ1'の素子形成面側を吸着して剥離することによりピックアップする(STEP7)。この際、封止材3Aは、溝4に対応する位置で引きちぎられて切断される。その後、図21(g)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてバンプ2を溶融することにより、チップ1'のバンプ2と基板14上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP8)。

【0083】

上記のような製造方法によれば、バンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、バンプ2以外の部分が封止材で埋め込まれ、見かけ上のバンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずバンプ2による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。

【0084】

また、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

【0085】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止材3Aを溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【0086】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止材3Aを溝4上で切断するので、封止材3Aのサイズはチップサイズとほぼ等しくなり、チップ1'と封止材3Aの位置ズレを小さくしてフリップチップ接続時に封止材3Aがチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【0087】

また、ウェーハ状態でバンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからバンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【0088】

[第12の実施の形態]

10

20

30

40

50

図 2 3 及び図 2 4 はそれぞれ、この発明の第 1 2 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 2 3 (a) ~ (h) はそれぞれ製造工程を順次示す断面図、図 2 4 はそのフローチャートである。

【 0 0 8 9 】

本第 1 2 の実施の形態が上述した第 1 1 の実施の形態と異なるのは、図 2 3 (g) に示す工程 (S T E P 8) でチップ 1 ' の基板 1 4 への実装と樹脂封止を同時に行なった後、図 2 3 (h) に示すように、封止樹脂 3 を硬化させるためにアフター・キュア (矢印 1 5 で表す) を行う (S T E P 9) 点にある。

【 0 0 9 0 】

他の工程は、第 1 1 の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

10

【 0 0 9 1 】

このような製造方法であっても、上記第 1 1 の実施の形態と実質的に同様な作用効果が得られる。

【 0 0 9 2 】

[第 1 3 の実施の形態]

図 2 5 及び図 2 6 はそれぞれ、この発明の第 1 3 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 2 5 (a) ~ (h) はそれぞれ製造工程を順次示す断面図、図 2 6 はそのフローチャートである。

【 0 0 9 3 】

20

まず、半導体基板 (ウェーハ) に、周知のプロセスにより種々の素子を形成する (S T E P 1) 。次に、図 2 5 (a) に示すように、ウェーハ 1 の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いて裏面に達しない深さの溝 4 を形成、いわゆるハーフカット・ダイシングを実施する (S T E P 2) 。その後、素子及び溝 4 を形成したウェーハ 1 の主表面にバンプ 2 を形成する (S T E P 3) 。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ 1 0 を用いて上記素子に電氣的に接続されたバンプ 2 を形成する。次に、図 2 5 (c) に示すように、上記ウェーハ 1 の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ 2 を埋め込むように封止材 3 A でコーティングする (S T E P 4) 。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図 2 5 (d) に示すように、上記封止材 3 A 上に表面保護テープ (B S G テープ) 5 を貼り付け (S T E P 5) 、図 2 5 (e) に示すように、砥石 6 によりウェーハ 1 の裏面研削 (S T E P 6) を行って、ウェーハ 1 の薄厚化と個々のチップ 1 ' への分割を同時に行う (先ダイシング) 。研削終了後、図 2 5 (f) に示すように、フラットリング 8 に装着したピックアップ・テープ 9 に、個片化された各チップ 1 ' の裏面を位置決めして接着した後、表面保護テープ 5 を剥離する。これによって、チップ 1 ' が表面保護テープ 5 からピックアップ・テープ 9 へ転写される (S T E P 7) 。次に、上記フラットリング 8 をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ 1 ' にピックアップツールが対応するように、固定テーブルを X Y 方向に移動させる。その後、各チップ 1 ' の表面をモニタし、個々のチップ 1 ' の位置検出、及び良品 / 不良品を判別するためのマーク検出等を行う。そして、図 2 5 (g) に示すように、ピックアップ装置のバックアップホルダ 1 3 の内部をバキュームで引いて、ピックアップ・テープ 9 をバックアップホルダ 1 3 の上面に吸着して固定する。この状態で、突き上げピン 1 1 が取り付けられているピンホルダ 1 2 を上昇させ、突き上げピン 1 1 をバックアップホルダ 1 3 の上面から突出させることにより、ピックアップ・テープ 9 を介在してチップ 1 ' を裏面側から矢印方向に突き上げてチップ 1 ' のコーナー部をピックアップ・テープ 9 から剥離し、コレットと呼ばれる吸着ツールでチップ 1 ' の素子形成面側を吸着して剥離することによりピックアップする (S T E P 8) 。この際、封止材 3 A は、溝 4 に対応する位置で引きちぎられて切断される。その後、図 2 5 (h) に示すように、ピックアップしたチップ 1 ' と基板 (配線基板) 1 4 との位置決めを行い、

30

40

50

リフロー炉に入れてバンプ2を溶融することにより、チップ1'のバンプ2と基板14上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP9)。

【0094】

上記のような製造方法によれば、バンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、バンプ2以外の部分が封止材で埋め込まれ、見かけ上のバンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずバンプ2による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ5を貼り付けることによって、2つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

10

【0095】

また、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

【0096】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止材3Aを溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

20

【0097】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止材3Aを溝4上で切断するので、封止材3Aのサイズはチップサイズとほぼ等しくなり、チップ1'と封止材3Aの位置ズレを小さくしてフリップチップ接続時に封止材3Aがチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【0098】

また、ウェーハ状態でバンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからバンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

30

【0099】

[第14の実施の形態]

図27及び図28はそれぞれ、この発明の第14の実施の形態に係る半導体装置の製造方法について説明するためのもので、図27(a)~(i)はそれぞれ製造工程を順次示す断面図、図28はそのフローチャートである。

【0100】

本第14の実施の形態が上述した第13の実施の形態と異なるのは、図27(h)に示す工程(STEP9)でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図27(i)に示すように、封止樹脂3を硬化させるためにアフター・キュア(矢印15で表す)を行う(STEP10)点にある。

40

【0101】

他の工程は、第13の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0102】

このような製造方法であっても、上記第13の実施の形態と実質的に同様な作用効果が得られる。

【0103】

[第15の実施の形態]

図29及び図30はそれぞれ、この発明の第15の実施の形態に係る半導体装置の製造方

50

法について説明するためのもので、図29(a)~(g)はそれぞれ製造工程を順次示す断面図、図30はそのフローチャートである。

【0104】

まず、半導体基板(ウェーハ)に、周知のプロセスにより種々の素子を形成する(STEP1)。次に、図29(a)に示すように、ウェーハ1の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いて裏面に達しない深さの溝4を形成、いわゆるーフカット・ダイシングを実施する(STEP2)。引き続き、図29(b)に示すように、素子及び溝を形成したウェーハ1の主表面にパンプ2を形成する(STEP3)。ここでは、スタッド・パンプを形成する場合を例にとり示しており、キャピラリ10を用いて上記素子に電氣的に接続されたパンプ2を形成する。その後、図29(c)に示すように、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記パンプ2を埋め込むように封止材3Aでコーティングする(STEP4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図29(d)に示すように、砥石6によりウェーハ1の裏面研削(STEP5)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、図29(e)に示すように、フラットリング8に装着したピックアップ・テープ9に、個片化された各チップ1'の裏面を位置決めして接着する。これによって、チップ1'がピックアップ・テープ9へ転写される(STEP6)。次に、上記フラットリング8をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。その後、各チップ1'の表面をモニタし、個々のチップ1'の位置検出、及び良品/不良品を判別するためのマーク検出等を行う。そして、図29(f)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、ピックアップ・テープ9をバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、ピックアップ・テープ9を介してチップを裏面側から矢印方向に突き上げてチップ1'のコーナー部をピックアップ・テープ9から剥離し、コレットと呼ばれる吸着ツールでチップ1'の素子形成面側を吸着して剥離することによりピックアップする(STEP7)。この際、封止材3Aは、溝4に対応する位置で引きちぎられて切断される。その後、図29(g)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてパンプ2を溶融することにより、チップ1'のパンプ2と基板14上に形成されたパッドまたはパンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP8)。

【0105】

上記のような製造方法によれば、パンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、パンプ2以外の部分が封止材で埋め込まれ、見かけ上のパンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、パンプの高さに依存せずパンプ2による段差の吸収が可能になり、ボール・パンプやスタッド・パンプ等の高さの高いパンプを用いることができる。

【0106】

また、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

【0107】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止材3Aを溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低

10

20

30

40

50

コスト化が図れる。

【0108】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止材3Aを溝4上で切断するので、封止材3Aのサイズはチップサイズとほぼ等しくなり、チップ1'と封止材3Aの位置ズレを小さくしてフリップチップ接続時に封止材3Aがチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【0109】

また、ウェーハ状態でパンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからパンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

10

【0110】

[第16の実施の形態]

図31及び図32はそれぞれ、この発明の第16の実施の形態に係る半導体装置の製造方法について説明するためのもので、図31(a)~(h)はそれぞれ製造工程を順次示す断面図、図32はそのフローチャートである。

【0111】

本第16の実施の形態が上述した第15の実施の形態と異なるのは、図31(g)に示す工程(STEP8)でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図31(h)に示すように、封止樹脂3を硬化させるためにアフター・キュア(矢印15で表す)を行う(STEP9)点にある。

20

【0112】

他の工程は、第15の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0113】

このような製造方法であっても、上記第15の実施の形態と実質的に同様な作用効果が得られる。

【0114】

[第17の実施の形態]

図33及び図34はそれぞれ、この発明の第17の実施の形態に係る半導体装置の製造方法について説明するためのもので、図33(a)~(i)はそれぞれ製造工程を順次示す断面図、図34はそのフローチャートである。

30

【0115】

まず、半導体基板(ウェーハ)に、周知のプロセスにより種々の素子を形成する(STEP1)。次に、図33(a)に示すように、素子形成の終了したウェーハ1の主表面にパンプ2を形成する(STEP2)。ここでは、スタッド・パンプを形成する場合を例にとって示しており、キャピラリ10を用いて上記素子に電氣的に接続されたパンプ2を形成する。その後、図33(b)に示すように、ウェーハ1の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライパー、ダイヤモンドブレード、あるいはレーザースクライパー等を用いて裏面に達しない深さの溝4を形成、いわゆるハーフカット・ダイシングを実施する(STEP3)。次に、図32(c)に示すように、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記パンプ2を埋め込むように封止材3Aでコーティングする(STEP4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図33(d)に示すように、上記封止材3A上に表面保護テープ(BSGテープ)5を貼り付け(STEP5)、図33(e)に示すように、砥石6によりウェーハ1の裏面研削(STEP6)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、図33(f)に示すように、フラットリング8に装着した紫外線(UV)硬化型のピックアップ・テープ9UVに、個片化された各チップ1'の裏面を位置決めして接着し、表面保護テープ5を剥離する。これによって、チップ1'が表面保護テープ5からピックアップ・テープ9UVへ転写される(STEP7)。その後、図33(g)に

40

50

示すように、上記ピックアップ・テープ9 UVに光源16から紫外線を照射して硬化させることにより粘着力を低下させる(STEP8)。次に、上記フラットリング8をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。その後、各チップ1'の表面をモニタし、個々のチップ1'の位置検出、及び良品/不良品を判別するためのマーク検出等を行う。そして、図33(h)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、ピックアップ・テープ9 UVをバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、ピックアップ・テープ9 UVを介在してチップを裏面側から矢印方向に突き上げてチップ1'のコーナー部をピックアップ・テープ9 UVから剥離し、コレットと呼ばれる吸着ツールでチップ1'の素子形成面側を吸着して剥離することによりピックアップする(STEP9)。この際、封止材3Aは、溝4に対応する位置で引きちぎられて切断される。その後、図33(i)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてバンプ2を溶融することにより、チップ1'のバンプ2と基板14上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP10)。

10

【0116】

20

上記のような製造方法によれば、バンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、バンプ2以外の部分が封止材で埋め込まれ、見かけ上のバンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずバンプ2による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ5を貼り付けることによって、2つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

【0117】

また、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

30

【0118】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止材3Aを溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【0119】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止材3Aを溝4上で切断するので、封止材3Aのサイズはチップサイズとほぼ等しくなり、チップ1'と封止材3Aの位置ズレを小さくしてフリップチップ接続時に封止材3Aがチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

40

【0120】

また、ウェーハ状態でバンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからバンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【0121】

更にまた、ピックアップ・テープ9 UVに紫外線を照射して硬化させることにより粘着力を低下させるので、ピックアップを容易化できる。

【0122】

[第18の実施の形態]

50

図35及び図36はそれぞれ、この発明の第18の実施の形態に係る半導体装置の製造方法について説明するためのもので、図35(a)~(j)はそれぞれ製造工程を順次示す断面図、図36はそのフローチャートである。

【0123】

本第18の実施の形態が上述した第17の実施の形態と異なるのは、図35(i)に示す工程(STEP10)でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図35(j)に示すように、封止樹脂3を硬化させるためにアフター・キュア(矢印15で表す)を行う(STEP11)点にある。

【0124】

他の工程は、第17の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

10

【0125】

このような製造方法であっても、上記第11の実施の形態と実質的に同様な作用効果が得られる。

【0126】

[第19の実施の形態]

図37及び図38はそれぞれ、この発明の第19の実施の形態に係る半導体装置の製造方法について説明するためのもので、図37(a)~(h)はそれぞれ製造工程を順次示す断面図、図38はそのフローチャートである。

【0127】

20

まず、半導体基板(ウェーハ)に、周知のプロセスにより種々の素子を形成する(STEP1)。次に、図37(a)に示すように、素子形成の終了したウェーハ1の主表面にバンプ2を形成する(STEP2)。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ10を用いて上記素子に電氣的に接続されたバンプ2を形成する。その後、図37(b)に示すように、ウェーハ1の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライパー、ダイヤモンドブレード、あるいはレーザースクライパー等を用いて裏面に達しない深さの溝4を形成、いわゆるハーフカット・ダイシングを実施する(STEP3)。次に、図37(c)に示すように、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ2を埋め込むように封止材3Aでコーティングする(STEP4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図37(d)に示すように、砥石6によりウェーハ1の裏面研削(STEP5)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、図37(e)に示すように、フラットリング8に装着した紫外線(UV)硬化型のピックアップ・テープ9UVに、個片化された各チップ1'の裏面を位置決めして接着する。これによって、チップ1'がピックアップ・テープ9UVへ転写される(STEP6)。その後、図37(f)に示すように、上記ピックアップ・テープ9UVに紫外線を照射(STEP7)して硬化させることにより粘着力を低下させる。次に、上記フラットリング8をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。その後、各チップ1'の表面をモニタし、個々のチップ1'の位置検出、及び良品/不良品を判別するためのマーク検出等を行う。そして、図37(g)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、ピックアップ・テープ9UVをバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、ピックアップ・テープ9UVを介在してチップを裏面側から矢印方向に突き上げてチップ1'のコーナー部をピックアップ・テープ9UVから剥離し、コレットと呼ばれる吸着ツールでチップ1'の素子形成面側を吸着して剥離することによりピックアップする(STEP8)。この際、封止材3Aは、溝4に対応する位置で引きちぎられて切断される。その後、図37(h)に示すように、ピックアップしたチップ1

30

40

50

'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてパンプ2を溶融することにより、チップ1'のパンプ2と基板14上に形成されたパッドまたはパンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP9)。

【0128】

上記のような製造方法によれば、パンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、パンプ2以外の部分が封止材で埋め込まれ、見かけ上のパンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、パンプの高さに依存せずパンプ2による段差の吸収が可能になり、ボール・パンプやスタッド・パンプ等の高さの高いパンプを用いることができる。

10

【0129】

また、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

【0130】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止材3Aを溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

20

【0131】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止材3Aを溝4上で切断するので、封止材3Aのサイズはチップサイズとほぼ等しくなり、チップ1'と封止材3Aの位置ズレを小さくしてフリップチップ接続時に封止材3Aがチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【0132】

また、ウェーハ状態でパンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからパンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【0133】

更にまた、ピックアップ・テープ9UVに紫外線を照射して硬化させることにより粘着力を低下させるので、ピックアップを容易化できる。

30

【0134】

[第20の実施の形態]

図39及び図40はそれぞれ、この発明の第20の実施の形態に係る半導体装置の製造方法について説明するためのもので、図39(a)~(i)はそれぞれ製造工程を順次示す断面図、図40はそのフローチャートである。

【0135】

本第20の実施の形態が上述した第19の実施の形態と異なるのは、図39(h)に示す工程(STEP9)でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図39(i)に示すように、封止樹脂3を硬化させるためにアフター・キュア(矢印15で表す)を行う(STEP10)点にある。

40

【0136】

他の工程は、第19の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0137】

このような製造方法であっても、上記第19の実施の形態と実質的に同様な作用効果が得られる。

【0138】

[第21の実施の形態]

50

図41及び図42はそれぞれ、この発明の第21の実施の形態に係る半導体装置の製造方法について説明するためのもので、図41(a)~(i)はそれぞれ製造工程を順次示す断面図、図42はそのフローチャートである。

【0139】

まず、半導体基板(ウェーハ)に、周知のプロセスにより種々の素子を形成する(STEP1)。次に、図41(a)に示すように、ウェーハ1の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライパー、ダイヤモンドブレード、あるいはレーザースクライパー等を用いて裏面に達しない深さの溝4を形成、いわゆるハーフカット・ダイシングを実施する(STEP2)。次に、図41(b)に示すように、素子及び溝4を形成したウェーハ1の主表面にバンプ2を形成する(STEP3)。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ10を用いて上記素子に電氣的に接続されたバンプ2を形成する。その後、図41(c)に示すように、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ2を埋め込むように封止材3Aでコーティングする(STEP4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図41(d)に示すように、上記封止材3A上に表面保護テープ(BSGテープ)5を貼り付け(STEP5)、図41(e)に示すように、砥石6によりウェーハ1の裏面研削(STEP6)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、図41(f)に示すように、フラットリング8に装着した紫外線(UV)硬化型のピックアップ・テープ9UVに、個片化された各チップ1'の裏面を位置決めして接着した後、表面保護テープ5を剥離する。これによって、チップ1'が表面保護テープ5からピックアップ・テープ9UVへ転写される(STEP7)。その後、図41(g)に示すように、上記ピックアップ・テープ9UVに光源16から紫外線を照射して硬化させることにより粘着力を低下させる(STEP8)。次に、上記フラットリング8をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。その後、各チップ1'の表面をモニタし、個々のチップ1'の位置検出、及び良品/不良品を判別するためのマーク検出等を行う。そして、図41(h)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、ピックアップ・テープ9UVをバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、ピックアップ・テープ9UVを介在してチップを裏面側から矢印方向に突き上げてチップ1'のコーナー部をピックアップ・テープ9UVから剥離し、コレットと呼ばれる吸着ツールでチップ1'の素子形成面側を吸着して剥離することによりピックアップする(STEP9)。この際、封止材3Aは、溝4に対応する位置で引きちぎられて切断される。その後、図41(i)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてバンプ2を溶融することにより、チップ1'のバンプ2と基板14上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP10)。

【0140】

上記のような製造方法によれば、バンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、バンプ2以外の部分が封止材で埋め込まれ、見かけ上のバンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずバンプ2による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ5を貼り付けることによって、2つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

【 0 1 4 1 】

また、チップ 1' と封止材 3 A が一体化した状態でピックアップを行うので、封止材 3 A がチップ 1' の補強部材として働き、薄いチップ 1' をピックアップする際に発生するチップ 1' の割れを大幅に低減できる。

【 0 1 4 2 】

更に、ピックアップしたチップ 1' をフリップチップ接続で基板 1 4 に実装する際に、封止材 3 A を溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【 0 1 4 3 】

しかも、ピックアップ時にウェーハ 1 の素子形成面に形成した封止材 3 A を溝 4 上で切断するので、封止材 3 A のサイズはチップサイズとほぼ等しくなり、チップ 1' と封止材 3 A の位置ズレを小さくしてフリップチップ接続時に封止材 3 A がチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

10

【 0 1 4 4 】

また、ウェーハ状態でバンプ 2 を形成するので、ウェーハ 1 を個々のチップ 1' に個片化してからバンプ 2 を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【 0 1 4 5 】

更にまた、ピックアップ・テープ 9 U V に紫外線を照射して硬化させることにより粘着力を低下させるので、ピックアップを容易化できる。

20

【 0 1 4 6 】

[第 2 2 の実施の形態]

図 4 3 及び図 4 4 はそれぞれ、この発明の第 2 2 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 4 3 (a) ~ (j) はそれぞれ製造工程を順次示す断面図、図 4 4 はそのフローチャートである。

【 0 1 4 7 】

本第 2 2 の実施の形態が上述した第 2 1 の実施の形態と異なるのは、図 4 3 (i) に示す工程 (S T E P 1 0) でチップ 1' の基板 1 4 への実装と樹脂封止を同時に行なった後、図 4 3 (j) に示すように、封止樹脂 3 を硬化させるためにアフター・キュア (矢印 1 5 で表す) を行う (S T E P 1 1) 点にある。

30

【 0 1 4 8 】

他の工程は、第 2 1 の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【 0 1 4 9 】

このような製造方法であっても、上記第 2 1 の実施の形態と実質的に同様な作用効果が得られる。

【 0 1 5 0 】

[第 2 3 の実施の形態]

図 4 5 及び図 4 6 はそれぞれ、この発明の第 2 3 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 4 5 (a) ~ (h) はそれぞれ製造工程を順次示す断面図、図 4 6 はそのフローチャートである。

40

【 0 1 5 1 】

まず、半導体基板 (ウェーハ) に、周知のプロセスにより種々の素子を形成する (S T E P 1) 。次に、図 4 5 (a) に示すように、ウェーハ 1 の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライパー、ダイヤモンドブレード、あるいはレーザースクライパー等を用いて裏面に達しない深さの溝 4 を形成、いわゆるハーフカット・ダイシングを実施する (S T E P 2) 。次に、図 4 5 (b) に示すように、素子及び溝を形成したウェーハ 1 の主表面にバンプ 2 を形成する (S T E P 3) 。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ 1 0 を用いて上記素子に電氣的に接続されたバンプ 2 を形成する。その後、図 4 5 (c) に示すよ

50

うに、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ2を埋め込むように封止材3Aでコーティングする(STEP4)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。その後、図45(d)に示すように、砥石6によりウェーハ1の裏面研削(STEP5)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、図45(e)に示すように、フラットリング8に装着した紫外線(UV)硬化型のピックアップ・テープ9UVに、個片化された各チップ1'の裏面を位置決めして接着する(STEP6)。その後、図45(f)に示すように、上記ピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ1'にピックアップツールが対応するように、固定テーブルをXY方向に移動させる。その後、各チップ1'の表面をモニタし、個々のチップ1'の位置検出、及び良品/不良品を判別するためのマーク検出等を行う。そして、図45(g)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、ピックアップ・テープ9UVをバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、ピックアップ・テープ9UVを介在してチップを裏面側から矢印方向に突き上げてチップ1'のコーナー部をピックアップ・テープ9UVから剥離し、コレットと呼ばれる吸着ツールでチップ1'の素子形成面側を吸着して剥離することによりピックアップする(STEP8)。この際、封止材3Aは、溝4に対応する位置で引きちぎられて切断される。その後、図45(h)に示すように、ピックアップしたチップ1'と基板(配線基板)14との位置決めを行い、リフロー炉に入れてバンプ2を溶融することにより、チップ1'のバンプ2と基板14上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる(STEP9)。

【0152】

上記のような製造方法によれば、バンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、バンプ2以外の部分が封止材で埋め込まれ、見かけ上のバンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずバンプ2による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ5を貼り付けることによって、2つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

【0153】

また、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

【0154】

更に、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止材3Aを溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【0155】

しかも、ピックアップ時にウェーハ1の素子形成面に形成した封止材3Aを溝4上で切断するので、封止材3Aのサイズはチップサイズとほぼ等しくなり、チップ1'と封止材3Aの位置ズレを小さくしてフリップチップ接続時に封止材3Aがチップ裏面に這い上がるのを抑制できる。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【0156】

また、ウェーハ状態でバンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからバンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【0157】

更にまた、ピックアップ・テープ9UVに紫外線を照射して硬化させることにより粘着力を低下させるので、ピックアップを容易化できる。

【0158】

[第24の実施の形態]

図47及び図48はそれぞれ、この発明の第24の実施の形態に係る半導体装置の製造方法について説明するためのもので、図47(a)~(i)はそれぞれ製造工程を順次示す断面図、図48はそのフローチャートである。

10

【0159】

本第24の実施の形態が上述した第23の実施の形態と異なるのは、図47(h)に示す工程(STEP9)でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図47(i)に示すように、封止樹脂3を硬化させるためにアフター・キュア(矢印15で表す)を行う(STEP10)点にある。

【0160】

他の工程は、第23の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0161】

このような製造方法であっても、上記第23の実施の形態と実質的に同様な作用効果が得られる。

20

【0162】

[第25の実施の形態]

図49及び図50はそれぞれ、この発明の第25の実施の形態に係る半導体装置の製造方法について説明するためのもので、図49(a)~(g)はそれぞれ製造工程を順次示す断面図、図50はそのフローチャートである。

【0163】

まず、半導体基板(ウェーハ)に、周知のプロセスにより種々の素子を形成する(STEP1)。次に、図49(a)に示すように、素子形成の終了したウェーハ1の主表面にバンプ2を形成する(STEP2)。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ10を用いて上記素子に電氣的に接続されたバンプ2を形成する。その後、図49(b)に示すように、上記ウェーハ1の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ2を埋め込むように封止材3Aでコーティングする(STEP3)。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。この状態で、図49(c)に示すように、ウェーハ1のダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いて、封止材3Aを切断し且つウェーハ1の裏面に達しない深さの溝4を形成、いわゆるーフカット・ダイシングを実施する(STEP4)。その後、図49(d)に示すように、上記封止材3A上に表面保護テープ(BSGテープ)5を貼り付け(STEP5)、図49(e)に示すように、砥石6によりウェーハ1の裏面研削(STEP6)を行って、ウェーハ1の薄厚化と個々のチップ1'への分割を同時に行う(先ダイシング)。研削終了後、図49(f)に示すように、ピックアップ装置のバックアップホルダ13の内部をバキュームで引いて、表面保護テープ5をバックアップホルダ13の上面に吸着して固定する。この状態で、突き上げピン11が取り付けられているピンホルダ12を上昇させ、突き上げピン11をバックアップホルダ13の上面から突出させることにより、表面保護テープ5を介在してチップを封止材3A側から矢印方向に突き上げ、チップ1'のコーナー部を表面保護テープ5から剥離し、コレットと呼ばれる吸着ツールでチップ1'の裏面側を吸着して剥離することによりピックアップする(STEP7)。この際、封止材3Aは、溝4に対応する位置で引きちぎられて切断される。その後、図49(g)に示すように、ピックアップしたチップ1'と基板(配線基板

30

40

50

）14との位置決めを行い、リフロー炉に入れてパンプ2を溶融することにより、チップ1'のパンプ2と基板14上に形成されたパッドまたはパンプとをフリップチップ接続で接合して実装するとともに、封止材3Aを溶融させてチップ1'と基板14との間の領域を封止樹脂3で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる（STEP8）。

【0164】

上記のような製造方法によれば、パンプ2の形成後にウェーハ1の主表面を封止材3Aでコーティングするため、パンプ2以外の部分が封止材で埋め込まれ、見かけ上のパンプ2の突起がなくなるので、裏面研削時のウェーハ1の割れを低減し、歩留まりの低下を抑制できる。封止材3Aを液状樹脂によるスピコートで形成した場合には、パンプの高さに依存せずパンプ2による段差の吸収が可能になり、ボール・パンプやスタッド・パンプ等の高さの高いパンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ5を貼り付けることによって、2つの部材で段差を吸収するので、従来よりも高いパンプまで対応可能になる。

10

【0165】

また、ウェーハ1上に封止樹脂（封止材）3を形成し、これらが一体となった状態でハーフカット・ダイシングを行って、ウェーハ1と封止材3Aを同時に切断して溝4を形成するので、チップ1'と封止材3Aの位置ズレが発生しない。この結果、封止材3Aのサイズはチップサイズとほぼ等しくなり、フリップチップ接続時に封止材3Aがチップ裏面に這い上がることがない。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

20

【0166】

更に、チップ1'と封止材3Aが一体化した状態でピックアップを行うので、封止材3Aがチップ1'の補強部材として働き、薄いチップ1'をピックアップする際に発生するチップ1'の割れを大幅に低減できる。

【0167】

更にまた、ピックアップしたチップ1'をフリップチップ接続で基板14に実装する際に、封止材3Aを溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【0168】

しかも、ウェーハ状態でパンプ2を形成するので、ウェーハ1を個々のチップ1'に個片化してからパンプ2を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

30

【0169】

[第26の実施の形態]

図51及び図52はそれぞれ、この発明の第26の実施の形態に係る半導体装置の製造方法について説明するためのもので、図51(a)～(h)はそれぞれ製造工程を順次示す断面図、図52はそのフローチャートである。

【0170】

本第26の実施の形態が上述した第25の実施の形態と異なるのは、図51(g)に示す工程（STEP8）でチップ1'の基板14への実装と樹脂封止を同時に行なった後、図51(h)に示すように、封止樹脂3を硬化させるためにアフター・キュア（矢印15で表す）を行う（STEP9）点にある。

40

【0171】

他の工程は、第25の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【0172】

このような製造方法であっても、上記第25の実施の形態と実質的に同様な作用効果が得られる。

【0173】

50

[第 27 の実施の形態]

図 5 3 及び図 5 4 はそれぞれ、この発明の第 27 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 5 3 (a) ~ (h) はそれぞれ製造工程を順次示す断面図、図 5 4 はそのフローチャートである。

【 0 1 7 4 】

まず、半導体基板（ウェーハ）に、周知のプロセスにより種々の素子を形成する（STEP 1）。次に、図 5 3 (a) に示すように、素子形成の終了したウェーハ 1 の主表面にバンプ 2 を形成する（STEP 2）。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ 10 を用いて上記素子に電氣的に接続されたバンプ 2 を形成する。その後、図 5 3 (b) に示すように、上記ウェーハ 1 の素子形成面側を、液状樹脂によるスピコートにより、上記バンプ 2 を埋め込むように封止材 3 A でコーティングする（STEP 3）。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。この状態で、図 5 3 (c) に示すように、ウェーハ 1 のダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いて、封止材 3 A を切断し、且つウェーハ 1 ' の裏面に達しない深さの溝 4 を形成、いわゆるハーフカット・ダイシングを実施する（STEP 4）。その後、図 5 3 (d) に示すように、上記封止材 3 A 上に表面保護テープ（BSG テープ）5 を貼り付け（STEP 5）、図 5 3 (e) に示すように、砥石 6 によりウェーハ 1 の裏面研削（STEP 6）を行って、ウェーハ 1 の薄厚化と個々のチップ 1 ' への分割を同時に行う（先ダイシング）。研削終了後、図 5 3 (f) に示すように、フラットリング 8 に装着したピックアップ・テープ 9 に、個片化された各チップ 1 ' を位置決めして接着した後、表面保護テープ 5 を剥離する。これによって、チップ 1 ' が表面保護テープ 5 からピックアップ・テープ 9 へ転写される（STEP 7）。次に、上記フラットリング 8 をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ 1 ' にピックアップツールが対応するように、固定テーブルを X Y 方向に移動させる。その後、各チップ 1 ' の表面をモニタし、個々のチップ 1 ' の位置検出、及び良品 / 不良品を判別するためのマーク検出等を行う。そして、図 5 3 (g) に示すように、ピックアップ装置のバックアップホルダ 13 の内部をパキュームで引いて、ピックアップ・テープ 9 をバックアップホルダ 13 の上面に吸着して固定する。この状態で、突き上げピン 11 が取り付けられているピンホルダ 12 を上昇させ、突き上げピン 11 をバックアップホルダ 13 の上面から突出させることにより、ピックアップ・テープ 9 を介在してチップを裏面側から矢印方向に突き上げてチップ 1 ' のコーナー部をピックアップ・テープ 9 から剥離し、コレットと呼ばれる吸着ツールでチップ 1 ' の素子形成面側を吸着して剥離することによりピックアップする（STEP 8）。この際、封止材 3 A は、溝 4 に対応する位置で引きちぎられて切断される。その後、図 5 3 (h) に示すように、ピックアップしたチップ 1 ' と基板（配線基板）14 との位置決めを行い、リフロー炉に入れてバンプ 2 を溶融することにより、チップ 1 ' のバンプ 2 と基板 14 上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材 3 A を溶融させてチップ 1 ' と基板 14 との間の領域を封止樹脂 3 で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる（STEP 9）。

【 0 1 7 5 】

上記のような製造方法によれば、バンプ 2 の形成後にウェーハ 1 の主表面を封止材 3 A でコーティングするため、バンプ 2 以外の部分が封止材で埋め込まれ、見かけ上のバンプ 2 の突起がなくなるので、裏面研削時のウェーハ 1 の割れを低減し、歩留まりの低下を抑制できる。封止材 3 A を液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずバンプ 2 による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ 5 を貼り付けることによって、2 つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

【 0 1 7 6 】

また、ウェーハ 1 上に封止樹脂（封止材）3 を形成し、これらが一体となった状態でハーフカット・ダイシングを行って、ウェーハ 1 と封止材 3 A を同時に切断して溝 4 を形成するので、チップ 1 ' と封止材 3 A の位置ズレが発生しない。この結果、封止材 3 A のサイズはチップサイズとほぼ等しくなり、フリップチップ接続時に封止材 3 A がチップ裏面に這い上がることがない。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【 0 1 7 7 】

更に、チップ 1 ' と封止材 3 A が一体化した状態でピックアップを行うので、封止材 3 A がチップ 1 ' の補強部材として働き、薄いチップ 1 ' をピックアップする際に発生するチップ 1 ' の割れを大幅に低減できる。

10

【 0 1 7 8 】

更にまた、ピックアップしたチップ 1 ' をフリップチップ接続で基板 1 4 に実装する際に、封止材 3 A を溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【 0 1 7 9 】

しかも、ウェーハ状態でバンプ 2 を形成するので、ウェーハ 1 を個々のチップ 1 ' に個片化してからバンプ 2 を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【 0 1 8 0 】

[第 2 8 の実施の形態]

図 5 5 及び図 5 6 はそれぞれ、この発明の第 2 8 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 5 5 (a) ~ (i) はそれぞれ製造工程を順次示す断面図、図 5 6 はそのフローチャートである。

20

【 0 1 8 1 】

本第 2 8 の実施の形態が上述した第 2 7 の実施の形態と異なるのは、図 5 1 (h) に示す工程 (S T E P 9) でチップ 1 ' の基板 1 4 への実装と樹脂封止を同時に行なった後、図 5 5 (i) に示すように、封止樹脂 3 を硬化させるためにアフター・キュア（矢印 1 5 で表す）を行う (S T E P 1 0) 点にある。

【 0 1 8 2 】

他の工程は、第 2 7 の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

30

【 0 1 8 3 】

このような製造方法であっても、上記第 2 7 の実施の形態と実質的に同様な作用効果が得られる。

【 0 1 8 4 】

[第 2 9 の実施の形態]

図 5 7 及び図 5 8 はそれぞれ、この発明の第 2 9 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 5 7 (a) ~ (i) はそれぞれ製造工程を順次示す断面図、図 5 8 はそのフローチャートである。

【 0 1 8 5 】

まず、半導体基板（ウェーハ）に、周知のプロセスにより種々の素子を形成する (S T E P 1) 。次に、図 5 7 (a) に示すように、素子形成の終了したウェーハ 1 の主表面にバンプ 2 を形成する (S T E P 2) 。ここでは、スタッド・バンプを形成する場合を例にとって示しており、キャピラリ 1 0 を用いて上記素子に電氣的に接続されたバンプ 2 を形成する。その後、図 5 7 (b) に示すように、上記ウェーハ 1 の素子形成面側を、液状樹脂によるスピンコートにより、上記バンプ 2 を埋め込むように封止材 3 A でコーティングする (S T E P 3) 。この封止材は、シート状の樹脂を貼り付けることによって形成することもできる。この状態で、図 5 7 (c) に示すように、ウェーハ 1 の素子形成面側からダイシングラインまたはチップ分割ラインに沿って、ダイヤモンドスクライバー、ダイヤモンドブレード、あるいはレーザースクライバー等を用いて、封止材 3 A を切断し、且つウ

40

50

ウェーハ 1' の裏面に達しない深さの溝 4 を形成、いわゆるハーフカット・ダイシングを実施する (STEP 4)。その後、図 57 (d) に示すように、上記封止材 3 A 上に表面保護テープ (BSG テープ) 5 を貼り付け (STEP 5)、図 57 (e) に示すように、砥石 6 によりウェーハ 1 の裏面研削 (STEP 6) を行って、ウェーハ 1 の薄厚化と個々のチップ 1' への分割を同時に行う (先ダイシング)。研削終了後、図 57 (f) に示すように、フラットリング 8 に装着した紫外線 (UV) 硬化型のピックアップ・テープ 9 UV に、個片化された各チップ 1' の裏面を位置決めして接着した後、表面保護テープ 5 を剥離する。これによって、チップ 1' が表面保護テープ 5 からピックアップ・テープ 9 UV へ転写される (STEP 7)。その後、図 57 (g) に示すように、上記ピックアップ・テープ 9 UV に紫外線を照射 (STEP 8) して硬化させることにより粘着力を低下させる。次に、上記フラットリング 8 をピックアップ装置の固定テーブルに装着し、ピックアップの対象となるチップ 1' にピックアップツールが対応するように、固定テーブルを X Y 方向に移動させる。その後、各チップ 1' の表面をモニタし、個々のチップ 1' の位置検出、及び良品 / 不良品を判別するためのマーク検出等を行う。そして、図 57 (h) に示すように、ピックアップ装置のバックアップホルダ 13 の内部をバキュームで引いて、ピックアップ・テープ 9 UV をバックアップホルダ 13 の上面に吸着して固定する。この状態で、突き上げピン 11 が取り付けられているピンホルダ 12 を上昇させ、突き上げピン 11 をバックアップホルダ 13 の上面から突出させることにより、ピックアップ・テープ 9 UV を介在してチップを裏面側から矢印方向に突き上げてチップ 1' のコーナー部をピックアップ・テープ 9 UV から剥離し、コレットと呼ばれる吸着ツールでチップ 1' の素子形成面側を吸着して剥離することによりピックアップする (STEP 9)。この際、封止材 3 A は、溝 4 に対応する位置で引きちぎられて切断される。その後、図 57 (i) に示すように、ピックアップしたチップ 1' と基板 (配線基板) 14 との位置決めを行い、リフロー炉に入れてバンプ 2 を溶融することにより、チップ 1' のバンプ 2 と基板 14 上に形成されたパッドまたはバンプとをフリップチップ接続で接合して実装するとともに、封止材 3 A を溶融させてチップ 1' と基板 14 との間の領域を封止樹脂 3 で封止する。これによって、フリップチップ接続による実装と樹脂封止とが同時に行なわれる (STEP 10)。

【0186】

上記のような製造方法によれば、バンプ 2 の形成後にウェーハ 1 の主表面を封止材 3 A でコーティングするため、バンプ 2 以外の部分が封止材で埋め込まれ、見かけ上のバンプ 2 の突起がなくなるので、裏面研削時のウェーハ 1 の割れを低減し、歩留まりの低下を抑制できる。封止材 3 A を液状樹脂によるスピコートで形成した場合には、バンプの高さに依存せずバンプ 2 による段差の吸収が可能になり、ボール・バンプやスタッド・バンプ等の高さの高いバンプを用いることができる。一方、シート状の樹脂を貼り付けた場合にも、封止材としての樹脂を貼った後に、表面保護テープ 5 を貼り付けることによって、2 つの部材で段差を吸収するので、従来よりも高いバンプまで対応可能になる。

【0187】

また、ウェーハ 1 上に封止材 3 A を形成し、これらが一体となった状態でハーフカット・ダイシングを行って、ウェーハ 1 と封止材 3 A を同時に切断して溝 4 を形成するので、チップ 1' と封止材 3 A の位置ズレが発生しない。この結果、封止材 3 A のサイズはチップサイズとほぼ等しくなり、フリップチップ接続時に封止材 3 A がチップ裏面に這い上がることがない。よって、従来の製造方法で必要となったテフロンシート等が不要となり、製造コストの削減が図れる。

【0188】

更に、チップ 1' と封止材 3 A が一体化した状態でピックアップを行うので、封止材 3 A がチップ 1' の補強部材として働き、薄いチップ 1' をピックアップする際に発生するチップ 1' の割れを大幅に低減できる。

【0189】

更にまた、ピックアップしたチップ 1' をフリップチップ接続で基板 14 に実装する際に

10

20

30

40

50

、封止材 3 A を溶融させて実装と封止を同時に行うことができるので、製造工程の簡単化と低コスト化が図れる。

【 0 1 9 0 】

しかも、ピックアップ・テープ 9 U V に紫外線を照射して硬化させることにより粘着力を低下させるので、ピックアップを容易化できる。

【 0 1 9 1 】

また、ウェーハ状態でパンプ 2 を形成するので、ウェーハ 1 を個々のチップ 1 ' に個片化してからパンプ 2 を形成する製造方法に比べて製造工程の簡単化と低コスト化を図れる。

【 0 1 9 2 】

[第 3 0 の実施の形態]

図 5 9 及び図 6 0 はそれぞれ、この発明の第 3 0 の実施の形態に係る半導体装置の製造方法について説明するためのもので、図 5 9 (a) ~ (j) はそれぞれ製造工程を順次示す断面図、図 6 0 はそのフローチャートである。

【 0 1 9 3 】

本第 3 0 の実施の形態が上述した第 2 9 の実施の形態と異なるのは、図 5 9 (i) に示す工程 (S T E P 1 0) でチップ 1 ' の基板 1 4 への実装と樹脂封止を同時に行なった後、図 5 9 (j) に示すように、封止樹脂 3 を硬化させるためにアフター・キュア (矢印 1 5 で表す) を行う (S T E P 1 1) 点にある。

【 0 1 9 4 】

他の工程は、第 2 9 の実施の形態と同様であるので、同一部分に同じ符号を付してその詳細な説明は省略する。

【 0 1 9 5 】

このような製造方法であっても、上記第 2 9 の実施の形態と実質的に同様な作用効果が得られる。

【 0 1 9 6 】

以上第 1 乃至第 3 0 の実施の形態を用いてこの発明の説明を行ったが、この発明は上記各実施の形態に限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。

【 0 1 9 7 】

以下、この発明の種々の変形例について説明する。

【 0 1 9 8 】

[変形例 1]

上記各実施の形態における表面保護テープ 5 に紫外線硬化型のものを用い、ウェーハの裏面研削工程の後に、表面保護テープ 5 に紫外線を照射して粘着力を低下させるようにしても良い。

【 0 1 9 9 】

[変形例 2]

上記各実施の形態における裏面研削 (B S G) 工程においては、ウェーハ 1 を固定するチャックテーブルと研削用砥石を回転させ、砥石を降下させながらウェーハ 1 の裏面を削るインフィード研削と呼ばれる方法や、ウェーハ 1 と砥石 6 を回転させながら削るスルーフィード研削またはクリープフィード研削と呼ばれる方法を用いることができる。この際、ウェーハ 1 の裏面を溝 4 に達するまで削ると、ウェーハは個々のチップ 1 ' に分割されるが、ウェーハ 1 が個々のチップ 1 ' に分割された後も研削 (及び研磨) を続け、少なくとも 5 μ m 以上研削及び研磨することによって、ハーフカット・ダイシングによって形成された溝 4 の側壁面と研削及び研磨によって形成された面とが交わる部分にチッピングが発生しても、この領域を研削及び研磨によって除去できる。研削及び研磨する量を増加させれば、より大きなチッピングを除去できるが、この研削及び研磨量はウェーハ 1 の厚さや完成時のチップ 1 ' の厚さ等必要に応じて設定すれば良い。これによって、チップ 1 ' の完成時の厚さは、例えば 3 0 ~ 5 0 μ m まで薄厚化が可能となる。

【 0 2 0 0 】

10

20

30

40

50

また、上記ウェーハ1の裏面を、溝4に達するまで削って個々のチップ1'に分割する際、1種類の砥粒径の研削砥石を用いても良いが、研削時間の短縮とチップングの発生の防止との両方を考慮すると、次のように少なくとも2種類の砥粒径の研削砥石を用いて2段階、あるいはそれ以上で行うことが好ましい。すなわち、まず#360(主要な砥粒径が40~60 μ m)程度の砥粒径の大きい研削砥石により研削及び研磨した後、#2000(主要な砥粒径が4~6 μ m)程度の砥粒径の小さい研削砥石により研削及び研磨して個々のチップ1'に分離すれば、ウェーハ1を個々のチップ1'に分離するまでの時間短縮が図れ、且つ最終的に分離する際には砥粒径の小さい研削砥石を用いるのでチップングの発生も低減できる。

【0201】

[変形例3]

上記各実施の形態におけるチップ1'の基板14へのフリップチップ接続時に、超音波を印加しても良い。これによって、より強固に接合することができる。

【0202】

[変形例4]

上記各実施の形態におけるチップ1'の基板14への実装工程は、金属固相拡散接合、金属液相拡散接合、及び接触接合等を用いることができる。上記金属固相拡散接合としては、例えばバンプにAu/AuやAu/Cuを用いる超音波熱圧着を用いることができる。超音波熱圧着は、高速且つ低温接合が可能であり、アンダーフィルレスが必要なデバイスに対応できる。

【0203】

また、上記金属液相拡散接合としては、例えばバンプにハンダ/ハンダを用いるC4接続(Controlled Collapse Chip Connection)を用いることができる。C4接続は、接合信頼性が高く、表面実装技術(SMT:Surface Mount Technology)同一プロセスが実現できる。

【0204】

更に、上記接触接合としては、Au/Sn-Ag、Au/Sn、Au/Biを用いた一括封止接続や、Cu/Sn-Biを用いた圧接接合を用いることができる。圧接接合は、低温プロセスであり、ガラス基板への実装にも対応でき、狭ピッチ化が可能である。

【0205】

以上第1乃至第30の実施の形態並びに第1乃至第4の変形例を用いてこの発明の説明を行ったが、各実施の形態並びに変形例には種々の段階の発明が含まれており、開示される複数の構成要件の適宜な組み合わせにより種々の発明が抽出され得る。例えば各実施の形態に示される全構成要件からいくつかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題の少なくとも1つが解決でき、発明の効果の欄で述べられている効果の少なくとも1つが得られる場合には、この構成要件が削除された構成が発明として抽出され得る。

【0206】

【発明の効果】

以上説明したように、この発明によれば、ウェーハの割れによる製造歩留まりの低下を抑制できる半導体装置の製造方法が得られる。

【0207】

また、ハンダバンプのような高いバンプを使うチップであってもウェーハを薄くすることができる半導体装置の製造方法が得られる。

【0208】

更に、基板の封止樹脂の貼り付けと、基板(封止樹脂付き)とチップの貼り付けの位置ズレを小さくして実装精度を向上できる半導体装置の製造方法が得られる。

【0209】

更にまた、フリップチップ接続時にチップ裏面をコーティングするためのテフロンシート等を不要にして低コスト化が図れる半導体装置の製造方法が得られる。

10

20

30

40

50

【 0 2 1 0 】

また、製造工程の簡単化と低コスト化を図れる半導体装置の製造方法が得られる。

【図面の簡単な説明】

【図 1】この発明の第 1 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 2】この発明の第 1 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 3】この発明の第 2 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 4】この発明の第 2 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 5】この発明の第 3 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 6】この発明の第 3 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 7】この発明の第 4 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 8】この発明の第 4 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 9】この発明の第 5 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 10】この発明の第 5 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 11】この発明の第 6 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 12】この発明の第 6 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 13】この発明の第 7 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 14】この発明の第 7 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 15】この発明の第 8 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 16】この発明の第 8 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 17】この発明の第 9 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 18】この発明の第 9 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 19】この発明の第 10 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 20】この発明の第 10 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 21】この発明の第 11 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 22】この発明の第 11 の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図 23】この発明の第 12 の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図 24】この発明の第 12 の実施の形態に係る半導体装置の製造方法について説明する

10

20

30

40

50

ためのもので、製造工程を順次示す断面図。

【図50】この発明の第25の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図51】この発明の第26の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図52】この発明の第26の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図53】この発明の第27の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図54】この発明の第27の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図55】この発明の第28の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図56】この発明の第28の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図57】この発明の第29の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図58】この発明の第29の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図59】この発明の第30の実施の形態に係る半導体装置の製造方法について説明するためのもので、製造工程を順次示す断面図。

【図60】この発明の第30の実施の形態に係る半導体装置の製造方法について説明するためのフローチャート。

【図61】従来の半導体装置の製造方法について説明するためのフローチャート。

【図62】従来の他の半導体装置の製造方法について説明するためのフローチャート。

【符号の説明】

1 ... ウェーハ、

1' ... チップ、

2 ... バンプ、

3 ... 封止樹脂、

3A, 3B ... 封止材、

3B-1 ... シート状の基材、

3B-2 ... 封止樹脂層、

4 ... 溝、

5 ... 表面保護テープ (BSGテープ)、

6 ... 裏面研削用の砥石、

8 ... フラットリング (ウェーハリング)、

9 ... ピックアップ・テープ、

9UV ... 紫外線硬化型のピックアップ・テープ、

10 ... キャピラリ、

11 ... 突き上げピン、

12 ... ピンホルダ、

13 ... バックアップホルダ、

14 ... 基板 (配線基板)、

15 ... 熱 (アフター・キュア)、

16 ... 紫外線の光源。

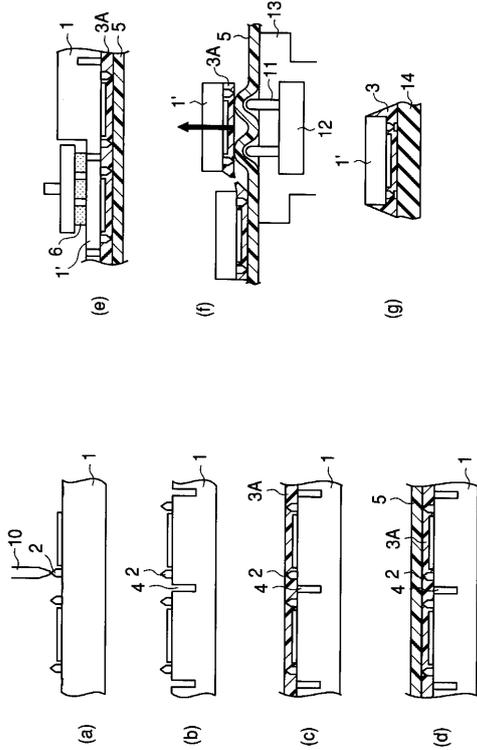
10

20

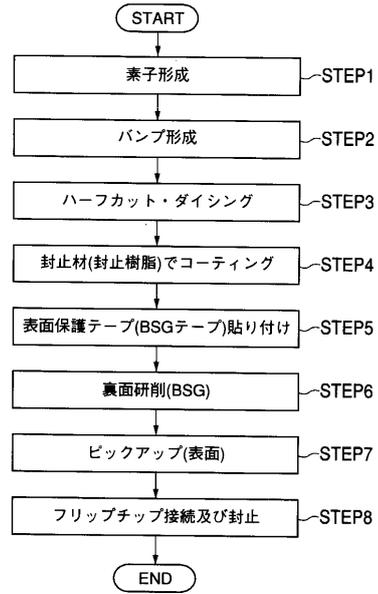
30

40

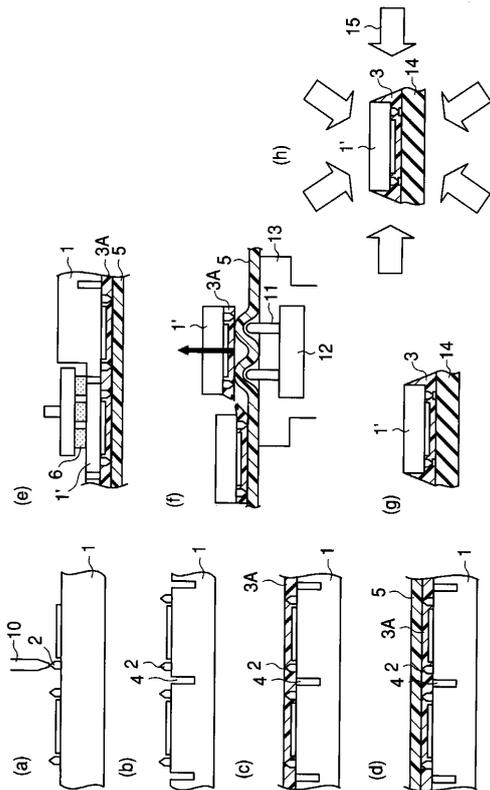
【図1】



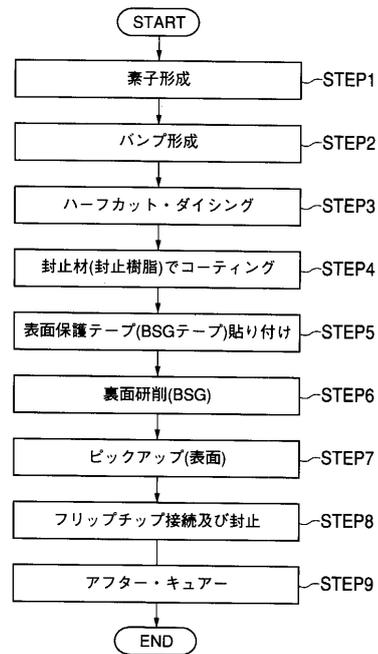
【図2】



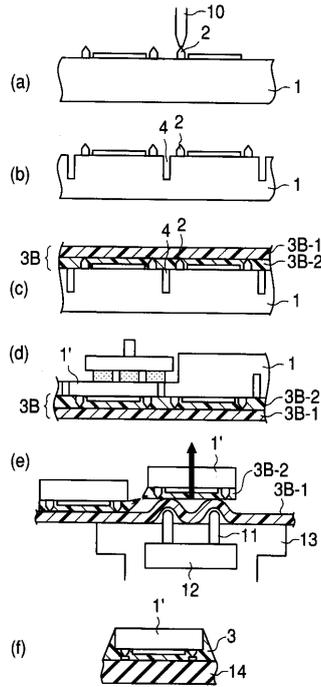
【図3】



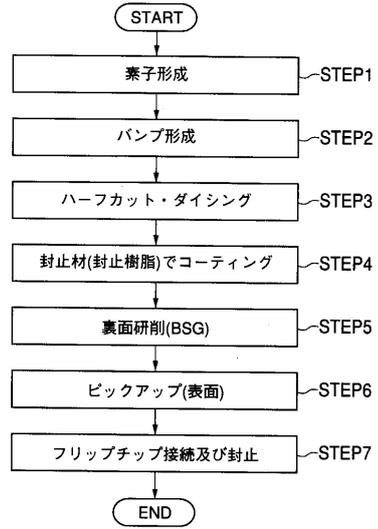
【図4】



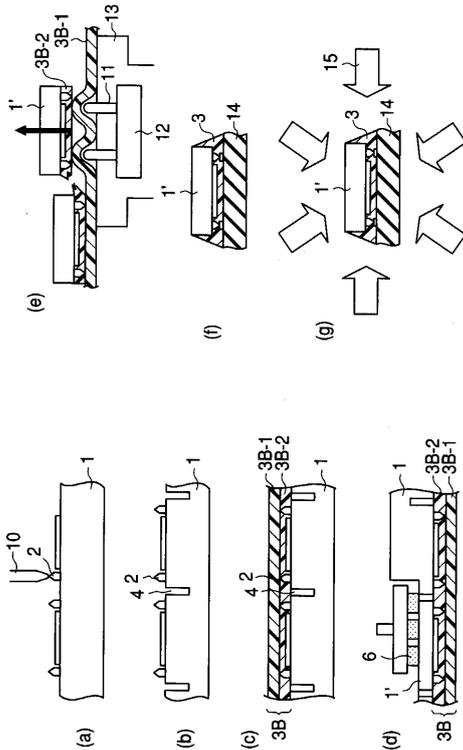
【図5】



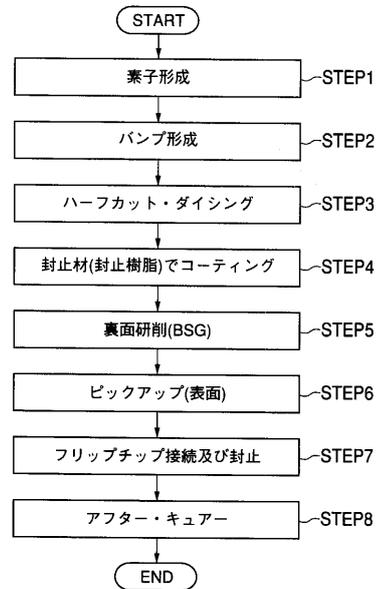
【図6】



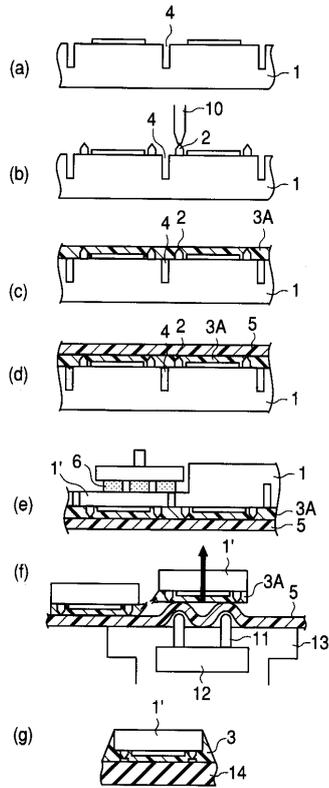
【図7】



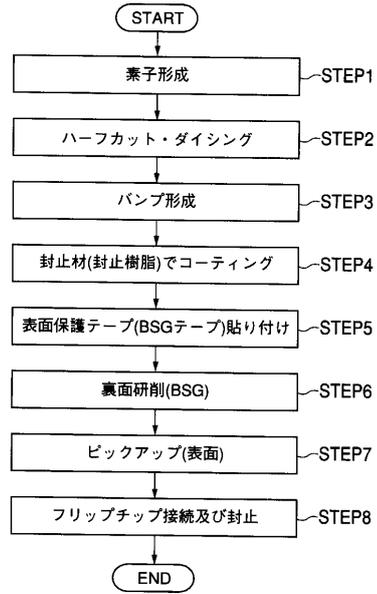
【図8】



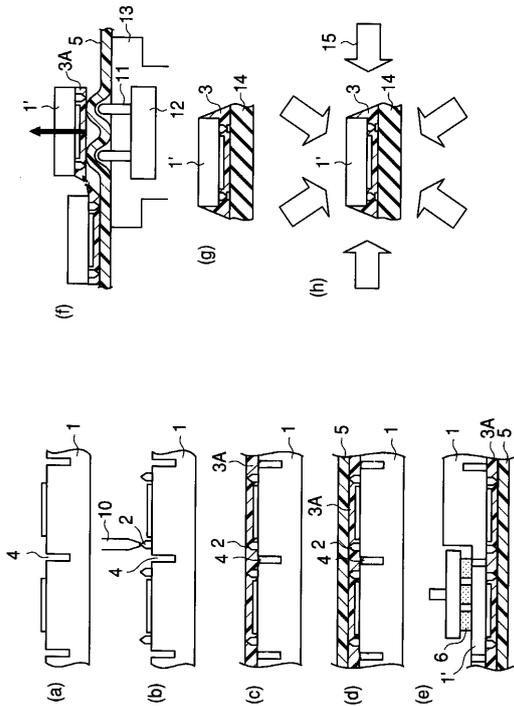
【図9】



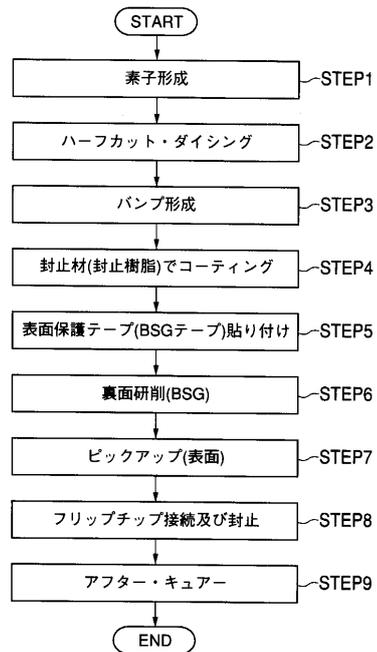
【図10】



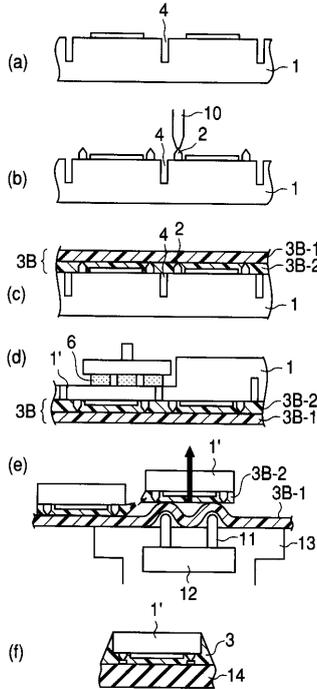
【図11】



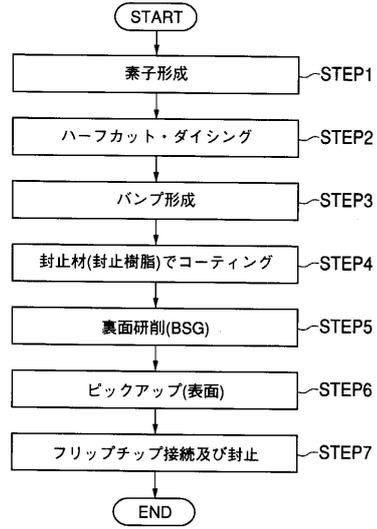
【図12】



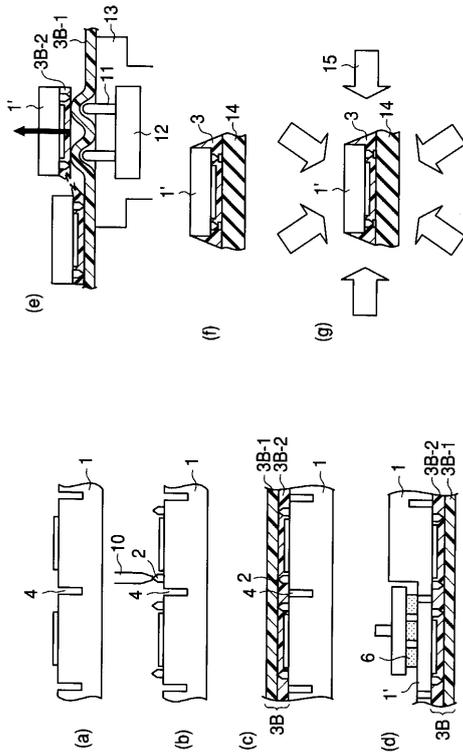
【図13】



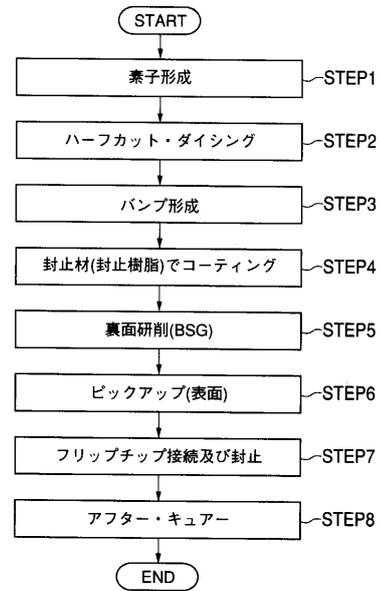
【図14】



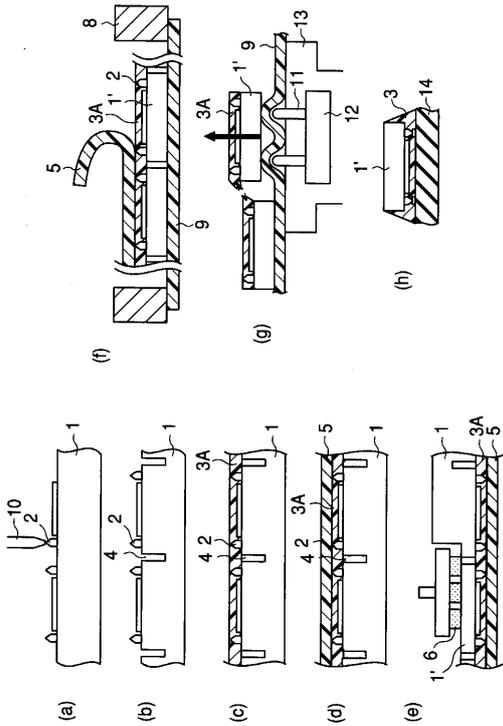
【図15】



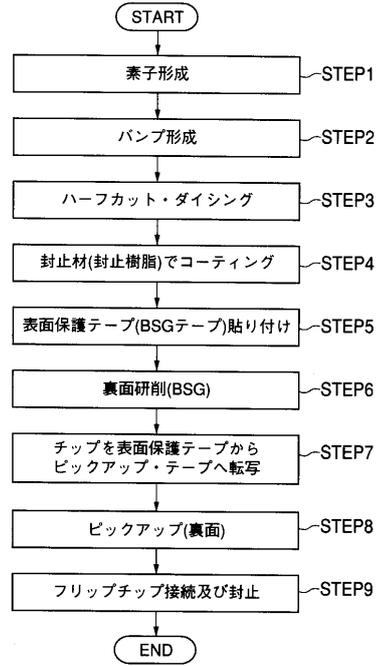
【図16】



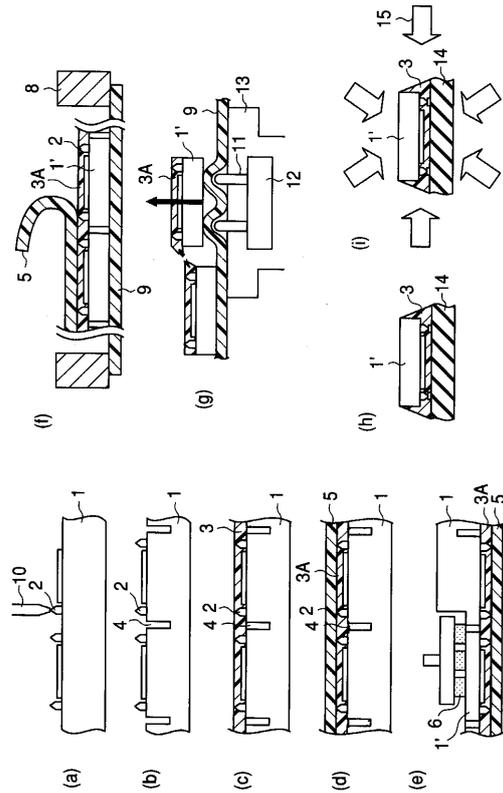
【図17】



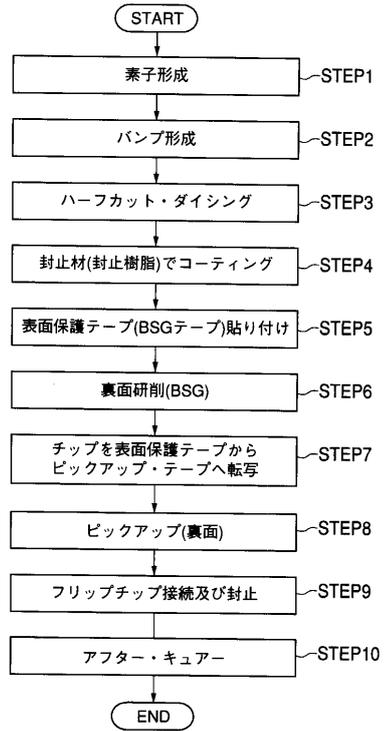
【図18】



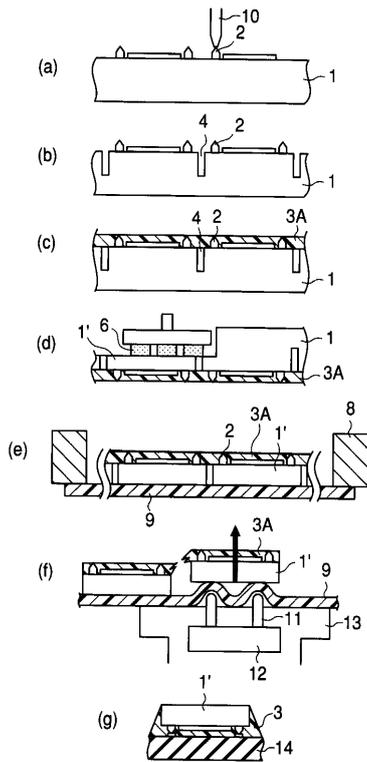
【図19】



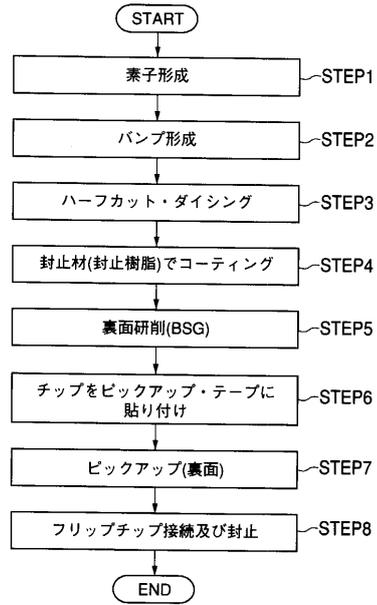
【図20】



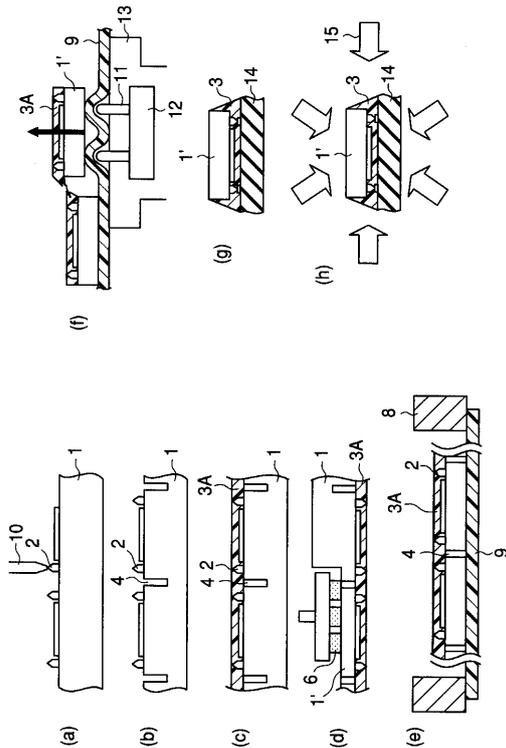
【図21】



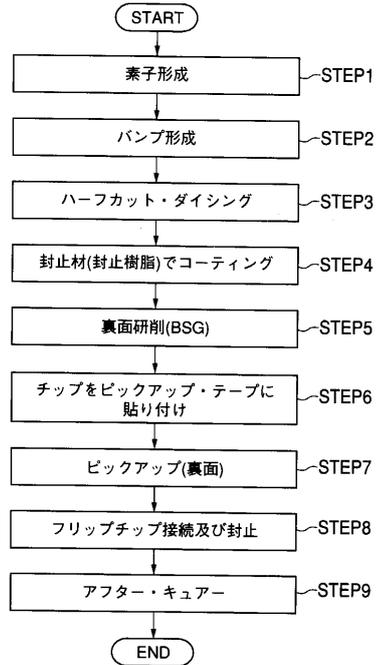
【図22】



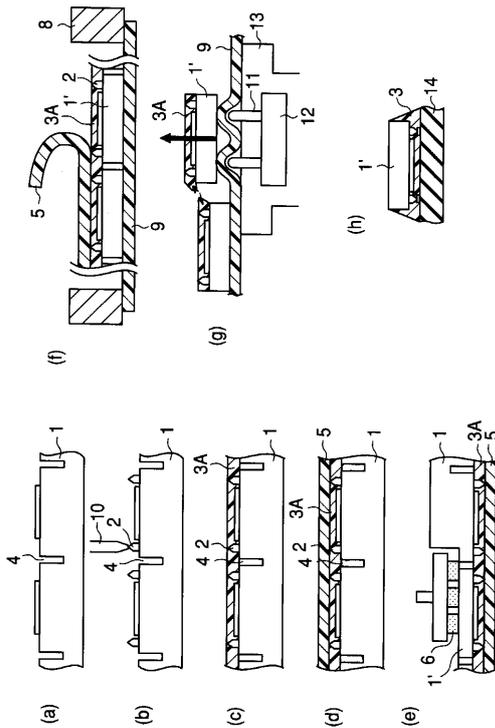
【図23】



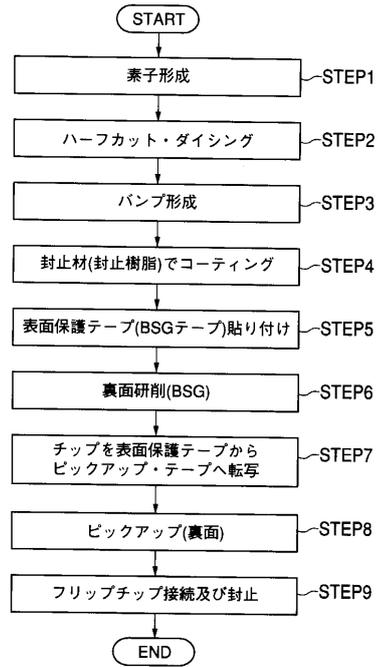
【図24】



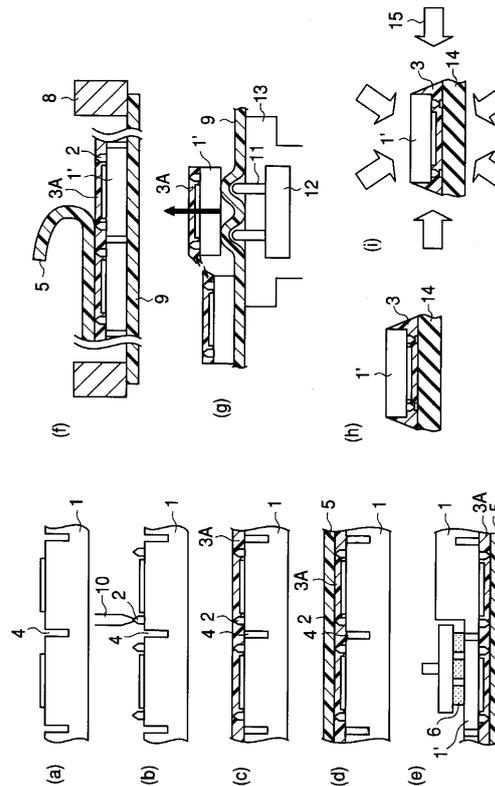
【図25】



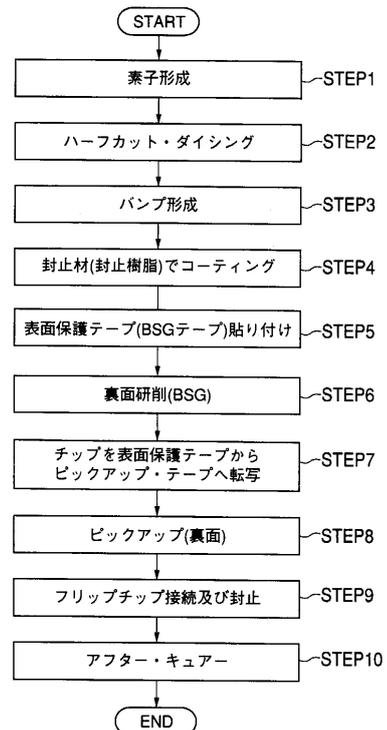
【図26】



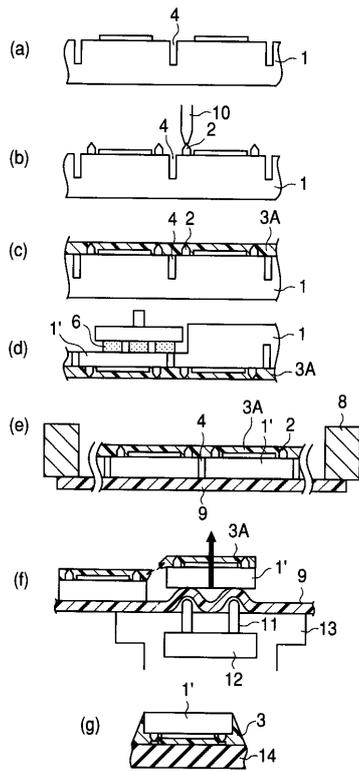
【図27】



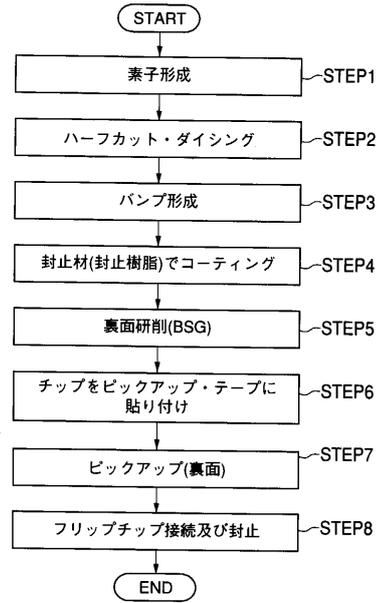
【図28】



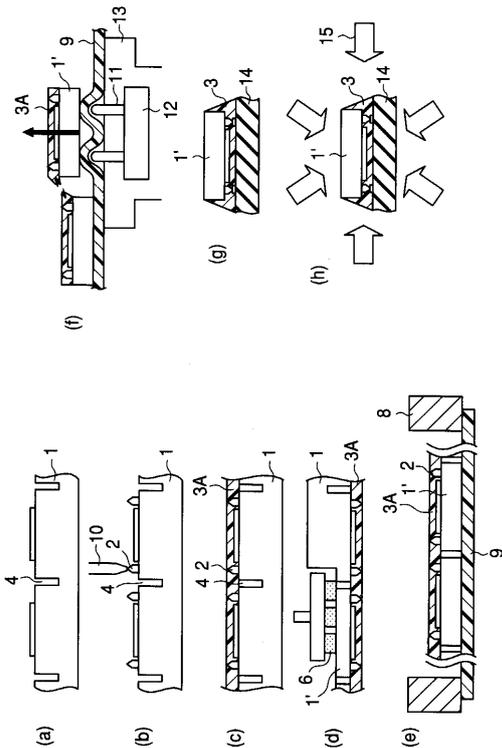
【図29】



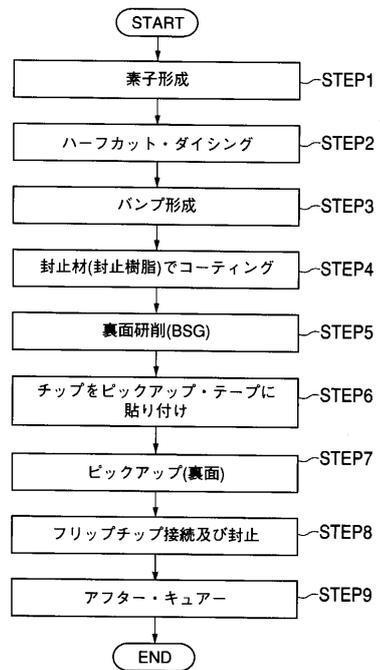
【図30】



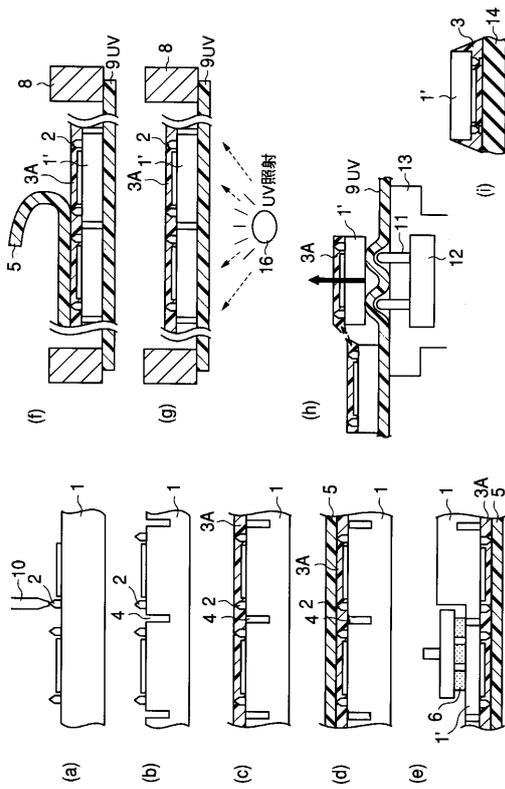
【図31】



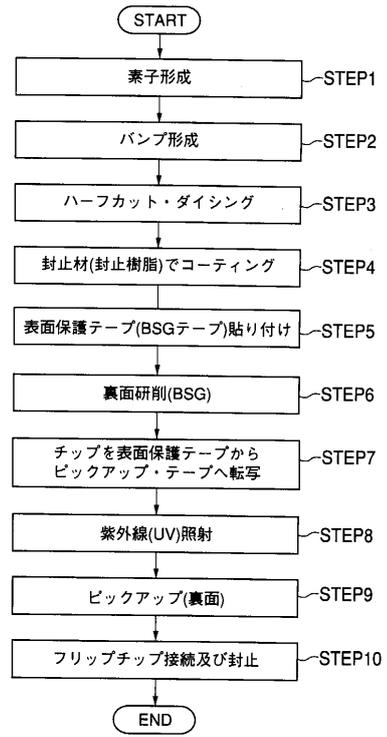
【図32】



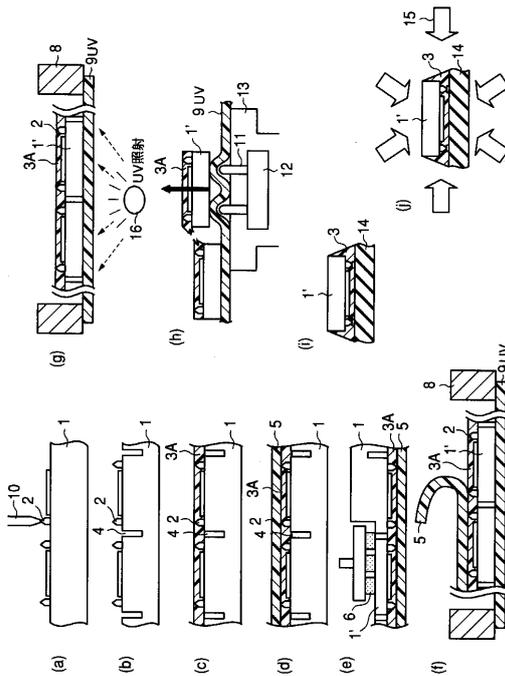
【図33】



【図34】



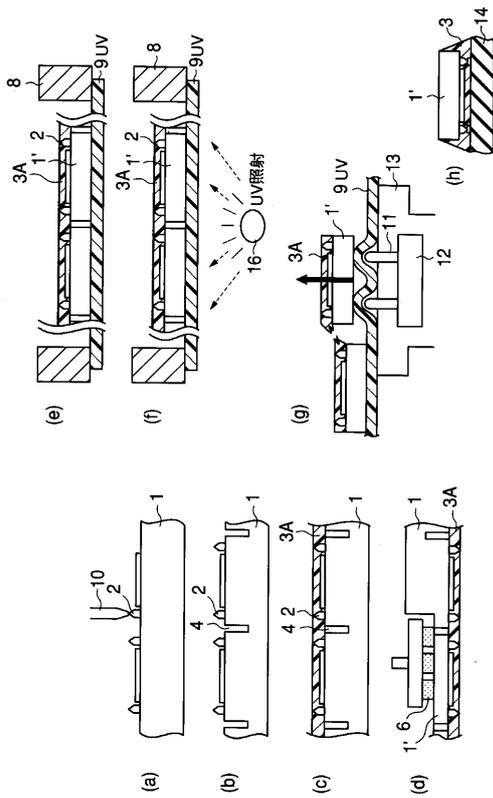
【図35】



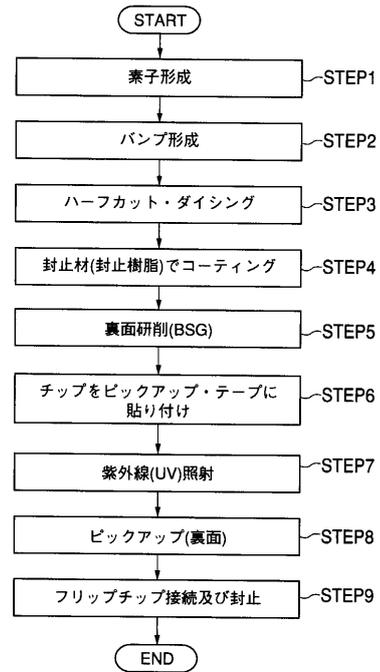
【図36】



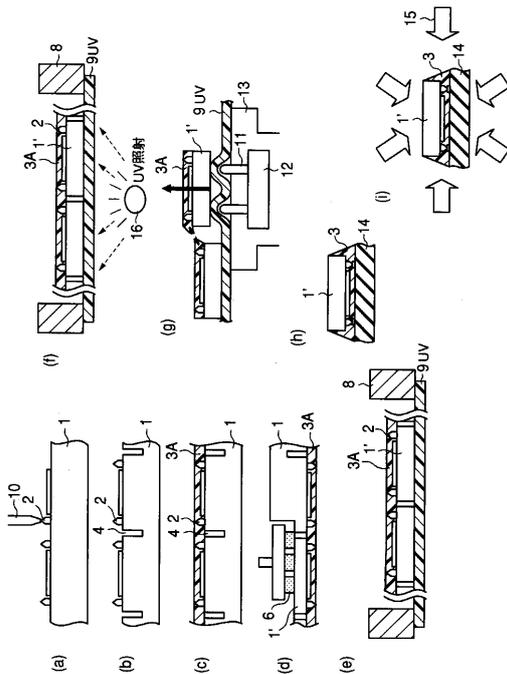
【図37】



【図38】



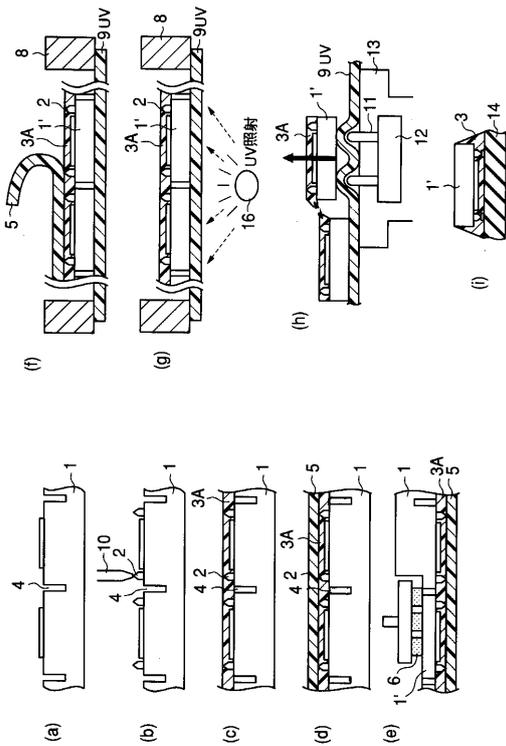
【図39】



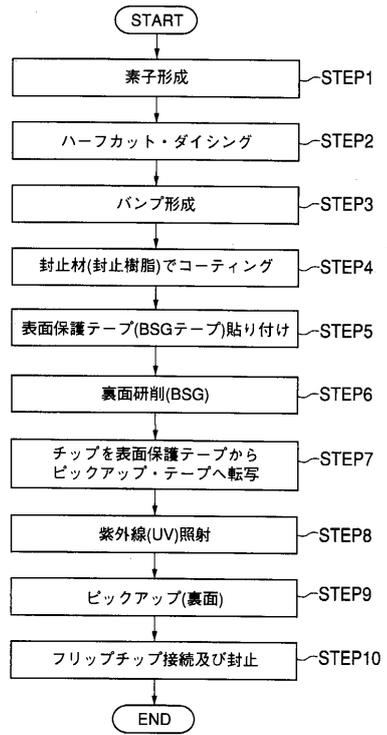
【図40】



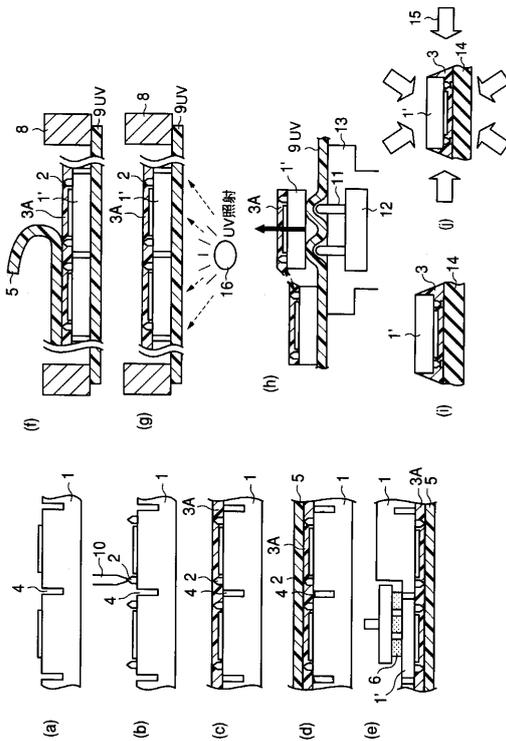
【図41】



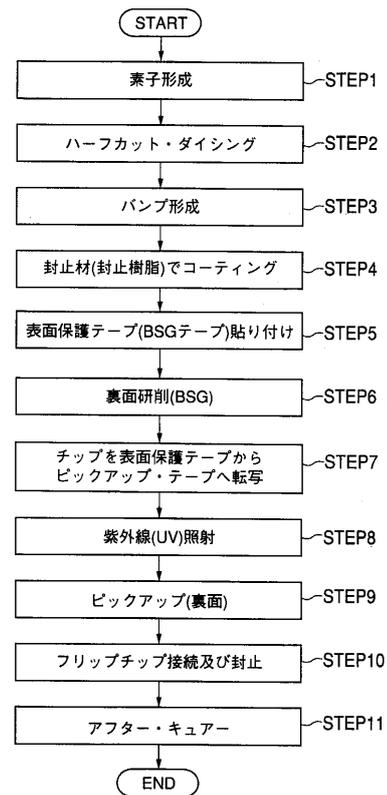
【図42】



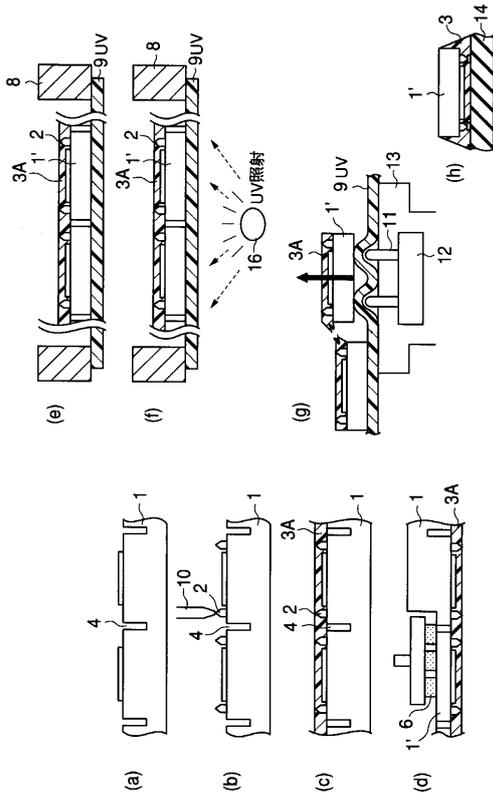
【図43】



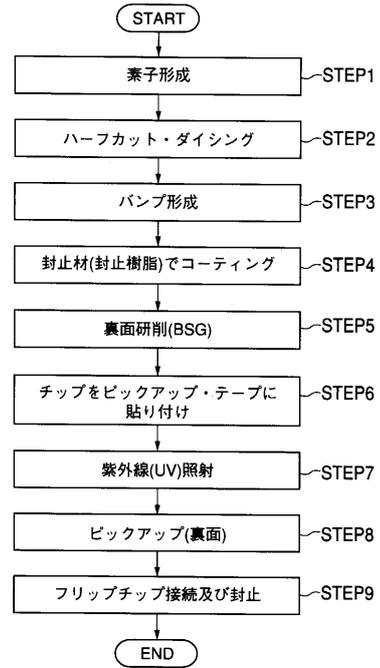
【図44】



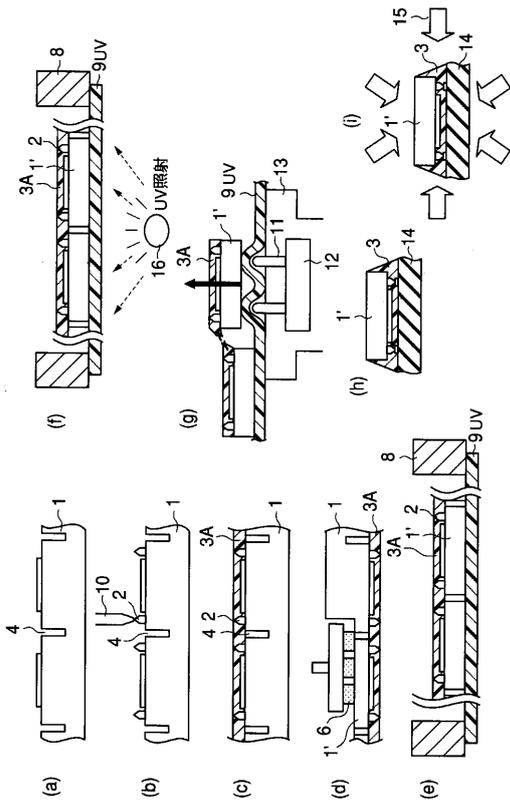
【図45】



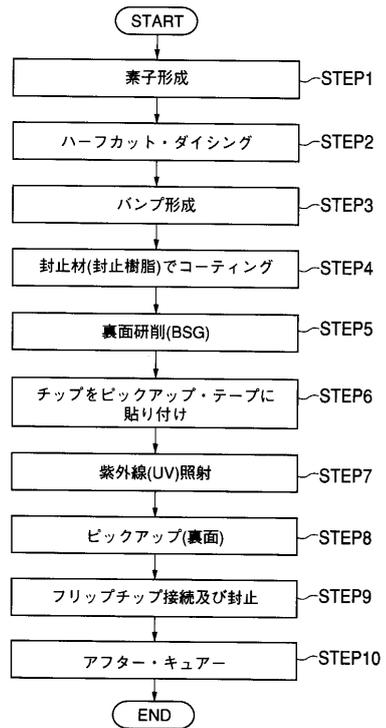
【図46】



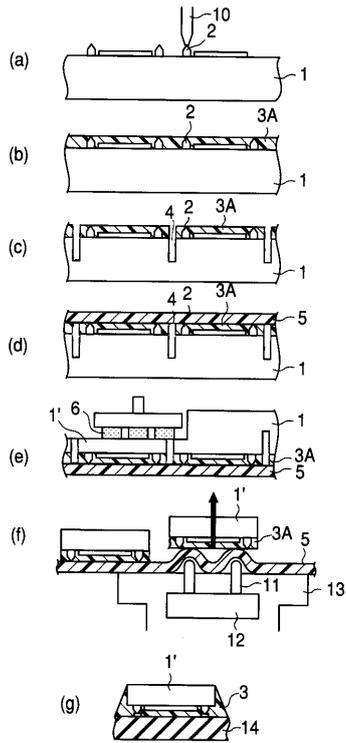
【図47】



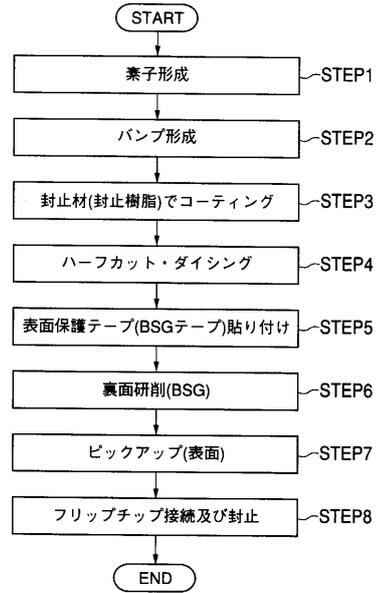
【図48】



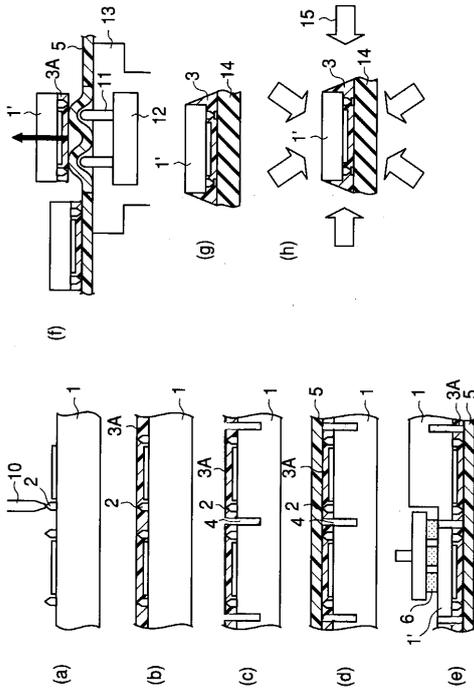
【図49】



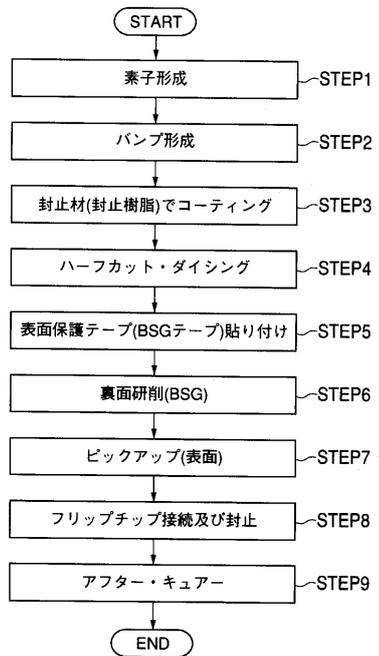
【図50】



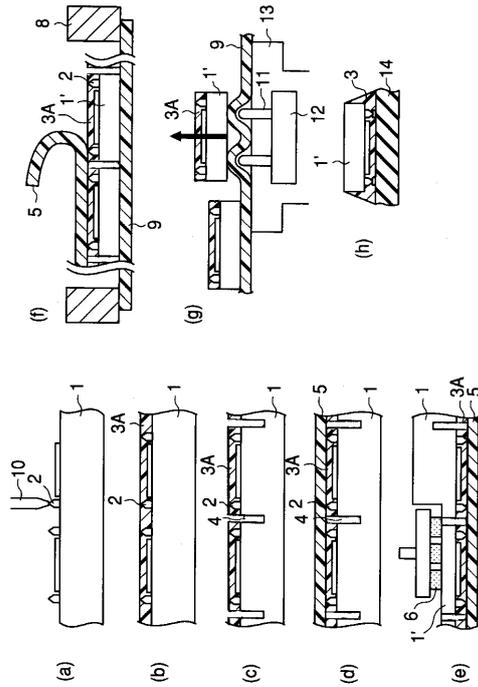
【図51】



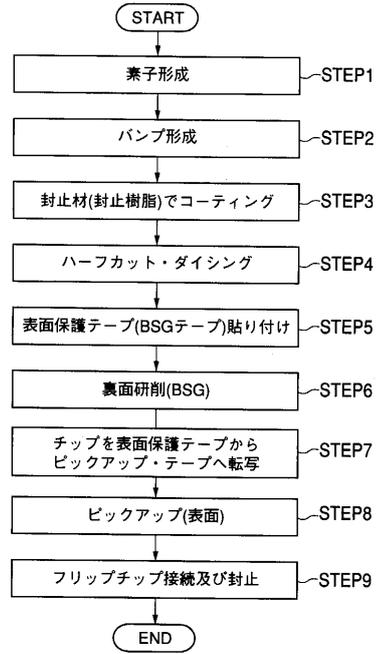
【図52】



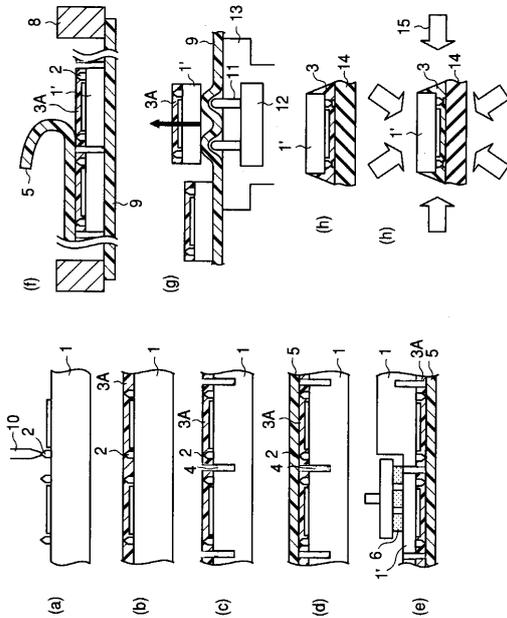
【図53】



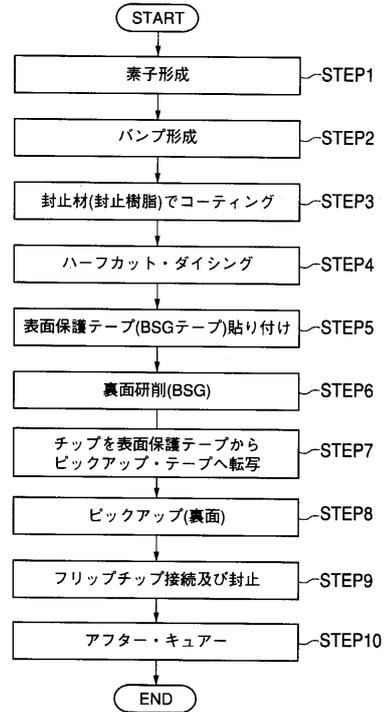
【図54】



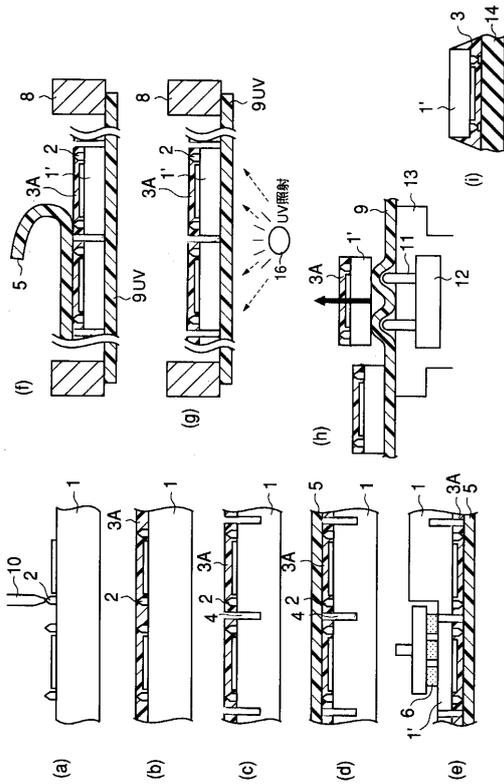
【図55】



【図56】



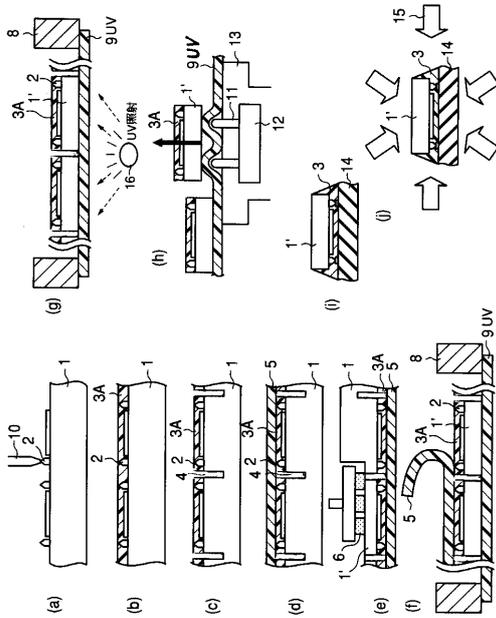
【図57】



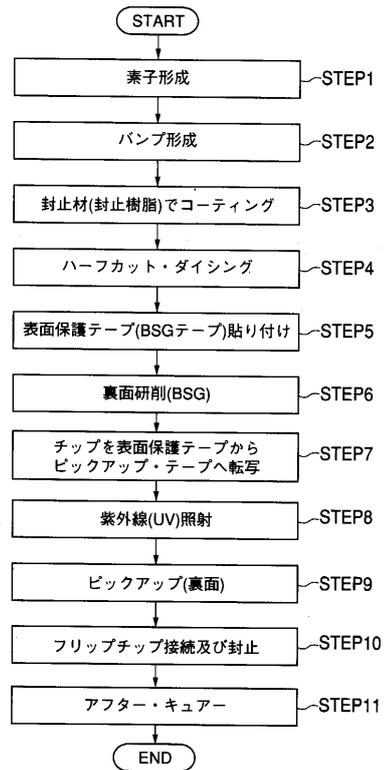
【図58】



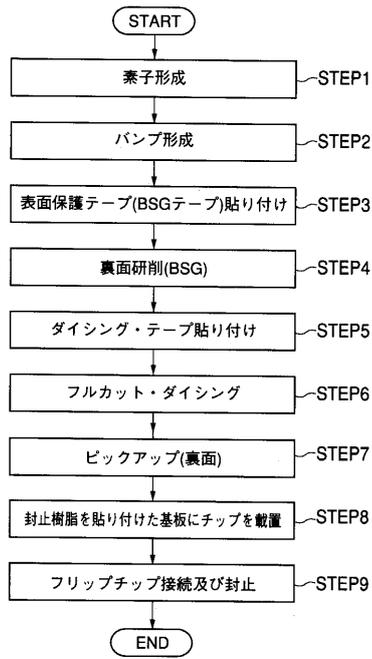
【図59】



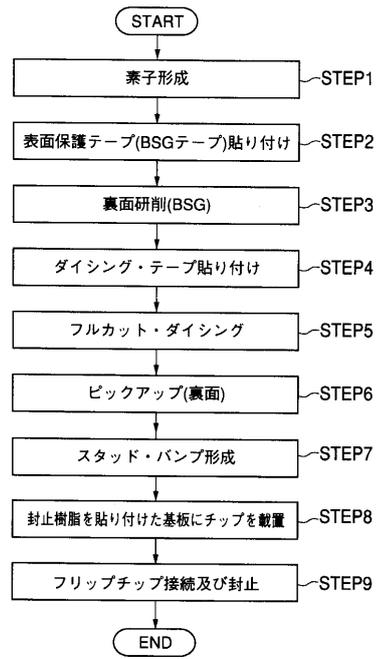
【図60】



【図 6 1】



【図 6 2】



フロントページの続き

(51)Int.Cl.

F I

H 0 1 L 21/304 6 3 1

(72)発明者 田久 真也

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)発明者 黒澤 哲也

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)発明者 桐谷 美佳

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

(72)発明者 高野 晃成

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マイクロエレクトロニクスセンター内

審査官 今井 拓也

(56)参考文献 特開平11-121507(JP,A)

特開平11-307586(JP,A)

特開平11-307587(JP,A)

特開2000-012745(JP,A)

特開2001-176929(JP,A)

特開2001-144213(JP,A)

特開2001-127206(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/56

H01L 23/12

H01L 23/28

H01L 23/29

H01L 23/31

H01L 21/60

H01L 21/301

H01L 21/78

B29C 45/02