

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-281491  
(P2004-281491A)

(43) 公開日 平成16年10月7日(2004.10.7)

|                            |                      |             |
|----------------------------|----------------------|-------------|
| (51) Int. Cl. <sup>7</sup> | F I                  | テーマコード (参考) |
| HO 1 L 21/60               | HO 1 L 21/60 3 1 1 S | 4 M 1 0 9   |
| HO 1 L 21/316              | HO 1 L 21/316 B      | 5 F 0 4 4   |
| HO 1 L 23/29               | HO 1 L 21/316 G      | 5 F 0 5 8   |
| HO 1 L 23/31               | HO 1 L 23/30 R       |             |

審査請求 未請求 請求項の数 14 O L (全 17 頁)

|           |                            |          |   |
|-----------|----------------------------|----------|---|
| (21) 出願番号 | 特願2003-67607 (P2003-67607) | (71) 出願人 | 000003078<br>株式会社東芝   |
| (22) 出願日  | 平成15年3月13日 (2003.3.13)     |          | 東京都港区芝浦一丁目1番1号  |
|           |                            | (74) 代理人 | 100097629<br>弁理士 竹村 壽   |
|           |                            | (72) 発明者 | 本間 莊一<br>神奈川県川崎市幸区小向東芝町1番地 株<br>株式会社東芝マイクロエレクトロニクスセン<br>ター内   |
|           |                            | Fターム(参考) | 4M109 AA01 BA03 CA10 EC20<br>5F044 KK02 LL04 LL13<br>5F058 AC03 AC10 AF04 AH02 AH10<br>BC02 BF02 BF46 BJ02 BJ10 |

(54) 【発明の名称】 半導体装置及びその製造方法

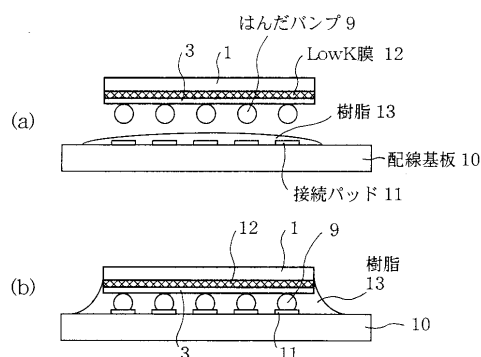
(57) 【要約】

【課題】半導体チップを配線基板にフリップチップ実装する場合、半導体チップ内に低誘電率絶縁膜を使用してもフリップチップ接続時にバンプ電極下の界面で破壊や剥離を発生することのない半導体装置及びその製造方法を提供する。

【解決手段】半導体チップ1と配線基板10とを加熱して半導体チップのバンプ電極9と配線基板の接続パッド11とを電気的に接続するとともに、半導体チップと配線基板との空隙を充填するようにフラックス機能を有する樹脂からなる樹脂封止体14を形成する。樹脂にはバンプ電極と接続パッドとの接続時においてバンプ電極が熔融状態である時に液状から固体に変化した状態の樹脂を用いる。半導体チップと配線基板に熱膨張係数差があっても、樹脂がバンプ電極の動きを抑えるので、半導体チップに用いられているLowK膜12が応力によってバンプ電極の剥離が著しく少なくなり、LowK膜剥離も著しく減少する。

【選択図】

図3



## 【特許請求の範囲】

## 【請求項 1】

半導体素子もしくは集積回路が作り込まれ、表面に複数のバンプ電極が形成された半導体チップと、

前記バンプ電極と電氣的に接続された複数の接続電極を有する配線基板と、

前記半導体チップと前記配線基板との間隙であって、且つ電氣的に接続された前記バンプ電極と前記接続電極とが配列された空間に充填された樹脂封止体とを具備し、

前記樹脂封止体は、フラックス機能を有する樹脂からなり、この樹脂は、前記バンプ電極と前記接続電極との接続時において前記バンプ電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴とする半導体装置。

10

## 【請求項 2】

前記半導体チップには層間を絶縁する比誘電率が 3.5 以下である低誘電率絶縁膜が形成されていることを特徴とする請求項 1 に記載の半導体装置。

## 【請求項 3】

前記低誘電率絶縁膜は、前記半導体チップ及び絶縁膜及び金属膜に対する密着強度が  $1.5 \text{ J/m}^2$  以下であることを特徴とする請求項 2 に記載の半導体装置。

## 【請求項 4】

前記フラックス機能を有する樹脂は、常温において 20 MPa 以上であることを特徴とする請求項 1 乃至請求項 3 のいずれかに記載の半導体装置。

## 【請求項 5】

前記樹脂封止体は、前記半導体チップに近い第 1 の樹脂層と、前記配線基板に近い第 2 の樹脂層とからなり、前記第 2 の樹脂層は、ノンフィラー樹脂であることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の半導体装置。

20

## 【請求項 6】

前記樹脂封止体は、前記半導体チップに近い第 1 の樹脂層と、前記配線基板に近い第 2 の樹脂層と、前記第 1 の樹脂層及び前記第 2 の樹脂層の間に介在された第 3 の樹脂層とからなり、前記第 3 の樹脂層は、ノンフィラー樹脂であることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の半導体装置。

## 【請求項 7】

前記半導体チップのバンプ電極は、前記半導体チップに形成された接続電極に電氣的に接続され、前記接続電極少なくとも 1 部は、少なくとも 1 層が有機膜からなるパッシベーション膜により保護被覆されていることを特徴とする請求項 1 に記載の半導体装置。

30

## 【請求項 8】

半導体素子もしくは集積回路が作り込まれた半導体チップに複数のバンプ電極を形成する工程と、

前記半導体チップと複数の接続電極が形成された配線基板との間にフラックス機能を有する樹脂を介在させる工程と、

前記樹脂を介在させた状態で前記バンプ電極と前記接続電極とを位置合わせして加圧する工程と、

前記半導体チップと前記配線基板とを加熱して前記バンプ電極と前記接続電極とを電氣的に接続するとともに、前記半導体チップと前記配線基板との空隙を充填するように前記樹脂からなる樹脂封止体を形成する工程とを具備し、

40

前記樹脂は、前記バンプ電極と前記接続電極との接続時において前記バンプ電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴とする半導体装置の製造方法。

## 【請求項 9】

半導体素子もしくは集積回路が作り込まれた半導体チップに複数のバンプ電極を形成する工程と、

前記半導体チップと複数の接続電極が形成された配線基板との間の前記半導体チップに近接してフラックス機能を有する第 1 の樹脂を介在させる工程と、

50

前記半導体チップと複数の接続電極が形成された配線基板との間の前記配線基板に近接してフラックス機能を有し、フィラーが含有していない第2の樹脂を介在させる工程と、前記第1及び第2の樹脂を介在させた状態で前記バンプ電極と前記接続電極とを位置合わせして加圧する工程と、

前記半導体チップと前記配線基板とを加熱して前記バンプ電極と前記接続電極とを電氣的に接続するとともに、前記半導体チップと前記配線基板との空隙を充填するように前記第1及び第2の樹脂からなる樹脂封止体を形成する工程とを具備し、

前記第1及び第2の樹脂は、前記バンプ電極と前記接続電極との接続時において前記バンプ電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴とする半導体装置の製造方法。

10

【請求項10】

半導体素子もしくは集積回路が作り込まれた半導体チップに複数のバンプ電極を形成する工程と、

前記半導体チップと複数の接続電極が形成された配線基板との間の前記半導体チップに近接してフラックス機能を有する第1の樹脂を介在させる工程と、

前記半導体チップと複数の接続電極が形成された配線基板との間の前記配線基板に近接してフラックス機能を有する第2の樹脂を介在させる工程と、

前記第1及び第2の樹脂の間にフラックス機能を有し、フィラーが含有していない第3の樹脂を介在させる工程と、

前記第1、第2及び第3の樹脂を介在させた状態で前記バンプ電極と前記接続電極とを位置合わせして加圧する工程と、

20

前記半導体チップと前記配線基板とを加熱して前記バンプ電極と前記接続電極とを電氣的に接続するとともに、前記半導体チップと前記配線基板との空隙を充填するように前記第1、第2及び第3の樹脂からなる樹脂封止体を形成する工程とを具備し、

前記第1、第2及び第3の樹脂は、前記バンプ電極と前記接続電極との接続時において前記バンプ電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴とする半導体装置の製造方法。

【請求項11】

前記半導体チップには層間を絶縁する比誘電率が3.5以下である低誘電率絶縁膜が形成されていることを特徴とする請求項8乃至請求項10のいずれかに記載の半導体装置の製造方法。

30

【請求項12】

前記低誘電率絶縁膜は、前記半導体チップ及び絶縁膜及び金属膜に対する密着強度が $1.5 \text{ J/m}^2$ 以下であることを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項13】

前記フラックス機能を有する樹脂は、常温において $20 \text{ MPa}$ 以上であることを特徴とする請求項8乃至請求項12のいずれかに記載の半導体装置の製造方法。

【請求項14】

前記半導体チップと前記配線基板とを加熱する処理は、リフロー炉で行われ、リフロー条件は、 $200$ 以上、 $60$ 秒以上であることを特徴とする請求項8乃至請求項13のいずれかに記載の半導体装置の製造方法。

40

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体チップをバンプ電極を介して配線基板にフリップチップ接続した半導体装置及びその製造方法に関するものである。

【0002】

【従来の技術】

フリップチップ型半導体装置は、外部接続端子を備えたプリント基板などの配線基板と、この配線基板にフリップチップ接続された半導体チップと、半導体チップ/配線基板間に

50

充填された樹脂封止体から構成されている。図16は、従来のフリップチップ型半導体装置の概略断面図である。半導体素子もしくは集積回路が作り込まれた半導体チップ100は、シリコンなどの半導体ウェーハをダイシングして得られ、半導体素子や集積回路の層間絶縁などにはシリコン酸化膜(SiO<sub>2</sub>)やシリコン窒化膜(SiN)などの絶縁膜が用いられているが、半導体装置の微細化が進むに連れて、絶縁膜の比誘電率の高さが信号遅延などの影響を及ぼすようになってきている。そのため現在の半導体装置には、通常Low K膜といわれる、比誘電率を低くした低誘電率絶縁膜(以下、比誘電率が大体3.5以下のものをいう)104が少なくとも一部に用いられるものが多くなっている。絶縁膜の上にはSiO<sub>2</sub>/SiNなどの保護絶縁膜(パッシベーション膜)105が形成されている。パッシベーション膜105の間から外部端子となるバンプ電極103が形成されている。バンプ電極103は、図示はしないが内部の半導体素子もしくは集積回路と電気的に接続されており、半導体チップ100表面に形成された接続電極(接続パッド)の上に形成されている。

10

#### 【0003】

一方、半導体チップ100を支持するプリント配線板などの配線基板101には配線及び配線と電気的に接続された接続電極(接続パッド)が形成されている。配線基板101の半導体チップ100を搭載する面には接続パッド106が形成され、半導体チップ100に形成されたバンプ電極103が接続されている。また、配線基板101の他の面には図示しない接続パッドを介してバンプ電極102が取り付けられている。バンプ電極102は、半導体装置の外部接続端子として用いられる。半導体チップ100と配線基板101との間隙にはバンプ電極103が配列されているが、この空間には熱硬化性エポキシ樹脂などからなる樹脂封止体110が充填されている。

20

この半導体装置を形成する工程において、エポキシ樹脂などのフラックス機能を有する樹脂を配線基板101に塗布し、次に、接続パッド106の上にバンプ電極103を載せて加圧し、加熱して両者を接続するとともに樹脂封止体110を形成する。この時の加熱処理にはリフロー炉が用いられる。また、バンプ電極102を配線基板101に取り付ける時にもリフロー炉が用いられる。

#### 【0004】

フリップチップ接続の従来技術としては、チップの突起電極と配線基板の半田端子とを熱硬化性樹脂を介してフリップチップ接続する際に金属突起電極と半田端子との金属接合を完了し、凝固させた後に熱硬化性樹脂の硬化を行って接続信頼性を高める技術がある(特許文献1)。また、チップ又は配線基板に半田バンプを形成し、熱硬化性樹脂を介して両者を対向配置し、バンプを加熱溶解して接続を行い、その後樹脂を硬化させ導通不良を無くす技術がある(特許文献2)。また、回路基板面にフラックス機能を有する樹脂を供給し、チップと回路基板とを位置決め配置しバンプを溶解してフリップチップ接続後にさらに高温で樹脂を硬化させる技術がある(特許文献3)。

30

#### 【0005】

##### 【特許文献1】

特開平11-233558号公報(図1、4欄及び5欄)

##### 【特許文献2】

特開2001-351945号公報(図1、第3頁)

##### 【特許文献3】

特開2002-261118号公報

40

#### 【0006】

##### 【発明が解決しようとする課題】

以上のように、バンプ電極を取り付ける時や半導体チップを配線基板に取り付ける時にはリフロー炉などで加熱処理が行われる。このとき半導体チップや配線基板は、熱により膨張する。しかし、半導体チップの熱膨張係数は、3~4ppmであり、配線基板の熱膨張係数は、10~17ppmであり、両者の差はかなり大きく、したがって、加熱時には樹脂封止体に応力が働く。従来の半導体装置は、絶縁膜としてシリコン酸化膜やシリコ

50

ン窒化膜などの密着性の高い膜を用いるので大きな問題にはならなかったが、低誘電率絶縁膜を用いるようになると、これ自身が脆いのでこの応力の作用は大きな問題になる。低誘電率絶縁膜は、比誘電率の高い材料を低密度で形成して低誘電率化した絶縁膜を用いることもある。低密度で形成されているので、脆い膜である。

即ち、半導体チップを配線基板にフリップチップ（FC）実装する場合において、以下のような問題があった。

#### 【0007】

・ 半導体チップ内にLow K膜と呼ばれる比誘電率の低い材料（低誘電率絶縁膜）を使用して配線層を形成する場合、Low K膜の強度が弱く、フリップチップ接続時にバンプ電極下の界面で破壊や剥離を発生する。

・ 上記問題を解決するために配線基板の熱膨張係数を半導体チップに近づける方法があるが、この場合には、BGA（Ball Grid Array）ボール部分で信頼性試験時に疲労破壊する確率が高くなる。

・ フラックスを用いてフリップチップ接続をする場合において、リフロー直後、誤って衝撃をかけると、バンプ部分が剥離を生じてしまう危険性がある。

本発明は、このような事情によりなされたものであり、半導体チップを配線基板にフリップチップ実装する場合において、半導体チップ内に低誘電率絶縁膜を使用してもフリップチップ接続時にバンプ電極下の界面で破壊や剥離を発生することのない半導体装置及びその製造方法を提供する。

#### 【0008】

##### 【課題を解決するための手段】

本発明は、半導体チップと配線基板とを加熱して半導体チップのバンプ電極と配線基板の接続電極とを電気的に接続するとともに、半導体チップと配線基板との空隙を充填するようにフラックス機能を有する樹脂からなる樹脂封止体を形成する工程において、前記樹脂は、バンプ電極と接続電極（接続パッドともいう）との接続時においてバンプ電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴としている。半導体チップ接続時にこのような状態になる樹脂を用いることにより、半導体チップと配線基板に熱膨張係数差があっても、樹脂がバンプ電極の動きを抑えるので、半導体チップに用いられている低誘電率絶縁膜が熱膨張率差により生じた応力によってバンプ電極の剥離が著しく少なくなり、また、Low K膜の剥離も著しく減少する。

#### 【0009】

即ち、本発明の半導体装置は、半導体素子もしくは集積回路が作り込まれ、表面に複数のバンプ電極が形成された半導体チップと、前記バンプ電極と電気的に接続された複数の接続電極を有する配線基板と、前記半導体チップと前記配線基板との間隙であって、且つ電気的に接続された前記バンプ電極と前記接続電極とが配列された空間に充填された樹脂封止体とを具備し、前記樹脂封止体は、フラックス機能を有する樹脂からなり、この樹脂は、前記バンプ電極と前記接続電極との接続時において前記バンプ電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴としている。前記半導体チップには層間を絶縁する比誘電率が3.5以下である低誘電率絶縁膜が形成されていても良い。前記低誘電率絶縁膜は、前記半導体チップ及び絶縁膜及び金属膜に対する密着強度が15 J/m<sup>2</sup>以下であるようにしても良い。前記半導体チップに形成された低誘電率絶縁膜は、SiOC（Carbon Doped Silicon Oxide）、HSQ（Hydrogen Silsesquioxane）、有機シリカ（Organic-Silica）、ポーラスHSQ、BCB（Benzocyclobutene）等のいずれかを材料としても良く、これらの材料を多孔質化した膜でも良い。前記半導体チップ上に形成されたバンプ電極は、Au、Ag、Cu、Ni、Fe、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Cu、Ge、これらの混合物あるいは化合物のいずれかを材料としても良い。

#### 【0010】

前記樹脂にはフィラーが含有されていても良い。前記樹脂には、フラックス機能を有する

10

20

30

40

50

硬化剤が含まれていても良い。前記硬化剤は、酸無水物であるようにしても良い。前記樹脂には、フラックス剤が含まれているようにしても良い。

前記樹脂封止体は、前記半導体チップに近い第1の樹脂層と、前記配線基板に近い第2の樹脂層とからなり、前記第2の樹脂層は、ノンフィラー樹脂であるようにしても良い。前記樹脂封止体は、前記半導体チップに近い第1の樹脂層と、前記配線基板に近い第2の樹脂層と、前記第1の樹脂層及び前記第2の樹脂層の間に介在された第3の樹脂層とからなり、前記第3の樹脂層は、ノンフィラー樹脂であるようにしても良い。

前記半導体チップの bumps 電極は、前記半導体チップに形成された接続電極に電氣的に接続され、前記接続電極の少なくとも1部は、少なくとも1層がポリイミド膜等の有機膜からなるパッシベーション膜により被覆されていても良い。

10

#### 【0011】

本発明の半導体装置の製造方法は、半導体素子もしくは集積回路が作り込まれた半導体チップに複数の bumps 電極を形成する工程と、前記半導体チップと複数の接続電極が形成された配線基板との間にフラックス機能を有する樹脂を介在させる工程と、前記樹脂を介在させた状態で前記 bumps 電極と前記接続電極とを位置合わせして加圧する工程と、前記半導体チップと前記配線基板とを加熱して前記 bumps 電極と前記接続電極とを電氣的に接続するとともに、前記半導体チップと前記配線基板との空隙を充填するように前記樹脂からなる樹脂封止体を形成する工程とを具備し、前記樹脂は、前記 bumps 電極と前記接続電極との接続時において前記 bumps 電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴としている。前記半導体チップには層間を絶縁する比誘電率が3.5以下である低誘電率絶縁膜が形成されているようにしても良い。前記低誘電率絶縁膜は、前記半導体チップ及び絶縁膜及び金属膜に対する密着強度が $15 \text{ J/m}^2$ 以下であるようにしても良い。前記半導体チップに形成された低誘電率絶縁膜は、SiOC (Carbon Doped Silicon Oxide)、HSQ (Hydrogen Silsesquioxane)、有機シリカ (Organic-Silica)、ポラスHSQ、BCB (Benzocyclobutene) 等のいずれかを材料としても良い。

20

#### 【0012】

前記フラックス機能を有する樹脂は、常温において20MPa以上であるようにしても良い。前記半導体チップ上に形成された bumps 電極は、Au、Ag、Cu、Ni、Fe、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Cu、Ge、これらの混合物あるいは化合物のいずれかを材料としても良い。前記樹脂にはフィラーが含有されていても良い。前記樹脂には、フラックス機能を有する硬化剤が含まれていても良い。前記硬化剤は、酸無水物であっても良い。前記樹脂には、フラックス剤が含まれていても良い。

30

また、本発明の半導体装置の製造方法は、半導体素子もしくは集積回路が作り込まれた半導体チップに複数の bumps 電極を形成する工程と、前記半導体チップと複数の接続電極が形成された配線基板との間の前記半導体チップに近接してフラックス機能を有する第1の樹脂を介在させる工程と、前記半導体チップと複数の接続電極が形成された配線基板との間の前記配線基板に近接してフラックス機能を有し、フィラーが含有していない第2の樹脂を介在させる工程と、前記第1及び第2の樹脂を介在させた状態で前記 bumps 電極と前記接続電極とを位置合わせして加圧する工程と、前記半導体チップと前記配線基板とを加熱して前記 bumps 電極と前記接続電極とを電氣的に接続するとともに、前記半導体チップと前記配線基板との空隙を充填するように前記第1及び第2の樹脂からなる樹脂封止体を形成する工程とを具備し、前記第1及び第2の樹脂は、前記 bumps 電極と前記接続電極との接続時において前記 bumps 電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴としている。

40

#### 【0013】

また、本発明の半導体装置の製造方法は、半導体素子もしくは集積回路が作り込まれた半導体チップに複数の bumps 電極を形成する工程と、前記半導体チップと複数の接続電極が形成された配線基板との間の前記半導体チップに近接してフラックス機能を有する第1の

50

樹脂を介在させる工程と、前記半導体チップと複数の接続電極が形成された配線基板との間の前記配線基板に近接してフラックス機能を有する第2の樹脂を介在させる工程と、前記第1及び第2の樹脂の間にフラックス機能を有し、フィラーが含有していない第3の樹脂を介在させる工程と、前記第1、第2及び第3の樹脂を介在させた状態で前記バンプ電極と前記接続電極とを位置合わせして加圧する工程と、前記半導体チップと前記配線基板とを加熱して前記バンプ電極と前記接続電極とを電氣的に接続するとともに、前記半導体チップと前記配線基板との空隙を充填するように前記第1、第2及び第3の樹脂からなる樹脂封止体を形成する工程とを具備し、前記第1、第2及び第3の樹脂は、前記バンプ電極と前記接続電極との接続時において前記バンプ電極が熔融状態である時に液状から固体に変化した状態の樹脂であることを特徴とする。前記半導体チップには層間を絶縁する比誘電率が3.5以下である低誘電率絶縁膜が形成されているようにしても良い。前記低誘電率絶縁膜は前記半導体チップ及び絶縁膜及び金属膜に対する密着強度が $15 \text{ J/m}^2$ 以下であるようにしても良い。前記半導体チップと前記配線基板とを加熱する処理はリフロー炉で行われ、そのリフロー条件は200以上、60秒以上であるようにしても良い。

10

#### 【0014】

##### 【発明の実施の形態】

以下、図面を参照して発明の実施の形態を説明する。

まず、図1乃至図10、図15を参照して第1の実施例を説明する。

図1乃至図4は、バンプ電極を半導体チップに接続する工程から半導体チップを配線基板にフリップチップ接続するまでの工程を説明する断面図、図5は、フリップチップ接続をする際のリフロー条件を説明するリフロープロファイル図、図6は、半導体チップと配線基板との接続状態を説明するSAT画像を示す図、図7は、半導体チップと配線基板との接続状態を説明するIR画像を示す図、図8は、樹脂封止体を構成する樹脂の弾性率とリフロープロファイルとの関係を示す特性図、図15は、半導体チップに取り付けたバンプ電極の取り付け構造を示す半導体チップの断面図、図9及び図10は、半導体チップに取り付けたバンプ電極の他の取り付け構造を示す半導体チップの断面図である。

20

#### 【0015】

図1乃至図4は、この実施例に係る半導体装置の製造方法を示している。シリコンなどの半導体ウェーハAを用意する。この半導体ウェーハAは、8インチ径、厚さ $725 \mu\text{m}$ であり、Cuを含む配線を有している。この半導体ウェーハAは半導体チップ領域に区画されており、各領域には内部にLowK膜と呼ばれる低誘電率絶縁膜が形成されている。そのLowK膜の一例としてSiOC膜を使用する。次に、半導体ウェーハ上の低誘電率絶縁膜(SiOC膜)12の上にCuパッド2を形成する。Cuパッド2は図示しないCuを含む配線に電氣的に接続されている。半導体ウェーハAの表面は、例えば、 $\text{SiO}_2$ /SiNからなるパッシベーション膜3により被覆され、部分的にCuパッド2が露出している(図1(a))。次にこの半導体ウェーハAの全面にチタン膜4、ニッケル膜5、パラジウム膜6をスパッタリング装置、電子ビーム蒸着装置等を用いて順次形成し、これらの膜からなるバリアメタル層を形成する(図1(b))。続いて、バリアメタル層上にフォトレジスト7を $50 \mu\text{m}$ 程度の膜厚で塗布する。そして、このフォトレジスト7にバンプ電極形成用Cuパッド部分に重なるように $100 \mu\text{m}$ 角の開口部を形成する。この開口部にバンプ電極用に低融点金属8などを $50 \mu\text{m}$ 厚さでメッキする。

30

40

#### 【0016】

例えば、共晶Sn/Pbはんだの場合は、レジストパターンが形成された半導体ウェーハAを錫 $30 \text{ g/l}$ (リットル)、鉛 $20 \text{ g/l}$ 及びアルカンスルホン酸 $100 \text{ g/l}$ 、界面活性剤を主成分とする添加剤を含有する溶液中に浸し、浴温度20で前記バリアメタル層を陰極とし、Sn/Pb板を陽極として、電流密度 $1 \text{ A/dm}^2$ の条件下で緩やかに攪拌しながら行う(図1(c))。

その後、アセトン、剥離液などの溶媒を用いてフォトレジスト7を剥離し、バリアメタル層であるPd/Ni/Ti膜6、5、4をエッチングする。パラジウム膜6、ニッケル

50

膜5のエッチングには王水系のエッチング液を用いる。チタン膜4のエッチングにはエチレンジアミン四酢酸系を用いることができる(図2(a))。最後に、この半導体ウェーハAにフラックスを塗布し、窒素雰囲気中で220、30秒間加熱し、はんだ金属をリフローしてはんだバンプ(バンプ電極)9を形成する(図2(b))。はんだバンプ9が形成された半導体ウェーハAをその後電気的なテストを行い、ダイシングしチップ化して複数の半導体チップ1を形成する(図3(a)参照)、この半導体チップをフリップチップ実装する。半導体チップ1の表面は、SiO<sub>2</sub> / SiNからなるパッシベーション膜3により被覆保護されている。

#### 【0017】

次に、はんだの酸化膜を除き、フラックス機能を有する樹脂13を配線基板10の接続パッド11上に適量塗布する。基板などの配線基板10の接続パッド11とはんだバンプ9との位置あわせを行い、加圧して仮固定する(図3(a))。その後、半導体チップ1と配線基板10とをリフロー炉に流し、はんだバンプ9と接続パッド11とを接続させる(図3(b))。このとき、はんだが溶融して硬化した状態の樹脂13を液状から固体に変化した状態にする。弾性率としては20MPa以上、望ましくは、100MPa以上にする。フラックス機能を有する樹脂は、半導体チップ1と配線基板10との間で樹脂封止体14を構成する。図5に各条件に基づくリフロープロファイルを示し、図6はリフロー条件とLowK膜剥がれについて比較した結果を示す。リフロー条件を200ピーク(条件A)、20s(秒)(条件B)、60s(条件C)、120s(条件D)及び240、120s(条件E)と変化させ、LowK膜の剥がれを見たところ、図6に示すSAT画像でも分かるように200ピーク(条件A)、20s(条件B)では剥離が見られた。また、図7に示すように、同じサンプルをIR顕微鏡でパッド下を観察したところ、やはり剥離が発生していた。

#### 【0018】

これに対して200、60s(条件C)、120s(条件D)では、剥離は生じなかった(図7)。このようにリフローピーク時間を変化させることによって、樹脂の状態を変化させることが可能であるため、上記条件の樹脂の状態を見ると樹脂が液状から固体にちょうど変化した時の状態であることが分かった。このときの樹脂の弾性率を基板の反りから逆算したところ、弾性率が20MPa以上であり、弾性率がこのような値になると、剥離は、発生しないことが分かった(図8)。このリフロー後のチップサンプルをさらにアフターキュアとして150、2H(時間)硬化してもLowK膜の剥がれは生じなかった。

上述の工程に従って、半導体装置を製造し、温度サイクル試験に供して、その信頼性を調べた。半導体チップとしては2500個のバンプが形成された15mm角の大きさのチップを使用し、配線基板である樹脂基板上に実装してサンプルとした。なお温度サイクル試験は-55(30min)~25(5min)~125(30min)を1サイクルとして行った。

その結果1500サイクル後でも接続箇所には破断の発生は全く認められなかった。さらに、半導体素子内部に形成されたLowK膜12の剥がれも生じなかった。また、吸湿リフロー評価を行ったが、LowK膜12の剥がれもバンプの剥離も生じなかった。

#### 【0019】

半導体チップ1を配線基板10にフリップチップ接続してなる半導体装置は、さらに、外部接続端子を配線基板10に取り付ける。この実施例では外部接続端子としてはんだバンプなどのバンプ電極15を配線基板10の裏面に取り付ける。バンプ電極15を取り付ける方法は、半導体チップ1にはんだバンプ9を取り付ける場合と同じである。バンプ電極15は、配線基板10の配線と電気的に接続されている(図4)。

この実施例は、LowK膜としてSiOC膜を使用した例を述べたが、HSQ(Hydrogen Silsesquioxane)、有機シリカ(Organic-Silica)、ポラスHSQ、BCB(Benzocyclobutene)等のいずれかを材料もしくはこれらの積層膜でも良く、これらの材料を多孔質化した膜でも良い。Lo

10

20

30

40

50



w K膜にSiO<sub>2</sub>膜、SiN膜を積層したものを使用しても良い。

【0020】

また、フラックス機能を有する樹脂は、樹脂にフラックス剤を混入させたものでも良いし、硬化剤にフラックス効果を持たせたものを使用しても良いし、その1つの例として酸無水物を使用したものでも良い。さらに、樹脂にフィラーを混入させたものでも良い。樹脂材料としては、エポキシ系、アクリル系、シリコン系、ポリイミド系などが用いられる。また、上記金属バンプとして、実施例ではSn, Pbはんだの場合を述べたが、Au、Ag、Cu、Ni、Fe、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Cu、Geなどやこれらの混合物、化合物であってもよい。配線基板に形成された接続パッドもSn、Pb、Au、Ag、Cu、Ni、Fe、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Cu、Geなどやこれらの混合物、化合物、積層膜であってもよい。

10

図15は、図3に示す半導体チップのバンプ接続構造を詳細に示している。Cuパッド2は、SiOC膜からなる低誘電率絶縁膜(低誘電率層)12の上に形成され、パッシベーション膜3は、多層のSiO<sub>2</sub>/SiN層3a、3bから構成されている。

【0021】

次に、図9及び図10を参照して半導体チップ1にバンプ電極を取り付ける他の例を説明する。図9において、半導体チップ1上の低誘電率絶縁膜12の上に形成されたパッシベーション膜(SiO<sub>2</sub>/SiN)3に保護されたCuパッド2が形成される。その上にパッシベーション膜(SiO<sub>2</sub>/SiN)3を形成し、その開口部にCuパッド2が部分的に露出するようにする。Cuパッド2の露出された部分及びパッシベーション膜3の開口部とその周辺にバリアメタル層(TaN)(図示しない)を介してAlパッド2を形成する。Cuパッド上のAlパッドとの密着を高めるバリアメタル層の例としてTaNを上げたが、Ta、Ti、TiNなどやこれらの積層膜、合金膜であっても良い。その上にパッシベーション膜(SiO<sub>2</sub>/SiN)3を形成し、その開口部にAlパッド2を部分的に露出するように形成する。Alパッド2の露出された部分及びパッシベーション膜3の開口部と、その周辺にバリアメタル層(Pd/Ni/Ti)を介してはんだバンプ9を接続する。このように、Cuパッド及びAlパッドを併用することができる。低誘電率絶縁膜12は、この例では、それぞれCu配線12a、12bが形成されたSiOC膜からなる2層の低誘電率層から構成されている。Cuパッド2は、半導体チップ(Siチップ)1に形成されたトランジスタなどを含む素子部1aとCu配線12a、12bを介して電氣的に接続されている。

20

30

【0022】

次に、図10は、パッシベーション膜にポリイミド膜を用いた例である。図10(a)は、図9の変形例であり、図10(b)は図15の変形例である。図10(a)において、半導体チップ1上の低誘電率絶縁膜12の上に形成されたパッシベーション膜(SiO<sub>2</sub>/SiN)3に保護されたCuパッド2が形成される。その上にパッシベーション膜(SiO<sub>2</sub>/SiN)3を形成し、その開口部にCuパッド2が部分的に露出するようにする。Cuパッド2の露出された部分及びパッシベーション膜3の開口部とその周辺にバリアメタル層(TaN)(図示しない)を介してAlパッド2を形成する。その上にパッシベーション膜3を形成し、その開口部にAlパッド2を部分的に露出するように形成する。パッシベーション膜3は、SiO<sub>2</sub>/SiN膜とその上に積層されたポリイミド膜から構成されている。Alパッド2の露出された部分及びパッシベーション膜3の開口部とその周辺にバリアメタル層(Pd/Ni/Ti)を介してはんだバンプ9を接続する。このようにCuパッド2及びAlパッド2を併用することができる。低誘電率絶縁膜12は、この例では、Cu配線が形成されたSiOC膜からなる低誘電率層から構成されている。Cuパッド2は、半導体チップ(Siチップ)1に形成されたトランジスタなどを含む素子部と前記Cu配線を介して電氣的に接続されている。

40

【0023】

図10(b)において、半導体チップ1上の低誘電率絶縁膜12の上に形成されたパッシベーション膜(SiO<sub>2</sub>/SiN)3に保護されたCuパッド2が形成される。その上

50

にパッシベーション膜 3 を形成し、その開口部に Cu パッド 2 が部分的に露出するようにする。Cu パッド 2 の露出された部分及びパッシベーション膜 3 の開口部とその周辺にバリアメタル層 (Pd/Ni/Ti) を介してはんだバンプ 9 を接続する。パッシベーション膜 3 は、SiO<sub>2</sub> / SiN 膜とその上に積層されたポリイミド膜から構成されている。

以上のように、半導体チップの基板へのフリップチップ接続において、バンプ電極が液体から固体に凝固するときに樹脂が液状から固体に変化している状態にあるため、バンプ電極が保護され、バンプ電極に熱歪が発生せず、この実施例のように比誘電率が 3.5 以下の低誘電率絶縁膜 (Low K 膜) を半導体チップに使用した場合でもバンプ電極が剥離せず、半導体装置の信頼性が向上する。このときの樹脂の弾性率が 20 MPa 以上程度であるため、バンプ電極へかかる歪が緩和される。

#### 【0024】

実施例では、バンプ用のバリアメタルとして Ti、Ni、Pd を使用したがこれに限定されるものではなく、Ti、Cr、Cu、Ni、Au、Pd、TiW、W、Ta、Ta<sub>2</sub>N<sub>3</sub>、TiN、Nb などの単層、積層膜、合金膜でもよい。配線として使用する金属配線、金属パッド、バリアメタルも絶縁膜や金属膜や半導体チップに対する密着強度が 15 J/m<sup>2</sup>

以下であっても、これらの膜も剥がれず本発明の効果を達成できる。また、単に Low K 膜のみの剥離のみならず、金属膜の剥離も防ぐことができる。さらに、半導体チップ上に形成する有機膜としてはポリイミド膜や BCB 膜 (Benzocyclobutene) 等を使用できる。

#### 【0025】

次に、図 11 を参照して第 2 の実施例を説明する。

図 11 は、バンプ電極が接続された半導体チップを配線基板にフリップチップ接続する工程を説明する断面図である。まず、第 1 の実施例と同様に半導体チップ 21 のバンプ電極 (はんだバンプ (Sn-Pb はんだ)) 23 を形成する。半導体チップ 21 には低誘電率絶縁膜 22 が形成され、半導体チップ 21 の表面は、パッシベーション膜 27 により被覆保護されている。まず、はんだの酸化膜を除き、フラックス機能を有する樹脂 26 を配線基板 20 の接続パッド 24 上に適量塗布する。プリント基板などの配線基板 20 の接続パッド 24 とバンプ電極 23 の位置合せを行い、50 kg、2 s 加圧して仮固定する。その後、フリップチップボンダのツール 25 側を加熱して、3 ~ 10 s 位で 220 °C に温度を上げて、220 °C で 1 ~ 20 s の間保持してはんだバンプ 23 と配線基板 20 の接続パッド 24 とを接続する。その後ツール 25 を冷却する。このときはんだの融点以下になって凝固したときの樹脂 26 の状態が、液状から固体にちょうど変化した時の状態であることが分かった。またこのときの弾性率は、20 MPa 以上望ましくは 100 MPa 以上である。この半導体チップサンプルをさらに 150 °C、2 H 硬化しても Low K 膜の剥がれは生じなかった。

#### 【0026】

上述の工程に従って、半導体装置を製造し、温度サイクル試験に供して、その信頼性を調べた。半導体チップとしては 2500 個のバンプが形成された 15 mm 角の大きさのチップを使用し、樹脂基板上に実装してサンプルとした。なお温度サイクル試験は -55 °C (30 min) ~ 25 °C (5 min) ~ 125 °C (30 min) を 1 サイクルとして行った。

その結果 1500 サイクル後でも接続箇所には破断の発生は全く認められなかった。さらに半導体チップ内部に形成された Low K 膜 22 の剥がれも生じなかった。また、吸湿リフロー評価を行ったが、Low K 膜 22 の剥がれもバンプの剥離も生じなかった。

この実施例では、Low K 膜として SiOC 膜を使用した例を述べたが、HSQ、有機シリカ、ポラス HSQ、BCB 等のいずれかもしくはこれらの積層膜でも良く、これらの材料を多孔質にした膜を用いても良い。

のいずれか又はこれらの積層膜でも良い。

また、フラックス機能を有する樹脂は、樹脂にフラックス剤を混入させたものでも良いし

10

20

30

40

50

、硬化剤にフラックス効果を持たせたものを使用しても良いし、その1つの例として酸無水物を使用したものでも良い。さらに樹脂にフィラーを混入させたものでも良い。

【0027】

またバンプ電極として実施例ではSn-Pbはんだの場合を述べたが、Au、Ag、Cu、Ni、Fe、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Cu、Geなどやこれらの混合物、化合物であってもよい。配線基板の接続パッドもSn、Pb、Au、Ag、Cu、Ni、Fe、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Cu、Geなどやこれらの混合物、化合物、積層膜であってもよい。

この実施例ではリフロー炉を用いずにフリップチップボンダを用いてバンプ電極と接続パッドとを加熱しているが、第1の実施例と同様な効果が得られる。

以上のように、各実施例をもって本発明の実施の形態が説明されたが、本発明は、実施例に限定されるものではなく発明の要旨を変更しない範囲であらゆる態様が認められる。

【0028】

次に、図12及び図13を参照して第3の実施例を説明する。

図12及び図13は、半導体装置の製造方法を示す工程断面図である。まず、図2(b)もしくは図9に示すバンプ構造のバンプ電極(はんだバンプ)32をシリコンなどの半導体ウェーハAに形成する(図12(a))。次に、半導体ウェーハA全面に、常温での弾性率が20MPa以上のフラックス機能を有する樹脂35aを塗布する。厚さは、はんだバンプ32の高さの50%から90%位にする。次に、この半導体ウェーハAをリフロー炉などに流してはんだバンプ32を溶融させ、さらに樹脂35a上からはんだバンプ32の突起を突出させる(図12(b))。このときフラックス機能を有する樹脂を使用するために突起を飛び出させることが可能である。なぜならば、はんだがフラックス効果により溶融を助けるため、表面張力で樹脂35aの上に飛び出させることが可能になる。通常の樹脂を使用したのではこのように樹脂上からはんだの突起を出すことが困難であるため、このようなフラックス機能を有する樹脂の使用が重要である。このときフラックス機能を有する樹脂にフィラーが混在してもよい。フィラーを添加すると熱膨張係数が下がり、樹脂の信頼性が向上する。

【0029】

次に、樹脂35aが形成された半導体ウェーハAをダイシングして半導体ウェーハ30から複数の半導体チップを切り出す。そして、配線基板33上に形成されたはんだの酸化膜を除き、フラックス機能を有する樹脂35bを配線基板33の接続電極(接続パッド)34上に適量塗布する。このときこの樹脂35bにはノンフィラーの樹脂を使用する。配線基板33の接続パッド34と半導体チップ31のはんだバンプ32との接続にフィラーの含有していない樹脂を使用するため、接続が良好になるためである(図12(c))。

次に、プリント基板などの配線基板33の接続パッド34とはんだバンプ32の位置合せを行い、加圧して仮固定する。その後、リフロー炉に流し、はんだバンプ32と接続パッド34との接続を図る(図13)。さらに、樹脂を本硬化するためにオープンで乾燥させる。

このような工程に従って、半導体装置を製造し、温度サイクル試験に供して、その信頼性を調べた。半導体チップとしては2500個のバンプ電極が形成された15mm角の大きさのチップを使用し、樹脂配線基板上に実装してサンプルとした。なお温度サイクル試験は-55(30min)~25(5min)~125(30min)を1サイクルとして行った。

【0030】

その結果、1500サイクル後でも接続箇所には破断の発生は全く認められなかった。またこの実施例ではバンプ電極としてSn-Pbはんだバンプを用いたが、本発明は、これに限定されるものではなく、Au、Ag、Cu、Ni、Fe、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Cu、Ge等やこれらの混合物、化合物であってもよい。又、本発明は、配線基板の接続パッドもSn、Pb、Au、Ag、Cu、Ni、Fe、Pd、Sn、Pb、Ag、Bi、Zn、In、Sb、Cu、Ge等やこれらの混合物、化合物、

10

20

30

40

50

積層膜であっても良い。

以上、この実施例では、フリップチップ接続において、パンプ電極が液体から固体に凝固するときにフラックス機能を有する樹脂が液体から固体に変化しているため、パンプ電極が保護され、パンプ電極に熱歪が発生せず、低誘電率絶縁膜（Low K膜）を半導体チップに使用した場合でもパンプ電極が剥離せずに信頼性が向上する。また、フラックス機能を有する樹脂にノンフィラーの樹脂を使用するためパンプ電極と接続パッドとの接続が良好になる。

#### 【0031】

次に、図14を参照して第4の実施例を説明する。

図14は、半導体装置の製造方法を示す工程断面図である。図2(b)もしくは図9に示すパンプ構造のパンプ電極（はんだパンプ）をシリコンなどの半導体ウェーハに形成する。配線基板43には接続パッド44が形成され、その上にパンプ電極47が形成されている（図14(a)参照）。第3の実施例と同様に、半導体ウェーハに常温での弾性率が20MPa以上のフラックス機能を有する樹脂を塗布する。この実施例では配線基板にも速硬化のフラックス機能を有する樹脂を塗布する。次に、配線基板43の接続パッド44上に形成されたはんだパンプ47の高さの50%から90%の厚さの樹脂45cを形成する。この樹脂45cが形成された配線基板43をリフロー炉に入れ樹脂45cを仮硬化させる。フラックス機能を有する樹脂を使用するため、樹脂45c上からはんだパンプ47が飛び出す。半導体ウェーハにも、前述の樹脂を塗布する。厚さは、はんだパンプの高さの50%から90%位にする。次に、半導体ウェーハをリフロー炉などに流してはんだパンプを溶解させ、さらに、この樹脂上からはんだパンプの突起を突出させる。このとき半導体ウェーハ、配線基板側に形成する樹脂にフィラーが含有していてもよい。配線基板上に先に速硬化の樹脂を形成することにより、有機基板を使用したときのように水分が基板から排湿され難くなってポイドが発生しなくなる。

#### 【0032】

次に、樹脂の形成された半導体ウェーハをダイシングして複数の半導体チップ41を形成する。半導体チップ41には、はんだパンプ48が形成され、さらにフラックス機能を有する樹脂45aが形成されている。次に、配線基板43上のはんだの酸化膜を除き、フラックス機能を有する樹脂45bを配線基板43の接続パッド44及びパンプ電極47上に適量塗布する（図14(a)）。このときこの樹脂45bはノンフィラーの樹脂の使用

する。配線基板及び半導体チップのはんだパンプ47、48との接続にフィラーの含有していない樹脂を使用するため接続が良好にできる。次に、プリント基板などの配線基板の接続パッド上のはんだパンプと半導体チップのはんだパンプの位置あわせを行い、加圧して仮固定する（図14(b)）。その後、リフロー炉に流し、はんだパンプ同士の接続を図る。さらに、樹脂45a、45b、45cを本硬化するためにオープンで乾燥させて樹脂封止体46を形成する（図14(c)）。

上述の工程に従って、半導体装置を製造し、温度サイクル試験に供して、その信頼性を調べた。半導体チップとしては2500個のパンプが形成された15mm角の大きさのチップを使用し、樹脂基板上に実装してサンプルとした。なお温度サイクル試験は-55（30min）～25（5min）～125（30min）を1サイクルとして行った。

#### 【0033】

その結果1500サイクル後でも接続箇所には破断の発生は全く認められなかった。また、この実施例ではSn-Pbはんだパンプを用いたが、第3の実施例で例示した材料を用いても良い。また、配線基板の接続パッドも第3の実施例で例示した材料を用いても良い。

以上、この実施例では、フリップチップ接続において、パンプ電極が液体から固体に凝固するときにフラックス機能を有する樹脂が液体から固体に変化しているため、パンプ電極が保護され、パンプ電極に熱歪が発生せず、低誘電率絶縁膜（Low K膜）を半導体チップに使用した場合でもパンプ電極が剥離せずに信頼性が向上する。また、フラックス機能

を有する樹脂にノンフィラーの樹脂を使用するため bumps 電極と接続パッドとの接続が良好になる。

以上のように、各実施例をもって本発明の実施の形態が説明されたが、本発明は、実施例に限定されるものではなく発明の要旨を変更しない範囲であらゆる態様が認められる。

【0034】

【発明の効果】

半導体チップの基板へのフリップチップ接続において、bumps 電極が液体から固体に凝固するときに樹脂が液状から固体に変化している状態にあるため、bumps 電極が保護され、bumps 電極に熱歪が発生せず、低誘電率絶縁膜（Low K 膜）を半導体チップに使用した場合でも bumps 電極が剥離せず、半導体装置の信頼性が向上する。このときの樹脂の弾性率が 20 MPa 以上程度であるため、bumps 電極へかかる歪が緩和される。

10

【図面の簡単な説明】

【図1】本発明の第1の実施例の bumps 電極を半導体チップに接続する工程から半導体チップを配線基板にフリップチップ接続するまでの工程を説明する断面図。

【図2】本発明の第1の実施例の bumps 電極を半導体チップに接続する工程から半導体チップを配線基板にフリップチップ接続するまでの工程を説明する断面図。

【図3】本発明の第1の実施例の bumps 電極を半導体チップに接続する工程から半導体チップを配線基板にフリップチップ接続するまでの工程を説明する断面図。

【図4】本発明の第1の実施例の bumps 電極を半導体チップに接続する工程から半導体チップを配線基板にフリップチップ接続するまでの工程を説明する断面図。

20

【図5】本発明の第1の実施例に係るフリップチップ接続をする際のリフロー条件を説明するリフロープロファイル図。

【図6】本発明の第1の実施例に係る半導体チップと配線基板との接続状態を説明する S A T 画像を示す図。

【図7】本発明の第1の実施例に係る半導体チップと配線基板との接続状態を説明する I R 画像を示す図。

【図8】本発明の第1の実施例に係る樹脂封止体を構成する樹脂の弾性率とリフロープロファイルとの関係を示す特性図。

【図9】本発明に係る半導体チップに取り付けた bumps 電極の他の取り付け構造を示す断面図。

30

【図10】本発明に係る半導体チップに取り付けた bumps 電極の他の取り付け構造を示す断面図。

【図11】本発明の第2の実施例に係る bumps 電極が接続された半導体チップを配線基板にフリップチップ接続する工程を説明する断面図。

【図12】本発明の第3の実施例の半導体装置の製造方法を示す工程断面図。

【図13】本発明の第3の実施例の半導体装置の製造方法を示す工程断面図。

【図14】本発明の第4の実施例の半導体装置の製造方法を示す工程断面図。

【図15】本発明の第1の実施例に係る半導体チップに取り付けた bumps 電極の取り付け構造を示す断面図。

【図16】従来のフリップチップ型半導体装置の断面図。

40

【符号の説明】

1、21、31、100・・・半導体チップ

1a・・・素子部

2・・・Cuパッド（接続パッド）

2・・・Alパッド（接続パッド）

3、3、3、27、105・・・パッシベーション膜

3a、3b・・・SiO<sub>2</sub> / SiN層

4・・・チタン膜

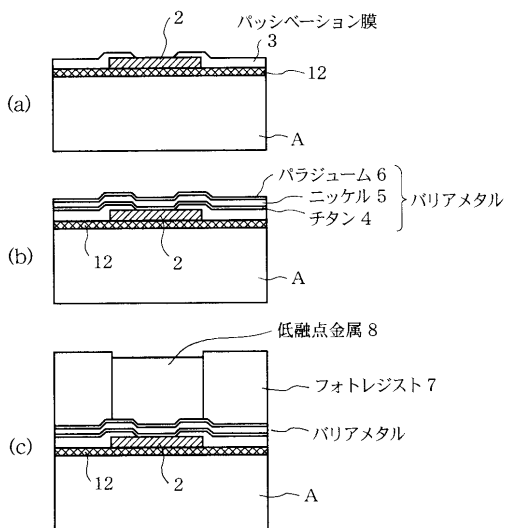
5・・・ニッケル膜

6・・・パラジウム膜

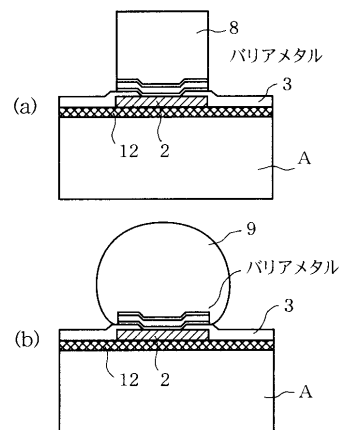
50

- 7・・・フォトレジスト
- 8・・・低融点金属
- 9、15、23、32、42、47、48・・・はんだバンプ
- 10、20、33、43、101・・・配線基板
- 11、24、34、44、106・・・接続パッド
- 12、22、104・・・低誘電率絶縁膜 (Low K 膜)
- 12a、12b・・・Cu 配線
- 13、26、35a、35b、45a、45b、45c・・・フラックス機能を有する樹脂
- 14、36、46、110・・・樹脂封止体
- 25・・・フリップチップボンダのツール
- 102、103・・・バンプ電極
- A・・・半導体ウェーハ

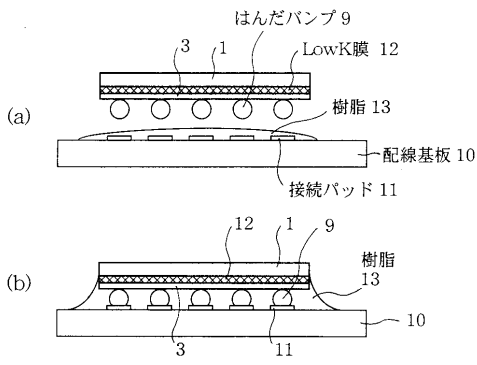
【図1】



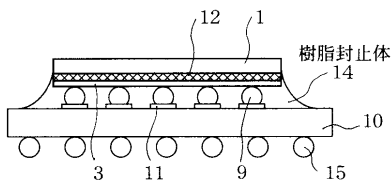
【図2】



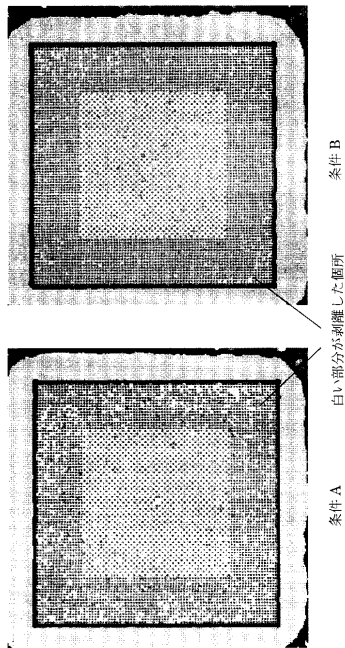
【 図 3 】



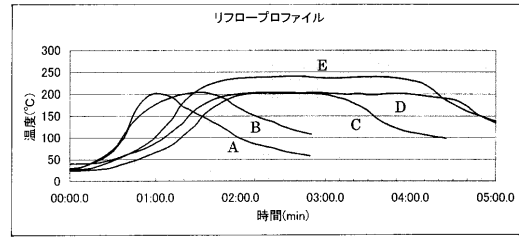
【 図 4 】



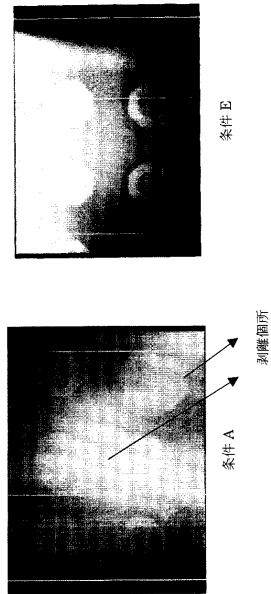
【 図 6 】



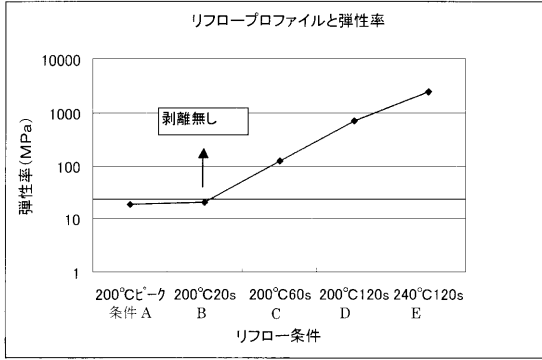
【 図 5 】



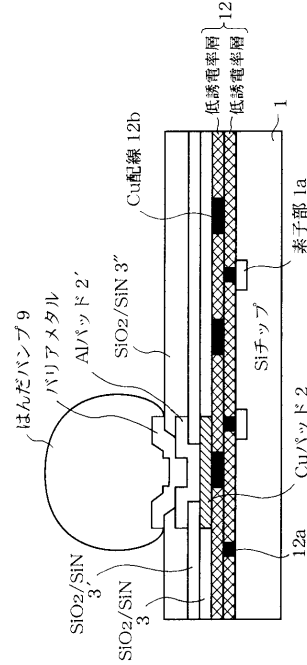
【 図 7 】



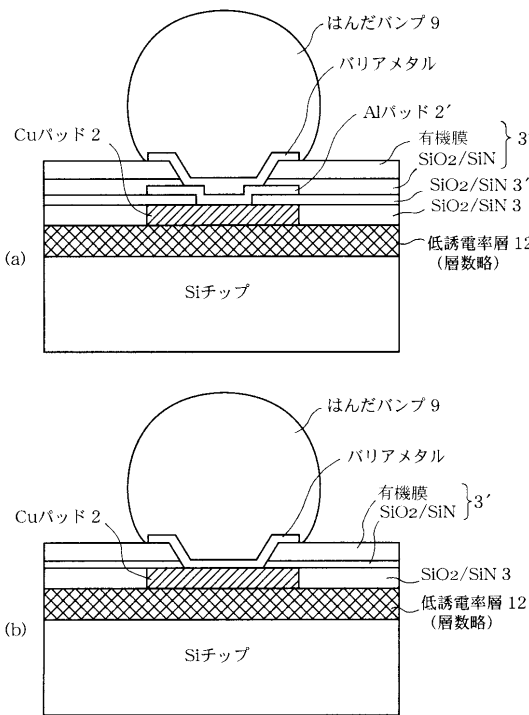
【 図 8 】



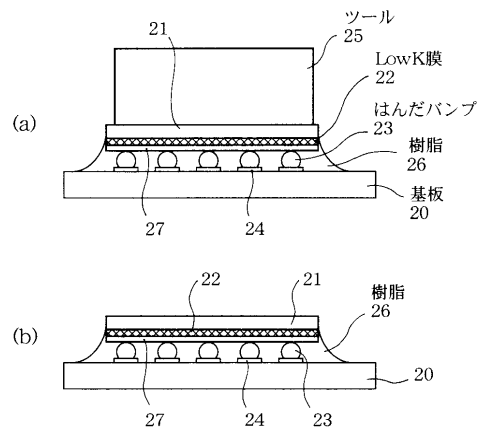
【 図 9 】



【 図 10 】

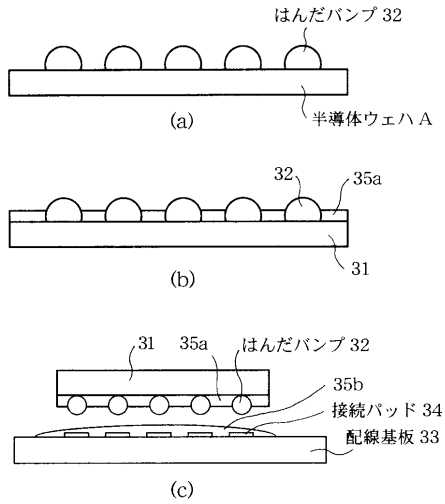


【 図 11 】

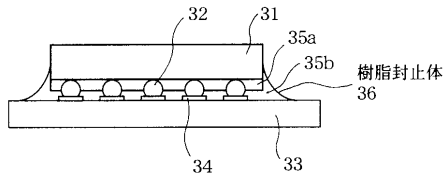




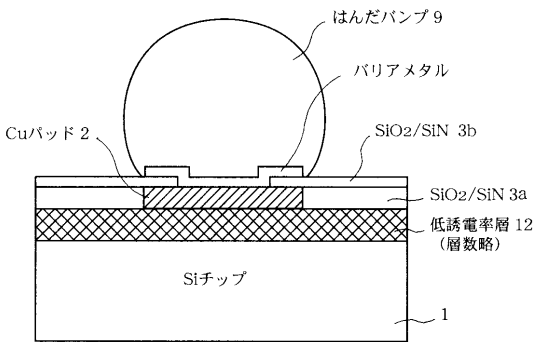
【図 1 2】



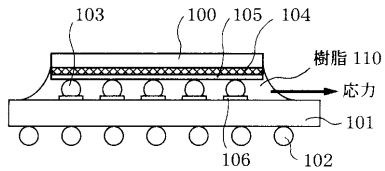
【図 1 3】



【図 1 5】



【図 1 6】



【図 1 4】

