



(12) 发明专利

(10) 授权公告号 CN 101369579 B

(45) 授权公告日 2011.05.04

(21) 申请号 200810213232.X
(22) 申请日 1996.10.02
(30) 优先权数据
1995-279587 1995.10.03 JP
(62) 分案原申请数据
96191152.2 1996.10.02
(73) 专利权人 精工爱普生株式会社
地址 日本东京都
(72) 发明人 佐藤尚
(74) 专利代理机构 中国专利代理(香港)有限公司 72001
代理人 臧霁晨 刘宗杰
(51) Int. Cl.
H01L 27/02(2006.01)
H01L 27/12(2006.01)

H01L 23/522(2006.01)
H01L 23/532(2006.01)
G02F 1/1362(2006.01)

(56) 对比文件
JP 8-78690 A, 1996.03.22, 全文。
CN 1030144 A, 全文。
US 5858823 A, 1999.01.12, 全文。

审查员 刘博

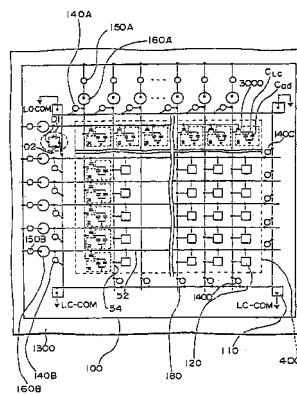
权利要求书 6 页 说明书 11 页 附图 23 页

(54) 发明名称

有源矩阵基板的制造方法和薄膜元件的制造方法

(57) 摘要

一种有源矩阵基板,该基板的构成包含薄膜晶体管(TFT)和连接到其薄膜晶体管一端的像素电极的像素部分,其特征在于:具备设备在上述扫描线及信号线中至少一条线或与其线电等效的部位和共用电位线之间的、使用了薄膜晶体管的防止静电破坏用装置;上述防止静电破坏用装置构成为包含在将栅极电极层、栅极绝缘膜、沟道层、源、漏极电极层、保护层重叠而成的薄膜晶体管中连接栅极电极层和源、漏电极层而构成的二极管;在同一制造工序中形成用于电连接上述栅极电极层和源、漏极电极层的、选择性地除去上述栅极电极层上的上述栅极绝缘膜和上述保护膜构成的第1开口,和选择性地除去上述源、漏极电极层上的上述保护膜构成的第2开口。



CN 101369579 B

1. 一种有源矩阵基板,包括:

开关元件,配制成与扫描线和信号线的交叉点一致,且像素电极配制成与开关元件一致;

防止静电破坏用元件,利用建立在上述扫描线和上述信号线的至少一个之间的薄膜晶体管,或与上述扫描线和上述信号线中至少一个在电气上等价的区,和公共电气保护区,上述防止静电破坏用元件包含二极管,其中薄膜晶体管中的栅极电极层、源极电极层和漏极电极层互相连接;和

第1开口,通过选择性地除去上述栅极电极层上的绝缘膜形成,第2开口,通过选择性地除去上述源极电极层和漏极电极层上的绝缘膜形成,

其中经由上述第1及第2开口,用和上述像素电极相同材料构成的导电性材料层连接上述栅极电极层、源极电极层和漏极电极层。

2. 一种有源矩阵基板,包括:

扫描线;

信号线;

像素电极;

薄膜晶体管连到在配置成矩阵状的扫描线和信号线上,并和像素电极构成像素部分;

防止静电破坏用的保护电路,利用建立在上述扫描线和上述信号线的至少一个之间的薄膜晶体管,或与上述扫描线和上述信号线在电气上等价的区,和除扫描线和信号线以外的公共电位线,上述防止静电破坏用的保护电路包含二极管,其中薄膜晶体管中的栅极电极层、源极电极层和漏极电极层互相连接;和

第1开口,通过选择性地除去上述栅极电极层上的绝缘层形成,第2开口,通过选择性地除去上述源极电极层和漏极电极层上的绝缘层的同样制造过程形成,经由上述第1及第2开口,用和上述像素电极相同材料构成的导电性材料层电连接上述栅极电极层、源极电极层和漏极电极层。

3. 权利要求2中所述的有源矩阵基板,其特征在于:

第一开口通过栅极电极材料层上的第一绝缘膜的重叠膜并通过第一绝缘膜上的第二绝缘膜,且第一开口只通过栅/源极电极层上的第二绝缘膜。

4. 权利要求2中所述的有源矩阵基板,其特征在于:上述导电性材料层由ITO构成。

5. 权利要求2中所述的有源矩阵基板,其特征在于:

与上述扫描线和上述信号线中至少一个在电气上等价的区是连接到外部端子的电极,上述共用电位线是在交流驱动液晶之际供给作为基准的基准电位的线;以及将连接上述外部端子的电极和把连接上述外部端子的电极共同连接起来构成等电位的线。

6. 权利要求2中所述的有源矩阵基板,其特征在于:

上述防止静电破坏用的保护电路设置在用于连接上述外部端子和公共电位的线的电极之间,以及连接上述外部端子和连接的电位线的电极之间。

7. 权利要求2中所述的有源矩阵基板,其特征在于:

上述防止静电破坏用的保护电路包括双向二极管,公共连接第一二极管的阳极和第二二极管阴极,及公共连接第一二极管阴极和第二二极管阳极。

8. 权利要求2中所述的有源矩阵基板,其特征在于:

电气上等价的区由公共电位线形成。

9. 权利要求 2 中所述的有源矩阵基板,其特征在于:

公共电位线与多个扫描线和多个信号线电连接。

10. 权利要求 2 中所述的有源矩阵基板,其特征在于:

公共电位线与面电极电连接。

11. 权利要求 2 中所述的有源矩阵基板,其特征在于:

公共电位线包括栅极电极材料布线、源极电极材料布线、和连接在栅极电极材料布线和源极电极材料布线之间的像素电极材料。

12. 一种液晶显示装置,包括:

权利要求 11 所述的有源矩阵基板。

13. 一种防止在有源矩阵型液晶显示装置中包含的有源元件的静电破坏的方法,所述方法包括下列步骤:

形成包括连接到矩阵状配置的扫描线和信号线的薄膜晶体管,以及连接在该薄膜晶体管一端上的像素电极的像素部分;

提供防止静电破坏用的保护电路,该电路包含二极管,二极管具有在薄膜晶体管中与源极电极层和漏极电极层互相连接的栅极电极层;和

连接保护电路以防止在至少一个扫描线、信号线、与扫描线和信号线中至少一个在电气上等价的区、和除扫描线和信号线以外的公共电位线之间的静电破坏。

14. 权利要求 13 所述的方法,其特征在于:

公共电位线包括栅极电极材料布线、源极电极材料布线、和连接在栅极电极材料布线和源极电极材料布线之间的像素电极材料。

15. 一种有源矩阵基板,包括:

扫描线;

信号线;

薄膜晶体管,配置成与扫描线和信号线的交叉点一致;

像素电极;配置成与薄膜晶体管一致;

防止静电破坏用的保护元件,以防止在至少一个扫描线、信号线、和公共电位线之间电连接的静电破坏,所述保护元件至少部分形成像素电极材料层。

16. 权利要求 15 中所述的有源矩阵基板,其特征在于:

扫描线和信号线的至少一个电连接到电极,以连接外部端子,保护元件电连接在公共电位线和电极之间以连接外部端子。

17. 权利要求 15 中所述的有源矩阵基板,其特征在于:

保护元件使用薄膜晶体管。

18. 权利要求 15 中所述的有源矩阵基板,其特征在于:

用于保护元件的薄膜晶体管的源极电极和漏极电极中的一个经像素电极材料层电连接到扫描线和信号线中的一个。

19. 权利要求 15 中所述的有源矩阵基板,其特征在于:

保护元件包括二极管,该二极管形成于将薄膜晶体管电连接在栅极电极和源极电极和漏极电极中的一个之间。

20. 权利要求 15 中所述的有源矩阵基板,其特征在于:

用于保护元件的薄膜晶体管的源极电极和漏极电极中的一个经像素电极材料层连接到扫描线和信号线中的一个。

21. 权利要求 15 中所述的有源矩阵基板,其特征在于:

用于保护元件的薄膜晶体管的栅极电极经像素电极材料层连接到薄膜晶体管的源极电极和漏极电极中的一个。

22. 权利要求 15 中所述的有源矩阵基板,其特征在于:

保护元件包括从第一薄膜晶体管的栅极电极和漏极电极的连接形成的第一二极管,和从第二薄膜晶体管的栅极电极和漏极电极的连接形成的第二二极管,第一二极管和第二二极管彼此以相反方向并联连接。

23. 权利要求 15 中所述的有源矩阵基板,其特征在于:

公共电位线电连接到面电极。

24. 权利要求 15 中所述的有源矩阵基板,其特征在于:

公共电位线电连接到一个衬底,以便经像素电极材料层连接到面电极。

25. 一种液晶显示装置,包括:

权利要求 2 所述的有源矩阵基板。

26. 一种有源矩阵基板,包括:

扫描线;

信号线;

像素电极;

电连接到扫描线的第一薄膜晶体管;

除扫描线和信号线以外的导线;

防止静电破坏用的保护电路,该保护电路建立在导线和上述扫描线和上述信号线中的至少一个之间,上述保护电路包含从第二薄膜晶体管形成的二极管,其中保护电路包括:

第二薄膜晶体管的栅极层;

第二薄膜晶体管的源/漏极电极层;

包含与薄膜晶体管的栅极层相同材料的导电层;

导电层上的第一绝缘层,该第一绝缘层具有第一开口;

在源/漏极电极层上形成的第二绝缘层,该第二绝缘层具有与第一开口的制造过程相同的第二开口;

包含与像素电极相同材料的导电材料,该导电材料通过第一开口和第二开口电连接到导电层和源/漏极电极层。

27. 权利要求 26 中所述的有源矩阵基板,其特征在于:

所述导线是公共电位线。

28. 一种有源矩阵基板,包括:

扫描线;

信号线;

像素电极;

电连接到扫描线的第一薄膜晶体管;

除扫描线和信号线以外的导线；

防止静电破坏用的保护电路，该保护电路建立在导线和上述扫描线和上述信号线中的至少一个之间，上述保护电路包含从第二薄膜晶体管形成的二极管，其中保护电路包括：

第二薄膜晶体管的栅极层；

第二薄膜晶体管的源 / 漏极电极层；

包含与薄膜晶体管的栅极层相同材料的导电层；

导电层上的第一绝缘层，该第一绝缘层具有第一开口；

在源 / 漏极电极层上形成的第二绝缘层，该第二绝缘层具有与第一开口的制造过程相同的第二开口；

包含与像素电极相同材料的导电材料，该导电材料通过第一开口和第二开口电连接到导电层和源 / 漏极电极层。

29. 权利要求 28 中所述的有源矩阵基板，其特征在于：

所述导线是公共电位线。

30. 一种有源矩阵基板，包括：

扫描线；

信号线；

像素电极；

薄膜晶体管连到在配置成矩阵状的扫描线和信号线上，并和像素电极构成像素部分；

防止静电破坏用的保护电路，利用建立在上述扫描线和上述信号线的至少一个之间的薄膜晶体管，或与上述扫描线和上述信号线在电气上等价的区，和除扫描线和信号线以外的公共电位线，上述防止静电破坏用的保护电路包含二极管，其中薄膜晶体管中的栅极电极层、源极电极层和漏极电极层互相连接；和

第 1 开口，通过选择性地除去上述栅极电极层上的绝缘层形成，第 2 开口，通过选择性地除去上述源极电极层和漏极电极层上的绝缘层的同样制造过程形成，经由上述第 1 及第 2 开口，用和上述像素电极相同材料构成的导电性材料层电连接上述栅极电极层、源极电极层和漏极电极层；

与公共电位线一起形成的电气等价区；和

与面电极电连接的公共电位线。

31. 一种有源矩阵基板，包括：

扫描线；

信号线；

像素电极；

薄膜晶体管连到在配置成矩阵状的扫描线和信号线上，并和像素电极构成像素部分；

防止静电破坏用的保护电路，利用建立在上述扫描线和上述信号线的至少一个之间的薄膜晶体管，或与上述扫描线和上述信号线在电气上等价的区，和除扫描线和信号线以外的公共电位线，上述防止静电破坏用的保护电路包含二极管，其中薄膜晶体管中的栅极电极层、源极电极层和漏极电极层互相连接；和

第 1 开口，通过选择性地除去上述栅极电极层上的绝缘层形成，第 2 开口，通过选择性地除去上述源极电极层和漏极电极层上的绝缘层的同样制造过程形成，经由上述第 1 及第

2 开口,用和上述像素电极相同材料构成的导电性材料层电连接上述栅极电极层、源极电极层和漏极电极层;

与公共电位线一起形成的电气等价区;和

与面电极电连接的公共电位线;且

公共电位线包括栅极电极材料布线、源极电极材料布线、和连接在栅极电极材料布线和源极电极材料布线之间的像素电极材料。

32. 一种液晶显示装置,包括:

权利要求 30 所述的有源矩阵基板。

33. 一种液晶显示装置,包括:

权利要求 31 所述的有源矩阵基板。

34. 一种有源矩阵基板,包括:

扫描线;

信号线;

薄膜晶体管,配置成与扫描线和信号线的交叉点一致;

像素电极;配置成与薄膜晶体管一致;

保护元件,以防止在至少一个扫描线、信号线、和公共电位线之间电连接的静电破坏,保护元件至少部分形成像素电极材料层。

35. 权利要求 34 中所述的有源矩阵基板,其特征在于:

扫描线和信号线的至少一个电连接到电极,以连接外部端子,保护元件电连接在公共电位线和电极之间以连接外部端子。

36. 权利要求 34 中所述的有源矩阵基板,其特征在于:

保护元件使用薄膜晶体管。

37. 权利要求 34 中所述的有源矩阵基板,其特征在于:

用于保护元件的薄膜晶体管的源极电极和漏极电极中的一个经像素电极材料层电连接到扫描线和信号线中的一个。

38. 权利要求 34 中所述的有源矩阵基板,其特征在于:

保护元件包括二极管,该二极管形成于将薄膜晶体管电连接在栅极电极和源极电极和漏极电极中的一个之间。

39. 权利要求 34 中所述的有源矩阵基板,其特征在于:

用于保护元件的薄膜晶体管的源极电极和漏极电极中的一个经像素电极材料层连接到扫描线和信号线中的一个。

40. 权利要求 34 中所述的有源矩阵基板,其特征在于:

用于保护元件的薄膜晶体管的栅极电极经像素电极材料层连接到薄膜晶体管的源极电极和漏极电极中的一个。

41. 权利要求 34 中所述的有源矩阵基板,其特征在于:

保护元件包括从第一薄膜晶体管的栅极电极和漏极电极的连接形成的第一二极管,和从第二薄膜晶体管的栅极电极和漏极电极的连接形成的第二二极管,第一二极管和第二二极管彼此以相反方向并联连接。

42. 权利要求 34 中所述的有源矩阵基板,其特征在于:

公共电位线电连接到面电极。

43. 权利要求 34 中所述的有源矩阵基板,其特征在于:

公共电位线电连接到一个衬底,以便经像素电极材料层连接到面 电极。

44. 一种液晶显示装置,包括:

权利要求 34 所述的有源矩阵基板。

45. 一种防止在有源矩阵型液晶显示装置中包含的有源元件的静电破坏的方法,所述方法包括下列步骤:

形成包括连接到矩阵状配置的扫描线和信号线的薄膜晶体管,以及连接在该薄膜晶体管一端上的象素电极的象素部分;

提供防止静电破坏用的保护电路,该电路包含二极管,二极管具有在薄膜晶体管中与源极电极层和漏极电极层互相连接的栅极电极层;和

连接保护电路以防止在至少一个扫描线、信号线、与扫描线和信号线中至少一个在电气上等价的区、和除扫描线和信号线以外的公共电位线之间的静电破坏。

46. 权利要求 45 所述的方法,其特征在于:

公共电位线包括栅极电极材料布线、源极电极材料布线、和连接在栅极电极材料布线和源极电极材料布线之间的象素电极材料。

有源矩阵基板的制造方法和薄膜元件的制造方法

[0001] 本申请是申请号为 96191152.2 (PCT/JP96/02858)、申请日为 1996 年 10 月 2 日的母案的分案申请。

技术领域

[0002] 本发明涉及薄膜元件的制造方法、有源矩阵基板、液晶显示装置、有源矩阵基板的制造方法以及包含于液晶显示装置中的有源元件的防止静电破坏的方法。

背景技术

[0003] 在有源矩阵基板方式的液晶显示装置中,在各像素电极上连接着开关元件,借助于这些开关元件接通或断开各像素电极。

[0004] 作为开关元件,例如使用薄膜晶体管 (TFT)。

[0005] 薄膜晶体管的结构和工作基本上和单晶硅的 MOS 晶体管相同。

[0006] 作为使用了非晶硅 (α -Si) 的薄膜晶体管的结构已知有若干种,而一般使用栅极电极位于非晶硅膜下边的背栅极结构 (反交错结构)。

[0007] 在薄膜晶体管的制造中,重要的是减少制造工序数而且确保高合格率。

[0008] 另外,有效地保护薄膜晶体管免受在有源矩阵基板的制造过程中发生的静电引起的破坏也很重要。保护薄膜晶体管免受静电破坏的技术例如记述在日本国的实开昭 63-33130 号的微型胶片和特开昭 62-187885 号公报中。

发明内容

[0009] 本发明的目的之一是提供能够削减薄膜晶体管的制造工序数而且高可靠性的新的薄膜元件的制造加工技术。

[0010] 还有,本发明的另一个目的是提供具备使用其制造加工技术不使制造工艺复杂化而形成的、具有充分静电保护能力的保护元件的有源矩阵基板以及液晶显示装置。

[0011] 还有,本发明的又一个目的是提供能够防止包含在 TFT 基板上的有源元件 (TFT) 遭受静电破坏的防止静电破坏的方法。

[0012] 本发明的薄膜元件的制造方法的优选形态之一是在制造背栅极结构的薄膜元件时,包括:

[0013] 形成保护膜以便复盖源极电极层漏极电极层以及栅极电极材料层的工序;

[0014] 形成第 1 开口和第 2 开口的工序,在形成了保护膜之后,选择性地刻蚀存在于栅极电极层或栅极电极材料层上的栅极绝缘膜以及保护膜的重迭膜的一部分,形成露出栅极电极层或栅极电极材料层表面上一部分的第 1 开口,同时,选择地刻蚀源极电极层或漏极电极层上的保护膜的一部分,形成露出源极电极层或漏极电极层表面上一部分的第 2 开口;

[0015] 连接工序,在形成上述开口之后,经由第 1 或第 2 开口,把导电性材料层连接到栅极电极层、栅极电极材料层、源极电极层、漏极电极层中的至少一个上。

[0016] 若依据上述薄膜元件的制造方法,则可成批地进行绝缘膜的选择性刻蚀。由此,

能够把外部连接端子连接到电极的开口形成工序（压焊区露出工序）和把内部布线连接到电极上的开口形成工序（连接孔形成工序）一起来进行，削减了工序数。

[0017] 作为“导电性材料层”，最好使用 ITO (Indium Tin Oxide) 膜。如上述，由于贯通栅极电极材料层上的第 1 绝缘膜及该第 1 绝缘膜上的第 2 绝缘膜的重迭膜形成第 1 开口，故构成相当于 2 层绝缘膜厚度的深连接孔。

[0018] 然而，由于 ITO 熔点高，故与铝等相比较台阶复盖率好，从而，即使经由深连接孔也不会造成连接不良。

[0019] 作为“导电性材料层”，除去 ITO 之外，也可以使用金属氧化物那样熔点高的、其它的透明电极材料。例如，可以使用 SnO_x 、 ZnO_x 等金属氧化物。这种情况下，台阶复盖率也是可实用的。

[0020] 另外，本发明的有源矩阵基板的优选形态之一是在扫描线及信号线中的至少一条线或者与该线电气等效部位和共用电位线之间设置使用了薄膜晶体管的防止静电破坏用保护装置。

[0021] 防止静电破坏保护装置构成为包含连接了薄膜晶体管中的栅极电极层和漏极电极层而构成的二极管，在同一制造工序中，形成用于把栅极电极层和漏极电极层电气连接的选择性地除去栅极电极层上的绝缘层而构成的第 1 开口和选择性地除去漏极电极层上的绝缘层而构成的第 2 开口，而且，上述栅极电极层和上述漏极电极层经由上述第 1 及第 2 开口，用和上述象素电极同一材料组成的导电层连接在一起。

[0022] 把 TFT 的栅极和漏极短路形成的 MOS 二极管 (MIS 二极管) 实质上是晶体管，流过电流的能力高，能够高速地吸收静电，从而静电保护能力高。还有，由于实际上是晶体管，故容易控制电流 - 电压特性的阈值电压 (V_{th})。从而，能够减少无用的泄放电流。另外，薄膜元件的制造工序数被减少，制造容易。

[0023] 作为“象素电极”及“和象素电极同一材料组成的导电层”最好使用 ITO (Indium Tin Oxide) 膜。除 ITO 膜之外，也可以使用金属氧化物那样的高熔点的其它透明电极材料。例如，可以使用 SnO_x 、 ZnO_x 等金属氧化物。

[0024] 本发明的有源矩阵基板的优选形态之一中上述“和扫描线及信号线中至少一条线电气等效部位”是用于连接外部连接端子的电极（压焊区），还有，上述“共用电位线”是在交流驱动液晶之际给出作为基准的基准电位的线 (LC-COM 线)，或者是在液晶显示装置的制造阶段把连接上述外部连接端子用的电极连接在一起形成等电位的线（保护环）。

[0025] 保护环作为液晶显示装置制造阶段中的静电措施，是设在压焊区外侧的线。LC-COM 线以及保护环都是共用电位线，从而，通过在压焊区和这些线之间连接保护二极管，能够使静电在这些线上释放。

[0026] 还有，本发明的有效矩阵基板的优选形态之一中，“防止静电破坏用保护装置”设置在连接外部端子用的电极（压焊区）和在交流驱动液晶之际给出作为基准的基准电位的线 (LC-COM 线) 之间，以及连接外部端子用的电极（压焊区）和把连接外部端子用的电极（压焊区）连接在一起形成等电位的线（保护环）之间这两者上。

[0027] 保护环在把 TFT 基板和对向基板（彩色滤波器基板）粘接之后，在与驱动用 IC 连接前切断，但 LC-COM 线是留在最终制品中的线。从而，在基板切断后但连接 LC 之前，若依据上述结构，则保护象素部分的 TFT 免遭静电破坏，从而，提高制品的可靠性。

[0028] 还有,由于在最终制品中也留有保护二极管,故也提高了制品实际使用中的抗静电破坏的强度.进而,由于是使用了 TFT 的保护二极管,故容易控制阈值电压 (V_{th}),还能够减少泄放电流,因而,即使在最终制品中留有二极管也没有不良影响.

[0029] 还有,本发明的有源矩阵基板制造方法的优选形态之一中,防止静电破坏用保护装置具备把第 1 二极管的阳极和第 2 二极管的阴极连接在一起,把上述第 1 二极管的阴极和上述第 2 二极管的阳极连接在一起而构成的双向二极管.

[0030] 由于是双向保护二极管,因而能够从正极性冲击和反极性冲击这两个方面保护 TFT.

[0031] 还有,本发明的液晶显示装置使用本发明的有源矩阵基板构成.通过切实地防止有效矩阵基板中象素部分的有源元件 (TFT) 的静电破坏,也提高了液晶显示部分的可靠性.

[0032] 还有,本发明的有源矩阵基板制造方法的优选形态之一中,在形成背栅结构的 TFT 之际,包括:

[0033] 形成工序,在形成由相同材料构成的源漏电极层的同时,在绝缘膜上的预定区域中形成和源漏电极层相同材料构成的源漏电极材料层;

[0034] 保护膜形成工序,形成保护膜使之复盖源漏电极层以及源漏电极材料层;

[0035] 形成工序,选择性地刻蚀存在于栅极电极层或栅极电极材料层上的栅极绝缘膜以及保护膜的重迭膜形成露出栅极电极层或栅极电极材料层的表面上一部分的第 1 开口,同时,选择性地刻蚀源漏电极层或源漏电极材料层上的保护膜形成露出上述源漏极电极层或源漏极电极材料层的表面上一部分的第 2 开口;

[0036] 连接工序,经由上述第 1 或第 2 开口,把导电性材料连接到栅极电极层、栅极电极材料层、上述源漏电极层或上述源漏极电极材料层.

[0037] 若依据上述薄膜元件的制造方法,则可成批进行绝缘膜的选择性刻蚀.由此,能够把外部端子连接到压焊区的开口形成工序(压焊区露出工序)和把布线连接到电极上的开口的形成工序(连接孔形成工序)一起进行,削减了工序数.

[0038] 该制造方法在作为静电保护元件的 MOS 二极管的形成方面也可应用.另外,还能够用于压焊区近旁的交叉布线的形成.所谓“交叉布线”是把液晶显示装置的内部布线导出到密封材料的外侧之际,为谋求由厚的层间绝缘膜造成的布线的保护,把位于上层的布线连接到下层的布线上并迂回导出到外部而使用的布线.

[0039] 上述“导电性材料层”最好和象素电极是同一材料.由此,能够在象素电极的形成工序的同时形成由导电性材料构成的布线.

[0040] 进而,作为“导电性材料层”最好使用 ITO(Indium Tin Oxide)膜.除去 ITO 膜之外,也可以使用金属氧化物这样的高熔点的其它透明电材料.

[0041] 还有,本发明的有源矩阵型液晶显示装置中的防止静电破坏法的优选形态之一中,把由双向二极管组成的防止静电破坏用保护装置连接在扫描线及信号线中至少一条线或与其线电气等效的部件和共用电位线之间,由此,防止包含于液晶显示装置中的有源元件的静电破坏.

[0042] 能够可靠地防止包含于有源矩阵基板上的有源元件 (TFT) 的静电破坏.

附图说明

- [0043] 图 1 ~图 6 是示出本发明的薄膜元件的制造方法的、每个工序的元件断面图。
- [0044] 图 7A ~图 7F 用于说明图 1 ~图 6 所示的制造加工技术的特征。
- [0045] 图 8A- 图 8G 是对比例的各工序的元件断面图。
- [0046] 图 9 示出本发明的 TFT 基板的结构例。
- [0047] 图 10 示出图 9 的 TFT 基板的压焊区周边的结构。
- [0048] 图 11A 示出静电保护电路的结构,图 11B 示出静电保护电路的等效电路图,图 11C 示出静电保护电路的电压 - 电流特性。
- [0049] 图 12 示出静电保护电路的平面布局形状。
- [0050] 图 13 使用元件的断面结构说明图 12 的静电保护电路的结构。
- [0051] 图 14 用于说明静电保护电路的功能。
- [0052] 图 15 示出把液晶面板的布线导出到连接压焊区情况时的结构例。
- [0053] 图 16 例示了本发明的有源矩阵基板中除去像素部分的区域的 ITO 的使用部位。
- [0054] 图 17 示出本发明的液晶显示装置中的像素部分的平面布局形状。
- [0055] 图 18 是沿图 17 的 B-B 线的液晶显示装置的断面图。
- [0056] 图 19 ~图 25 分别是示出本发明的有源矩阵基板的制造方法的、各工序的元件断面图。
- [0057] 图 26 示出使用图 25 的有源矩阵基板组装的液晶显示装置的主要部分的断面结构。
- [0058] 图 27 是用于说明基于元件分断装置的基板的分断工序的说明图。
- [0059] 图 28 是用于说明有源矩阵型的液晶显示装置的总体结构的概要的说明图。
- [0060] 图 29 是示出有源矩阵型的液晶显示装置的像素部分的结构电路图。
- [0061] 图 30 示出用于驱动图 29 的像素部分中的液晶的电压波形。

具体实施方式

- [0062] 下面,参照附图说明本发明的实施形态。
- [0063] (第 1 实施形态)
- [0064] 图 1 ~图 6 是示出本发明的薄膜元件(背栅结构的 TFT)的制造方法一例的、各工序的元件断面图。
- [0065] (各制造工序的内容)
- [0066] (工序 1)
- [0067] 如图 1 所示,在玻璃基板(无碱基板)2 上使用光刻技术,形成例如由**1300 Å**左右厚度的 Cr(铬)构成的栅极电极 4a 以及栅极电极材料层 4b、4c。栅极电极 4a 是在像素部分上形成矩阵状的背栅结构的 TFT 的栅极电极。另外,栅极电极材料层 4b 成为形成后述的防止静电破坏用保护元件的区域,还有,栅极电极材料层 4c 成为形成与外部连接用或检查用端子的区域。
- [0068] 接着,用等离子 CVD 法连续地生成硅氮化膜 SiN_x 等构成的栅极绝缘膜 6、未掺入杂质的本征非晶硅膜 8 以及 n 型硅膜 10(欧姆接触层),然后,用光刻法将本征非晶硅膜 8 以及 n 型硅膜(欧姆接触层)10 形成小岛。

[0069] 这时,栅极绝缘膜 6 的厚度例如是约**3000 Å**,本征硅膜 8 的厚度例如是约**3000 Å**,欧姆接触层 10 的厚度例如是约**500 Å**.

[0070] 本工序中的特征在于不形成对于栅极绝缘膜的连接孔.

[0071] (工序 2)

[0072] 接着,如图 2 所示,用溅射以及光刻形成例如由 Cr(铬)构成的**1300 Å**左右的源、漏电极 12a、12b.

[0073] (工序 3)

[0074] 接着,如图 3 所示,以源、漏电极 12a、12b 为掩膜,用刻蚀法除去欧姆接触层 10 的中央部分,进行源、漏极的分离(分离刻蚀).这时,能够在同一刻蚀装置的另一腔内连续地进行用于源、漏极电极的图形的刻蚀和分离刻蚀.

[0075] 即,首先用 Cl_2 族的刻蚀气体进行源漏极电极 12a、12b 的刻蚀,接着把刻蚀气体换为 SF_6 族的气体可以进行欧姆接触层 10 的中央部分的刻蚀.

[0076] (工序 4)

[0077] 接着,如图 4 所示,例如用等离子 CVD 法形成保护膜 14. 该保护膜 14 例如是**2000 Å**左右的氮化硅膜(SiN_x).

[0078] (工序 5)

[0079] 接着,如图 5 所示,在保护膜 14 上形成用于连接外部端子(屏蔽线和 IC 的输出引线等)的开口 20,同时形成连接孔 16、18.

[0080] 开口 20 和连接孔 18 贯通栅极绝缘膜 6 以及保护膜 14 而形成,连接孔 16 仅贯通保护膜 14 形成.

[0081] 形成开口 20 及连接孔 18 之际,栅极电极材料层 4b、4c 分别起到刻蚀中止层(Stopper)的作用.另外,在形成连接孔 16 之际,源、漏电极 12b 起到刻蚀中止层的作用.

[0082] (工序 6)

[0083] 接着,如图 6 所示,以**500 Å**左右的厚度淀积 ITO(Indium TinOxide)膜,选择性地刻蚀、形成 ITO 构成的布线 22a 及电极 22b. ITO 的刻蚀用 $HCl/HNO_3/H_2O$ 的混合液的湿法刻蚀来进行.

[0084] 如上述,贯通栅极绝缘膜 6 及保护膜 14 的重迭膜形成开口 20 及连接孔 18. 从而,构成相当于 2 层绝缘膜厚度的深连接孔.

[0085] 然而,由于 ITO 的熔点高故与铝相比台阶复盖率好,从而即使经由深连接孔也不会造成连接不良,另外,除 ITO 之外,也可以使用金属氧化膜这样的高熔点的其它透明电极材料.例如,可使用 SnO_x 、 ZnO_x 等金属氧化物.在这样的情况下,台阶复盖率也是可实用化的.

[0086] 这样制造的背栅结构的 TFT 例如作为有源矩阵基板中象素部分的开关元件使用.还有,由 ITO 构成的电极 22b 成为用于连接外部端子(IC 的输出引线等)的压焊区.

[0087] (本制造方法的特征)

[0088] 图 7A~图 7F 示出有关图 1~图 6 中记述的本实施形态的 TFT 的制造工序.另一方面,图 8A~图 8G 示出对比例的 TFT 的制造工序.该对比例是为了使有关本实施形态的 TFT 的制造方法的特征更明确而由本专利发明者设想出来的,不是以往的例子.

[0089] 对比例的图 8A 和图 7A 相同.

- [0090] 图 8A ~ 图 8G 中与图 7A ~ 图 7F 相同的部分上标注相同的参照编号。
- [0091] 对比例的情况,如图 8B 所示,在形成漏极电极层之前,形成连接孔 K1, K2。
- [0092] 而且,如图 8C 所示形成源、漏电极层 12a、12b 以及相同材料构成的源、漏电极材料 12c、12d。
- [0093] 接着,如图 8D 所示形成 ITO 膜 30。
- [0094] 接着,如图 8E 所示进行欧姆层 10 的中央部分的刻蚀(分离刻蚀)。
- [0095] 接着,如图 8F 所示形成保护膜 40。
- [0096] 最后,如图 8G 所示,形成开口 K3。由此,源、漏电极材料层 12d 的表面露出,形成用于连接外部连接端子的电极(压焊区)。
- [0097] 若依据这样的对比例的制造方法,则在图 8B 中的连接孔形成工序的基础上再加上图 8G 中的形成开口部分 K3 的工序,合计需要 2 次开口部分的形成工序。
- [0098] 与此相反,本实施形态的制造方法中,如图 7E 所示,一并形成开口 16、18、20。即,在贯通保护膜 14 及栅极绝缘膜 6 的重迭膜形成开口的同时,也对源、漏电极层 12b 上的保护膜 14 刻蚀图形,由此,1 次开口形成工序即可。从而,能够削减 1 道曝光工序,与此相伴随,也将不需要光致抗蚀剂膜的淀积工序及其刻蚀工序。从而,合计缩短 3 道工序,即,简化了制造加工。
- [0099] 还有,本实施形态的制造方法中,在同一腔内可以连续地进行图 7B 所示的源、漏极电极层 12a、12b 的图形刻蚀(干法刻蚀)和图 7C 所示的欧姆接触层 10 的中央部分的刻蚀(干法刻蚀)。即,通过在同一腔内依次更换刻蚀气体,能够连续地刻蚀。
- [0100] 与此相反,对比例的情况下,在图 8c 的源、漏极电极层 12a、12b 的图形刻蚀(干法刻蚀)后,进行图 8D 的 ITD 膜 30 的湿法刻蚀,接着,进行图 8E 的欧姆层 10 中央部分的刻蚀(干法刻蚀)。由于 ITO 膜不能用干法刻蚀加工,仅可进行湿法刻蚀加工,故不能够在一个腔内连续地进行图 8C、图 8D、图 8E 的各刻蚀工序。由此,在各工序都要进行基板的手工操作,作业麻烦。
- [0101] 还有,本实施形态的情况下,保护膜 14 必须存在于 ITO 膜 22a、22b 和源、漏电极 12a、12b 之间。这意味着在基板上的其它区域(未图示)可靠地把 ITO 膜构成的布线与用源、漏极电极同一材料构成的布线及电极电隔离。
- [0102] 然而,对比例的情况下,ITO 膜 30 和源、漏极电极 10a、10b 属于同一层。即,两者被重叠,在两者之间不存在保护膜。由此,在基板上其它区域(未图示),若异物存在,则尽管原本必须绝缘,但 ITO 膜构成的布线与用源、漏极电极同一材料构成的布线及电极有短路的危险。即,用本实施形态的制造方法形成的元件可靠性高。
- [0103] 还有,由于对比例中在比较早的阶段形成 ITO 膜 30(图 8D),故在其后的工序中,存在由作为 ITO 的成分的铟(In)和锡(Sn)等引起的污染的可能性。
- [0104] 与此相对,本实施形态的制造方法中,由于 ITO 膜 22a、22b 在最后的工序中形成,故由 ITO 成分的锡(Sn)等引起的污染的可能性少。
- [0105] 这样,若依据本实施形态的制造方法,则能够缩短制造工序,而且能够制造可靠性高的元件。
- [0106] (第 2 实施形态)
- [0107] 下面,参照图 9 ~ 图 18 说明本发明的第 2 实施形态。

[0108] 图 9 示出有关本发明第 2 实施形态的有源矩阵基板的平面布局。

[0109] 图 9 的有源矩阵基板是在液晶显示装置中使用的。作为象素部分的开关元件及防止静电破坏用保护元件,使用由第 1 实施形态中说明过的制造方法制造的 TFT。

[0110] 象素部分 4000(图中,用虚线围起来的部分)由多个象素 120 构成,各象素构成为包含 TFT(开关元件)3000。TFT3000 设在扫描线 52 和信号线 54 的交叉点上。

[0111] 信号线 54、扫描线 52 的各端部分别设有压焊区 160A、160B,这些压焊区和 LC-COM 线 180 之间连接第 1 保护元件 140A、140B,上述压焊区和保护环 100 之间形成第 2 保护元件 150A、150B。另外,LC-COM 线 180 还经由银点压焊区连接对向电极。

[0112] “压焊区 160A、160B”是用于连接键合引线 and 凸点电极(bump 电极)或使用了聚酰亚胺带的电极等(外部端子)的电极。

[0113] 还有,“LC-COM 线 180”是给出作为液晶驱动基准的电位的线。公共电位 LC-COM 例如象图 30 所示的那样,设定在只比显示信号电压 V_x 的中点电位 V_B 低 ΔV 的电位处。即,如图 29 例示的那样,在象素部分的 TFT3000 中存在栅、源间电容 C_{GS} ,受其影响在显示信号电压 V_x 和最终的保持电压 V_s 之间产生电位差 ΔV 。为补偿该电位差 ΔV ,把比显示信号电压 V_x 的中点电位 V_B 低 ΔV 的电位取为共同的基准电位。

[0114] 另外,图 29 中,X 是信号线,Y 是扫描线, C_{LC} 表示液晶的等效电容, C_{ad} 表示保持电容。还有,图 30 中, V_x 是供给到信号线 X 上的显示信号的电压, V_y 是供给到扫描线 Y 上的扫描信号的电压。

[0115] 还有,“保护环 100”是设在压焊区 160A、160B 外侧的线,作为液晶显示装置制造阶段中的静电措施。

[0116] LC-COM 线 180 及保护环 100 都是共同电位线,从而,通过压焊区和这些线之间连接保护二极管能够使静电沿这些线释放。

[0117] 还有,保护环 100 如图 27 所示,在使 TFT 基板 1300 与对向基板(彩色滤波器基板)对粘后,在驱动用 IC 连接之前沿划线(SB)切断,而 LC-COM 线 180 是留在最终制品中的线。从而,在基板切断后到 IC 连接之前,能够用第 1 保护元件 140 保护象素部分的 TFT 免遭静电破坏,从而,制品的可靠性提高。

[0118] 还有,由于在最终制品中还留有保护二极管,故实际使用制品时的静电破坏强度也提高。进而,由于使用了 TFT 的保护二极管故容易控制阈值电压(V_{th}),还能够减少泄放电流。因此,即使在最终制品中留有二极管也不会有不良影响。

[0119] 图 11A~图 11C 示出保护元件的具体结构例。

[0120] 即,如图 11A 所示,保护元件构成为把连接第 1TFT(F1)的栅、漏极构成的 MOS 二极管和连接第 2TFT(F2)的栅、漏极构成的 MOS 二极管相互反向并连。其等效电路为图 11B 所示。

[0121] 从而,如图 11C 所示那样,该保护元件在电流、电压特性中沿双向具有非线性。各二极管在加入低电压时成为高阻抗,加入高电压时成为低阻抗状态。另外,由于各二极管实质上是晶体管,流过电流的能力大,能够高速地吸收静电,因此保护能力高。

[0122] 图 10 中示出图 9 的压焊区 160A、160B 周围静电保护元件的具体配置例。

[0123] 第 1 保护元件 140A 由连接了栅、漏极间的薄膜晶体管 M60 及 M62 构成,同样,第 1 保护元件 140B 由薄膜晶体管 M40 及 M42 形成。

[0124] 第 2 保护元件 150A、150B 也一样,由薄膜晶体管 M80、M82 及 M20、M22 构成。

[0125] 这些保护元件起到这样的作用,即在被加入正或负的过浪涌电压时导通,高速地将该浪涌电压沿 LC-COM 线 180 或保护环 100 释放。

[0126] 另外,配置在压焊区外侧的第 2 保护元件 150 除去静电保护功能外,还具有这样功能,即防止用保护环 100 短路各压焊区 160 而使得在阵列工序中不能进行最终检查。用图 14 说明该功能。

[0127] 考虑如图 14 所示那样,在压焊区 160A1 上连接阵列试验器(具有放大器 220)的探头,对象素部分的 TFT(Ma)进行试验的情况。

[0128] 这时,第 2 保护元件 150A1 及第 2 保护元件 150A2 维持高阻状态。从而,象素部分的 TFT(Ma)TFT(Mb)电隔离。由此,可防止和其它晶体管的交调失真,能够仅对于所希望的 TFT(Ma)进行试验。

[0129] 还有,如图 27 所示,若完成了 TFT 基板 1300 的制造,则在定向膜的涂敷、研磨工序、密封材料(衬垫)涂敷工序、基板的对粘工序、分断工序、液晶注入及封装工序等各工序结束之后并在连接驱动用 IC 之前,沿划线(SB)切断除去保护环 100。

[0130] 然而,由于存在着连接 LC-COM 线 180 和压焊区 160 之间的第 1 保护元件 140,因而,即使在连接驱动用的 IC 之前,也形成静电保护。

[0131] 还有,最终制品中也留有第 1 保护元件,但由于使用了 TFT 的保护元件进行了正确的阈值控制,因而不必担心由于泄放电流等降低制品的可靠性。

[0132] 接着,用图 12 及图 13 说明图 11 所示的第 1 及第 2 晶体管(F1、F2)的元件的结构。

[0133] 本实施形态中,如图 12 所示,把由作为象素电极材料 ITO 构成的膜(ITO 膜)300、320、330 用作为栅极,漏极连接用布线。

[0134] 图 13 中示出对应于图 12 的平面布局中的各部分(A)-(F)的断面结构。

[0135] 如图示那样,构成静电保护元件的第 1 薄膜晶体管 F1 及第 2 薄膜晶体管 F2 都具有反交错结构(背栅结构)。

[0136] 即,在玻璃基板 400 上形成栅极电极层 410、420、430、440,在其上面形成栅极绝缘膜 450,形成本征非晶硅层 470、472,介以 n 型欧姆层 480 形成漏极电极(源极电极)层 490,形成保护膜 460 以便复盖这些层,而且,用由作为象素电极材料的 ITO 构成的膜(ITO 膜)300、320、330 进行栅、漏极间的连接。

[0137] ITO 膜 300、320、330 经由贯通栅极电极层上的栅极绝缘膜 450 以及保护膜 460 的 2 层膜的连接孔和贯通漏极电极层 490 上的保护膜 460 的连接孔,连接栅极电极层和漏极电极层。

[0138] 这种情况下,由于 ITO 是高熔点,与铝等相比台阶复盖率特性优良,因此,即使经由贯通 2 层膜的深连接孔也可确保良好的连接。

[0139] 还有,如在第 1 实施形态中说明的那样,对于栅极、漏极的连接孔在用于连接外部连接端子的开口的形成(压焊区露出)工序中同时形成,故能够缩短工序数。

[0140] 以上,说明以 ITO 膜作为布线使用,形成保护二极管的例子。但 ITO 膜作为布线的利用并不限于该例,还能够例如在图 15 所示形态中加以利用。

[0141] 即,图 15 中,ITO 膜 342 被用于形成压焊区 160 近旁中的交叉布线 342。

[0142] 所谓“交叉布线”是在把液晶显示装置的内部布线导出到密封材料 520 的外侧之际,为谋求由厚的层间绝缘膜进行的布线保护,把位于上层的布线连接到下层布线上并迂回导出到外部而使用的布线。

[0143] 即,ITO 膜 342 连接漏极电极层 490 和与栅极电极相同材料构成的层(栅极电极材料层)412。由此,栅极电极材料层 412 的导出外部的部分由栅极绝缘膜 450 及保护膜 460 的二者保护,提高了可靠性。

[0144] 另外,图 15 中,参照编号 500 和 502 示出定向膜,500 表示密封材料,540 表示对向电极,562 表示玻璃基板,1400 表示液晶。还有,压焊区 160 上连接有例如键合引线 600。有时也连接使用了凸点电极和聚酰亚胺片的电极层,代替该键合引线。

[0145] ITO 膜能够在其它各种位置作为布线使用,为了易于了解而例示 ITO 膜能够作为布线使用的位置,则如图 16 所示。

[0146] 图 16 中用粗实线示出了 ITO 膜。

[0147] 位置 A1 ~ A3 中的 ITO 膜作为用于形成保护元件的布线使用,位置 A4 中作为用于连接扫描线 52 和压焊区 160B 的布线使用,位置 A5 中作为图 15 所示的交叉布线使用。

[0148] 还有,位置 A6 中,作为用于连接水平方向的 LC-COM 线和垂直方向的 LC-COM 线的布线使用。即,由于水平方向的 LC-COM 线由栅极材料形成,垂直方向的 LC-COM 线用源极材料形成,故需要用 ITO 连接两者。

[0149] 另外,图 16 的位置 A6 中,银点压焊区 110 能够和水平方向的 LC-COM 线或者垂直方向的 LC-COM 线中任一条线在同一工序中形成为一体,在这样形成的情况下,可以经由 ITO 把不和银点压焊区 110 形成为一体的 LC-COM 线(水平、垂直的任一条)与银点压焊区 110 连接。

[0150] 下面,用图 17、图 18 说明像素部分中各像素的结构。

[0151] 图 17 示出像素部分的平面布局。

[0152] 配置着连接到扫描线 52 及信号线 54 上的、起到开关元件作用的 TFT(构成为含有栅极电极 720、漏极电极 740、未掺入杂质的本征非晶硅层 475),漏极电极 740 上连接着像素电极(ITO)340。图中,K2 是连接孔,Cad 表示保持电容。保持电容 Cad 由邻接的栅极布线和被延长的像素电极的重迭构成。

[0153] 图 18 示出图 17 中沿 B-B 经的断面结构。成为和图 15 中说明过的结构同样的断面结构。

[0154] (第 3 实施形态)

[0155] 用图 19-图 26 说明有关上述第 2 实施形态的 TFT 基板的制造方法。

[0156] 各图中,左侧是形成像素部分的开关晶体管的区域,中央部分是形成保护元件的区域,右侧是连接外部连接端子的区域(压焊区)。

[0157] (1) 如图 19 所示,首先,用光刻技术在玻璃基板(无碱基板)400 上形成例如由 **1800 Å** 左右的厚度 Cr(铬)构成的电极 720、722、900、902、904。

[0158] Cr 的淀积用磁控管溅射装置在 50mTorr 的减压下进行。还有,Cr 的加工由使用了 Cl₂ 族气体的干法刻蚀法进行。

[0159] 参照编号 720、900 是构成 TFT 的栅极电极的层(栅极电极层),参照编号 722 是相当于图 17 所示的扫描线 52 的层。还有,参照编号 902、904 是由和栅极电极层相同材料构

成的层（栅极电极材料层）。

[0160] (2) 接着,如图 20 所示,用等离子 CVD 法,连续地生成由氮化硅膜 SiN_x 等构成的栅极绝缘膜 910、未掺入杂质的本征非晶硅膜以及 n 型硅膜（欧姆层）,接着,依据使用了 SF_6 族的刻蚀气体,把本征非晶硅膜及 n 型硅膜（欧姆层）刻蚀图形。

[0161] 由此,形成岛状的本征非晶硅层 475、920 以及 n 型硅层（欧姆层）477、922。

[0162] 栅极绝缘膜 910 的厚度例如是 **4000 Å** 左右,本征硅层 475、920 的厚度例如是 **3000 Å** 左右,欧姆层 477、922 的厚度例如是 **500 Å** 左右。

[0163] 该工序中的特征在于不形成对于栅极绝缘膜的连接孔。从而,不再需要光致抗蚀剂膜的涂敷工序、曝光工序、刻蚀除去工序这 3 道工序,谋求得到工序数的缩短。

[0164] (3) 接着,如图 21 所示,用溅射法及光刻法形成例如由 Cr（铬）构成的 1500 Å 左右的源、漏电极层 740a、740b、930a、930b。

[0165] (4) 接着,以源、漏电极层 740a、740b、930b、930b 为掩膜,用刻蚀法除去欧姆层 477、922 的中央部分,进行源极和漏极的分离。

[0166] 在同一干法刻蚀装置的腔内连续地进行图 21 所示的源、漏电极层的图形化和图 22 所示的源、漏极的分离刻蚀。即,首先,用 CL 族的刻蚀气体进行源、漏极电极层 740a、740b、930a、930b 的加工,然后把刻蚀气体换为 SF_6 族的气体,进行欧姆层 477、922 的中央部分的刻蚀。这样,由于连续地使用干法刻蚀,简化了制造作业。

[0167] (5) 接着,如图 23 所示,用等离子 CVD 法形成保护膜 940。该保护膜例如是 **2000 Å** 左右的氮化硅膜 SiN_x 。

[0168] (6) 接着,如图 24 所示,用 SF_6 族的刻蚀气体选择性地刻蚀保护膜 940。即,在形成压焊区的开口 160 的同时,形成连接孔 CP1 及连接孔 K8、K10。

[0169] 开口 160 及连接孔 CP1 是贯通栅极绝缘膜 910 及保护膜 940 的重迭膜而形成的开口,连接孔 K8、K10 是仅贯通保护膜 940 的开口。

[0170] 这种情况下,栅极电极材料层 902、904 在选择孔 CP1、开口 160 的形成之际分别起到刻蚀中止层的作用,源、源极电极 740a、930b 分别起引连接孔 K8、K10 形成之际的刻蚀中止层的作用。

[0171] (7) 接着,如图 25 所示,用磁控管溅射装置以 **500 Å** 左右的厚度淀积 ITO (Indium Tin Oxide) 膜,用 $\text{HCl}/\text{HNO}_3/\text{H}_2\text{O}$ 的混合液刻蚀,加工成预定的图形。由此完成有源矩阵基板。图 25 中,参照编号 950 是由 ITO 构成的像素电极,参照编号 952 是构成保护二极管一部分的 ITO 构成的布线,参照编号 954 是用于连接外部端子的由 ITO 构成的电极（压焊区）。

[0172] 由于把台阶复盖率好的 ITO 作为布线使用,故确保良好的电连接。作为像素电极材料,也可以使用金属氧化物这样高熔点的其它透明电极材料。例如,可以使用 SnO_x 、 ZnO_x 等金属氧化物。

[0173] 还有,如从图 25 所知,在 ITO 层 950、952 和源、漏极电极 740a、740b、930a、930b 之间必须介以保护膜 940。这意味着在基板上的布线区域（未图示）中可靠地电分离由 ITO 构成的布线层和源、漏极电极材料层。从而,不必担心因异物引起两者的短路。

[0174] 还有,本制造方法中由于在最后的工序（图 25）中形成 ITO 膜,故不必担心由作为 ITO 成分的锡（Sn）、铟（In）引起的污染。

[0175] 这样,若依据本实施形态的制造方法,则能够缩短有源矩阵基板的制造工序,而且

能够安装对于防止静电实施了足够的措施的可靠性高的薄膜电路。

[0176] 另外,图 25 中,直接把 ITO 膜 952、954 连接到栅极电极层 902 及栅极电极材料层 904 上,但也能够经由钼 (Mo)、钽 (Ta)、钛 (Ti) 等缓冲层连接两者。

[0177] 下面,说明使用完成了的有源矩阵基板组装液晶显示装置的工序。

[0178] 如图 28 所示,把对向基板 1500 和 TFT 基板 1300 粘在一起,在图 27 所示那样的单元分断工序后,进行液晶的封入,然后,连接驱动用 IC,进而如图 28 所示那样,经过使用偏光板 1200、1600 以及背景光源 1000 的组装工序,完成有源矩阵型液晶显示装置。

[0179] 图 26 中示出有源矩阵型液晶显示装置主要部分的断面图。图 26 中,在与图 15、图 18 等前面示出的附图相同的位置处标注相同的参照编号。

[0180] 图 26 中,左侧是有源矩阵部分,中央是保护元件(静电保护二极管)形成区域,右侧是压焊区部分。

[0181] 在压焊区部分,在由 ITO 构成的电极(压焊区)954 上经各向异性导电膜 500 连接液晶的驱动用 LC5500 的输出引线 5200。参照编号 5100 是导电粒子,参照编号 5300 是胶片带,参照编号 5400 是密封用的树脂。

[0182] 图 26 中,作为驱动用 IC 的连接方法采用使用带载的方式(TAB),而也可以采取其它方式,例如 COG(Chip On Glass)方式。

[0183] 本发明不限于上述实施形态,也可以变形使用了利用正交错结构的 TFT 的场合。还有,作为像素电极材料,也可以使用 ITO 之外的金属氧化物这样高熔点的其它透明电极材料。例如,可以使用 SnO_x 、 ZnO_x 等金属氧化物。这种情况下,台阶复盖率也可达到实用化。

[0184] 若把本实施例的液晶显示装置作为个人计算机等机器中的显示装置使用,则制品的价值将会提高。

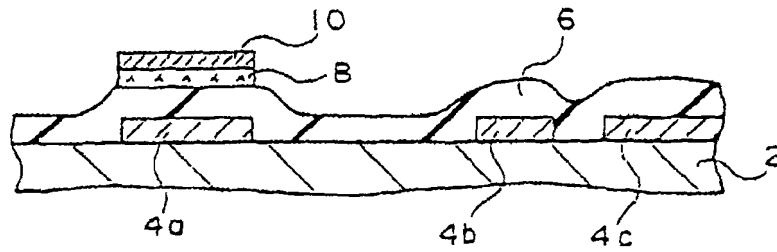


图 1

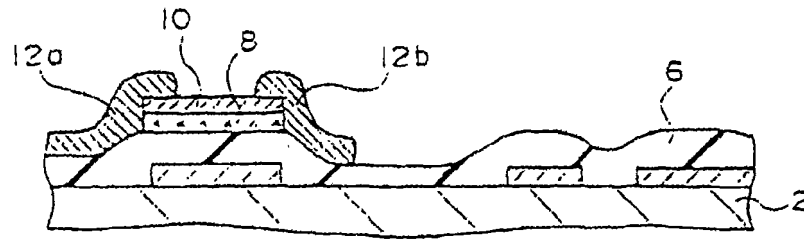


图 2

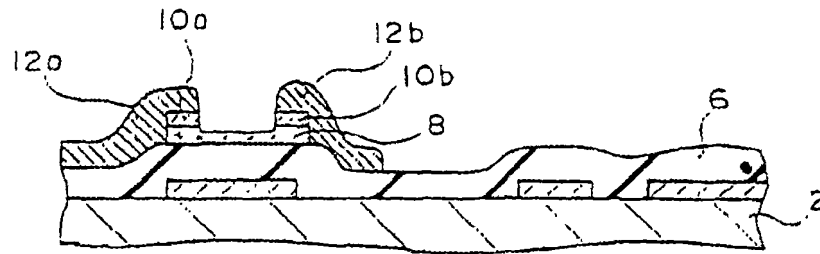


图 3

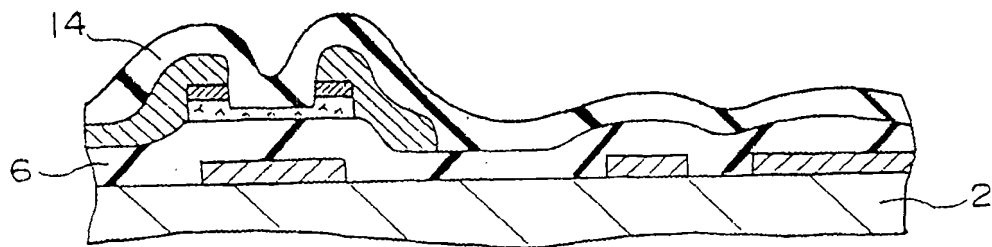


图 4

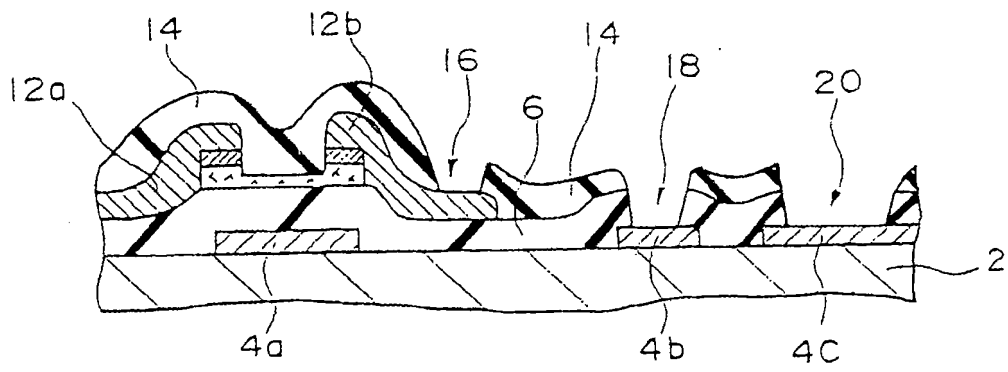


图 5

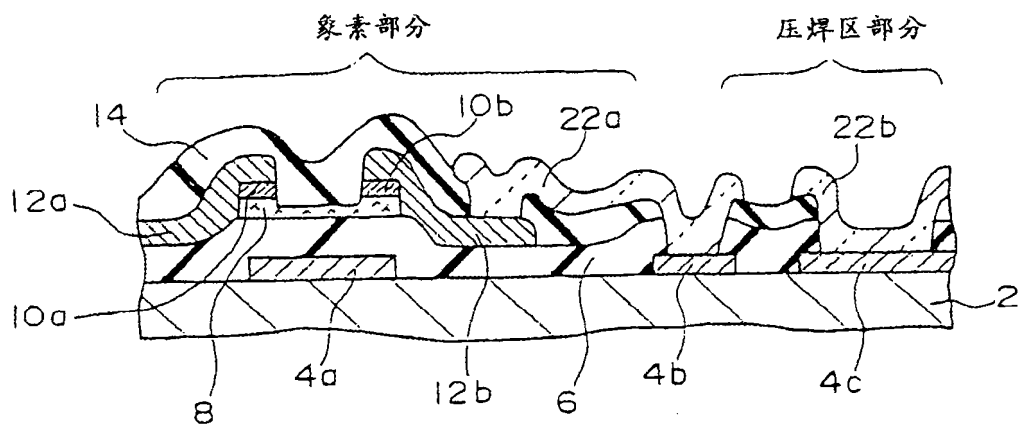


图 6

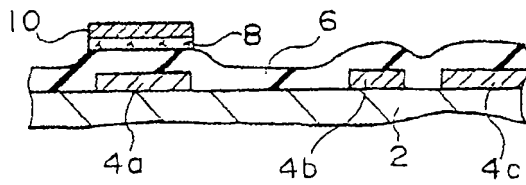


图 7A

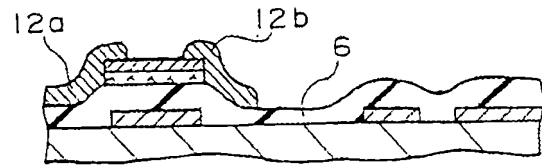


图 7B

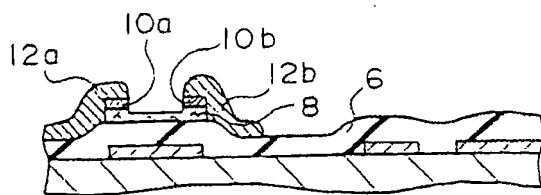


图 7C

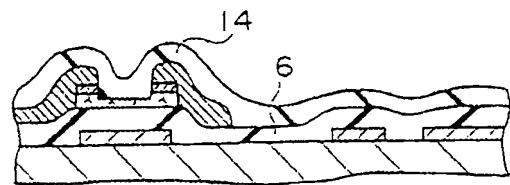


图 7D

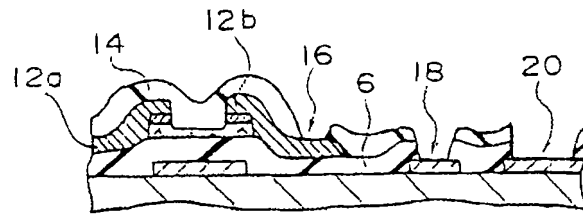


图 7E

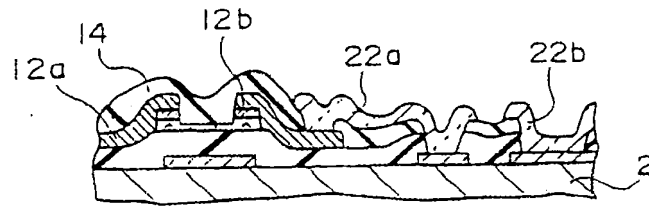


图 7F

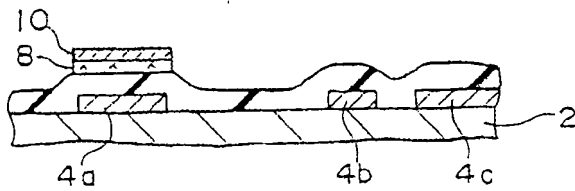


图 8A

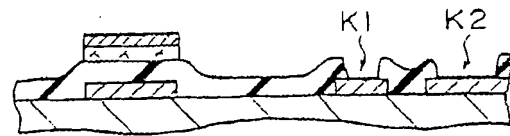


图 8B

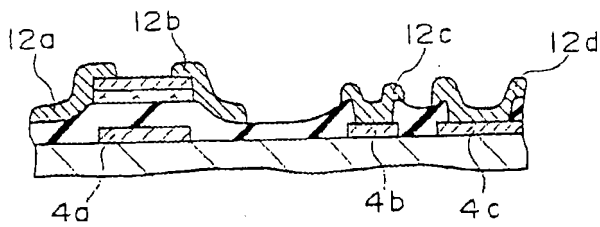


图 8C

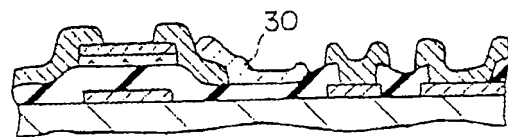


图 8D 一

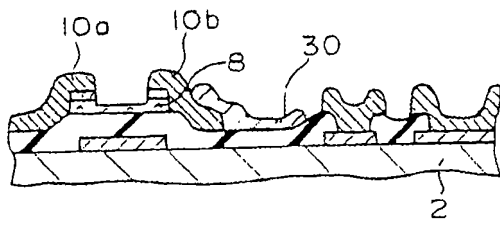


图 8E

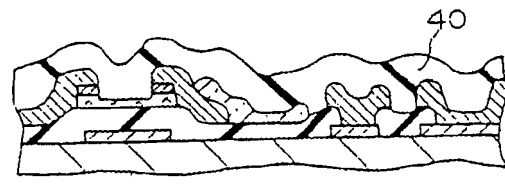


图 8F

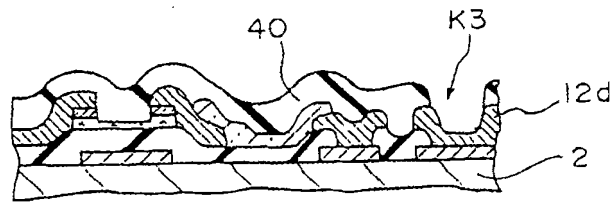


图 8G

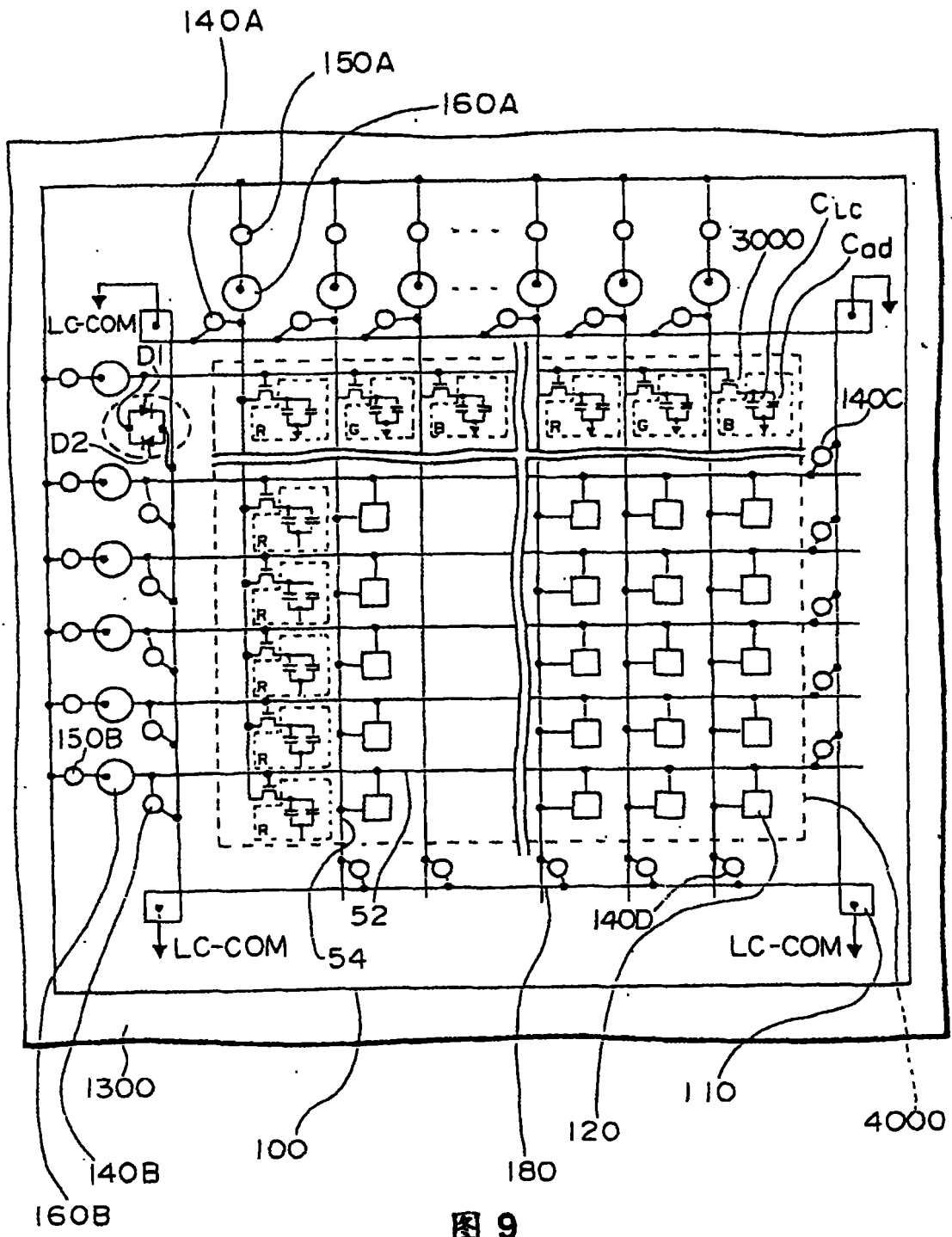


图 9

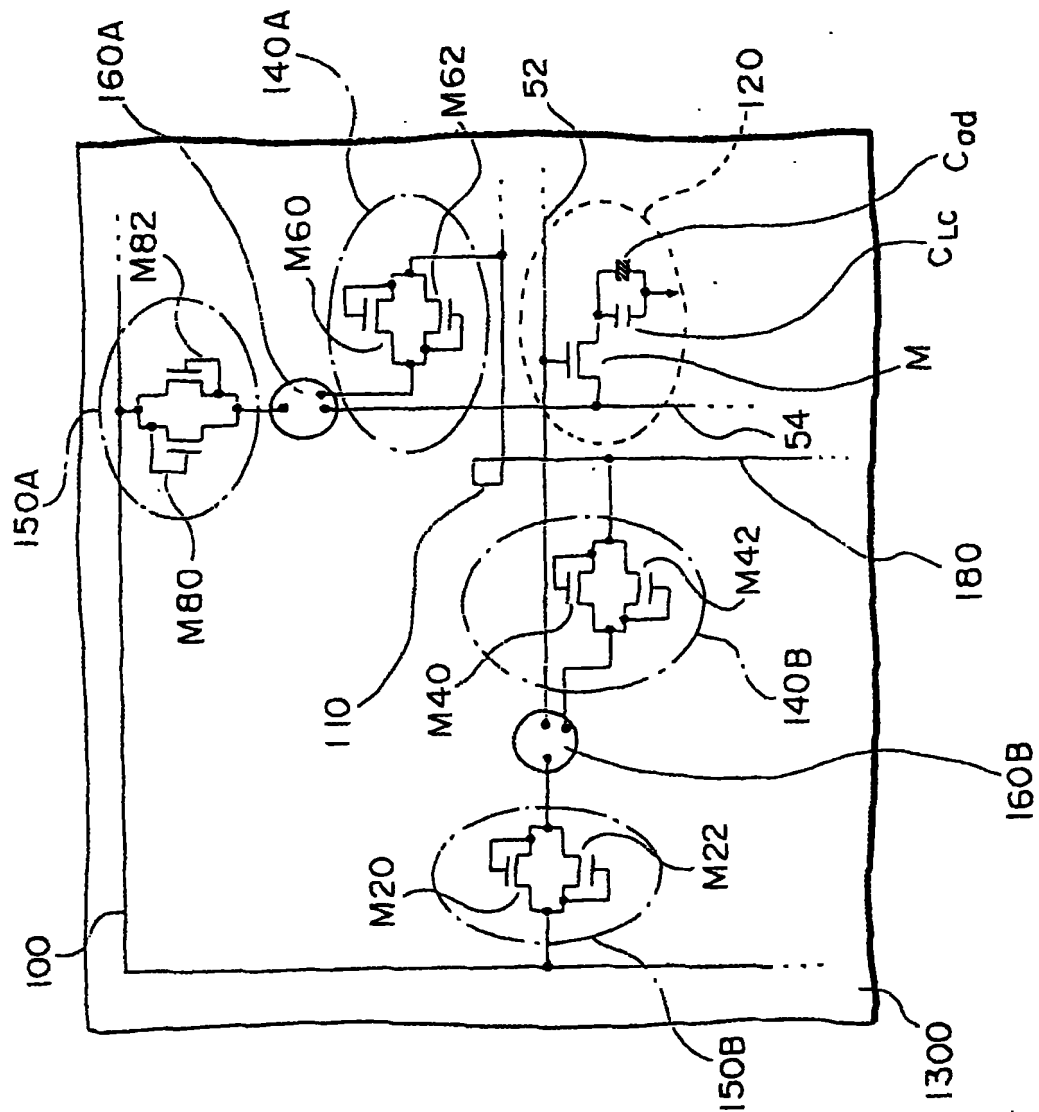


图 10

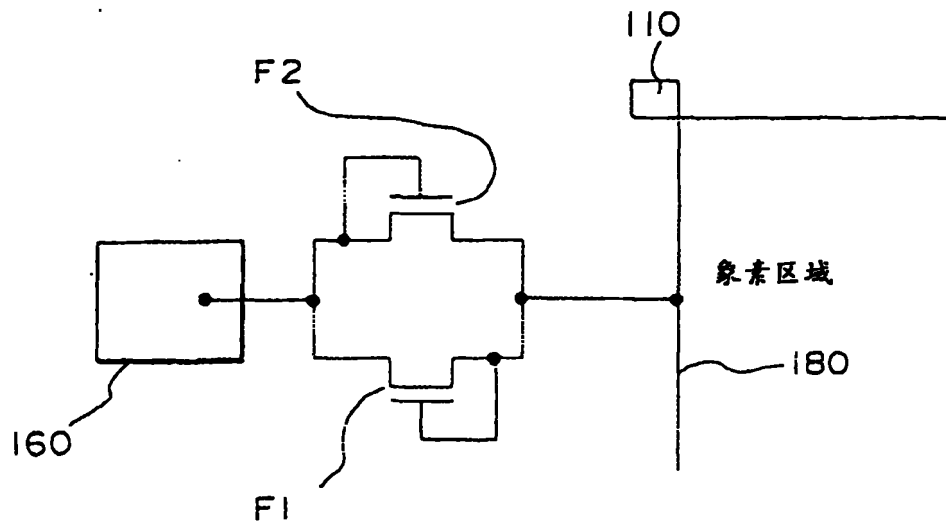


图 11A

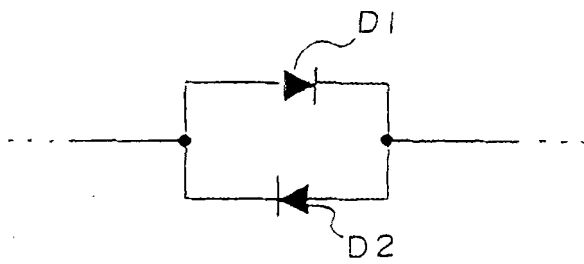


图 11B

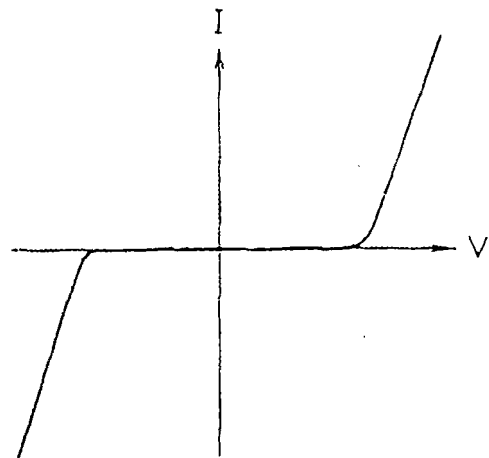
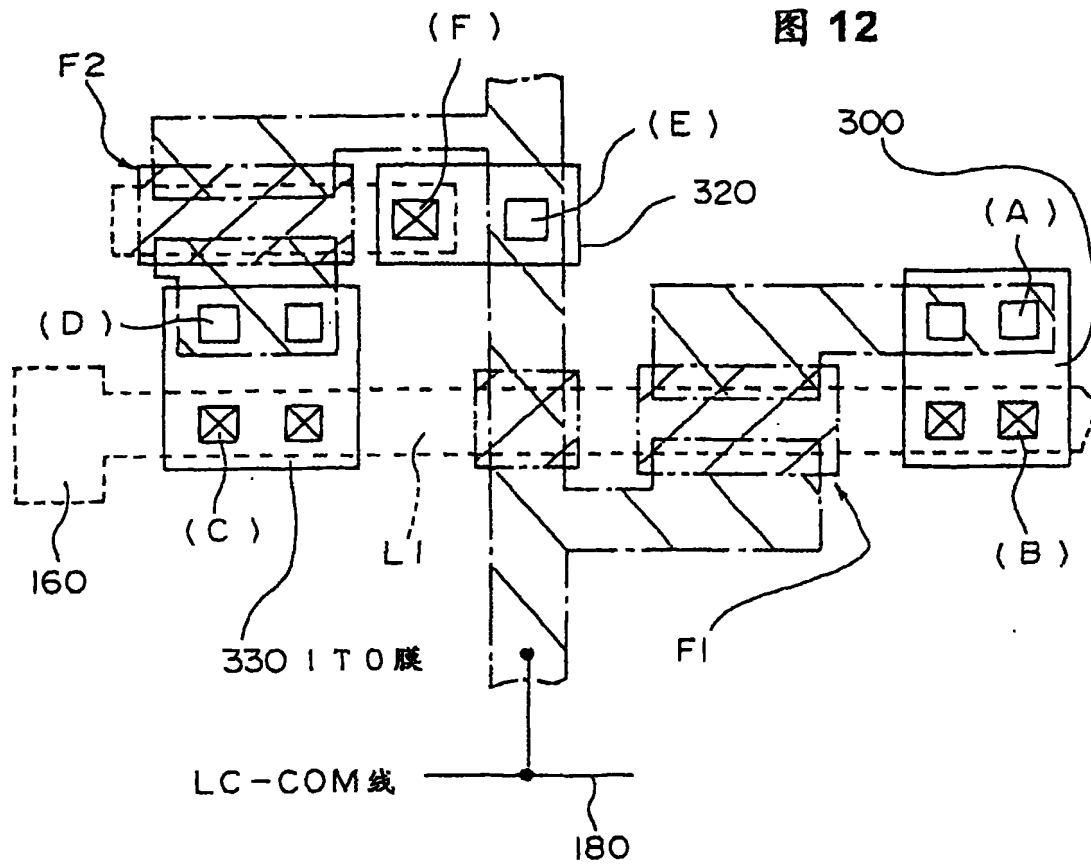


图 11C



- ; 栅极电极(第1层)
- - - - - ; 非晶硅(第2层)
- · - · - ; 源极电极,漏极电极
共用电位(LC-COM)电极等(第3层)
- ; ITO构成的电极(第4层)
- ; 用于连接3层和4层的连接孔
- ⊗ ; 用于连接1层和4层的连接孔
- ▨ ; TFT形成区域
- ▧ ; 使用了3层的电极以及布线

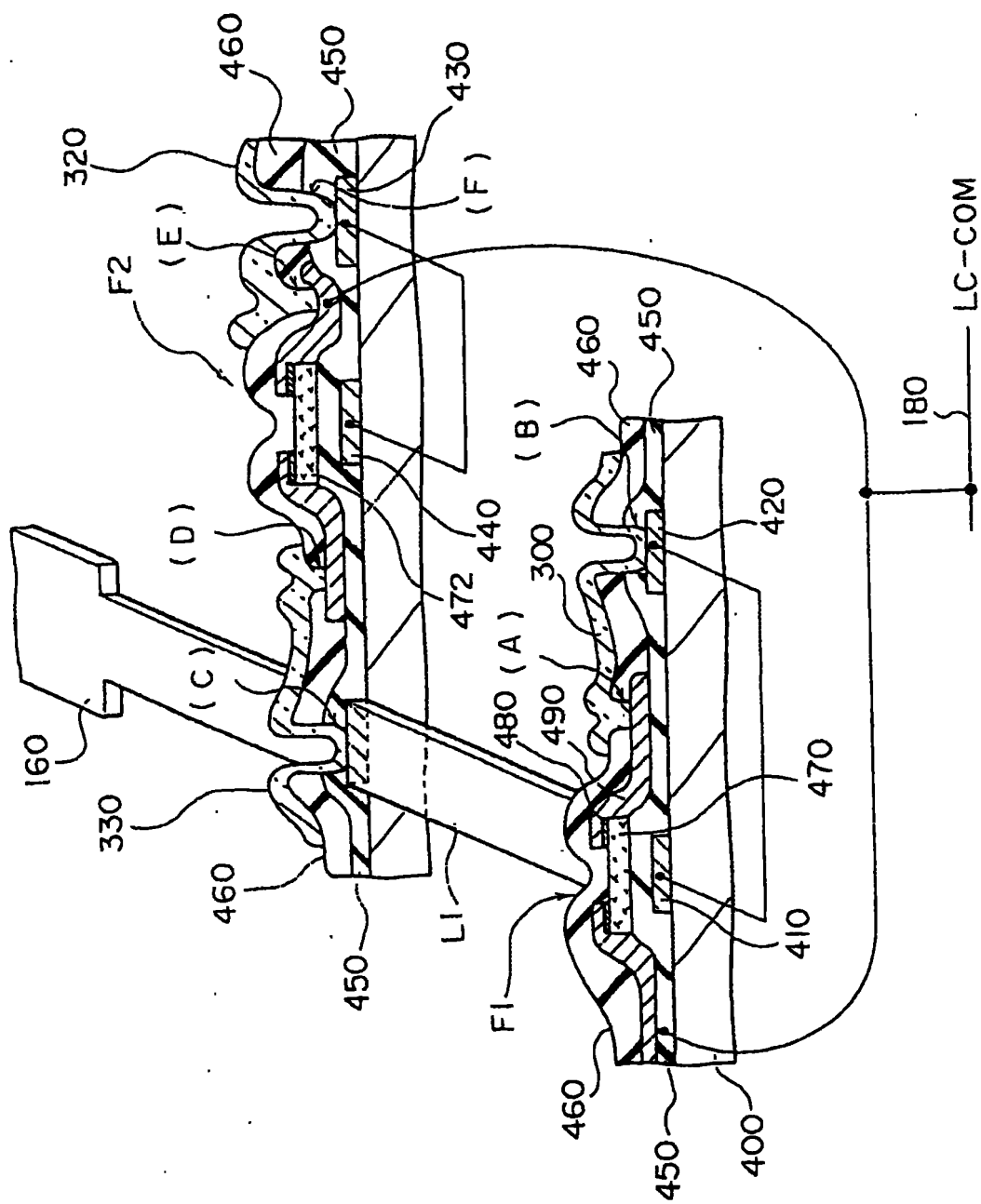


图 13

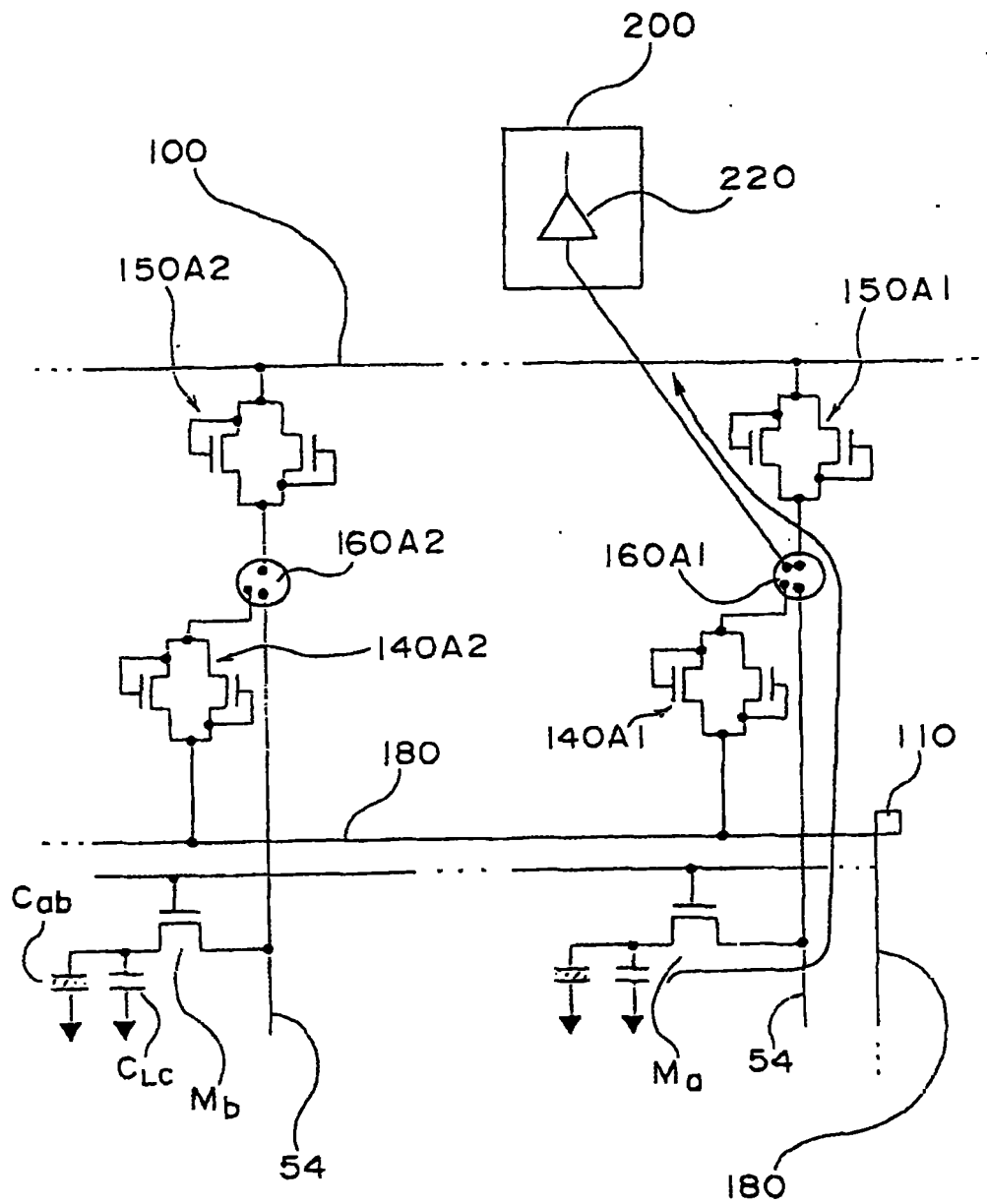


图 14

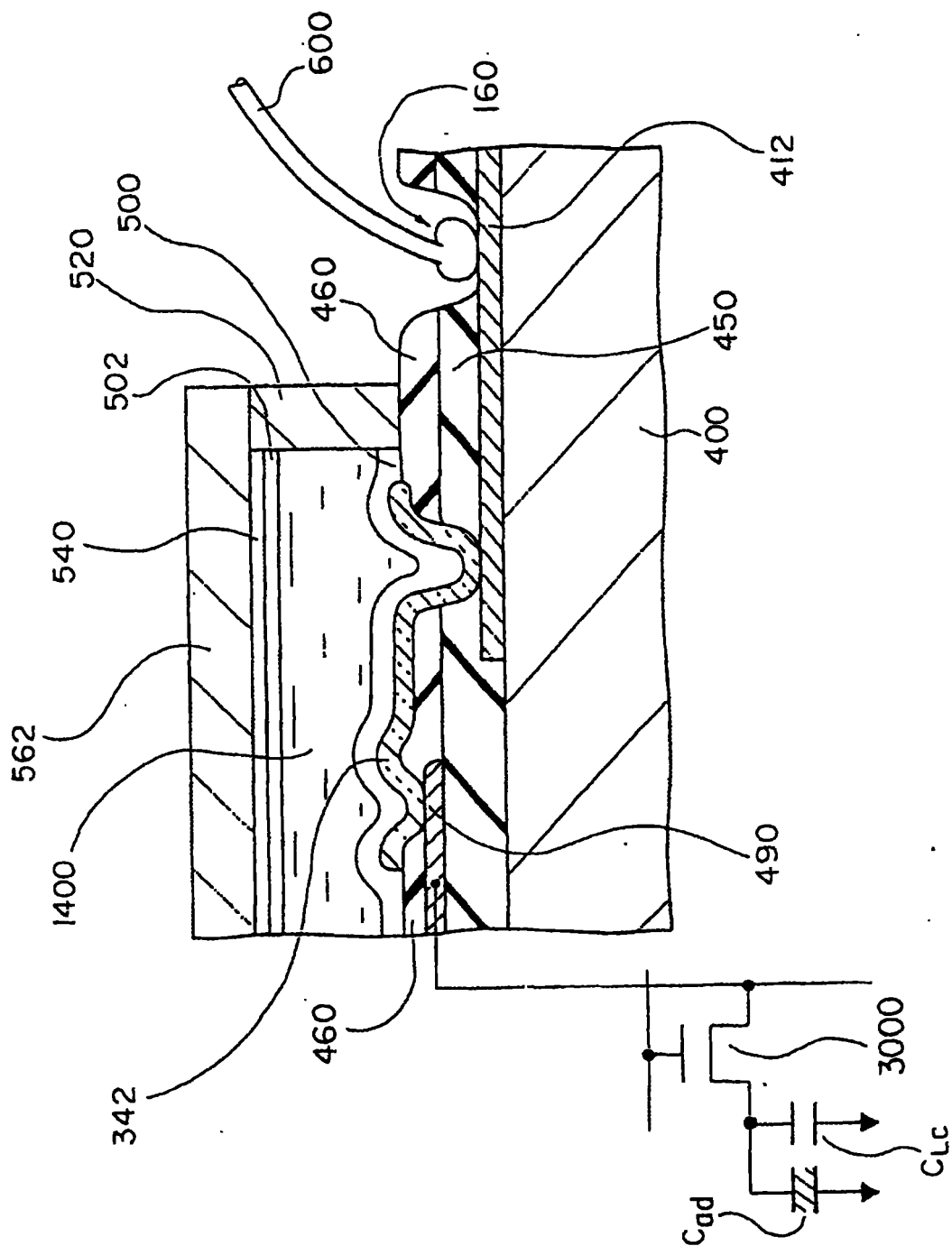


图 15

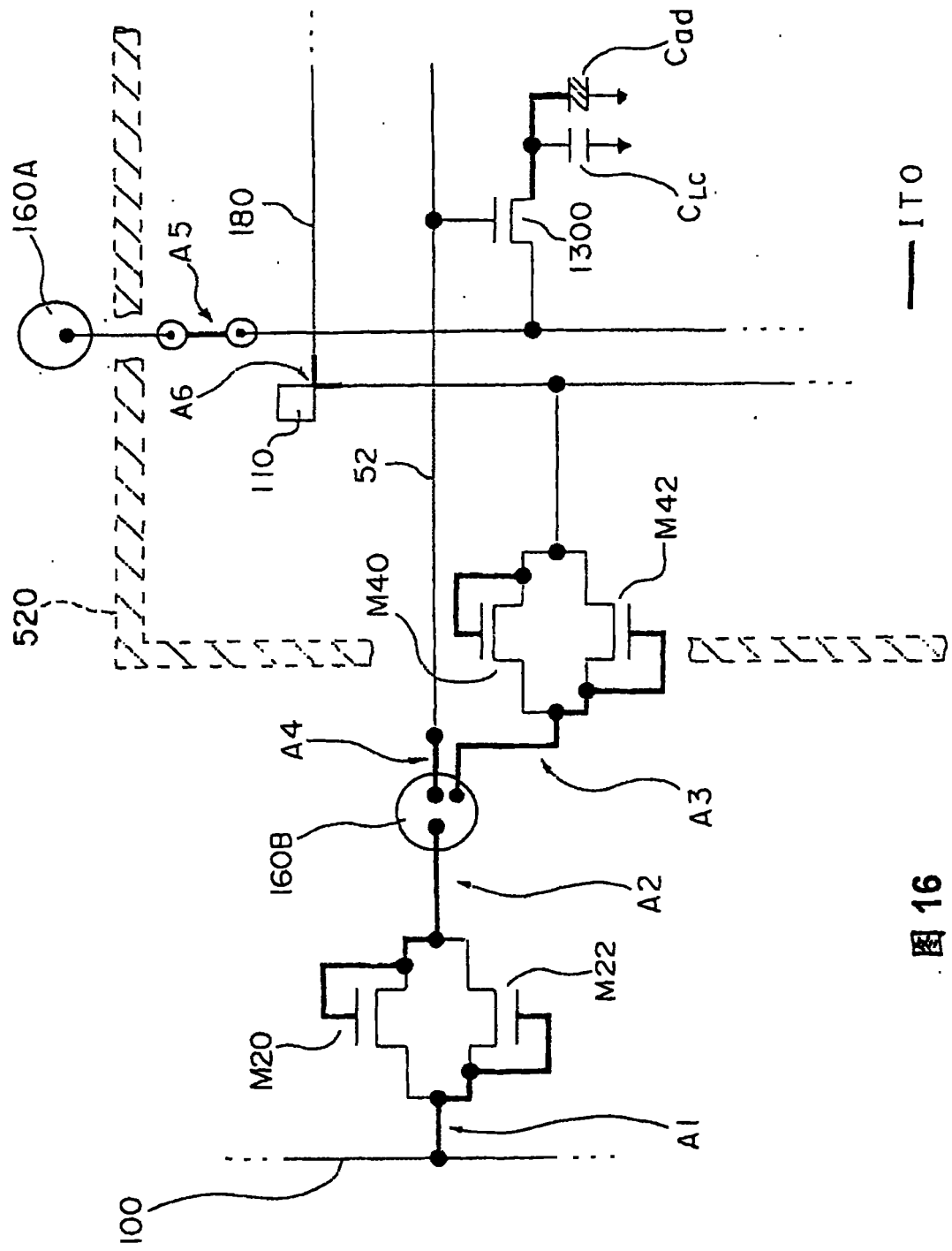


图 16

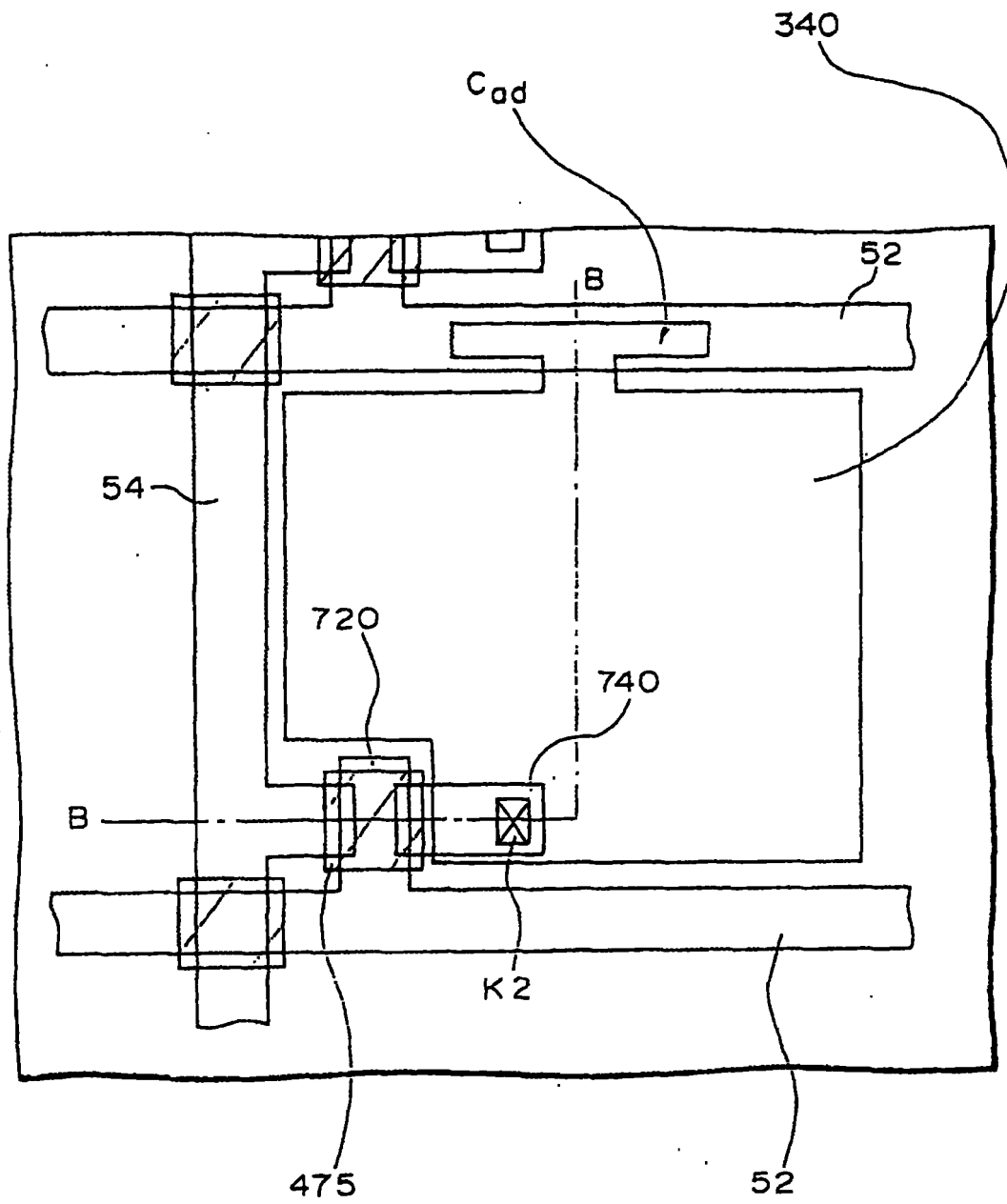


图 17

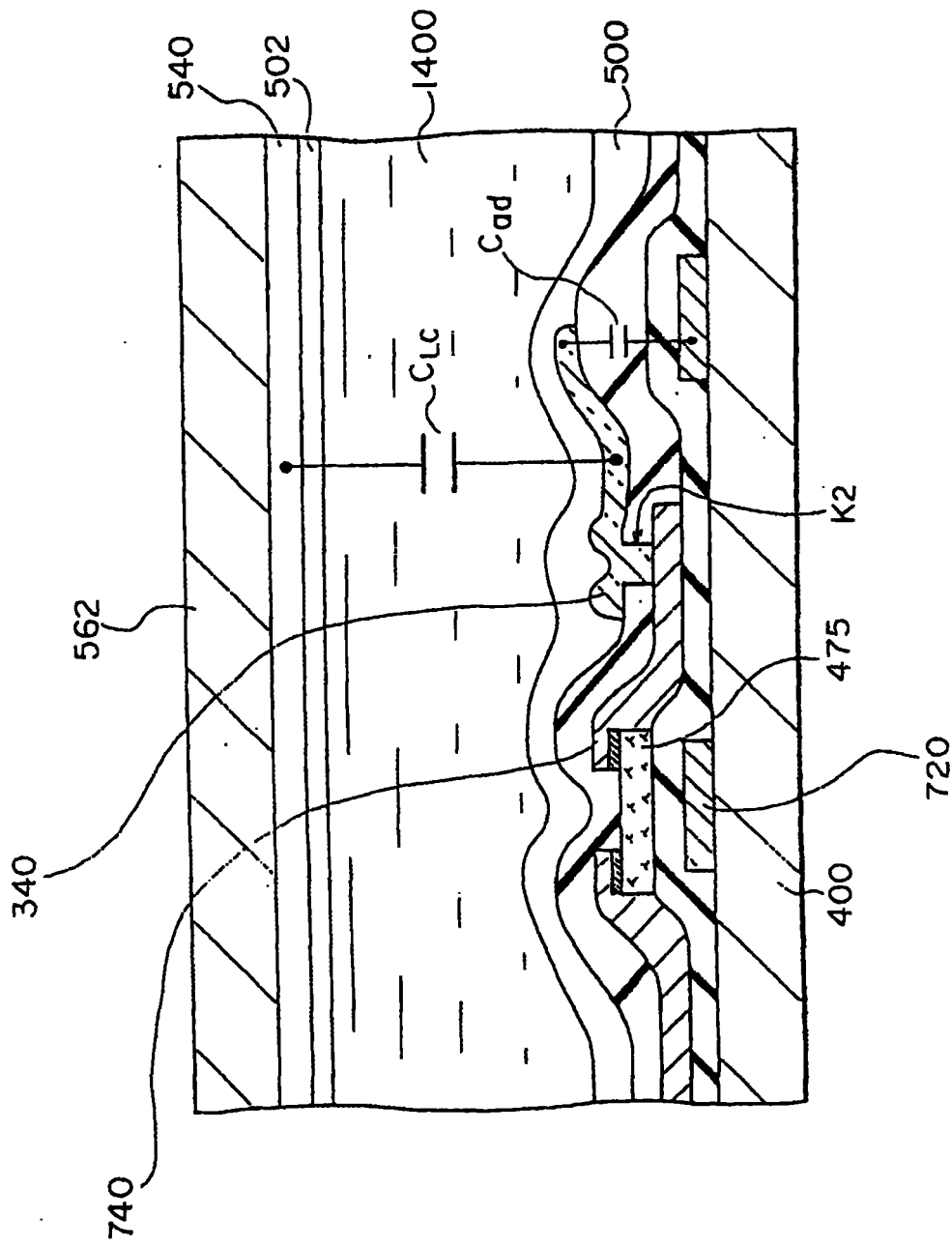


图 18

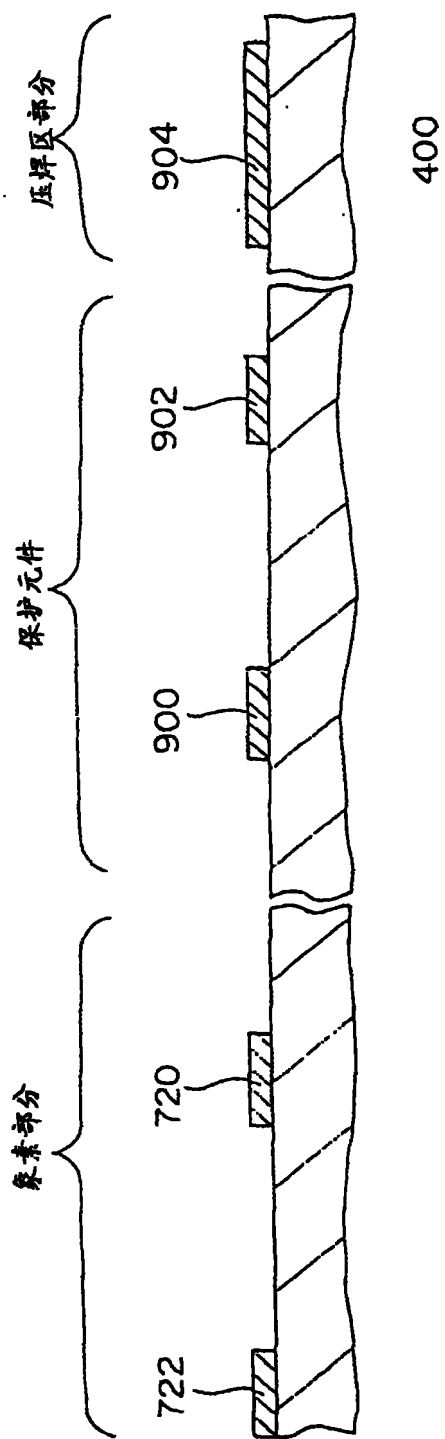


图 19

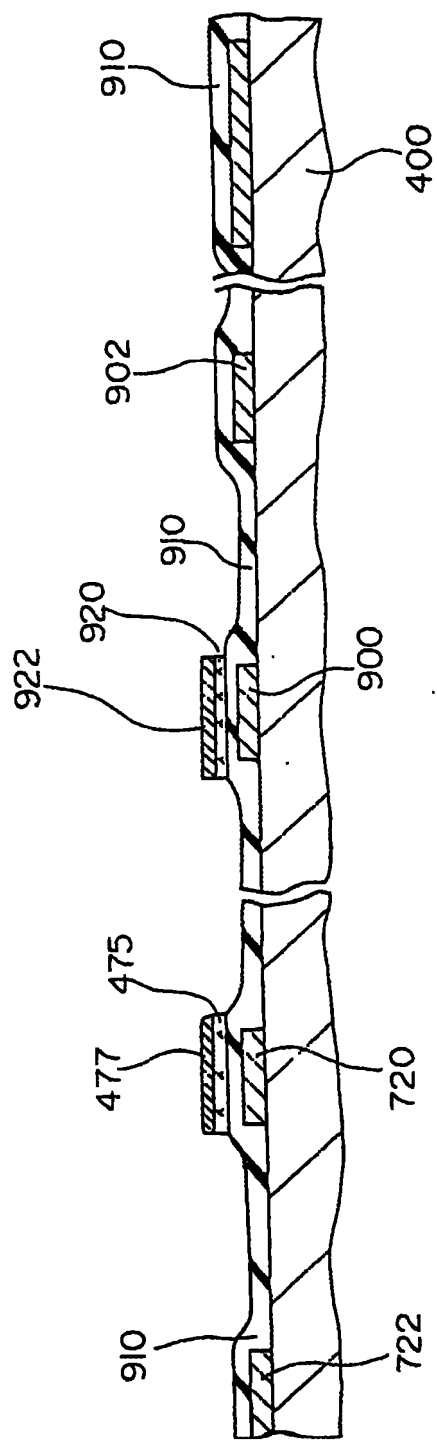


图 20

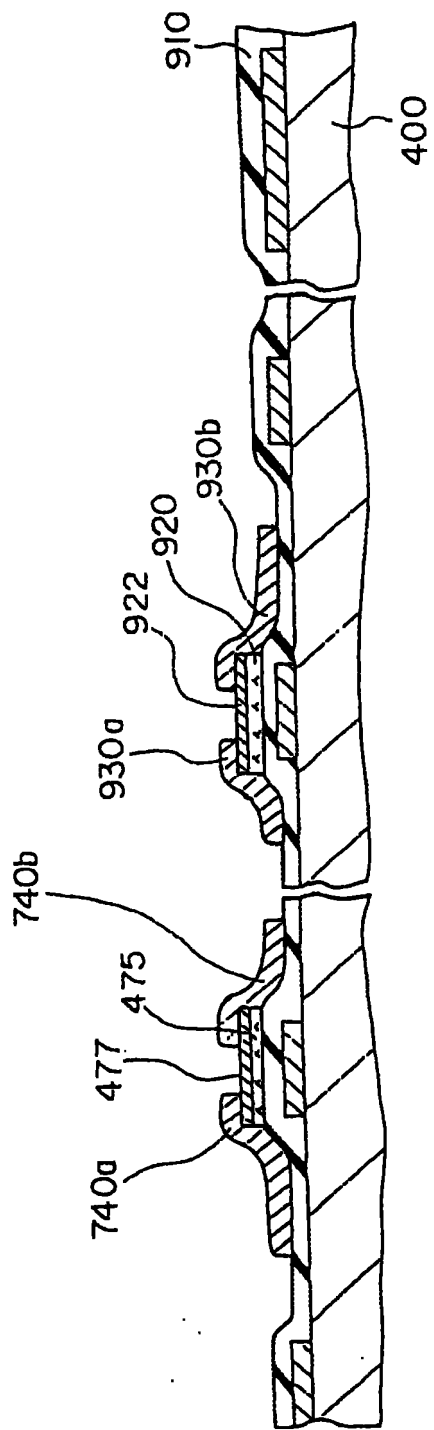


图 21

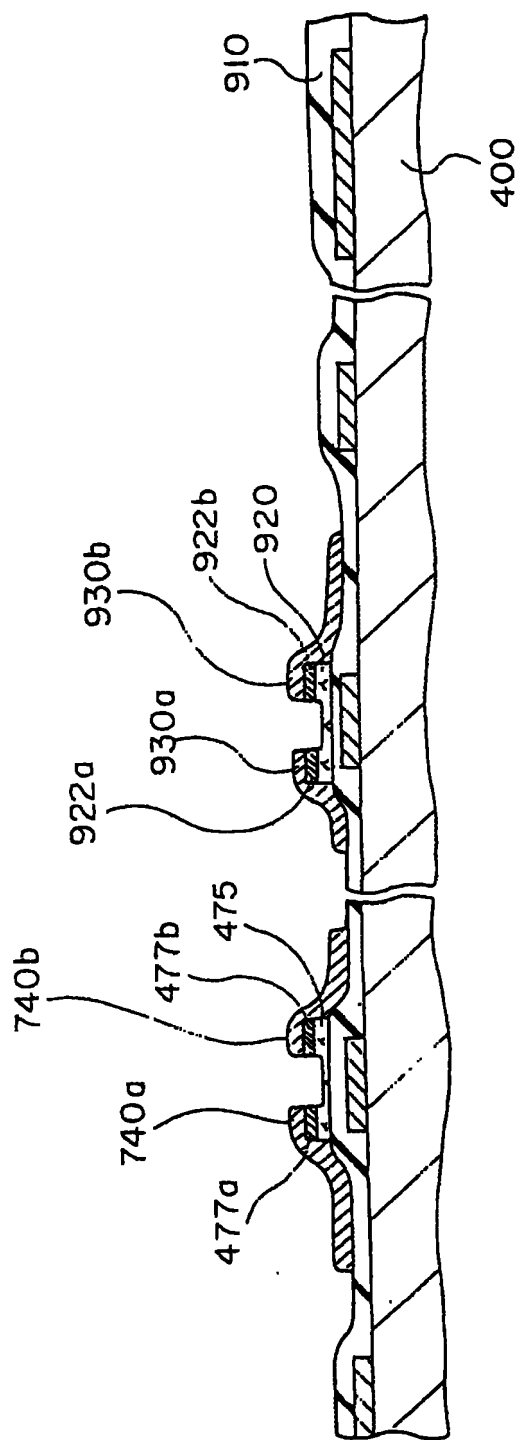


图 22

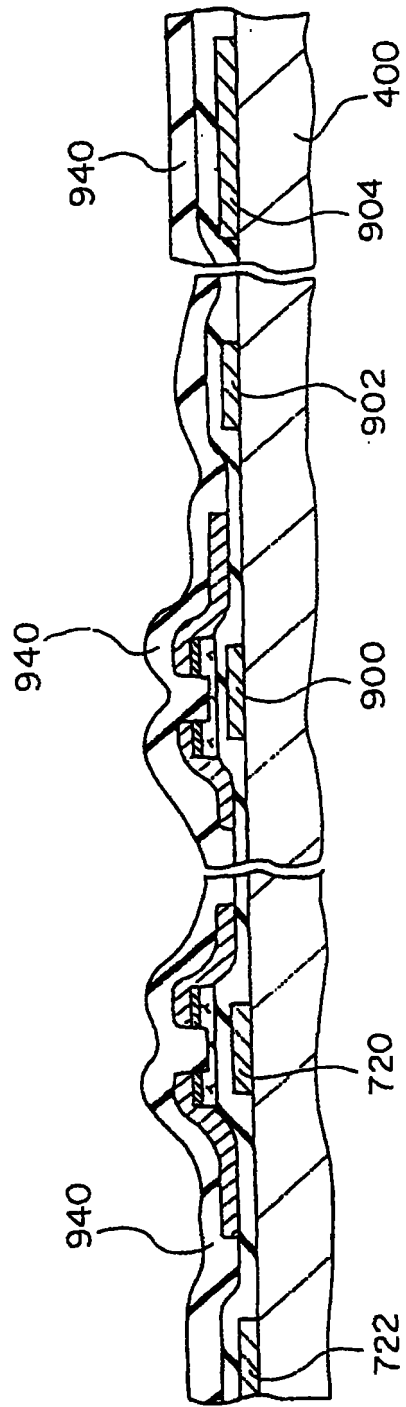


图 23

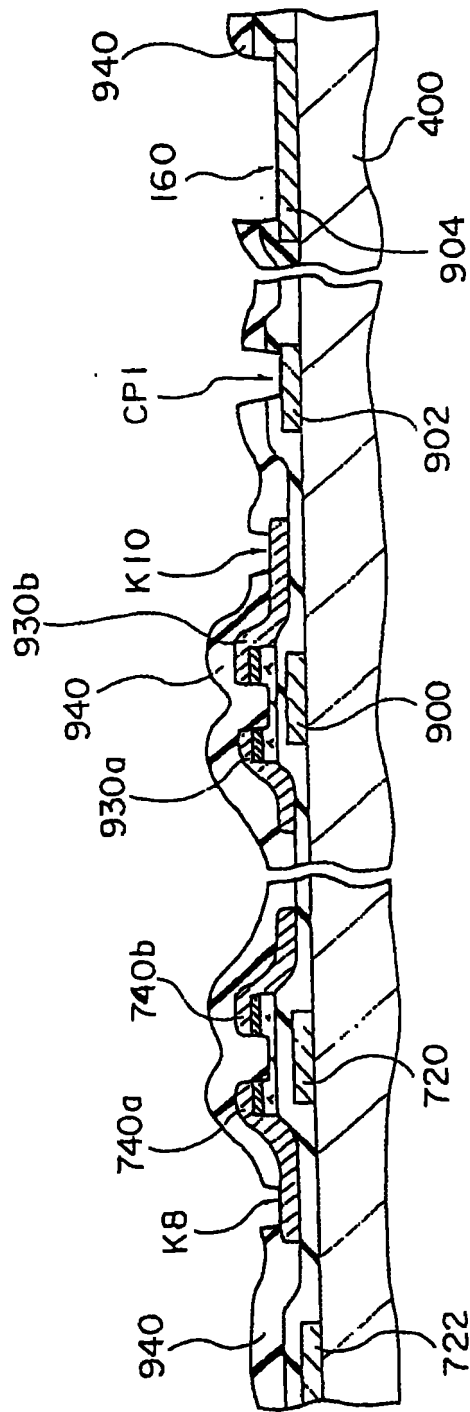


图 24

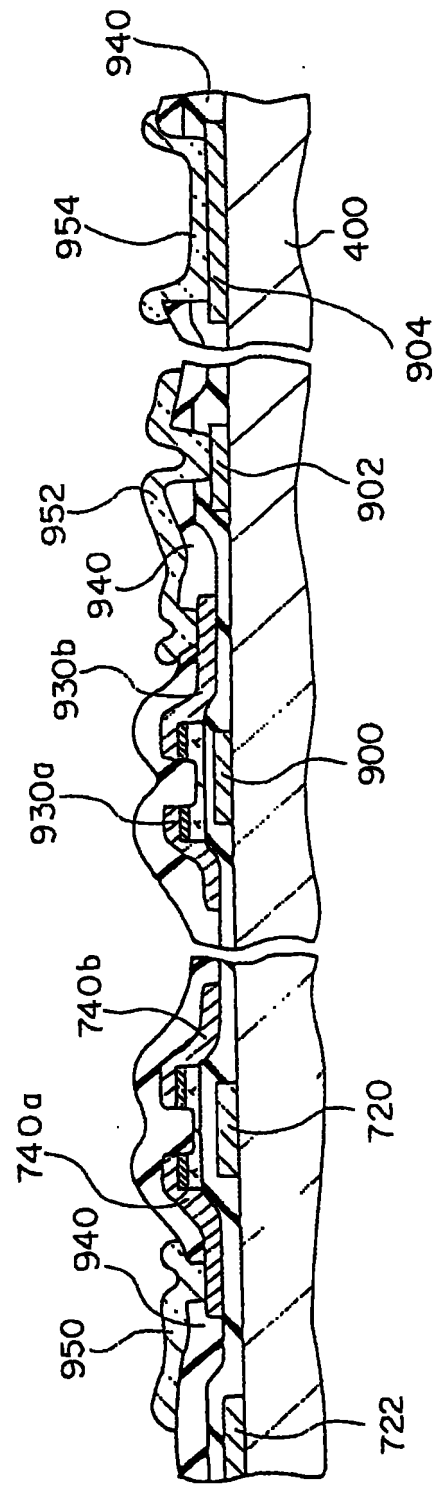


图 25

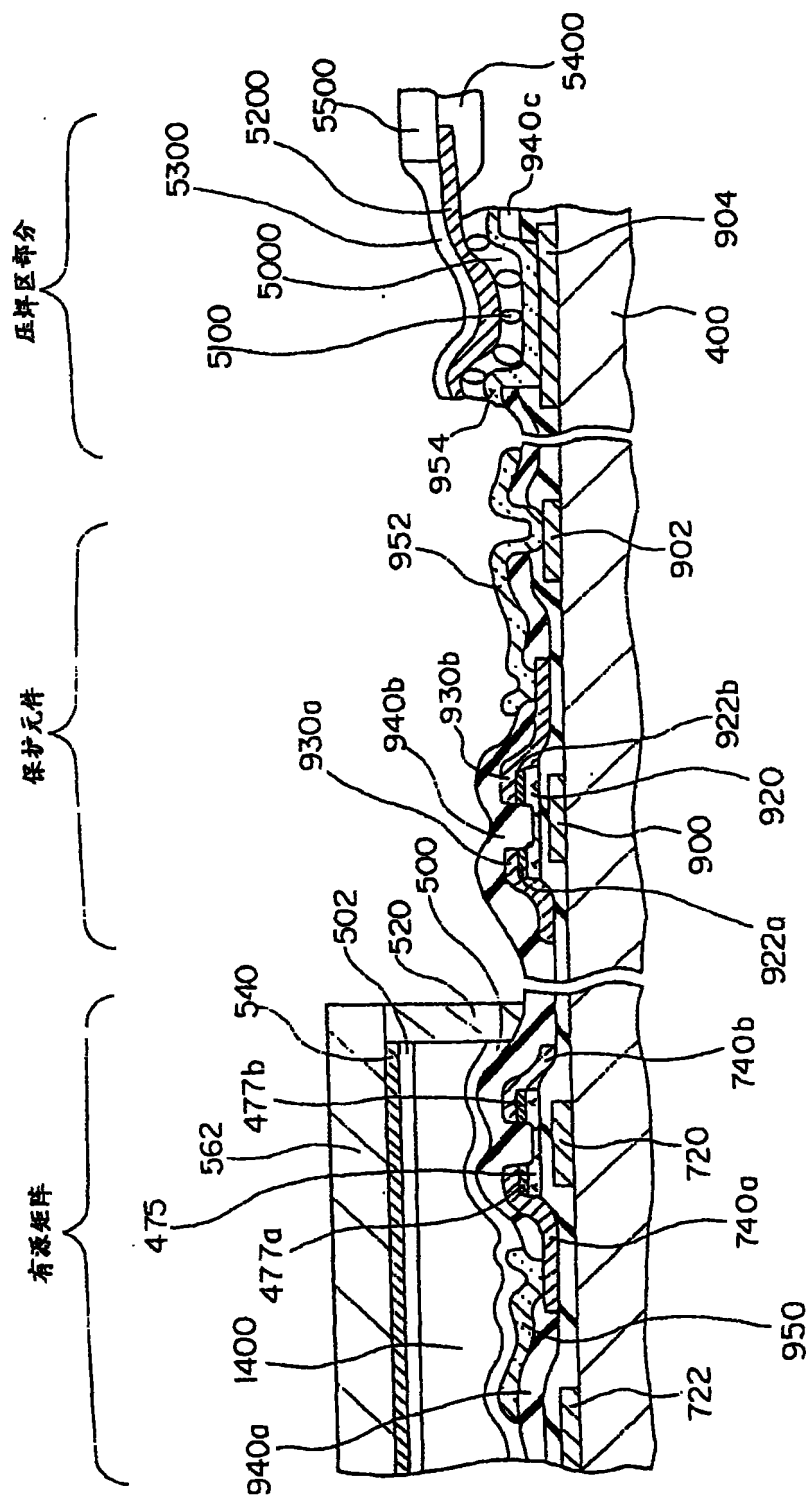


图 26

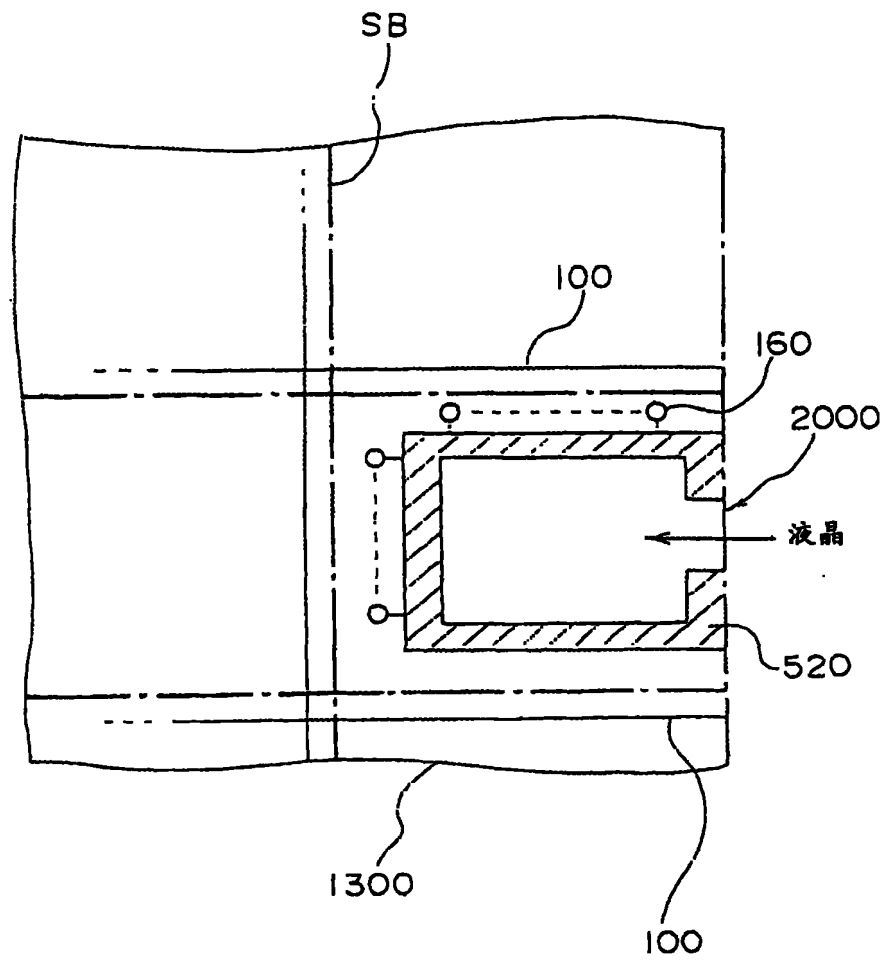


图 27

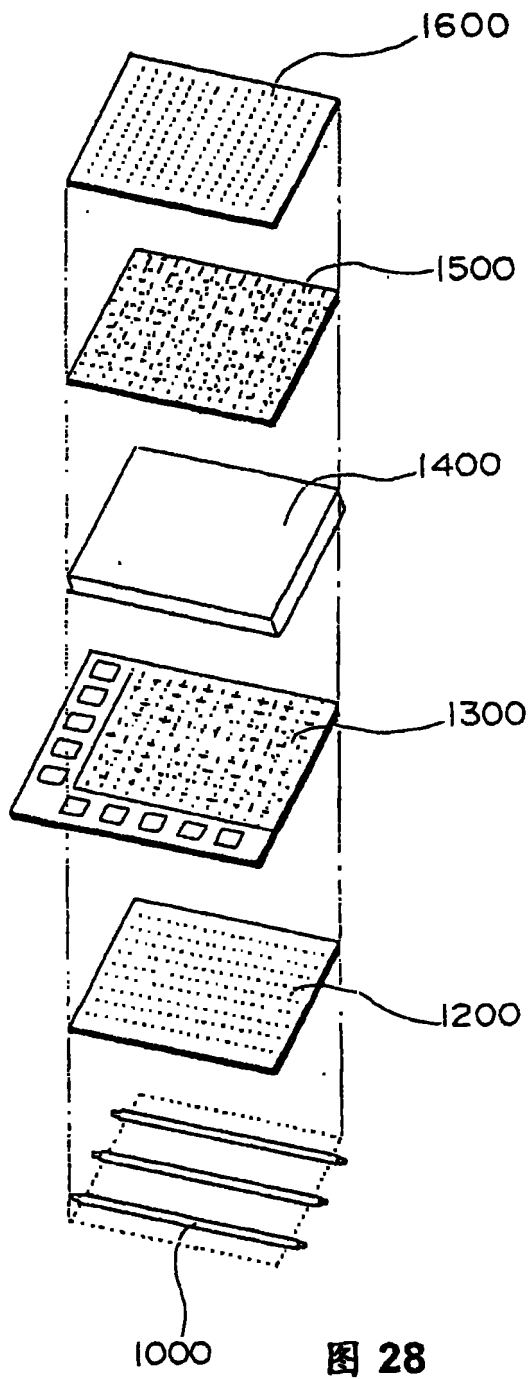


图 28

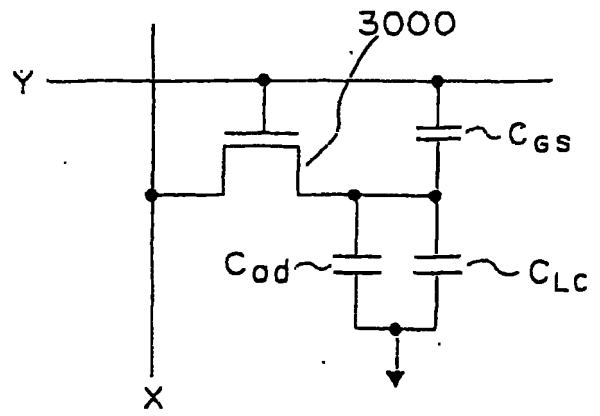


图 29

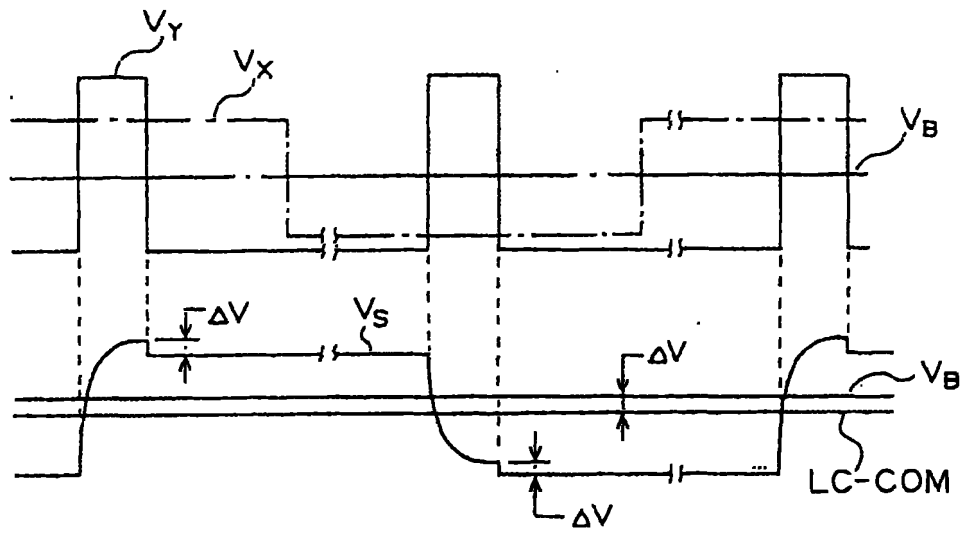


图 30