

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6790907号
(P6790907)

(45) 発行日 令和2年11月25日(2020.11.25)

(24) 登録日 令和2年11月9日(2020.11.9)

(51) Int.Cl.		F I	
H03H	9/72	(2006.01)	H03H 9/72
H03H	9/70	(2006.01)	H03H 9/70
H03H	9/25	(2006.01)	H03H 9/25
H04B	1/50	(2006.01)	H04B 1/50

請求項の数 9 (全 31 頁)

(21) 出願番号	特願2017-31779 (P2017-31779)	(73) 特許権者	000006231
(22) 出願日	平成29年2月23日 (2017. 2. 23)		株式会社村田製作所
(65) 公開番号	特開2018-137655 (P2018-137655A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	平成30年8月30日 (2018. 8. 30)	(74) 代理人	100189430
審査請求日	平成30年8月6日 (2018. 8. 6)		弁理士 吉川 修一
前置審査		(74) 代理人	100190805
			弁理士 傍島 正朗
		(72) 発明者	高峰 裕一
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		(72) 発明者	▲高▼井 努
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内

最終頁に続く

(54) 【発明の名称】 マルチプレクサ、送信装置および受信装置

(57) 【特許請求の範囲】

【請求項1】

アンテナ素子を介して複数の高周波信号を送受信するマルチプレクサであって、互いに異なる通過帯域を有する複数の弾性波フィルタと、共通端子と、前記アンテナ素子および前記共通端子の接続経路と基準端子との間に接続された少なくとも1つの第1回路素子と、前記接続経路に直列に接続された少なくとも1つの第2回路素子と、第1インダクタンス素子と、を備え、前記複数の弾性波フィルタのそれぞれは、入力端子と出力端子との間に接続された直列共振子、および、前記入力端子と前記出力端子とを接続する接続経路と基準端子との間に接続された並列共振子の少なくとも1つを備え、前記複数の弾性波フィルタのうち、一の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子は、当該端子および前記共通端子に接続された前記第1インダクタンス素子を介して前記共通端子に接続され、かつ、前記並列共振子と接続され、前記複数の弾性波フィルタのうち、前記一の弾性波フィルタ以外の他の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子は、前記共通端子に接続され、かつ、前記直列共振子と接続されており、前記共通端子から前記第1インダクタンス素子および前記複数の弾性波フィルタを見た

10

20

場合の、前記マルチプレクサの通過帯域における特性インピーダンスの実部は、50以上であり、

前記第1回路素子および前記第2回路素子のうち前記第1回路素子のほうが前記共通端子に近く接続されており、

前記第1回路素子は、キャパシタンス素子であり、

前記第2回路素子は、インダクタンス素子である、

マルチプレクサ。

【請求項2】

アンテナ素子を介して複数の高周波信号を送受信するマルチプレクサであって、

互いに異なる通過帯域を有する複数の弾性波フィルタと、

共通端子と、

前記アンテナ素子および前記共通端子との接続経路と基準端子との間に接続された少なくとも1つの第1回路素子と、

前記接続経路に直列に接続された少なくとも1つの第2回路素子と、

第1インダクタンス素子と、を備え、

前記複数の弾性波フィルタのそれぞれは、入力端子と出力端子との間に接続された直列共振子、および、前記入力端子と前記出力端子とを接続する接続経路と基準端子との間に接続された並列共振子の少なくとも1つを備え、

前記複数の弾性波フィルタのうち、一の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子は、当該端子および前記共通端子に接続された前記第1インダクタンス素子を介して前記共通端子に接続され、かつ、前記並列共振子と接続され、

前記複数の弾性波フィルタのうち、前記一の弾性波フィルタ以外の他の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子は、前記共通端子に接続され、かつ、前記直列共振子と接続されており、

前記共通端子から前記第1インダクタンス素子および前記複数の弾性波フィルタを見た場合の、前記マルチプレクサの通過帯域における特性インピーダンスの実部は、50未満であって、かつ、前記特性インピーダンスは、スミスチャートにおいて第3象限にあり、

前記第1回路素子および前記第2回路素子のうち前記第2回路素子のほうが前記共通端子に近く接続されており、

前記第1回路素子は、キャパシタンス素子であり、

前記第2回路素子は、インダクタンス素子である、

マルチプレクサ。

【請求項3】

前記一の弾性波フィルタの前記アンテナ素子に近い方の端子に前記第1インダクタンス素子が接続されることで、前記一の弾性波フィルタの自帯域以外の帯域のインピーダンスは、誘導性となる、

請求項1または2に記載のマルチプレクサ。

【請求項4】

前記複数の弾性波フィルタの前記入力端子および前記出力端子のうち前記アンテナ素子に近い方の端子と反対側の端子の特性インピーダンスは、それぞれ異なっている、

請求項1～3のいずれか1項に記載のマルチプレクサ。

【請求項5】

前記複数の弾性波フィルタのうち前記一の弾性波フィルタとのアイソレーションが必要な前記他の弾性波フィルタは、前記アンテナ素子に近い方の端子と反対側の端子に、直列または並列に第2インダクタンス素子を有している、

請求項1～4のいずれか1項に記載のマルチプレクサ。

【請求項6】

前記第1インダクタンス素子と前記一の弾性波フィルタの入力端子および出力端子のう

10

20

30

40

50

ち前記アンテナ素子に近い方の端子とが直列接続された状態で、前記第1インダクタンス素子を介して前記一の弾性波フィルタ単体を見た場合の、所定の通過帯域における複素インピーダンスと、前記一の弾性波フィルタ以外の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子が前記共通端子と接続された状態で、前記共通端子と接続された前記アンテナ素子に近い方の端子側から前記一の弾性波フィルタ以外の弾性波フィルタを見た場合の、前記所定の通過帯域における複素インピーダンスとは、複素共役の関係にある、

請求項1～5のいずれか1項に記載のマルチプレクサ。

【請求項7】

前記複数の弾性波フィルタのそれぞれを構成する圧電基板は、

IDT (Inter Digital Transducer) 電極が一方面上に形成された圧電膜と、

前記圧電膜を伝搬する弾性波音速よりも、伝搬するバルク波音速が高速である高音速支持基板と、

前記高音速支持基板と前記圧電膜との間に配置され、前記圧電膜を伝搬するバルク波音速よりも、伝搬するバルク波音速が低速である低音速膜とを備える、

請求項1～6のいずれか1項に記載のマルチプレクサ。

【請求項8】

請求項1～7のいずれか1項に記載のマルチプレクサを備え、

前記複数の弾性波フィルタは、すべて送信用フィルタである、送信装置。

【請求項9】

請求項1～7のいずれか1項に記載のマルチプレクサを備え、

前記複数の弾性波フィルタは、すべて受信用フィルタである、受信装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、弾性波フィルタを備えるマルチプレクサ、送信装置および受信装置に関する。

【背景技術】

【0002】

近年の携帯電話には、一端末で複数の周波数帯域および複数の無線方式、いわゆるマルチバンド化およびマルチモード化に対応することが要求されている。これに対応すべく、1つのアンテナの直下には、複数の無線搬送周波数を有する高周波信号を分波するマルチプレクサが配置される。マルチプレクサを構成する複数の帯域通過フィルタとしては、通過帯域内における低損失性および通過帯域周辺における通過特性の急峻性を特徴とする弾性波フィルタが用いられる。

【0003】

特許文献1には、複数の弾性表面波フィルタが接続された構成を有する弾性表面波装置 (SAWデュプレクサ) が開示されている。具体的には、受信側弾性表面波フィルタおよび送信側弾性表面波フィルタのアンテナ端子との接続経路とアンテナ素子との間に、アンテナ素子とアンテナ端子とのインピーダンス整合をとるため、インダクタンス素子が直列接続されている。このインダクタンス素子により、容量性を有する複数の弾性表面波フィルタが接続されたアンテナ端子から弾性表面波フィルタを見た複素インピーダンスを、特性インピーダンスに近づけることができる。これにより、挿入損失の劣化を防止できるとしている。

【先行技術文献】

【特許文献】

【0004】

10

20

30

40

50

【特許文献1】国際公開第2016/208670号

【発明の概要】

【発明が解決しようとする課題】

【0005】

近年、送信側の弾性表面波フィルタの送信端子をPA(Power Amplifier)、受信側の弾性表面波フィルタの受信端子をLNA(Low Noise Amplifier)に接続する際、インピーダンス整合を行うための整合素子の数を低減するために、送信側の弾性表面波フィルタの送信端子および受信側の弾性表面波フィルタの受信端子側の特性インピーダンスを、それぞれPAおよびLNAに合わせて設計することがある。しかし、送信側弾性表面波フィルタおよび受信側弾性表面波フィルタのアンテナ側の端子の特性インピーダンスは50であるため、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とは特性インピーダンスが異なる場合がある。この場合、特許文献1に記載の弾性表面波装置およびインピーダンス整合方法では、各端子について十分にインピーダンスを整合することができず、挿入損失が増加するという課題が生じている。

10

【0006】

そこで、本発明は、上記課題を解決するためになされたものであって、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とで特性インピーダンスが異なる場合であっても、各弾性波フィルタの通過帯域内の挿入損失を低減することができるマルチプレクサ、送信装置および受信装置を提供することを目的とする。

20

【課題を解決するための手段】

【0007】

上記目的を達成するために、本発明の一態様に係るマルチプレクサは、アンテナ素子を介して複数の高周波信号を送受信するマルチプレクサであって、互いに異なる通過帯域を有する複数の弾性波フィルタと、前記アンテナ素子との接続経路と基準端子との間に少なくとも1つの第1回路素子が接続されており、かつ、前記接続経路に少なくとも1つの第2回路素子が直列に接続されている共通端子と、第1インダクタンス素子とを備え、前記複数の弾性波フィルタのそれぞれは、入力端子と出力端子との間に接続された直列共振子、および、前記入力端子と前記出力端子とを接続する接続経路と基準端子との間に接続された並列共振子の少なくとも1つを備え、前記複数の弾性波フィルタのうち、一の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子は、当該端子および前記共通端子に接続された前記第1インダクタンス素子を介して前記共通端子に接続され、かつ、前記並列共振子と接続され、前記複数の弾性波フィルタのうち、前記一の弾性波フィルタ以外の他の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子は、前記共通端子に接続され、かつ、前記直列共振子と接続されている。

30

【0008】

この構成によれば、第1回路素子および第2回路素子の種類、特性、接続位置および組み合わせ等により、インピーダンス整合の自由度を向上することができる。これにより、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とで特性インピーダンスが異なる場合であっても、各端子について十分にインピーダンスを整合することができる。したがって、マルチプレクサを構成する各弾性波フィルタの通過帯域内の挿入損失を低減することができる。よって、各弾性波フィルタとPAまたはLNAとの間にマッチング素子を設ける必要はなく、簡便な構成の高周波回路を実現することができる。

40

【0009】

また、前記一の弾性波フィルタの前記アンテナ素子に近い方の端子に前記第1インダクタンス素子が接続されることで、前記一の弾性波フィルタの自帯域以外の帯域のインピーダンスは、誘導性となってもよい。

【0010】

これにより、複素共役の関係を利用して、複素インピーダンスを特性インピーダンスに

50

容易に調整することができる。よって、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とで特性インピーダンスが異なる場合であっても、各端子について十分にインピーダンスを整合することができる。したがって、マルチプレクサを構成する各弾性波フィルタの通過帯域内の挿入損失を低減することができる。

【0011】

また、前記共通端子に最も近い側に接続された前記第1回路素子または前記第2回路素子は、インダクタンス素子であってもよい。

【0012】

これにより、共通端子側からみたときの特性インピーダンスの実部が50未満であって、かつ、スミスチャートにおいてマルチプレクサの通過帯域における特性インピーダンスが第3象限または第4象限にある場合に、各端子について十分に特性インピーダンスを整合することができる。したがって、特に、共通端子側からみたときの特性インピーダンスの実部が50未満であってかつスミスチャートにおいてマルチプレクサの通過帯域における特性インピーダンスが第3象限または第4象限にある場合に、マルチプレクサを構成する各弾性波フィルタの通過帯域内の挿入損失を低減することができる。

10

【0013】

また、前記第1回路素子は、インダクタンス素子であり、前記第2回路素子は、キャパシタンス素子であってもよい。

【0014】

これにより、共通端子側からみたときの特性インピーダンスの実部が50未満であって、かつ、スミスチャートにおいてマルチプレクサの通過帯域における特性インピーダンスが第4象限にある場合に、各端子について十分に特性インピーダンスを整合することができる。したがって、特に、共通端子側からみたときの特性インピーダンスの実部が50未満であってかつスミスチャートにおいてマルチプレクサの通過帯域における特性インピーダンスが第4象限にある場合に、マルチプレクサを構成する各弾性波フィルタの通過帯域内の挿入損失を低減することができる。

20

【0015】

また、前記第1回路素子は、キャパシタンス素子であり、前記第2回路素子は、インダクタンス素子であってもよい。

【0016】

これにより、共通端子側からみたときの特性インピーダンスの実部が50未満であって、かつ、スミスチャートにおいてマルチプレクサの通過帯域における特性インピーダンスが第3象限にある場合、および、共通端子側からみたときの特性インピーダンスの実部が50以上であって、かつ、スミスチャートにおいてマルチプレクサの通過帯域における特性インピーダンスが第3象限または第4象限にある場合に、各端子について十分に特性インピーダンスを整合することができる。したがって、特に、共通端子側からみたときの特性インピーダンスの実部が50未満であって、かつ、スミスチャートにおいてマルチプレクサの通過帯域における特性インピーダンスが第3象限にある場合、および、共通端子側からみたときの特性インピーダンスの実部が50以上であって、かつ、スミスチャートにおいてマルチプレクサの通過帯域における特性インピーダンスが第3象限または第4象限にある場合に、マルチプレクサを構成する各弾性波フィルタの通過帯域内の挿入損失を低減することができる。

30

40

【0017】

また、前記複数の弾性フィルタの前記入力端子および前記出力端子のうち前記アンテナ素子に近い方の端子と反対側の端子の特性インピーダンスは、それぞれ異なってもよい。

【0018】

これにより、マルチプレクサを構成する各弾性波フィルタの特性インピーダンスをそれぞれ調整することができるので、各弾性波フィルタの特性インピーダンスの通過帯域内の挿入損失をそれぞれ適切に低減することができる。

50

【0019】

また、前記複数の弾性波フィルタのうち前記一の弾性波フィルタとのアイソレーションが必要な前記他の弾性波フィルタは、前記アンテナ素子に近い方の端子と反対側の端子に、直列または並列に第2インダクタンス素子を有していてもよい。

【0020】

これにより、第2インダクタンス素子と他のインダクタンス素子との結合を利用することで、第2インダクタンス素子が設けられた弾性波フィルタのアイソレーションを大きくすることができる。

【0021】

また、前記第1インダクタンス素子と前記一の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子とが直列接続された状態で、前記第1インダクタンス素子を介して前記一の弾性波フィルタ単体を見た場合の、所定の通過帯域における複素インピーダンスと、前記一の弾性波フィルタ以外の弾性波フィルタの入力端子および出力端子のうち前記アンテナ素子に近い方の端子が前記共通端子と接続された状態で、前記共通端子と接続された前記アンテナ素子に近い方の端子側から前記一の弾性波フィルタ以外の弾性波フィルタを見た場合の、前記所定の通過帯域における複素インピーダンスとは、複素共役の関係にあってもよい。

10

【0022】

これにより、第1インダクタンス素子と一の弾性波フィルタとが直列接続された回路と、当該一の弾性波フィルタ以外の弾性波フィルタが共通端子で並列接続された回路とが合成された回路を有するマルチプレクサの共通端子から見た複素インピーダンスを、通過帯域内の低損失性を確保しつつ特性インピーダンスと整合させることが可能となる。また、共通端子とアンテナ素子との間に第1インダクタンス素子を直列接続することにより、共通端子から見たマルチプレクサの複素インピーダンスを誘導性側方向へと微調整することが可能となる。

20

【0023】

また、前記複数の弾性表面波フィルタのそれぞれを構成する圧電基板は、IDT (Inter Digital Transducer) 電極が一方面上に形成された圧電膜と、前記圧電膜を伝搬する弾性波音速よりも、伝搬するバルク波音速が高速である高音速支持基板と、前記高音速支持基板と前記圧電膜との間に配置され、前記圧電膜を伝搬するバルク波音速よりも、伝搬するバルク波音速が低速である低音速膜とを備えてもよい。

30

【0024】

一の弾性波フィルタの共通端子側に第1インダクタンス素子が直列接続された場合など、複数の弾性波フィルタ間でのインピーダンス整合をとるため、インダクタンス素子やキャパシタンス素子などの回路素子が付加される。この場合、各共振子のQ値が等価的に小さくなる場合が想定される。しかしながら、本圧電基板の積層構造によれば、各共振子のQ値を高い値に維持できる。よって、帯域内の低損失性を有する弾性波フィルタを形成することが可能となる。

【0025】

また、前記マルチプレクサは、前記複数の弾性波フィルタとして、第1の通過帯域を有し、前記アンテナ素子へ送信信号を出力する第1の前記弾性波フィルタと、前記第1の通過帯域に隣接する第2の通過帯域を有し、前記アンテナ素子から受信信号を入力する第2の前記弾性波フィルタと、前記第1の通過帯域および前記第2の通過帯域より低周波側にある第3の通過帯域を有し、前記アンテナ素子へ送信信号を出力する第3の前記弾性波フィルタと、前記第1の通過帯域および前記第2の通過帯域より高周波側にある第4の通過帯域を有し、前記アンテナ素子から受信信号を入力する第4の前記弾性波フィルタとを備え、前記第1インダクタンス素子が直列接続された前記一の弾性波フィルタは、前記第2の前記弾性波フィルタおよび前記第4の前記弾性波フィルタの少なくとも一方であってもよい。

40

【0026】

50

また、本発明の一態様に係る送信装置は、互いに異なる搬送周波数帯域を有する複数の高周波信号を入力し、当該複数の高周波信号をフィルタリングして共通のアンテナ素子から無線送信させる送信装置であって、送信回路から前記複数の高周波信号を入力し、所定の周波数帯域のみを通過させる複数の送信用弾性波フィルタと、前記アンテナ素子との接続経路と基準端子との間に少なくとも1つの第1回路素子が接続されており、かつ、前記接続経路に少なくとも1つの第2回路素子が直列に接続されている共通端子とを備え、前記複数の送信用弾性波フィルタのそれぞれは、入力端子と出力端子との間に接続された直列共振子、および、前記入力端子と前記出力端子とを接続する接続経路と基準端子との間に接続された並列共振子の少なくとも1つを備え、前記複数の送信用弾性波フィルタのうち、一の送信用弾性波フィルタの出力端子は、当該出力端子および前記共通端子に接続されたインダクタンス素子を介して前記共通端子に接続され、かつ、前記並列共振子と接続され、前記一の送信用弾性波フィルタ以外の送信用弾性波フィルタの出力端子は、前記共通端子に接続され、かつ、前記直列共振子および前記並列共振子のうち前記直列共振子と接続されている。

10

【0027】

また、本発明の一態様に係る受信装置は、互いに異なる搬送周波数帯域を有する複数の高周波信号を、アンテナ素子を介して入力し、当該複数の高周波信号を分波して受信回路へ出力する受信装置であって、前記アンテナ素子から前記複数の高周波信号を入力し、所定の周波数帯域のみを通過させる複数の受信用弾性波フィルタと、前記アンテナ素子との接続経路と基準端子との間に少なくとも1つの第1回路素子が接続されており、かつ、前記接続経路に少なくとも1つの第2回路素子が直列に接続されている共通端子とを備え、前記複数の受信用弾性波フィルタのそれぞれは、入力端子と出力端子との間に接続された直列共振子、および、前記入力端子と前記出力端子とを接続する電気経路と基準端子との間に接続された並列共振子の少なくとも1つを備え、前記複数の受信用弾性波フィルタのうち、一の受信用弾性波フィルタの入力端子は、当該入力端子および前記共通端子に接続されたインダクタンス素子を介して前記共通端子に接続され、かつ、前記並列共振子と接続され、前記一の受信用弾性波フィルタ以外の受信用弾性波フィルタの入力端子は、前記共通端子に接続され、かつ、前記直列共振子および前記並列共振子のうち前記直列共振子と接続されている。

20

【0028】

また、本発明の一態様に係るマルチプレクサのインピーダンス整合方法は、アンテナ素子を介して複数の高周波信号を送受信するマルチプレクサのインピーダンス整合方法であって、互いに異なる通過帯域を有する複数の弾性波フィルタのうち、一の弾性波フィルタの入力端子および出力端子の一方から、当該一の弾性波フィルタ単体を見た場合の、他の弾性波フィルタの通過帯域における複素インピーダンスがショート状態となり、前記一の弾性波フィルタ以外の弾性波フィルタの入力端子および出力端子の一方から、当該弾性波フィルタ単体を見た場合の、他の弾性波フィルタの通過帯域における複素インピーダンスがオープン状態となるよう、前記複数の弾性波フィルタを調整するステップと、前記一の弾性波フィルタにフィルタ整合用インダクタンス素子が直列接続された場合の、前記フィルタ整合用インダクタンス素子側から前記一の弾性波フィルタを見た場合の複素インピーダンスと、前記一の弾性波フィルタ以外の他の弾性波フィルタが共通端子に並列接続された場合の、前記共通端子側から前記他の弾性波フィルタを見た場合の複素インピーダンスとが、複素共役の関係となるように、前記フィルタ整合用インダクタンス素子のインダクタンス値を調整するステップと、前記フィルタ整合用インダクタンス素子を介して前記一の弾性波フィルタが前記共通端子と接続され、かつ、前記共通端子に前記他の弾性波フィルタが並列接続された合成回路の、前記共通端子から見た複素インピーダンスが特性インピーダンスと一致するよう、前記アンテナ素子と前記共通端子との接続経路と基準端子との間に接続される少なくとも1つの第1回路素子、および、前記アンテナ素子と前記共通端子との接続経路に直列に接続される少なくとも1つの第2回路素子とを調整するステップとを含み、前記複数の弾性波フィルタを調整するステップでは、入力端子と出力端子と

30

40

50

の間に接続された直列共振子、および、前記入力端子と前記出力端子とを接続する電気経路と基準端子との間に接続された並列共振子の少なくとも1つを有する前記複数の弾性波フィルタのうち、前記一の弾性波フィルタにおいて、前記並列共振子が前記フィルタ整合用インダクタンス素子と接続されるよう前記並列共振子および前記直列共振子を配置し、前記他の弾性波フィルタにおいて、前記並列共振子および前記直列共振子のうち前記直列共振子が前記共通端子と接続されるよう、前記並列共振子および前記直列共振子を配置する。

【0029】

これにより、第1回路素子および第2回路素子の種類、特性、接続位置および組み合わせ等により、インピーダンス整合の自由度を向上することができる。よって、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とで特性インピーダンスが異なる場合であっても、各端子について十分にインピーダンスを整合することができる。

【発明の効果】

【0030】

本発明に係るマルチプレクサ、送信装置および受信装置によれば、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とで特性インピーダンスが異なる場合であっても、各弾性波フィルタの通過帯域内の挿入損失を低減することができる。

【図面の簡単な説明】

【0031】

【図1】実施の形態1に係るマルチプレクサの回路構成図である。

【図2】実施の形態1に係る弾性表面波フィルタの共振子を模式的に表す平面図および断面図である。

【図3A】実施の形態1に係るマルチプレクサを構成するBand 25の送信側フィルタの回路構成図である。

【図3B】実施の形態1に係るマルチプレクサを構成するBand 25の受信側フィルタの回路構成図である。

【図3C】実施の形態1に係るマルチプレクサを構成するBand 66の送信側フィルタの回路構成図である。

【図3D】実施の形態1に係るマルチプレクサを構成するBand 66の受信側フィルタの回路構成図である。

【図4】実施の形態1に係る縦結合型の弾性表面波フィルタの電極構成を示す概略平面図である。

【図5A】実施の形態1および比較例に係るBand 25の送信側フィルタの通過特性を比較したグラフである。

【図5B】実施の形態1および比較例に係るBand 25の受信側フィルタの通過特性を比較したグラフである。

【図5C】実施の形態1および比較例に係るBand 66の送信側フィルタの通過特性を比較したグラフである。

【図5D】実施の形態1および比較例に係るBand 66の受信側フィルタの通過特性を比較したグラフである。

【図6A】実施の形態1に係るBand 25の送信側フィルタ単体の送信出力端子から見た複素インピーダンスを表すスミスチャートである。

【図6B】実施の形態1に係るBand 25の受信側フィルタ単体の受信入力端子から見た複素インピーダンスを表すスミスチャートである。

【図6C】実施の形態1に係るBand 66の送信側フィルタ単体の送信出力端子から見た複素インピーダンスを表すスミスチャートである。

【図6D】実施の形態1に係るBand 66の受信側フィルタ単体の受信入力端子から見た複素インピーダンスを表すスミスチャートである。

【図7】実施の形態1に係るBand 25の受信側フィルタ以外の全てのフィルタを共通端子で並列接続した回路単体の共通端子から見た複素インピーダンスを表すスミスチャー

10

20

30

40

50

ト、および、実施の形態に係る B a n d 2 5 の受信側フィルタとインダクタンス素子とが直列接続された回路単体のインダクタンス素子側から見た複素インピーダンスを表すスミスチャートである。

【図 8 A】実施の形態 1 に係る 4 つのフィルタを共通端子で並列接続した回路の共通端子から見た複素インピーダンスを表すスミスチャートである。

【図 8 B】実施の形態 1 に係る 4 つのフィルタを共通端子で並列接続し、かつ、共通端子とアンテナとの接続経路と基準端子との間にインダクタンス素子を接続した場合の複素インピーダンスを表すスミスチャートである。

【図 9】実施の形態 2 に係るマルチプレクサの一例を示す回路構成図である。

【図 1 0】実施の形態 2 に係るマルチプレクサにおいて、共通端子から見た複素インピーダンスと、共通端子とアンテナ素子との間に接続される回路素子の種類および接続位置との関係を説明するための図である。

【図 1 1 A】実施の形態 2 に係るマルチプレクサにおいて、共通端子とアンテナ素子との間に接続される回路素子の種類および接続位置の一例を示す図である。

【図 1 1 B】実施の形態 2 に係るマルチプレクサにおいて、共通端子とアンテナ素子との間に接続される回路素子の種類および接続位置の他の例を示す図である。

【図 1 1 C】実施の形態 2 に係るマルチプレクサにおいて、共通端子とアンテナ素子との間に接続される回路素子の種類および接続位置の他の例を示す図である。

【図 1 1 D】実施の形態 2 に係るマルチプレクサにおいて、共通端子とアンテナ素子との間に接続される回路素子の種類および接続位置の他の例を示す図である。

【図 1 2】実施の形態 2 に係るマルチプレクサの他の例を示す回路構成図である。

【図 1 3 A】実施の形態の変形例 1 に係るマルチプレクサの構成を示す図である。

【図 1 3 B】実施の形態の変形例 2 に係るマルチプレクサの構成を示す図である。

【図 1 4】実施の形態に係るマルチプレクサのインピーダンス整合方法を説明する動作フローチャートである。

【発明を実施するための形態】

【 0 0 3 2 】

以下、本発明の実施の形態について、実施の形態および図面を用いて詳細に説明する。なお、以下で説明する実施の形態は、いずれも包括的または具体的な例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置および接続形態などは、一例であり、本発明を限定する主旨ではない。以下の実施の形態における構成要素のうち、独立請求項に記載されていない構成要素については、任意の構成要素として説明される。また、図面に示される構成要素の大きさまたは大きさの比は、必ずしも厳密ではない。

【 0 0 3 3 】

(実施の形態 1)

[1 . マルチプレクサの基本構成]

実施の形態 1 では、T D - L T E (T i m e D i v i s i o n L o n g T e r m E v o l u t i o n) 規格の B a n d 2 5 (送信通過帯域 : 1 8 5 0 - 1 9 1 5 M H z 、受信通過帯域 : 1 9 3 0 - 1 9 9 5 M H z) および B a n d 6 6 (送信通過帯域 : 1 7 1 0 - 1 7 8 0 M H z 、受信通過帯域 : 2 0 1 0 - 2 2 0 0 M H z) に適用されるクワッドプレクサについて例示する。

【 0 0 3 4 】

本実施の形態に係るマルチプレクサ 1 は、B a n d 2 5 用デュプレクサと B a n d 6 6 用デュプレクサとが共通端子 5 0 で接続されたクワッドプレクサである。

【 0 0 3 5 】

図 1 は、実施の形態に係るマルチプレクサ 1 の回路構成図である。同図に示すように、マルチプレクサ 1 は、送信側フィルタ 1 1 および 1 3 と、受信側フィルタ 1 2 および 1 4 と、インダクタンス素子 2 1 と、共通端子 5 0 と、送信入力端子 1 0 および 3 0 と、受信出力端子 2 0 および 4 0 とを備える。また、マルチプレクサ 1 は、共通端子 5 0 において

アンテナ素子2に接続されている。共通端子50とアンテナ素子2との接続経路と、基準端子であるグランドとの間には、インダクタンス素子31が接続されている。共通端子50とアンテナ素子2との接続経路には、キャパシタンス素子32が直列に接続されている。インダクタンス素子31は、キャパシタンス素子32よりも共通端子50側に接続されている。

【0036】

なお、本実施の形態において、インダクタンス素子31は第1回路素子、キャパシタンス素子32は第2回路素子、インダクタンス素子21は第1インダクタンス素子に相当する。また、インダクタンス素子31およびキャパシタンス素子32は、マルチプレクサ1に含めた構成としてもよいし、マルチプレクサ1に外付けされた構成であってもよい。また、キャパシタンス素子32は、インダクタンス素子31よりも共通端子50側に接続された構成としてもよい。

10

【0037】

送信側フィルタ11は、送信回路(RFICなど)で生成された送信波を、送信入力端子10を經由して入力し、当該送信波をBand 25の送信通過帯域(1850 - 1915 MHz : 第1の通過帯域)でフィルタリングして共通端子50へ出力する非平衡入力 - 非平衡出力型の帯域通過フィルタ(第1の弾性波フィルタ)である。

【0038】

受信側フィルタ12は、共通端子50から入力された受信波を入力し、当該受信波をBand 25の受信通過帯域(1930 - 1995 MHz : 第2の通過帯域)でフィルタリングして受信出力端子20へ出力する非平衡入力 - 非平衡出力型の帯域通過フィルタ(第2の弾性波フィルタ)である。また、受信側フィルタ12と共通端子50の間には、インダクタンス素子21が直列接続されている。インダクタンス素子21が受信側フィルタ12の共通端子50側に接続されることにより、受信側フィルタ12の通過帯域外の帯域を通過帯域とする送信側フィルタ11、13および受信側フィルタ14のインピーダンスは誘導性となる。

20

【0039】

送信側フィルタ13は、送信回路(RFICなど)で生成された送信波を、送信入力端子30を經由して入力し、当該送信波をBand 66の送信通過帯域(1710 - 1780 MHz : 第3の通過帯域)でフィルタリングして共通端子50へ出力する非平衡入力 - 非平衡出力型の帯域通過フィルタ(第3の弾性波フィルタ)である。

30

【0040】

受信側フィルタ14は、共通端子50から入力された受信波を入力し、当該受信波をBand 66の受信通過帯域(2010 - 2200 MHz : 第4の通過帯域)でフィルタリングして受信出力端子40へ出力する非平衡入力 - 非平衡出力型の帯域通過フィルタ(第4の弾性波フィルタ)である。

【0041】

送信側フィルタ11および13、ならびに、受信側フィルタ14は、共通端子50に直接接続されている。

【0042】

なお、インダクタンス素子21は、受信側フィルタ12と共通端子50との間に限らず、受信側フィルタ14と共通端子50との間に直列接続されていてもよい。

40

【0043】

[2. 弾性表面波共振子の構造]

ここで、送信側フィルタ11および13ならびに受信側フィルタ12および14を構成する弾性表面波共振子の構造について説明する。

【0044】

図2は、実施の形態に係る弾性表面波フィルタの共振子を模式的に表す概略図であり、(a)は平面図、(b)および(c)は(a)に示した一点鎖線における断面図である。図2には、送信側フィルタ11および13ならびに受信側フィルタ12および14を構成

50

する複数の共振子のうち、送信側フィルタ 1 1 の直列共振子の構造を表す平面模式図および断面模式図が例示されている。なお、図 2 に示された直列共振子は、上記複数の共振子の典型的な構造を説明するためのものであって、電極を構成する電極指の本数や長さなどは、これに限定されない。

【 0 0 4 5 】

送信側フィルタ 1 1 および 1 3 ならびに受信側フィルタ 1 2 および 1 4 を構成する共振子 1 0 0 は、圧電基板 5 と、櫛形形状を有する I D T (I n t e r D i g i t a l T r a n s d u c e r) 電極 1 0 1 a および 1 0 1 b とで構成されている。

【 0 0 4 6 】

図 2 の (a) に示すように、圧電基板 5 の上には、互いに対向する一対の I D T 電極 1 0 1 a および 1 0 1 b が形成されている。I D T 電極 1 0 1 a は、互いに平行な複数の電極指 1 1 0 a と、複数の電極指 1 1 0 a を接続するバスバー電極 1 1 1 a とで構成されている。また、I D T 電極 1 0 1 b は、互いに平行な複数の電極指 1 1 0 b と、複数の電極指 1 1 0 b を接続するバスバー電極 1 1 1 b とで構成されている。複数の電極指 1 1 0 a および 1 1 0 b は、X 軸方向と直交する方向に沿って形成されている。

【 0 0 4 7 】

また、複数の電極指 1 1 0 a および 1 1 0 b、ならびに、バスバー電極 1 1 1 a および 1 1 1 b で構成される I D T 電極 5 4 は、図 2 の (b) に示すように、密着層 5 4 1 と主電極層 5 4 2 との積層構造となっている。

【 0 0 4 8 】

密着層 5 4 1 は、圧電基板 5 と主電極層 5 4 2 との密着性を向上させるための層であり、材料として、例えば、Ti が用いられる。密着層 5 4 1 の膜厚は、例えば、12 nm である。

【 0 0 4 9 】

主電極層 5 4 2 は、材料として、例えば、Cu を 1 % 含有した Al が用いられる。主電極層 5 4 2 の膜厚は、例えば 162 nm である。

【 0 0 5 0 】

保護層 5 5 は、I D T 電極 1 0 1 a および 1 0 1 b を覆うように形成されている。保護層 5 5 は、主電極層 5 4 2 を外部環境から保護する、周波数温度特性を調整する、および、耐湿性を高めるなどを目的とする層であり、例えば、二酸化ケイ素を主成分とする膜である。保護層 5 5 の厚さは、例えば 25 nm である。

【 0 0 5 1 】

なお、密着層 5 4 1、主電極層 5 4 2 および保護層 5 5 を構成する材料は、上述した材料に限定されない。さらに、I D T 電極 5 4 は、上記積層構造でなくてもよい。I D T 電極 5 4 は、例えば、Ti、Al、Cu、Pt、Au、Ag、Pd などの金属又は合金から構成されてもよく、また、上記の金属又は合金から構成される複数の積層体から構成されてもよい。また、保護層 5 5 は、形成されていなくてもよい。

【 0 0 5 2 】

次に、圧電基板 5 の積層構造について説明する。

【 0 0 5 3 】

図 2 の (c) に示すように、圧電基板 5 は、高音速支持基板 5 1 と、低音速膜 5 2 と、圧電膜 5 3 とを備え、高音速支持基板 5 1、低音速膜 5 2 および圧電膜 5 3 がこの順で積層された構造を有している。

【 0 0 5 4 】

圧電膜 5 3 は、50° Y カット X 伝搬 LiTaO_3 圧電単結晶または圧電セラミックス (X 軸を中心軸として Y 軸から 50° 回転した軸を法線とする面で切断したタンタル酸リチウム単結晶、またはセラミックスであって、X 軸方向に弾性表面波が伝搬する単結晶またはセラミックス) からなる。圧電膜 5 3 は、例えば、厚みが 600 nm である。なお、送信側フィルタ 1 3 および受信側フィルタ 1 4 については、42 ~ 45° Y カット X 伝搬 LiTaO_3 圧電単結晶、または圧電セラミックスからなる圧電膜 5 3 が用いられる。

10

20

30

40

50

【 0 0 5 5 】

高音速支持基板 5 1 は、低音速膜 5 2、圧電膜 5 3 ならびに I D T 電極 5 4 を支持する基板である。高音速支持基板 5 1 は、さらに、圧電膜 5 3 を伝搬する表面波や境界波の弾性波よりも、高音速支持基板 5 1 中のバルク波の音速が高速となる基板であり、弾性表面波を圧電膜 5 3 および低音速膜 5 2 が積層されている部分に閉じ込め、高音速支持基板 5 1 より下方に漏れないように機能する。高音速支持基板 5 1 は、例えば、シリコン基板であり、厚みは、例えば 2 0 0 μm である。

【 0 0 5 6 】

低音速膜 5 2 は、圧電膜 5 3 を伝搬するバルク波よりも、低音速膜 5 2 中のバルク波の音速が低速となる膜であり、圧電膜 5 3 と高音速支持基板 5 1 との間に配置される。この構造と、弾性波が本質的に低音速な媒質にエネルギーが集中するという性質とにより、弾性表面波エネルギーの I D T 電極外への漏れが抑制される。低音速膜 5 2 は、例えば、二酸化ケイ素を主成分とする膜であり、厚みは、例えば 6 7 0 nm である。

10

【 0 0 5 7 】

圧電基板 5 の上記積層構造によれば、圧電基板を単層で使用している従来の構造と比較して、共振周波数および反共振周波数における Q 値を大幅に高めることが可能となる。すなわち、Q 値が高い弾性表面波共振子を構成し得るので、当該弾性表面波共振子を用いて、挿入損失が小さいフィルタを構成することが可能となる。

【 0 0 5 8 】

また、受信側フィルタ 1 2 の共通端子 5 0 側にインピーダンス整合用のインダクタンス素子 2 1 が直列接続された場合など、複数の弾性表面波フィルタ間でのインピーダンス整合をとるため、インダクタンス素子やキャパシタンス素子などの回路素子が付加される。これにより、共振子 1 0 0 の Q 値が等価的に小さくなる場合が想定される。しかしながら、このような場合であっても、圧電基板 5 の上記積層構造によれば、共振子 1 0 0 の Q 値を高い値に維持できる。よって、帯域内の低損失性を有する弾性表面波フィルタを形成することが可能となる。

20

【 0 0 5 9 】

なお、高音速支持基板 5 1 は、支持基板と、圧電膜 5 3 を伝搬する表面波や境界波の弾性波よりも、伝搬するバルク波の音速が高速となる高音速膜とが積層された構造を有していてもよい。この場合、支持基板は、リチウムタンタレート、リチウムニオベイト、水晶等の圧電体、サファイア、アルミナ、マグネシア、窒化ケイ素、窒化アルミニウム、炭化ケイ素、ジルコニア、コージライト、ムライト、ステアタイト、フォルステライト等の各種セラミック、ガラス等の誘電体またはシリコン、窒化ガリウム等の半導体及び樹脂基板等を用いることができる。また、高音速膜は、窒化アルミニウム、酸化アルミニウム、炭化ケイ素、窒化ケイ素、酸窒化ケイ素、D L C 膜またはダイヤモンド、上記材料を主成分とする媒質、上記材料の混合物を主成分とする媒質等、様々な高音速材料を用いることができる。

30

【 0 0 6 0 】

なお、図 2 の (a) および (b) において、 L は I D T 電極 1 0 1 a および 1 0 1 b を構成する複数の電極指 1 1 0 a および 1 1 0 b の繰り返しピッチ、 L は I D T 電極 1 0 1 a および 1 0 1 b の交叉幅、 W は電極指 1 1 0 a および 1 1 0 b の幅、 S は電極指 1 1 0 a と電極指 1 1 0 b との間の幅、 h は I D T 電極 1 0 1 a および 1 0 1 b の高さを示している。

40

【 0 0 6 1 】

[3 . 各フィルタおよびインダクタンス素子の構成]

[3 - 1 . 送信側フィルタの回路構成]

以下、図 3 A ~ 図 3 D、図 4 を用いて、各フィルタの回路構成について説明する。

【 0 0 6 2 】

図 3 A は、実施の形態に係るマルチプレクサ 1 を構成する B a n d 2 5 の送信側フィルタ 1 1 の回路構成図である。図 3 A に示すように、送信側フィルタ 1 1 は、直列共振子 1

50

02～105と、並列共振子151～154と、整合用のインダクタンス素子141、161および162とを備える。

【0063】

直列共振子102～105は、送信入力端子10と送信出力端子61との間に互いに直列に接続されている。また、並列共振子151～154は、送信入力端子10、送信出力端子61および直列共振子102～105の各接続点と基準端子（グランド）との間に互いに並列に接続されている。直列共振子102～105および並列共振子151～154の上記接続構成により、送信側フィルタ11は、ラダー型のバンドパスフィルタを構成している。

【0064】

インダクタンス素子141は、送信入力端子10と直列共振子102との間、かつ、送信入力端子10と並列共振子151との間に直列接続されている。インダクタンス素子141は第2インダクタンス素子であり、後述するインダクタンス素子21を接続した受信側フィルタ12とのアイソレーションが必要な送信側フィルタ11は、アンテナ素子2に接続される共通端子50とは反対側の送信入力端子10に直列にインダクタンス素子141を有している。なお、インダクタンス素子141は、送信入力端子10と直列共振子102との接続経路と基準端子との間に接続されていてもよい。インダクタンス素子141を有することにより、インダクタンス素子141と他のインダクタンス素子161、162との結合を利用することで、送信側フィルタ11のアイソレーションを大きくすることができる。

【0065】

また、インダクタンス素子161は、並列共振子152、153および154の接続点と基準端子との間に接続されている。インダクタンス素子162は、並列共振子151と基準端子との間に接続されている。

【0066】

送信出力端子61は、共通端子50（図1参照）に接続されている。また、送信出力端子61は、直列共振子105に接続されており、並列共振子151～154のいずれにも直接接続されていない。

【0067】

図3Cは、実施の形態に係るマルチプレクサ1を構成するBand66の送信側フィルタ13の回路構成図である。図3Cに示すように、送信側フィルタ13は、直列共振子301～304と、並列共振子351～354と、整合用のインダクタンス素子361～363とを備える。

【0068】

直列共振子301～304は、送信入力端子30と送信出力端子63との間に互いに直列に接続されている。また、並列共振子351～354は、送信入力端子30、送信出力端子63および直列共振子301～304の各接続点と基準端子（グランド）との間に互いに並列に接続されている。直列共振子301～304および並列共振子351～354の上記接続構成により、送信側フィルタ13は、ラダー型のバンドパスフィルタを構成している。また、インダクタンス素子361は、並列共振子351および352の接続点と基準端子との間に接続されている。インダクタンス素子362は、並列共振子353と基準端子との間に接続されている。インダクタンス素子363は、送信入力端子30と直列共振子301との間に接続されている。インダクタンス素子363は、上述した送信側フィルタ11におけるインダクタンス素子141と同様、第2インダクタンス素子である。インダクタンス素子363は、送信入力端子30と直列共振子301との接続経路と基準端子との間に接続されていてもよい。

【0069】

送信出力端子63は、共通端子50（図1参照）に接続されている。また、送信出力端子63は、直列共振子304に接続されており、並列共振子351～354のいずれにも直接接続されていない。

10

20

30

40

50

【 0 0 7 0 】

なお、送信入力端子 1 0 および 3 0 には、例えば P A (図示せず) が接続される。送信入力端子 1 0 および 3 0 の特性インピーダンスは、接続される P A の特性に応じて異なっている。

【 0 0 7 1 】

[3 - 2 . 受信側フィルタの回路構成]

図 3 B は、実施の形態に係るマルチプレクサ 1 を構成する B a n d 2 5 の受信側フィルタ 1 2 の回路構成図である。図 3 B に示すように、受信側フィルタ 1 2 は、例えば、縦結合型の弾性表面波フィルタ部を含む。より具体的には、受信側フィルタ 1 2 は、縦結合型フィルタ部 2 0 3 と、直列共振子 2 0 1 と、並列共振子 2 5 1 ~ 2 5 3 とを備える。

10

【 0 0 7 2 】

図 4 は、実施の形態に係る縦結合型フィルタ部 2 0 3 の電極構成を示す概略平面図である。同図に示すように、縦結合型フィルタ部 2 0 3 は、I D T 2 1 1 ~ 2 1 9 と、反射器 2 2 0 および 2 2 1 と、入力ポート 2 3 0 および出力ポート 2 4 0 とを備える。

【 0 0 7 3 】

I D T 2 1 1 ~ 2 1 5 は、それぞれ、互いに対向する一対の I D T 電極で構成されている。I D T 2 1 2 および 2 1 4 は、I D T 2 1 3 を X 軸方向に挟み込むように配置され、I D T 2 1 1 および 2 1 5 は、I D T 2 1 2 ~ 2 1 4 を X 軸方向に挟み込むように配置されている。反射器 2 2 0 および 2 2 1 は、I D T 2 1 1 ~ 2 1 5 を X 軸方向に挟み込むように配置されている。また、I D T 2 1 1、2 1 3、2 1 5 は、入力ポート 2 3 0 と基準端子 (グランド) との間に並列接続され、I D T 2 1 2、2 1 4 は、出力ポート 2 4 0 と基準端子との間に並列接続されている。

20

【 0 0 7 4 】

また、図 3 B に示すように、直列共振子 2 0 1、ならびに、並列共振子 2 5 1 および 2 5 2 は、ラダー型フィルタ部を構成している。

【 0 0 7 5 】

受信入力端子 6 2 は、インダクタンス素子 2 1 (図 1 参照) を介して共通端子 5 0 (図 1 参照) に接続されている。また、図 3 B に示すように、受信入力端子 6 2 は、並列共振子 2 5 1 に接続されている。

【 0 0 7 6 】

図 3 D は、実施の形態に係るマルチプレクサ 1 を構成する B a n d 6 6 の受信側フィルタ 1 4 の回路構成図である。図 3 D に示すように、受信側フィルタ 1 4 は、直列共振子 4 0 1 ~ 4 0 5 と、並列共振子 4 5 1 ~ 4 5 4 と、整合用のインダクタンス素子 4 6 1 とを備える。

30

【 0 0 7 7 】

直列共振子 4 0 1 ~ 4 0 5 は、受信出力端子 4 0 と受信入力端子 6 4 との間に互いに直列に接続されている。また、並列共振子 4 5 1 ~ 4 5 4 は、受信出力端子 4 0、受信入力端子 6 4 および直列共振子 4 0 1 ~ 4 0 5 の各接続点と基準端子 (グランド) との間に互いに並列に接続されている。直列共振子 4 0 1 ~ 4 0 5 および並列共振子 4 5 1 ~ 4 5 4 の上記接続構成により、受信側フィルタ 1 4 は、ラダー型のバンドパスフィルタを構成している。また、インダクタンス素子 4 6 1 は、並列共振子 4 5 1、4 5 2 および 4 5 3 の接続点と基準端子との間に接続されている。

40

【 0 0 7 8 】

受信入力端子 6 4 は、共通端子 5 0 (図 1 参照) に接続されている。また、図 3 D に示すように、受信入力端子 6 4 は、直列共振子 4 0 5 に接続されており、並列共振子 4 5 4 には直接接続されていない。

【 0 0 7 9 】

なお、受信出力端子 2 0 および 4 0 には、例えば L N A (図示せず) が接続される。受信出力端子 2 0 および 4 0 の特性インピーダンスは、接続される L N A の特性に応じて異なっている。また、受信出力端子 2 0 および 4 0 並びに送信入力端子 1 0 および 3

50

0 の特性インピーダンスは、それぞれ異なってもよい。

【 0 0 8 0 】

また、本実施の形態に係るマルチプレクサ 1 が備える弾性表面波フィルタにおける共振子および回路素子の配置構成は、上記実施の形態に係る送信側フィルタ 1 1 および 1 3 ならびに受信側フィルタ 1 2 および 1 4 で例示した配置構成に限定されない。上記弾性表面波フィルタにおける共振子および回路素子の配置構成は、各周波数帯域 (B a n d) における通過特性の要求仕様により異なる。上記配置構成とは、例えば、直列共振子および並列共振子の配置数であり、また、ラダー型および縦結合型などのフィルタ構成の選択である。

【 0 0 8 1 】

本実施の形態に係るマルチプレクサ 1 が備える弾性波フィルタにおける共振子および回路素子の配置構成のうち、本発明の要部特徴は、(1) 送信側フィルタ 1 1 および 1 3 ならびに受信側フィルタ 1 2 および 1 4 のそれぞれは、直列共振子および並列共振子の少なくとも 1 つを備え、(2) 一の弾性波フィルタである受信側フィルタ 1 2 の受信入力端子 6 2 は、インダクタンス素子 2 1 を介して共通端子 5 0 に接続され、かつ、並列共振子 2 5 1 と接続され、(3) 受信側フィルタ 1 2 以外の弾性波フィルタである送信側フィルタ 1 1、1 3 の送信出力端子 6 1 および 6 3 ならびに受信側フィルタ 1 4 の受信入力端子 6 4 は、それぞれ共通端子 5 0 に接続され、かつ、直列共振子および並列共振子のうち直列共振子 1 0 5、3 0 4 および 4 0 5 と接続されている、ことである。

【 0 0 8 2 】

つまり、実施の形態に係るマルチプレクサ 1 は、互いに異なる通過帯域を有する複数の弾性表面波フィルタと、アンテナ素子 2 との接続経路と基準端子との間にインダクタンス素子 3 1 が接続されておりかつアンテナ素子 2 との接続経路にキャパシタンス素子 3 2 が直列に接続されている共通端子 5 0 と、共通端子 5 0 と一の弾性波フィルタである受信側フィルタ 1 2 の受信入力端子 6 2 との間に直列に接続されたインダクタンス素子 2 1 とを備える。

【 0 0 8 3 】

ここで、複数の弾性表面波フィルタのそれぞれは、圧電基板 5 (図 2 参照) 上に形成された I D T 電極を有し入力端子と出力端子との間に接続された直列共振子、および、圧電基板 5 上に形成された I D T 電極を有し入力端子と出力端子とを接続する電気経路と基準端子との間に接続された並列共振子の少なくとも 1 つを備える。また、複数の弾性表面波フィルタのうち、受信側フィルタ 1 2 の受信入力端子 6 2 は、インダクタンス素子 2 1 を介して共通端子 5 0 に接続され、かつ、並列共振子 2 5 1 と接続される。一方、送信側フィルタ 1 1 および 1 3 ならびに受信側フィルタ 1 4 の送信出力端子 6 1 および 6 3 ならびに受信入力端子 6 4 は、それぞれ、共通端子 5 0 に接続され、かつ、直列共振子 1 0 5、3 0 4 および 4 0 5 と接続されており、並列共振子とは接続されていない。

【 0 0 8 4 】

また、インダクタンス素子 3 1 は共通端子 5 0 とアンテナ素子 2 との接続経路と基準端子との間に接続され、かつ、キャパシタンス素子 3 2 は共通端子 5 0 とアンテナ素子 2 との接続経路に直列に接続されている。インダクタンス素子 3 1 のインダクタンス値およびキャパシタンス素子 3 2 のキャパシタンス値を変更することにより、共通端子 5 0 から見たマルチプレクサ 1 の複素インピーダンスを、スミスチャートにおいて、容量性側または誘導性側、および、オープン側またはショート側の 2 つの方向に移動するように調整することができる。

【 0 0 8 5 】

[4 . 弾性表面波フィルタの動作原理]

ここで、本実施の形態に係るラダー型の弾性表面波フィルタの動作原理について説明する。

【 0 0 8 6 】

例えば、図 3 A に示された並列共振子 1 5 1 ~ 1 5 4 は、それぞれ、共振特性において

10

20

30

40

50

共振周波数 f_{rp} および反共振周波数 $f_{ap} (> f_{rp})$ を有している。また、直列共振子 102 ~ 105 は、それぞれ、共振特性において共振周波数 f_{rs} および反共振周波数 $f_{as} (> f_{rs} > f_{rp})$ を有している。なお、直列共振子 102 ~ 105 の共振周波数 f_{rs} は、略一致するように設計されるが、必ずしも一致していない。また、直列共振子 102 ~ 105 の反共振周波数 f_{as} 、並列共振子 151 ~ 154 の共振周波数 f_{rp} 、および、並列共振子 151 ~ 154 の反共振周波数 f_{ap} についても同様であり、必ずしも一致していない。

【0087】

ラダー型の共振子によりバンドパスフィルタを構成するにあたり、並列共振子 151 ~ 154 の反共振周波数 f_{ap} と直列共振子 102 ~ 105 の共振周波数 f_{rs} とを近接させる。これにより、並列共振子 151 ~ 154 のインピーダンスが 0 に近づく共振周波数 f_{rp} 近傍は、低域側阻止域となる。また、これより周波数が増加すると、反共振周波数 f_{ap} 近傍で並列共振子 151 ~ 154 のインピーダンスが高くなり、かつ、共振周波数 f_{rs} 近傍で直列共振子 102 ~ 105 のインピーダンスが 0 に近づく。これにより、反共振周波数 f_{ap} ~ 共振周波数 f_{rs} の近傍では、送信入力端子 10 から送信出力端子 61 への信号経路において信号通過域となる。さらに、周波数が高くなり、反共振周波数 f_{as} 近傍になると、直列共振子 102 ~ 105 のインピーダンスが高くなり、高周波側阻止域となる。つまり、直列共振子 102 ~ 105 の反共振周波数 f_{as} を、信号通過域外のどこに設定するかにより、高周波側阻止域における減衰特性の急峻性が大きく影響する。

【0088】

送信側フィルタ 11 において、送信入力端子 10 から高周波信号が入力されると、送信入力端子 10 と基準端子との間で電位差が生じ、これにより、圧電基板 5 が歪むことで X 方向に伝搬する弾性表面波が発生する。ここで、IDT 電極 101a および 101b のピッチと、通過帯域の波長とを略一致させておくことにより、通過させたい周波数成分を有する高周波信号のみが送信側フィルタ 11 を通過する。

【0089】

以下、本実施の形態に係るマルチプレクサ 1 の高周波伝送特性およびインピーダンス特性について、比較例に係るマルチプレクサと比較しながら説明する。

【0090】

[5 . マルチプレクサの高周波伝送特性]

以下、本実施の形態に係るマルチプレクサ 1 の高周波伝送特性を、比較例に係るマルチプレクサの高周波伝送特性と比較しながら説明する。

【0091】

比較例に係るマルチプレクサの構成は、図 1 に示した本実施の形態に係るマルチプレクサ 1 と比較して、共通端子 50 とアンテナ素子 2 との接続経路と基準端子であるグランドとの間にインダクタンス素子 31 が接続されておらず、当該接続経路に直列にキャパシタンス素子 32 が形成されていない構成である。比較例に係るマルチプレクサは、共通端子 50 とアンテナ素子 2 との間に直列にインダクタンス素子が接続された構成である。

【0092】

図 5 A は、実施の形態および比較例に係る Band 25 の送信側フィルタ 11 の通過特性を比較したグラフである。図 5 B は、実施の形態および比較例に係る Band 25 の受信側フィルタ 12 の通過特性を比較したグラフである。図 5 C は、実施の形態および比較例に係る Band 66 の送信側フィルタ 13 の通過特性を比較したグラフである。図 5 D は、実施の形態および比較例に係る Band 66 の受信側フィルタ 14 の通過特性を比較したグラフである。

【0093】

図 5 A ~ 図 5 D より、Band 25 の送信側および受信側、ならびに、Band 66 の送信側および受信側において、本実施の形態に係るマルチプレクサ 1 の通過帯域内の挿入損失が比較例にかかるマルチプレクサの通過帯域内の挿入損失よりも優れていることが解

10

20

30

40

50

る。さらに、実施の形態に係るマルチプレクサ 1 では、Band 25 の送信側および受信側、ならびに、Band 66 の受信側の全ての周波数帯域において、通過帯域内の要求仕様（送信側挿入損失 2.0 dB 以下、および、受信側挿入損失 3.0 dB 以下）を満足していることが解る。

【0094】

一方、比較例に係るマルチプレクサでは、Band 25 の送信側および受信側において、通過帯域内の要求仕様を満足していないことが解る。

【0095】

以上のように、本実施の形態に係るマルチプレクサ 1 によれば、対応すべきバンド数およびモード数が増加しても、それらを構成する各フィルタの通過帯域内の挿入損失を低減することが可能となる。

10

【0096】

以下、本実施の形態に係るマルチプレクサ 1 が通過帯域内の低損失性を実現できる理由を含め、マルチプレクサ 1 におけるインピーダンス整合について説明する。

【0097】

[6. マルチプレクサにおけるインピーダンス整合]

図 6 A および図 6 B は、それぞれ、実施の形態に係る Band 25 の送信側フィルタ 1 1 単体の送信出力端子 6 1 から見た複素インピーダンス、および、受信側フィルタ 1 2 単体の受信入力端子 6 2 から見た複素インピーダンスを表すスミスチャートである。また、図 6 C および図 6 D は、それぞれ、実施の形態に係る Band 66 の送信側フィルタ 1 3 単体の送信出力端子 6 3 から見た複素インピーダンス、および、受信側フィルタ 1 4 単体の受信入力端子 6 4 から見た複素インピーダンスを表すスミスチャートである。

20

【0098】

実施の形態に係るマルチプレクサ 1 では、送信側フィルタ 1 1 および 1 3 ならびに受信側フィルタ 1 4 単体でのインピーダンス特性においては、通過帯域外の周波数領域における複素インピーダンスがオープン側に来るように設計される。具体的には、図 6 A における、インダクタンス素子 2 1 が接続されていない送信側フィルタ 1 1 の通過帯域外領域 B_{OUT11} 、図 6 C における、インダクタンス素子 2 1 が接続されていない送信側フィルタ 1 3 の通過帯域外領域 B_{OUT13} 、および、図 6 D における、インダクタンス素子 2 1 が接続されていない受信側フィルタ 1 4 の通過帯域外領域 B_{OUT14} の複素インピーダンスを、略オープン側に配置している。これらの複素インピーダンス配置を実現するため、上記 3 つのフィルタの、共通端子 5 0 に接続される共振子を、並列共振子ではなく直列共振子としている。

30

【0099】

一方、インダクタンス素子 2 1 が接続されている受信側フィルタ 1 2 では、共通端子 5 0 に接続される共振子を、並列共振子としている。このため、図 6 B に示すように、受信側フィルタ 1 2 の通過帯域外領域 B_{OUT12} の複素インピーダンスを、略ショート側に配置している。通過帯域外領域 B_{OUT12} をショート側に配置した目的については後述する。

【0100】

また、図 7 は、実施の形態に係る Band 25 の受信側フィルタ 1 2 以外の全てのフィルタを共通端子 5 0 で並列接続した回路単体の共通端子 5 0 から見た複素インピーダンスを表すスミスチャート（左側）、および、実施の形態に係る Band 25 の受信側フィルタ 1 2 とインダクタンス素子 2 1 とが直列接続された回路単体の共通端子 5 0 から見た複素インピーダンスを表すスミスチャート（右側）である。

40

【0101】

図 7 に示すように、インダクタンス素子 2 1 と受信側フィルタ 1 2 の入力端子とが直列接続された状態で、インダクタンス素子 2 1 を介して受信側フィルタ 1 2 単体を見た場合の、所定の通過帯域における複素インピーダンスと、送信側フィルタ 1 1 および 1 3 ならびに受信側フィルタ 1 4 の入力端子および出力端子のうちアンテナ素子 2 に近い方の端子

50

が共通端子50と接続された状態で、共通端子50と接続された上記端子側から送信側フィルタ11および13ならびに受信側フィルタ14を見た場合の、上記所定の通過帯域における複素インピーダンスとは、概ね複素共役に近い関係にあることが解る。つまり、上記2つの複素インピーダンスを合成すれば、インピーダンス整合がとれ、合成された回路の複素インピーダンスが特性インピーダンス付近に来ることとなる。

【0102】

なお、2つの回路の複素インピーダンスが複素共役の関係にあるとは、互いの複素インピーダンスの複素成分の正負が反転している関係を含み、複素成分の絶対値が等しい場合に限定されない。つまり、本実施の形態における複素共役の関係とは、一方の回路の複素インピーダンスが容量性(スミスチャートの下半円)に位置し、他方の回路の複素インピーダンスが誘導性(スミスチャートの上半円)に位置するような関係も含まれる。

10

【0103】

ここで、図6Bに示したように、受信側フィルタ12の通過帯域外領域 B_{OUT12} の複素インピーダンスを略ショート側に配置した目的は、通過帯域外領域 B_{OUT12} (送信側フィルタ11および13ならびに受信側フィルタ14の通過帯域)の複素インピーダンスを、インダクタンス素子21により、上記複素共役の関係を有する位置にシフトさせるためである。なお、このときのインダクタンス素子21のインダクタンス値は、例えば、 5.9 nH である。

【0104】

仮に、受信側フィルタ12の通過帯域外領域 B_{OUT12} がオープン側に位置する場合には、より大きなインダクタンス値を有するインダクタンス素子21により、通過帯域外領域 B_{OUT12} を上記複素共役の関係を有する位置にシフトさせなければならない。インダクタンス素子21は、受信側フィルタ12に直列接続されているので、インダクタンス値が大きければ大きいほど受信側フィルタ12の通過帯域内の挿入損失が悪化してしまう。そこで、実施の形態に係る受信側フィルタ12のように、並列共振子251を利用して通過帯域外領域 B_{OUT12} の複素インピーダンスをショート側に配置させることにより、インダクタンス素子21のインダクタンス値を小さくできるので、通過帯域内の挿入損失を低減することが可能となる。

20

【0105】

図8Aは、実施の形態に係るマルチプレクサ1を共通端子50から見た複素インピーダンスを表すスミスチャートである。つまり、図8Aに示された複素インピーダンスは、図7に示された2つの回路を合成したマルチプレクサの共通端子50から見た複素インピーダンスを表している。図7に示された2つの回路の複素インピーダンスを、互いに複素共役となる関係に配置したことにより、合成された回路の複素インピーダンスは、4つの通過帯域において特性インピーダンスに接近したものとなっており、インピーダンス整合が実現されている。

30

【0106】

図8Bは、実施の形態に係るマルチプレクサ1の共通端子50とアンテナ素子2との接続経路と基準端子との間にインダクタンス素子31を接続し、かつ、共通端子50とアンテナ素子2との接続経路に直列にキャパシタンス素子32を接続した場合の、アンテナ素子2側から見た複素インピーダンスを表すスミスチャートである。図8Aに示されたように、互いに複素共役となる関係に配置された2つの回路を合成した回路では、複素インピーダンスが特性インピーダンスから容量性側かつオープン側へずれている。

40

【0107】

これに対して、共通端子50とアンテナ素子2との接続経路と基準端子との間にインダクタンス素子31を接続し、かつ、共通端子50とアンテナ素子2との接続経路にキャパシタンス素子32を直列に接続することにより、共通端子50から見たマルチプレクサ1の複素インピーダンスを誘導性側かつショート側へと調整する。なお、このときのインダクタンス素子31のインダクタンス値は、例えば 7.0 nH 、キャパシタンス素子32のキャパシタンス値は 2.5 pF である。

50

【 0 1 0 8 】

これにより、送信側フィルタ 1 1 および 1 3 並びに受信側フィルタ 1 2 および 1 4 において、それぞれの入力端子と出力端子のうちアンテナ素子 2 に近い方と反対側の端子の特性インピーダンスを、接続される P A や L N A に合わせて調整することができる。したがって、送信側フィルタ 1 1 および 1 3 並びに受信側フィルタ 1 2 および 1 4 の設計を複雑化することなく、容易にアンテナ端子におけるインピーダンス整合をとることができる。

【 0 1 0 9 】

[7 . ま と め]

以上、実施の形態に係るマルチプレクサ 1 は、(1) 受信側フィルタ 1 2 と共通端子 5 0 との間にインダクタンス素子 2 1 が直列接続されており、(2) 共通端子 5 0 とアンテナ素子 2 との間の接続経路と基準端子との間にインダクタンス素子 3 1 が接続されており、かつ、共通端子 5 0 とアンテナ素子 2 との接続経路にキャパシタンス素子 3 2 が直列に接続されており、(3) 受信側フィルタ 1 2 の受信入力端子 6 2 には並列共振子 2 5 1 が接続されており、(4) 送信側フィルタ 1 1 の送信出力端子 6 1、送信側フィルタ 1 3 の送信出力端子 6 3 および受信側フィルタ 1 4 の受信入力端子 6 4 にはそれぞれ直列共振子 1 0 5、3 0 4、4 0 5 が接続されている。

【 0 1 1 0 】

これによれば、インダクタンス素子 2 1 と受信側フィルタ 1 2 とが直列接続された回路単体の共通端子 5 0 から見た複素インピーダンスと、受信側フィルタ 1 2 以外の全てのフィルタを共通端子 5 0 で並列接続した回路単体の共通端子 5 0 から見た複素インピーダンスとを、複素共役の関係にすることができる。これにより、上記 2 つの回路が合成された回路を有するマルチプレクサ 1 の共通端子 5 0 から見た複素インピーダンスを、通過帯域内の低損失性を確保しつつ容易に特性インピーダンスと整合させることが可能となる。また、共通端子 5 0 とアンテナ素子 2 との間の接続経路と基準端子との間にインダクタンス素子 3 1 を接続し、かつ、共通端子 5 0 とアンテナ素子 2 との接続経路にキャパシタンス素子 3 2 を直列に接続することにより、マルチプレクサ 1 の共通端子 5 0 から見た複素インピーダンスを、スミスチャートにおいて 2 つの方向に移動させることができる。例えば、上述したように、マルチプレクサ 1 の共通端子 5 0 から見た複素インピーダンスを、誘導性側かつショート側へと調整することが可能となる。したがって、送信側フィルタ 1 1 および 1 3 並びに受信側フィルタ 1 2 および 1 4 の設計を複雑化することなく、容易にアンテナ端子におけるインピーダンス整合をとることができる。

【 0 1 1 1 】

なお、本実施の形態では、共通端子 5 0 とアンテナ素子 2 との間の接続経路と基準端子との間にインダクタンス素子 3 1、共通端子 5 0 とアンテナ素子 2 との接続経路にキャパシタンス素子 3 2 を直列に接続する構成を示したが、共通端子 5 0 とアンテナ素子 2 との間の接続経路と基準端子との間に接続される回路素子、および、共通端子 5 0 とアンテナ素子 2 との接続経路に直列に接続される回路素子は、インダクタンス素子およびキャパシタンス素子をどのように組み合わせてもよい。また、共通端子 5 0 とアンテナ素子 2 との間の接続経路と基準端子との間に接続される回路素子、および、共通端子 5 0 とアンテナ素子 2 との接続経路に直列に接続される回路素子は、それぞれ少なくとも 1 つずつ設けられていけばよく、2 つ以上設けられていてもよい。

【 0 1 1 2 】

(実施の形態 2)

実施の形態 2 に係るマルチプレクサ 1 が実施の形態 1 に示したマルチプレクサ 1 と異なる点は、共通端子 5 0 とアンテナ素子 2 との間に接続される回路素子の種類および接続位置が異なる点である。

【 0 1 1 3 】

図 9 は、本実施の形態に係るマルチプレクサ 1 の一例を示す回路構成図である。図 9 に示すマルチプレクサ 1 は、共通端子 5 0 とアンテナ素子 2 との接続経路に直列にインダクタンス素子 3 3 が接続され、かつ、共通端子 5 0 とアンテナ素子 2 との間の接続経路と基

10

20

30

40

50

準端子との間にキャパシタンス素子 3 4 が接続されている。インダクタンス素子 3 3 は、キャパシタンス素子 3 4 よりも共通端子 5 0 側に接続されている。

【 0 1 1 4 】

ここで、共通端子 5 0 とアンテナ素子 2 との間に接続される素子の種類および接続位置の最適な組み合わせについて説明する。図 1 0 は、本実施の形態に係るマルチプレクサ 1 において、共通端子 5 0 から見た複素インピーダンスと、共通端子 5 0 とアンテナ素子 2 との間に接続される回路素子の種類および接続位置との関係を説明するための図である。図 1 1 A ~ 図 1 1 D は、本実施の形態に係るマルチプレクサ 1 において、共通端子とアンテナ素子との間に接続される回路素子の種類および接続位置の一例を示す図である。なお図 1 1 A ~ 図 1 1 D では、アンテナ素子 2 の接続端子を端子 2 a として示している。

10

【 0 1 1 5 】

共通端子 5 0 とアンテナ素子 2 の端子 2 a との間に接続される回路素子の種類および接続位置の最適な組み合わせは、共通端子 5 0 から見たマルチプレクサ 1 の特性インピーダンスの実部の値と、マルチプレクサ 1 の高周波通過帯域における特性インピーダンスがスミスチャートにおいてどの象限に位置するかとにより異なる。

【 0 1 1 6 】

マルチプレクサ 1 の特性インピーダンスの実部が 5 0 以上である場合には、マルチプレクサ 1 の通過帯域における特性インピーダンスが図 1 0 に示すスミスチャートにおいて第 3 象限および第 4 象限のいずれにある場合であっても、図 1 1 A に示すインダクタンス素子 3 3 およびキャパシタンス素子 3 4 の組み合わせが有効である。つまり、図 1 1 A に示すように、マルチプレクサ 1 の共通端子 5 0 (図 9 参照) と端子 2 a との接続経路に直列にインダクタンス素子 3 3 が接続され、インダクタンス素子 3 3 と共通端子 5 0 との接続経路と基準端子との間にキャパシタンス素子 3 4 が接続されている構成である。

20

【 0 1 1 7 】

この構成により、共通端子から見たマルチプレクサの複素インピーダンスを、通過帯域内の低損失性を確保しつつ特性インピーダンスと整合させることが可能となる。

【 0 1 1 8 】

また、マルチプレクサ 1 の特性インピーダンスの実部が 5 0 未満であって、マルチプレクサ 1 の高周波通過帯域における特性インピーダンスが図 1 0 に示すスミスチャートにおいて第 3 象限にある場合には、図 1 1 B に示すインダクタンス素子 3 3 およびキャパシタンス素子 3 4 の組み合わせが有効である。

30

【 0 1 1 9 】

つまり、図 1 1 B に示すように、マルチプレクサ 1 の共通端子 5 0 (図 9 参照) と端子 2 a との接続経路に直列にインダクタンス素子 3 3 が接続され、端子 2 a とインダクタンス素子 3 3 との接続経路と基準端子との間にキャパシタンス素子 3 4 が接続されている構成である。この構成は図 9 に示した回路素子の組み合わせと同様である。

【 0 1 2 0 】

したがって、図 9 に示したインダクタンス素子 3 3 とキャパシタンス素子 3 4 との組み合わせおよび接続位置は、マルチプレクサ 1 の共通端子 5 0 側から見た特性インピーダンスの実部が 5 0 未満であって、かつ、マルチプレクサ 1 の通過帯域における特性インピーダンスがスミスチャートにおいて第 3 象限にある場合に有効である。

40

【 0 1 2 1 】

また、マルチプレクサ 1 の特性インピーダンスの実部が 5 0 未満であって、マルチプレクサ 1 の高周波通過帯域における特性インピーダンスが図 1 0 に示すスミスチャートにおいて第 4 象限にある場合には、図 1 1 C に示すインダクタンス素子 3 1 およびキャパシタンス素子 3 2 の組み合わせ、および、図 1 1 D に示すインダクタンス素子 3 1 および 3 3 の組み合わせが有効である。

【 0 1 2 2 】

つまり、図 1 1 C に示すように、マルチプレクサ 1 の共通端子 5 0 (図 9 参照) とアンテナ 2 に接続される端子 2 a との接続経路に直列にキャパシタンス素子 3 2 が接続され、

50

端子 2 a とキャパシタンス素子 3 2 との接続経路と基準端子との間にインダクタンス素子 3 1 が接続されている構成である。この構成は、図 1 に示したインダクタンス素子 3 1 およびキャパシタンス素子 3 2 の組み合わせと同様である。したがって、図 1 に示したインダクタンス素子 3 1 とキャパシタンス素子 3 2 との組み合わせおよび接続位置は、マルチプレクサ 1 の共通端子 5 0 側からみた特性インピーダンスの実部が 5 0 未満であって、かつ、マルチプレクサ 1 の通過帯域における特性インピーダンスがスミスチャートにおいて第 4 象限にある場合に有効である。

【 0 1 2 3 】

また、図 1 1 D に示すように、マルチプレクサ 1 の共通端子 5 0 (図 9 参照) とアンテナ 2 に接続される端子 2 a との接続経路に直列にインダクタンス素子 3 3 が接続され、端子 2 a とインダクタンス素子 3 3 との接続経路と基準端子との間にインダクタンス素子 3 1 が接続されている構成としてもよい。この構成についても、マルチプレクサ 1 の共通端子 5 0 側からみた特性インピーダンスの実部が 5 0 未満であって、かつ、マルチプレクサ 1 の通過帯域における特性インピーダンスがスミスチャートにおいて第 4 象限にある場合に有効である。

【 0 1 2 4 】

なお、共通端子 5 0 とアンテナ素子 2 との間の接続経路と基準端子との間に接続される回路素子、および、共通端子 5 0 とアンテナ素子 2 との接続経路に直列に接続される回路素子は、それぞれ 1 つずつに限らず、2 つ以上設けられていてもよい。図 1 2 は、本実施の形態に係るマルチプレクサの他の例を示す回路構成図である。

【 0 1 2 5 】

図 1 2 に示すマルチプレクサ 1 は、共通端子 5 0 とアンテナ素子 2 との間の接続経路に直列にキャパシタンス素子 3 2 を備えている。また、共通端子 5 0 とキャパシタンス素子 3 2 との接続経路と基準端子との間に、インダクタンス素子 3 1 を備えている。さらに、図 1 2 に示すマルチプレクサ 1 は、キャパシタンス素子 3 2 とアンテナ素子 2 との間の接続経路と基準端子との間に、インダクタンス素子 3 5 を備えている。

【 0 1 2 6 】

この構成によれば、共通端子 5 0 とアンテナ素子 2 との接続経路と基準端子との間に 2 つのインダクタンス素子 3 1 および 3 5 がそれぞれ配置されているので、より微調整が可能となる。したがって、スミスチャートにおいて特性インピーダンスを誘導性側およびシヨート側に容易に調整してインピーダンス整合をとることができる。

【 0 1 2 7 】

(その他の変形例など)

以上、本発明の実施の形態に係るマルチプレクサについて、クワッドプレクサの実施の形態を挙げて説明したが、本発明は、上記実施の形態には限定されない。例えば、上記実施の形態に次のような変形を施した態様も、本発明に含まれ得る。

【 0 1 2 8 】

例えば、実施の形態に係る圧電基板 5 の圧電膜 5 3 は、 $50^\circ Y$ カット X 伝搬 $LiTaO_3$ 単結晶を使用したものであるが、単結晶材料のカット角はこれに限定されない。つまり、 $LiTaO_3$ 基板を圧電基板として用いて、実施の形態に係るマルチプレクサを構成する弾性表面波フィルタの圧電基板のカット角は、 $50^\circ Y$ であることに限定されない。上記以外のカット角を有する $LiTaO_3$ 圧電基板を用いた弾性表面波フィルタであっても、同様の効果を奏することが可能となる。

【 0 1 2 9 】

また、本発明に係るマルチプレクサ 1 は、さらに、アンテナ素子 2 と共通端子 5 0 の接続経路と基準端子との間に少なくとも 1 つの第 1 回路素子が接続されておりかつアンテナ素子 2 と共通端子 5 0 との接続経路に少なくとも 1 つの第 2 回路素子が直列に接続されている構成であってもよい。ここで、第 1 の回路素子および第 2 の回路素子は、それぞれインダクタンス素子またはキャパシタンス素子であってもよい。例えば、本発明に係るマルチプレクサ 1 は、高周波基板上に、上述した特徴を有する複数の弾性波フィルタと、チツ

10

20

30

40

50

ブ状の第1のインダクタンス素子、第1の回路素子および第2の回路素子とが実装された構成を有していてもよい。

【0130】

また、インダクタンス素子は、例えば、チップインダクタであってもよいし、高周波基板の導体パターンにより形成されたものであってもよい。また、キャパシタンス素子は、例えば、チップキャパシタであってもよいし、高周波基板の導体パターンにより形成されたものであってもよい。

【0131】

また、本発明に係るマルチプレクサは、実施の形態のようなBand 25 + Band 6のクワッドプレクサに限られない。

10

【0132】

図13Aは、実施の形態の変形例1に係るマルチプレクサの構成を示す図である。例えば、本発明に係るマルチプレクサは、図13Aに示すように、送信帯域および受信帯域を有するBand 25、Band 66およびBand 30を組み合わせたシステム構成に適用される、6つの周波数帯域を有するヘキサプレクサであってもよい。この場合、例えば、Band 25の受信側フィルタに、インダクタンス素子21が直列接続され、Band 25の受信側フィルタの受信入力端子には並列共振子が接続される。さらに、Band 25の受信側フィルタ以外の5つのフィルタの共通端子と接続される端子には、直列共振子が接続され並列共振子は接続されない。また、共通端子とアンテナ素子2との接続経路にキャパシタンス素子32が直列に接続されており、かつ、共通端子とキャパシタンス素子32との接続経路と基準端子との間にインダクタンス素子31が接続されている。

20

【0133】

図13Bは、実施の形態の変形例2に係るマルチプレクサの構成を示す図である。例えば、本発明に係るマルチプレクサは、図13Bに示すように、送信帯域および受信帯域を有するBand 1、Band 3およびBand 7を組み合わせたシステム構成に適用される、6つの周波数帯域を有するヘキサプレクサであってもよい。この場合、例えば、Band 1の受信側フィルタに、インダクタンス素子21が直列接続され、Band 1の受信側フィルタの受信入力端子には並列共振子が接続される。さらに、Band 1の受信側フィルタ以外の5つのフィルタの共通端子と接続される端子には、直列共振子が接続され並列共振子は接続されない。また、共通端子とアンテナ素子2との接続経路にキャパシタンス素子32が直列に接続されており、かつ、共通端子とキャパシタンス素子32との接続経路と基準端子との間にインダクタンス素子31が接続されている。

30

【0134】

上述したように、本発明に係るマルチプレクサでは、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とで特性インピーダンスが異なる場合であっても、各端子について十分にインピーダンスを整合することができる。これにより、構成要素である弾性波フィルタの数が多くても、通過帯域内の挿入損失を低減することができる。

【0135】

さらに、本発明に係るマルチプレクサは、送受信を行うデュプレクサを複数有する構成でなくともよい。例えば、複数の送信周波数帯域を有する送信装置として適用できる。つまり、互いに異なる搬送周波数帯域を有する複数の高周波信号を入力し、当該複数の高周波信号をフィルタリングして共通のアンテナ素子から無線送信させる送信装置であって、送信回路から複数の高周波信号を入力し、所定の周波数帯域のみを通過させる複数の送信用弾性波フィルタと、アンテナ素子との接続経路と基準端子との間に少なくとも1つの第1回路素子が接続されておりかつアンテナ素子との接続経路に少なくとも1つの第2回路素子が直列に接続されている共通端子とを備えていてもよい。ここで、複数の送信用弾性波フィルタのそれぞれは、圧電基板上に形成されたIDT電極を有し入力端子と出力端子との間に接続された直列共振子、および、圧電基板上に形成されたIDT電極を有し入力端子と出力端子とを接続する電気経路と基準端子との間に接続された並列共振子の少なくとも1つを備える。また、複数の送信用弾性波フィルタのうち、一の送信用弾性波フィル

40

50

タの出力端子は、当該出力端子および共通端子に接続されたインダクタンス素子を介して共通端子に接続され、かつ、並列共振子と接続される。一方、上記一の送信用弾性波フィルタ以外の送信用弾性波フィルタの出力端子は、共通端子に接続され、かつ、直列共振子および並列共振子のうち直列共振子と接続されている。第1回路素子および第2回路素子は、インダクタンス素子であってもよいし、キャパシタンス素子であってもよい。

【0136】

さらに、本発明に係るマルチプレクサは、例えば、複数の受信周波数帯域を有する受信装置として適用できる。つまり、互いに異なる搬送周波数帯域を有する複数の高周波信号を、アンテナ素子を介して入力し、当該複数の高周波信号を分波して受信回路へ出力する受信装置であって、アンテナ素子から複数の高周波信号を入力し、所定の周波数帯域のみを通過させる複数の受信用弾性波フィルタと、アンテナ素子との接続経路と基準端子との間に少なくとも1つの第1回路素子が接続されておりかつアンテナ素子との接続経路に少なくとも1つの第2回路素子が直列に接続されている共通端子とを備えてもよい。ここで、複数の受信用弾性波フィルタのそれぞれは、圧電基板上に形成されたIDT電極を有し入力端子と出力端子との間に接続された直列共振子、および、圧電基板上に形成されたIDT電極を有し入力端子と出力端子とを接続する電気経路と基準端子との間に接続された並列共振子の少なくとも1つを備える。また、複数の受信用弾性波フィルタのうち、一の受信用弾性波フィルタの入力端子は、当該入力端子および共通端子に接続されたインダクタンス素子を介して共通端子に接続され、かつ、並列共振子と接続される。一方、上記一の受信用弾性波フィルタ以外の受信用弾性波フィルタの入力端子は、共通端子に接続され、かつ、直列共振子および並列共振子のうち直列共振子と接続されている。第1回路素子および第2回路素子は、インダクタンス素子であってもよいし、キャパシタンス素子であってもよい。

【0137】

上記のような構成を有する送信装置または受信装置であっても、本実施の形態に係るマルチプレクサ1と同様の効果が奏される。

【0138】

また、本発明は、上記のような特徴的な弾性波フィルタおよびインダクタンス素子を備えるマルチプレクサ、送信装置および受信装置だけではなく、このような特徴的な構成要素をステップとしたマルチプレクサのインピーダンス整合方法としても成立する。

【0139】

図14は、実施の形態に係るマルチプレクサのインピーダンス整合方法を説明する動作フローチャートである。

【0140】

本発明に係るマルチプレクサのインピーダンス整合方法は、(1)互いに異なる通過帯域を有する複数の弾性波フィルタのうち、一の弾性波フィルタ(弾性波フィルタA)の入力端子および出力端子の一方から、当該一の弾性波フィルタ単体を見た場合の、他の弾性波フィルタの通過帯域における複素インピーダンスがショート状態となり、上記一の弾性波フィルタ以外の弾性波フィルタ(弾性波フィルタB)の入力端子および出力端子の一方から、当該弾性波フィルタ単体を見た場合の、他の弾性波フィルタの通過帯域における複素インピーダンスがオープン状態となるよう、複数の弾性波フィルタを調整するステップ(S10)と、(2)上記一の弾性波フィルタ(弾性波フィルタA)にフィルタ整合用インダクタンス素子が直列接続された場合の、フィルタ整合用インダクタンス素子側から上記一の弾性波フィルタを見た場合の複素インピーダンスと、上記一の弾性波フィルタ以外の他の弾性波フィルタ(複数の弾性波フィルタB)が共通端子に並列接続された場合の、共通端子側から他の弾性波フィルタを見た場合の複素インピーダンスとが、複素共役の関係となるように、フィルタ整合用インダクタンス素子のインダクタンス値を調整するステップ(S20)と、(3)フィルタ整合用インダクタンス素子を介して上記一の弾性波フィルタ(弾性波フィルタA)が共通端子と接続され、かつ、共通端子に上記他の弾性波フィルタ(複数の弾性波フィルタB)が並列接続された合成回路の、共通端子から見た複素

10

20

30

40

50

インピーダンスが、特性インピーダンスと一致するよう、アンテナ素子と共通端子との接続経路と基準端子との間に接続される少なくとも1つの第1回路素子、および、アンテナ素子と共通端子との接続経路に直列に接続される少なくとも1つの第2回路素子とを調整するステップ(S30)とを含む。

【0141】

ここで、第1回路素子および第2回路素子のそれぞれは、例えばアンテナ整合用インダクタンス素子またはアンテナ整合用キャパシタンス素子である。この場合、第1回路素子および第2回路素子の調整とは、アンテナ整合用インダクタンス素子のインダクタンス値およびアンテナ整合用キャパシタンス素子のキャパシタンス値を調整することとしてもよい。なお、第1回路素子および第2回路素子の調整として、第1回路素子および第2回路素子の種類、特性、接続位置および組み合わせ等を変更することを含んでもよい。

10

【0142】

さらに、(4)複数の弾性波フィルタを調整するステップでは、圧電基板上に形成されたIDT電極を有し入力端子と出力端子との間に接続された直列共振子、および、圧電基板上に形成されたIDT電極を有し入力端子と出力端子とを接続する電気経路と基準端子との間に接続された並列共振子の少なくとも1つを有する上記複数の弾性波フィルタのうち、上記一の弾性波フィルタにおいて、並列共振子がフィルタ整合用インダクタンス素子と接続されるよう並列共振子および直列共振子を配置し、上記他の弾性波フィルタにおいて、並列共振子および直列共振子のうち直列共振子が共通端子と接続されるよう、並列共振子および直列共振子を配置する。

20

【0143】

この構成では、上述したように第1の回路素子および第2の回路素子を調整することにより、インピーダンス整合の自由度を向上することができる。これにより、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とで特性インピーダンスが異なる場合であっても、各端子について十分にインピーダンスを整合することができる。

【0144】

また、上記実施の形態では、マルチプレクサ、クワッドプレクサ、送信装置および受信装置を構成する送信側フィルタおよび受信側フィルタとして、IDT電極を有する弾性表面波フィルタを例示した。しかしながら、本発明に係るマルチプレクサ、クワッドプレクサ、送信装置および受信装置を構成する各フィルタは、直列共振子および並列共振子で構成される弾性境界波やBAW(Bulk Acoustic Wave)を用いた弾性波フィルタであってもよい。これによっても、上記実施の形態に係るマルチプレクサ、クワッドプレクサ、送信装置および受信装置が有する効果と同様の効果が奏される。

30

【0145】

また、上記実施の形態に係るマルチプレクサ1では、受信側フィルタ12にインダクタンス素子21が直列接続された構成を例示したが、送信側フィルタ11、13、または、受信側フィルタ14にインダクタンス素子21が直列接続された構成も本発明に含まれる。つまり、本発明に係るマルチプレクサは、互いに異なる通過帯域を有する複数の弾性波フィルタと、アンテナ素子との接続経路と基準端子との間に少なくとも1つの第1回路素子が接続されておりかつアンテナ素子との接続経路に少なくとも1つの第2回路素子が直列に接続されている共通端子と、第1インダクタンス素子とを備え、複数の弾性波フィルタのうち、送信側フィルタの出力端子は、当該出力端子および共通端子に接続された第1インダクタンス素子を介して共通端子に接続され、かつ、並列共振子と接続され、上記送信側フィルタ以外の弾性波フィルタの入力端子および出力端子のうちアンテナ素子側の端子は、共通端子に接続され、かつ、直列共振子および並列共振子のうち直列共振子と接続されている構成を有していてもよい。これによっても、弾性表面波フィルタの送信端子または受信端子側とアンテナ端子側とで特性インピーダンスが異なっても十分にインピーダンスを整合することができる。したがって、対応すべきバンド数およびモード数が増加しても、低損失のマルチプレクサを提供することが可能となる。

40

【産業上の利用可能性】

50

【 0 1 4 6 】

本発明は、マルチバンド化およびマルチモード化された周波数規格に適用できる低損失のマルチプレクサ、送信装置、および受信装置として、携帯電話などの通信機器に広く利用できる。

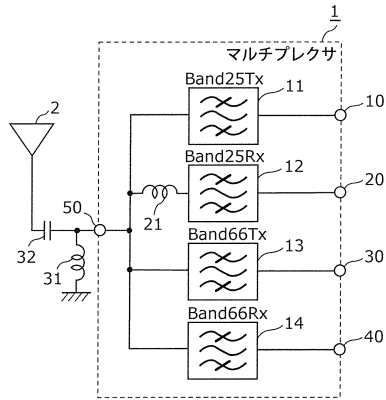
【 符号の説明 】

【 0 1 4 7 】

1	マルチプレクサ	
2	アンテナ素子	
2 a	端子	
5	圧電基板	10
1 0、3 0	送信入力端子	
1 1、1 3	送信側フィルタ	
1 2、1 4	受信側フィルタ	
2 0、4 0	受信出力端子	
2 1	インダクタンス素子 (第1インダクタンス素子、フィルタ整合用インダクタンス素子)	
3 1、3 5	インダクタンス素子 (第1回路素子)	
3 2	キャパシタンス素子 (第2回路素子)	
3 3	インダクタンス素子 (第2回路素子)	
3 4	キャパシタンス素子 (第1回路素子)	20
5 0	共通端子	
5 1	高音速支持基板	
5 2	低音速膜	
5 3	圧電膜	
5 4、1 0 1 a、1 0 1 b	I D T 電極	
5 5	保護層	
6 1、6 3	送信出力端子	
6 2、6 4	受信入力端子	
1 0 0	共振子	
1 0 2、1 0 3、1 0 4、1 0 5、2 0 1、3 0 1、3 0 2、3 0 3、3 0 4、4 0 1、4 0 2、4 0 3、4 0 4、4 0 5	直列共振子	30
1 1 0 a、1 1 0 b	電極指	
1 1 1 a、1 1 1 b	バスバー電極	
1 4 1、3 6 3	インダクタンス素子 (第2インダクタンス素子)	
1 5 1、1 5 2、1 5 3、1 5 4、2 5 1、2 5 2、2 5 3、3 5 1、3 5 2、3 5 3、3 5 4、4 5 1、4 5 2、4 5 3、4 5 4	並列共振子	
1 6 1、1 6 2、3 6 1、3 6 2、4 6 1	インダクタンス素子	
2 0 3	縦結合型フィルタ部	
2 1 1、2 1 2、2 1 3、2 1 4、2 1 5	I D T	
2 2 0、2 2 1	反射器	40
2 3 0	入力ポート	
2 4 0	出力ポート	
5 4 1	密着層	
5 4 2	主電極層	

【図1】

図1



【図2】

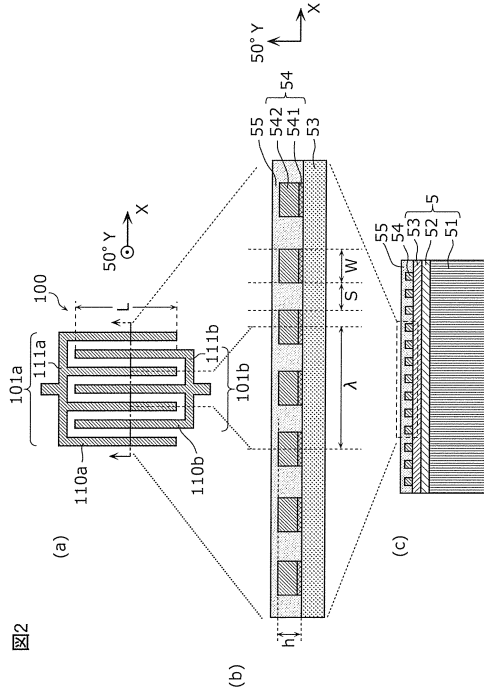
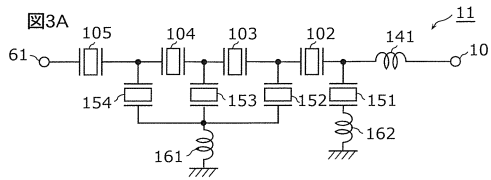


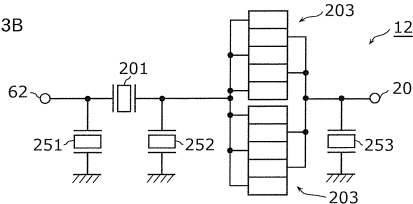
図2

【図3A】



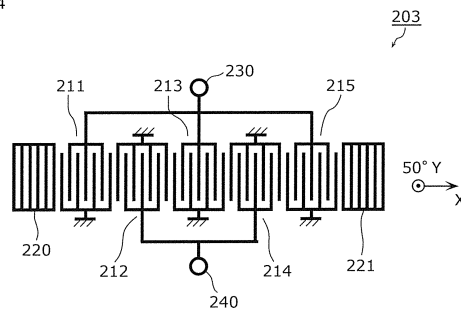
【図3B】

図3B



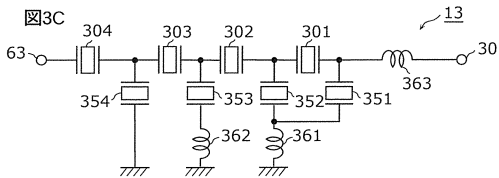
【図4】

図4



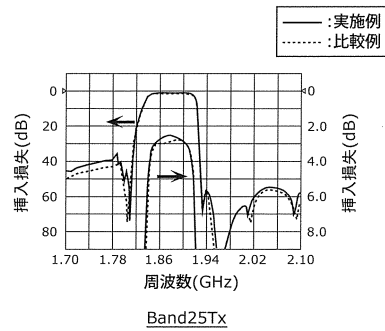
【図3C】

図3C



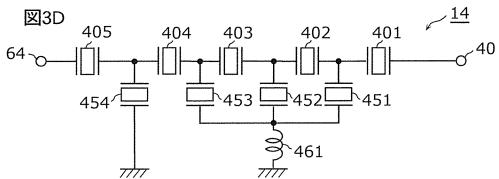
【図5A】

図5A



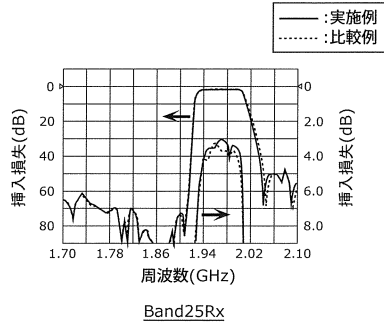
【図3D】

図3D



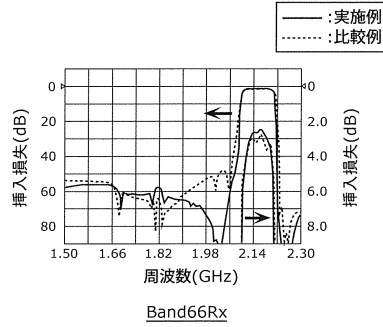
【図5B】

図5B



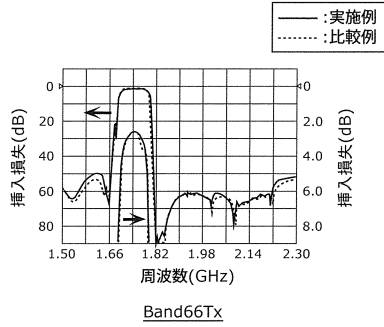
【図5D】

図5D



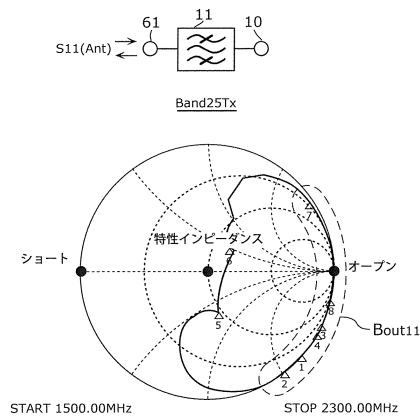
【図5C】

図5C



【図6A】

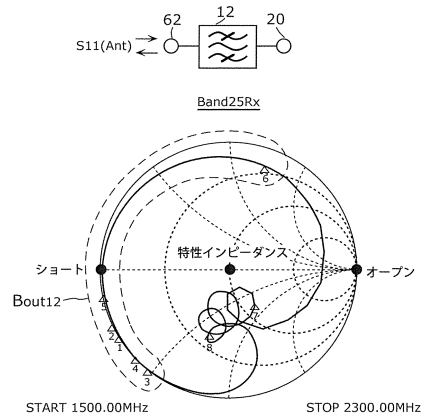
図6A



- マーカ1:Band66Tx(1710MHz)
- マーカ2:Band66Tx(1780MHz)
- マーカ3:Band66Rx(2110MHz)
- マーカ4:Band66Rx(2200MHz)
- マーカ5:Band25Tx(1850MHz)
- マーカ6:Band25Tx(1915MHz)
- マーカ7:Band25Rx(1930MHz)
- マーカ8:Band25Rx(1995MHz)

【図6B】

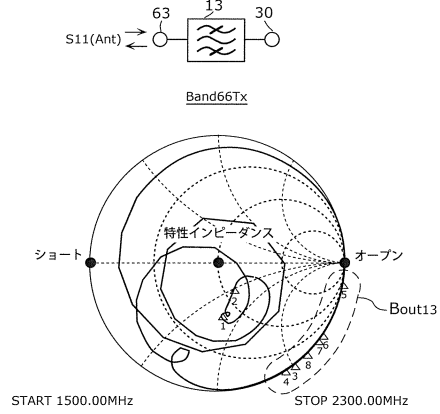
図6B



- マーカ1:Band66Tx(1710MHz)
- マーカ2:Band66Tx(1780MHz)
- マーカ3:Band66Rx(2110MHz)
- マーカ4:Band66Rx(2200MHz)
- マーカ5:Band25Tx(1850MHz)
- マーカ6:Band25Tx(1915MHz)
- マーカ7:Band25Rx(1930MHz)
- マーカ8:Band25Rx(1995MHz)

【図 6 C】

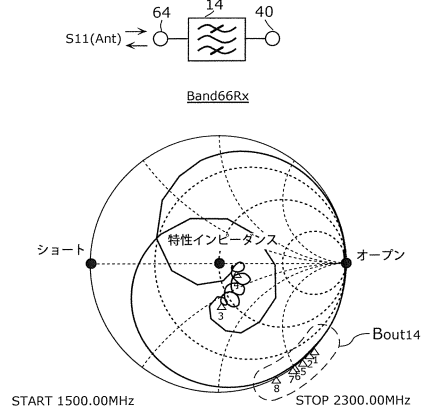
図6C



- マーカー1:Band66Tx(1710MHz)
- マーカー2:Band66Tx(1780MHz)
- マーカー3:Band66Rx(2110MHz)
- マーカー4:Band66Rx(2200MHz)
- マーカー5:Band25Tx(1850MHz)
- マーカー6:Band25Tx(1915MHz)
- マーカー7:Band25Rx(1930MHz)
- マーカー8:Band25Rx(1995MHz)

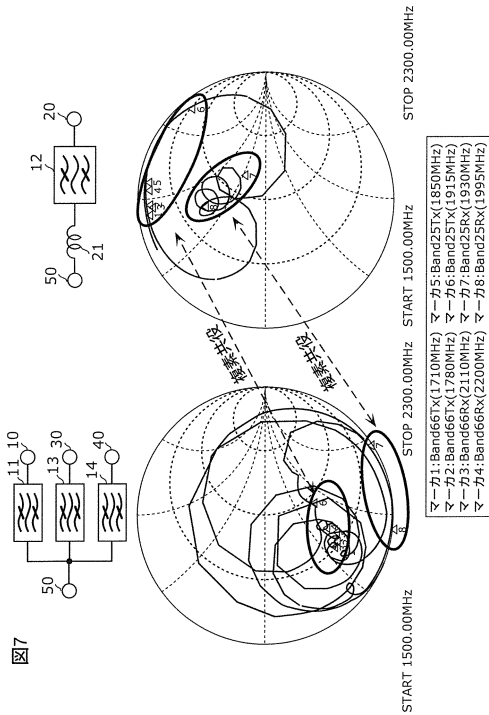
【図 6 D】

図6D



- マーカー1:Band66Tx(1710MHz)
- マーカー2:Band66Tx(1780MHz)
- マーカー3:Band66Rx(2110MHz)
- マーカー4:Band66Rx(2200MHz)
- マーカー5:Band25Tx(1850MHz)
- マーカー6:Band25Tx(1915MHz)
- マーカー7:Band25Rx(1930MHz)
- マーカー8:Band25Rx(1995MHz)

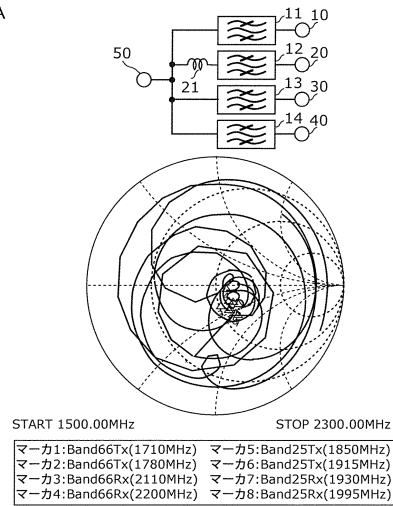
【図 7】



- マーカー1:Band66Tx(1710MHz)
- マーカー2:Band66Tx(1780MHz)
- マーカー3:Band66Rx(2110MHz)
- マーカー4:Band66Rx(2200MHz)
- マーカー5:Band25Tx(1850MHz)
- マーカー6:Band25Tx(1915MHz)
- マーカー7:Band25Rx(1930MHz)
- マーカー8:Band25Rx(1995MHz)

【図 8 A】

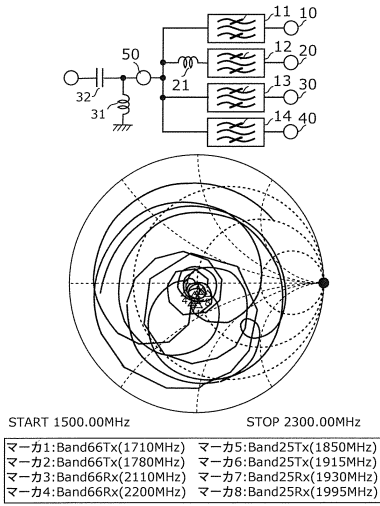
図8A



- マーカー1:Band66Tx(1710MHz)
- マーカー2:Band66Tx(1780MHz)
- マーカー3:Band66Rx(2110MHz)
- マーカー4:Band66Rx(2200MHz)
- マーカー5:Band25Tx(1850MHz)
- マーカー6:Band25Tx(1915MHz)
- マーカー7:Band25Rx(1930MHz)
- マーカー8:Band25Rx(1995MHz)

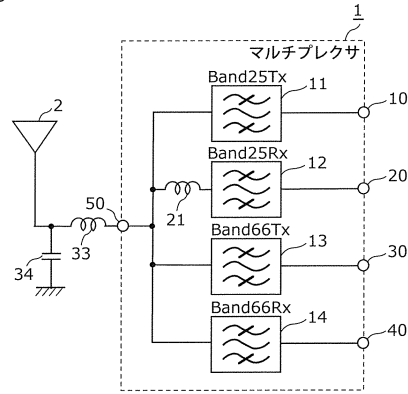
【図8B】

図8B



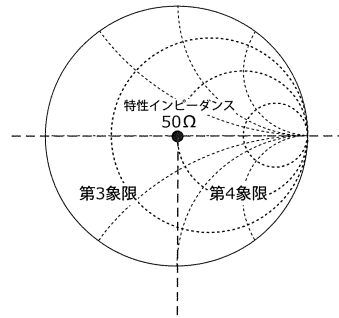
【図9】

図9



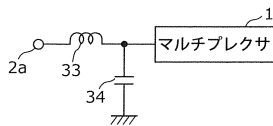
【図10】

図10



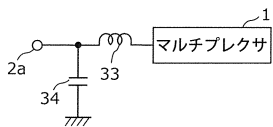
【図11A】

図11A



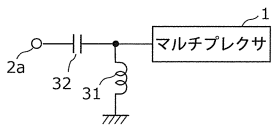
【図11B】

図11B



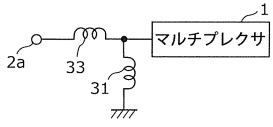
【図11C】

図11C



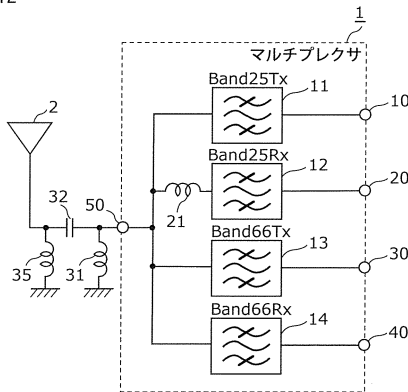
【図11D】

図11D



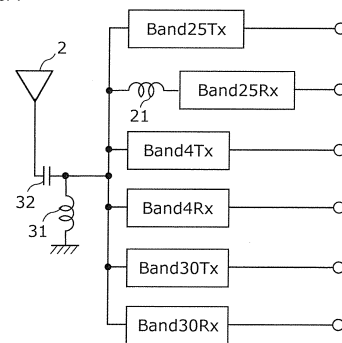
【図12】

図12



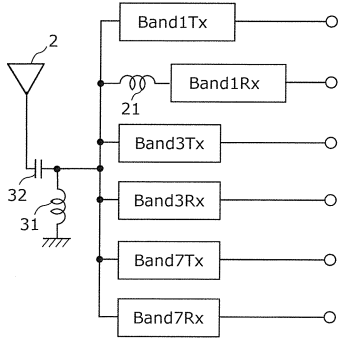
【図13A】

図13A



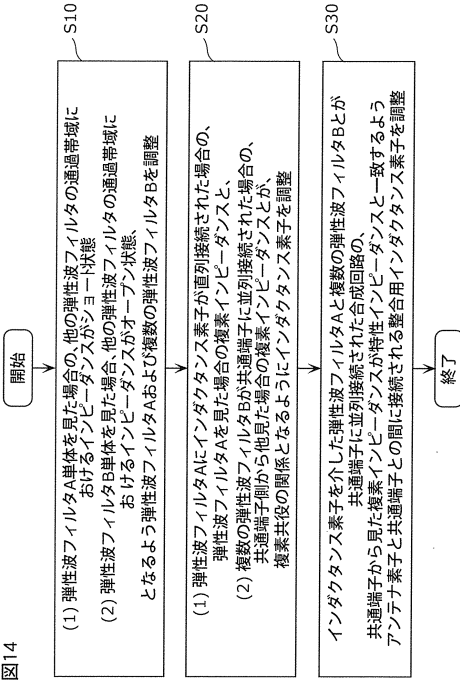
【図13B】

図13B



【図14】

図14



フロントページの続き

(72)発明者 豊田 祐二

京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内

審査官 高橋 徳浩

(56)参考文献 国際公開第2016/208670(WO, A1)
特開2006-135447(JP, A)
特開2017-017520(JP, A)
国際公開第2015/041125(WO, A1)
国際公開第2013/118239(WO, A1)
特開2001-313542(JP, A)
国際公開第2016/181701(WO, A1)
特開2008-245310(JP, A)

(58)調査した分野(Int.Cl., DB名)

H04B 1/50

H03H3/007 - H03H3/10

H03H9/00 - H03H9/76