



(12)发明专利

(10)授权公告号 CN 107769555 B

(45)授权公告日 2020.06.09

(21)申请号 201710717739.8

(22)申请日 2017.08.21

(65)同一申请的已公布的文献号
申请公布号 CN 107769555 A

(43)申请公布日 2018.03.06

(30)优先权数据
15/243,242 2016.08.22 US

(73)专利权人 英飞凌科技美国公司
地址 美国加利福尼亚

(72)发明人 赵应山

(74)专利代理机构 永新专利商标代理有限公司
72002

代理人 郭毅

(51)Int.Cl.

H02M 3/158(2006.01)

H01L 23/64(2006.01)

(56)对比文件

US 2014110788 A1,2014.04.24,

US 8426914 B2,2013.04.23,

US 2016036331 A1,2016.02.04,

EP 3007223 A1,2016.04.13,

CN 203179873 U,2013.09.04,

审查员 边境

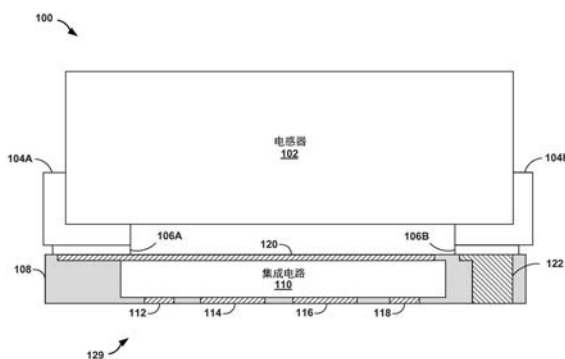
权利要求书3页 说明书8页 附图8页

(54)发明名称

具有在一侧之上的至少五个电连接部的功率转换器

(57)摘要

在一些示例中,装置包括集成电路,所述集成电路包括第一晶体管和第二晶体管。所述装置还包括电感器,所述电感器包括第一电感器端子和第二电感器端子,其中,所述第一电感器端子电连接到所述第一晶体管和所述第二晶体管。所述装置还包括在装置的第一侧之上的至少五个电连接部。



1. 一种半导体装置,所述半导体装置包括:
包括第一晶体管和第二晶体管的集成电路(IC);
包括第一电感器端子和第二电感器端子的电感器,其中,所述第一电感器端子电连接到所述第一晶体管和所述第二晶体管;和
位于所述半导体装置的第一侧之上的至少五个电连接部;
其中,所述至少五个电连接部包括到电感器的第二电感器端子的电连接部。
2. 根据权利要求1所述的半导体装置,其中,所述至少五个电连接部包括:
到所述第一晶体管的第一控制端子的第一电连接部;
到所述第二晶体管的第二控制端子的第二电连接部;
到所述第一晶体管的第一漏极端子的第三电连接部;和
到所述第二晶体管的第二源极端子的第四电连接部。
3. 根据权利要求1或2所述的半导体装置,其中,所述至少五个电连接部包括到所述第一晶体管的第一源极端子、所述第二晶体管的第二漏极端子、和所述第一电感器端子的第五电连接部。
4. 根据权利要求1或2所述的半导体装置,所述半导体装置还包括:
附接到所述IC的绝缘层,其中:
所述到电感器的第二电感器端子的电连接部包括在所述半导体装置的第一侧与所述第二电感器端子之间穿过所述绝缘层的导电路径,和
所述导电路径与所述IC电隔离。
5. 根据权利要求4所述的半导体装置,其中:
所述第一电连接部被配置成用来接收驱动器信号;
所述第二电连接部被配置成用来接收驱动器信号;
所述第三电连接部被配置成用来接收输入信号;
所述第四电连接部被配置成用来连接到参考电压;和
所述到电感器的第二电感器端子的电连接部被配置成用来传送输出信号。
6. 根据权利要求5所述的半导体装置,其中:
所述半导体装置被配置成用来作为半桥功率转换器工作;
所述半导体装置的第一侧被配置成用来附接至印刷电路板;
所述输入信号是直流(DC)电信号;
所述输出信号是DC电信号;和
所述输入信号的电压幅度高于所述输出信号的电压幅度。
7. 根据权利要求1所述的半导体装置,其中:
所述第一晶体管包括第一纵向功率晶体管,所述第一纵向功率晶体管包括:
位于所述IC的第一侧之上的第一控制端子;
位于所述IC的第一侧之上的第一漏极端子;和
位于所述IC的第二侧之上的第一源极端子;
所述第二晶体管包括第二纵向功率晶体管,所述第二纵向功率晶体管包括:
位于所述IC的第一侧之上的第二控制端子;
位于所述IC的第二侧之上的第二漏极端子;和

- 位于所述IC的第一侧之上的第二源极端子;和
所述第一电感器端子电连接到所述第一源极端子和所述第二漏极端子。
8. 一种用于制造半导体装置的方法,所述方法包括:
形成包括第一晶体管和第二晶体管的集成电路(IC);
将电感器的第一电感器端子电连接到所述第一晶体管和所述第二晶体管以形成所述半导体装置,其中,所述半导体装置的第一侧包括至少五个电连接部;和
将所述至少五个电连接部中的一个电连接部电连接到电感器的第二电感器端子。
9. 根据权利要求8所述的方法,所述方法还包括:
将所述至少五个电连接部中的第一电连接部电连接到所述第一晶体管的第一控制端子;
将所述至少五个电连接部中的第二电连接部电连接到所述第二晶体管的第二控制端子;
将所述至少五个电连接部中的第三电连接部电连接到所述第一晶体管的第一漏极端子;和
将所述至少五个电连接部中的第四电连接部电连接到所述第二晶体管的第二源极端子。
10. 根据权利要求8或9所述的方法,所述方法还包括:
将所述至少五个电连接部中的第五电连接部电连接到所述第一晶体管的第一源极端子、所述第二晶体管的第二漏极端子、和所述第一电感器端子。
11. 根据权利要求8或9所述的方法,所述方法还包括将绝缘层附接到所述IC,其中:
将所述一个电连接部电连接到电感器的第二电感器端子包括在所述绝缘层中形成导电路径;和
所述导电路径与所述IC电隔离。
12. 根据权利要求11所述的方法,其中:
所述第一电连接部被配置成用来接收驱动器信号;
所述第二电连接部被配置成用来接收驱动器信号;
所述第三电连接部被配置成用来接收输入信号;
所述第四电连接部被配置成用来连接到参考电压;和
到电感器的第二电感器端子的电连接部被配置成用来传送输出信号。
13. 根据权利要求12所述的方法,其中:
所述半导体装置被配置成用来作为半桥功率转换器工作;
所述半导体装置的第一侧被配置成用来附接到印刷电路板;
所述输入信号是直流(DC)电信号;
所述输出信号是DC电信号;和
所述输入信号的电压幅度高于所述输出信号的电压幅度。
14. 一种功率转换器装置,所述功率转换器装置包括:
包括第一纵向功率晶体管和第二纵向功率晶体管的集成电路(IC),其中:
所述第一纵向功率晶体管包括第一控制端子、第一漏极端子和第一源极端子,以及
所述第二纵向功率晶体管包括第二控制端子、第二漏极端子和第二源极端子;

电感器,所述电感器包括第一电感器端子和第二电感器端子,其中,所述第一电感器端子电连接到所述第一源极端子和所述第二漏极端子;和

位于所述功率转换器装置的第一侧之上的至少五个电连接部,其中,所述至少五个电连接部包括:

到所述第一控制端子的第一电连接部;

到所述第二控制端子的第二电连接部;

到所述第一漏极端子的第三电连接部;

到所述第二源极端子的第四电连接部;和

到第二电感器端子的电连接部。

15. 根据权利要求14所述的功率转换器装置,其中:

第一电连接部被配置成用来接收驱动器信号;

第二电连接部被配置成用来接收驱动器信号;

第三电连接部被配置成用来接收输入直流(DC)电信号;

第四电连接部被配置成用来连接到参考电压;

所述到第二电感器端子的电连接部被配置成用来传送输出DC电信号;和

所述输入DC电信号的电压幅度高于所述输出DC电信号的电压幅度。

16. 根据权利要求15所述的功率转换器装置,还包括附接到所述IC的绝缘层,其中:

所述至少五个电连接部包括到所述第一源极端子、所述第二漏极端子和所述第一电感器端子的第五电连接部;

所述到第二电感器端子的电连接部包括在所述功率转换器装置的第一侧与第二电感器端子之间穿过所述绝缘层的第一导电路径;

所述第一导电路径与所述IC电隔离;

所述功率转换器装置的第一侧被配置成用来附接到印刷电路板;和

所述第五电连接部包括在所述功率转换器装置的第一侧与所述第一电感器端子之间穿过所述绝缘层的第二导电路径。

具有在一侧之上的至少五个电连接部的功率转换器

技术领域

[0001] 本公开涉及半导体封装,更具体地涉及用于电力电子器件的半导体封装体。

背景技术

[0002] 半桥电路可包括两个模拟装置或开关。半桥电路可使用于电机的电源中,整流器中并用于功率转换。每个半桥电路封装体具有多个接触部,并且可包括多个导电路径以将接触部彼此连接并连接到外部部件。

[0003] 表面安装技术(SMT:Surface-mount technology)是电子器件的一种制造方法,所述制造方法涉及将部件和装置附接在印刷电路板(PCB:printed circuit board)之上。部件和装置可焊接在PCB之上,以通过PCB中的迹线提供稳定性和电连接。

发明内容

[0004] 本公开描述了用于以下装置的技术,所述装置包括集成电路(IC:integrated circuit),所述集成电路包括第一晶体管和第二晶体管。装置还包括电感器,所述电感器包括第一电感器端子和第二电感器端子,其中,所述第一电感器端子电连接到所述第一晶体管和所述第二晶体管。所述装置还包括在装置的第一侧之上的至少五个电连接部。

[0005] 在一些示例中,一种方法包括形成包括第一晶体管和第二晶体管的IC。该方法还包括将电感器的第一电感器端子电连接到第一晶体管和第二晶体管以形成装置。该装置的第一侧包括至少五个电连接部。

[0006] 在一些示例中,功率转换器装置包括IC,所述IC包括第一纵向功率晶体管和第二纵向功率晶体管,其中,所述第一纵向功率晶体管包括第一控制端子、第一漏极端子、和第一源极端子,第二纵向功率晶体管包括第二控制端子、第二漏极端子、和第二源极端子。功率转换器装置还包括电感器,所述电感器包括第一电感器端子和第二电感器端子,其中,所述第一电感器端子电连接到第一源极端子和第二漏极端子。功率转换器装置还包括在功率转换器装置的第一侧之上的至少五个电连接部,其中,所述至少五个电连接部包括到第一控制端子的第一电连接部、到第二控制端子的第二电连接部、到第一漏极端子的第三电连接部、以及到第二源极端子的第四电连接部。

[0007] 一个或一个以上示例的细节在附图和下文描述中进行了阐述。其他特征、目的和优点将从说明书和附图,以及从权利要求书中变得显而易见。

附图说明

[0008] 图1是根据本公开的一些示例的功率转换器的电路图。

[0009] 图2是根据本公开的一些示例的包括两个晶体管的集成电路(IC)的方框图。

[0010] 图3是根据本公开的一些示例的包括在一侧之上的至少五个电连接部的装置的侧视图。

[0011] 图4是根据本公开的一些示例的,包括IC、电感器和在一侧之上的至少五个电连接

部的装置的侧视图。

[0012] 图5是根据本公开的一些示例的,包括IC、电感器和在一侧之上的至少五个电连接部的装置的侧视图。

[0013] 图6是根据本公开的一些示例的,包括IC、电感器和在一侧之上的至少五个电连接部的装置的侧视图。

[0014] 图7是根据本公开的一些示例的,包括IC和电感器的装置的侧视图。

[0015] 图8是示出根据本公开的一些示例的,用于构造包括在一侧之上的至少五个电连接的装置的示例技术的流程图。

具体实施方式

[0016] 图1是根据本公开的一些示例的功率转换器2的电路图。在一些示例中,功率转换器2可包括半桥直流到直流(DC到DC)降压转换器,用于将输入DC信号转换为具有较低电压的输出DC信号。作为DC到DC降压转换器,功率转换器2可作为各种应用中的电压调节器运行。作为DC到DC降压转换器,输入DC信号的电压幅度可高于输出DC信号的电压幅度。然而,本公开的技术可应用于其它电路和配置,例如包括多相功率转换器的其它功率转换器。

[0017] 功率转换器2可包括装置4,所述装置4可包括集成电路(IC)6。功率转换器2可包括晶体管10A、10B、电感器16、电容器20、以及脉冲宽度调制(PWM:pulse-width modulation)控制和驱动器12。在一些示例中,功率转换器2可包含比图1所示的部件更多或更少的部件。功率转换器2可包括输入节点8、输出节点18、和参考节点22,以及图1中未示出的其他节点。节点8、18、22可被配置成用来连接到外部部件。例如,输入节点8可连接到诸如电源的输入电压,输出节点18可连接到电子装置,参考节点22可连接到参考电压,例如参考地。在一些示例中,PWM控制和驱动器12可连接到外部电路到节点(图1中未示出)。

[0018] 晶体管10A、10B可包括金属氧化物半导体(MOS:metal-oxide semiconductor)场效应晶体管(FET:field-effect transistor)、双极结型晶体管(BJT:bipolar junction transistor)、绝缘栅双极晶体管(IGBT:insulated-gate bipolar transistor)、高电子迁移率晶体管(HEMT:high-electron-mobility transistor)、氮化镓(GaN:gallium-nitride)基晶体管、和/或使用电压进行控制的其它元件。晶体管10A、10B可包括n型晶体管或p型晶体管,晶体管10A、10B可包括纵向功率晶体管。对于纵向功率晶体管,源极端子和漏极端子可在晶体管的相反侧上或相反的表面之上。纵向功率晶体管中的电流可从顶部到底部或从底部到顶部流过晶体管。在一些示例中,晶体管10A、10B可包括诸如二极管的其它模拟装置。晶体管10A、10B还可包括与晶体管并联连接的续流二极管,以防止晶体管10A、10B的反向击穿。在一些示例中,晶体管10A、10B可作为开关或作为模拟装置工作。在另外的示例中,晶体管10可包括两个以上的晶体管,例如在多相功率转换器或其它更复杂的电源电路中。例如,在多相功率转换器中,功率转换器2对于每相可具有一个高压侧晶体管和一个低压侧晶体管。因此,多相功率转换器可包括如图1所示的功率转换器2的一个或一个以上复制。

[0019] 图1示出具有三个端子:漏极(D)、源极(S)、和栅极(G)的晶体管10A、10B。电流可基于栅极处的电压在晶体管10A、10B的漏极与源极之间流动。基于晶体管10A的栅极处的电压,电流可从输入节点8,通过晶体管10A的漏极和源极,流到开关节点14。基于晶体管10B的

栅极处的电压,电流可从开关节点14,通过晶体管10B的漏极和源极,流到参考节点22。晶体管10A可包括高压侧晶体管,晶体管10B可包括低压侧晶体管,这是因为晶体管10B连接到参考节点22。

[0020] 晶体管10A、10B可包括各种材料化合物,例如硅(Si)、碳化硅(SiC)、氮化镓(GaN)、或一种或一种以上半导体材料的任何其他组合。为在一些电路中利用更高的功率密度要求,功率转换器可在较高频率下工作。磁学和更快速的开关中的进步,例如氮化镓(GaN)开关,可支持较高频率转换器。这些较高频率电路与较低频率电路相比,可需要以更精确的定时发送的控制信号。

[0021] PWM控制和驱动器12可将信号和/或电压传送到晶体管10A、10B的控制端子。图1示出PWM控制和驱动器12作为一个部件,但是PWM控制电路和驱动器电路可以是分离的部件。在一些示例中,PWM控制和驱动器12、仅PWM控制电路、或仅驱动器电路可位于功率转换器2的外部或IC 6的外部。

[0022] 电感器16可包括在IC 6的外部的线圈电感器。电感器16可连接到开关节点14和输出节点18。电感器16可阻碍交流(AC:alternating-current)电的流动,而允许DC电在交换节点14与输出节点18之间流动。

[0023] 电容器20可包括薄膜电容器、电解电容器、陶瓷电容器或在IC 6和装置4的外部的任何其他合适类型的电容器。电容器20可以是功率转换器2中的可选部件。电容器20可连接到输出节点18和参考节点22。电容器20可阻碍DC电的流动,而允许AC电在输出节点18与参考节点22之间流动。电容器20可用作在输出节点18处的电压的平滑电容器,以缓和输出节点18处的电压中的波动。电容器20可以是功率转换器2的外部的可选部件。

[0024] 图2是根据本公开的一些示例的包括两个晶体管32、40的集成电路(IC)30的方框图。晶体管32、40可包括集成到IC 30中的纵向晶体管。IC 30可包括硅或任何其它合适的半导体。

[0025] 晶体管32、40可均具有诸如栅极端子34、44的控制端子。晶体管32、40中的每个可包括两个负载端子,例如源极和漏极。晶体管32、40中的每个可包括纵向功率晶体管,例如纵向功率FET,其中,电流从IC 30的一侧行进到IC 30的相反侧。晶体管32、40的控制端子和负载端子中的每个可包括在IC 30的表面处的焊盘或区域以形成外部电连接。高压侧晶体管32可以类似于图1中的晶体管10A的方式起作用,低压侧晶体管40可以类似于图1中的晶体管10B的方式起作用。在一些示例中,晶体管32、40可以是MOSFET、BJT、IGBT、和/或任何合适类型的晶体管。如果晶体管32、40是双极晶体管,则每个控制端子可以是基极,负载端子可以是发射极和集电极。

[0026] 晶体管32、40可被配置成使得源极端子38通过开关节点64电连接到漏极端子46。开关节点64可包括金属化层、夹、带、芯片焊盘、引线结合、和/或任何其它合适的导电材料。开关节点64可在IC 30的与控制端子和漏极端子36和源极端子42相反的一侧上。在一些示例中,源极端子38和漏极端子46可通过开关节点64电连接到电感器(图2中未示出)。

[0027] 如图2所示,IC 30可包括在一侧上的至少四个电连接部。栅极端子34可通过第一电连接部50连接并且被配置成用来接收可源自外部驱动器电路(图2中未示出)的驱动器信号66A。漏极端子36可通过第二电连接部52连接并且被配置成用来接收可包括DC电信号的输入电压60。源极端子42可通过第三电连接部54连接并且被配置成用来接收参考电压62。

栅极端子44可通过第四电连接部56连接并且被配置成用来接收可源自外部驱动器电路的驱动器信号66B。在一些示例中,IC 30可包括用于电流镜像的输入电压60和参考电压62中的一个或两者的一个以上电连接。

[0028] 图3是根据本公开的一些示例的,包括在侧面99之上的至少五个电连接部的装置70的侧视图。装置70可包括IC 72,所述IC 72包括在侧面99之上的电连接部74、76、78、80。IC 72也可通过夹84连接到侧面99之上的电连接部82。IC 72可通过导电焊盘86、88、90、92、94连接到电连接部74、76、78、80和夹84。

[0029] 电连接部74、76、78、80、82可包括引线框架、金属化层、夹、带、芯片焊盘、引线结合、预模制引线框架、层合衬底、和/或任何其它合适的导电材料。夹84可包括金属化层、带、芯片焊盘、引线结合和/或任何其它合适的导电材料。夹84可部分地包封在用于电绝缘的绝缘层中,并且部分地暴露以改善热消散。夹84可将IC 72之上的开关节点电连接到电连接部82,所述电连接部82可在装置70的与电连接部74、76、78、80相同的一侧上。导电焊盘86、88、90、92、94可包括焊料、金属化层、导电带、导电膏、导电粘合剂、和/或任何其它合适的导电材料。

[0030] 图4是根据本公开的一些示例的,包括IC 110、电感器102、以及在侧面129之上的至少五个电连接部112、114、116、118、122的装置100的侧视图。装置100的侧面129可安装在印刷电路板(PCB:printed circuit board)(图4中未示出)之上,或附接到印刷电路板,使得绝缘层108和电连接部112、114、116、118、122附接到PCB。

[0031] 电感器102可包括引线104A、104B,所述引线104A、104B可与电感器102导电并支撑电感器102。引线104A、104B可包括用于将电感器102电连接到其它部件的电感器端子。引线104A、104B可通过相应的连接器106A、106B附接到导电材料120和电连接部122。连接器106A、106B可包括焊料、导电膏或粘合剂,或用于将引线104A、104B固定到导电材料120和电连接部122的任何其它合适的材料。

[0032] 导电材料120可以类似于图1中的开关节点14、图2中的开关节点64、和/或图3中的夹84的方式工作。导电材料120可包括夹、金属化层、带、引线结合、和/或任何其它合适的导电材料。导电材料120可部分地包封在绝缘层108中用于电绝缘并部分地暴露用于改善的热消散。电连接部122可包括金属化层、螺柱、铜柱、镀覆通孔(PTH:plated-through hall)、和/或任何其它合适的导电材料。本公开的PTH可包括具有通过绝缘层108的金属镀覆的导电路径。绝缘层108可包括层合衬底、模制化合物、芯片嵌入式衬底、封装材料、或任何其它合适的绝缘材料。绝缘层108可用诸如焊接掩模、阻焊材料、玻璃纤维、和/或诸如模制化合物的环氧树脂材料的介电材料覆盖。

[0033] 电连接部112、114、116、118可包括用于IC 110中的晶体管的控制端子。电连接部112、114、116、118还可包括用于高压侧晶体管的漏极端子和用于低压侧晶体管的源极端子。电连接部122可包括类似于图1中的输出节点18的输出节点。电连接部122可与IC 110电隔离并且被配置成用来传送设备100的输出信号。来自电连接部122的输出信号可包括小于由IC110接收的输入电压的电压幅度的电压幅度。

[0034] 根据本公开的技术,装置100可包括在侧面129之上的至少五个电连接部112、114、116、118、122。在五个电连接部112、114、116、118、122在侧面129之上的情况下,装置100可容易地附接到PCB。侧面129之上的五个电连接部112、114、116、118、122可简化装置100所位

于的较大系统的设计工艺。

[0035] 附接到PCB的,在一侧之上具有少于五个的电连接部的装置,可需要附加的部件和连接部以将晶体管端子与外部装置电连接。通过在侧面129之上设置至少五个电连接部112、114、116、118、122,电连接部112、114、116、118、122可连接到PCB中的迹线。纵向晶体管可允许诸如导电材料120的开关节点位于IC 110的顶侧之上,同时至少五个电连接部112、114、116、118、122在侧面129之上暴露。二者负载端子在IC 110的同一侧之上的横向晶体管可能不允许设备100的设计优点。

[0036] 图5是根据本公开的一些示例的,包括IC 110、电感器102、和在侧面139之上的至少五个电连接部112、114、116、118、134、138的装置130的侧视图。装置130的侧面139可安装在PCB(图5中未示出)之上或附接到PCB,使得绝缘层132和电连接部112、114、116、118、134、138附接到PCB。在一些示例中,电感器102可具有比IC 110更大的占用空间,使得IC 110可位于引线104A、104B之间,连接器106A、106B可直接附接到PCB。

[0037] 导电材料136和电连接部134可以与图1中的开关节点14、图2中的开关节点64、图3中的夹84、和/或图4中的导电材料120类似的方式工作。电连接部134可包括到IC 110中的高压侧晶体管的源极端子、IC 110中的低压侧晶体管的漏极端子、和引线104A的电连接。电连接部134可与IC 110电隔离。导电材料136可包括夹、金属化层、带、引线结合和/或任何其它合适的导电材料。导电材料136可通过金属化层、螺柱、铜柱、PTH和/或任何其它合适的导电材料电连接到在侧面139之上的电连接部134。电连接部138可以类似于图4中的电连接部122的方式工作。绝缘层132可包括层合衬底、模制化合物、芯片嵌入式衬底、封装材料、或任何其它合适的绝缘材料。电连接部138可作为类似于图1中的输出节点18的输出节点工作,电连接部138可包括金属化层、螺柱、铜柱、PTH、和/或任何其它合适的导电材料。

[0038] 图6是根据本公开的一些示例的包括IC 110、电感器102、以及在侧面149之上的至少五个电连接部112、114、116、118、144的装置140的侧视图。装置140的侧面149可安装在PCB(图6中未示出)之上或附接到PCB,使得绝缘层142和电连接部112、114、116、118、144附接到PCB。

[0039] 导电材料146和电连接部144可以与图1中的开关节点14、图2中的开关节点64、图3中的夹84、图4中的导电材料120、和/或图5中的导电材料136类似的方式工作。电连接部144可包括到IC 110中的高压侧晶体管的源极端子、IC 110中的低压侧晶体管的漏极端子、和引线104A的电连接。导电材料146可包括夹、金属化层、带、引线结合、和/或任何其它合适的导电材料。导电材料146可通过金属化层、螺柱、铜柱、PTH、和/或任何其它合适的导电材料电连接到电连接部144。电连接部148可延伸到图6中的页面中或页面之外以连接到内部或外部部件。电连接部148可与IC110电隔离。绝缘层142可包括层合衬底、模制化合物、芯片嵌入式衬底、封装材料、或任何其它合适的绝缘材料。

[0040] 图7是根据本公开的一些示例的包括IC 110和电感器102的装置150的侧视图。如果电连接部154、156、158、160在图7中的页面内或页面之外电连接到侧面159,那么尽管图7中未示出,设备150可包括在侧面159之上的至少五个电连接部。装置150的侧面159可安装在PCB(图7中未示出)之上或附接到PCB,使得绝缘层152和电连接部164、166附接到PCB。电连接部154、156、158、160中的一个或一个以上可通过到侧面159的连接在图7中的页面内或页面之外附接到PCB。

[0041] 导电材料162和电连接部166可以类似于图1中的开关节点14、图2中的开关节点64、图3中的夹84、图4中的导电材料120、图5中的导电材料136、和/或图6中的导电材料146的方式工作。电连接部166可包括到IC 110中的高压侧晶体管的源极端子、IC 110中的低压侧晶体管的漏极端子、和引线104A的电连接。电连接部166可以包括夹、金属化层、带、引线结合、和/或任何其它合适的导电材料。导电材料162可电连接到电连接部166。导电材料162和电连接部164中每个可包括金属化层、螺柱、铜柱、PTH、和/或任何其它合适的导电材料。电连接部164可与IC 110电隔离。绝缘层152可包括层合衬底、模制化合物、芯片嵌入式衬底、封装材料、或任何其它合适的绝缘材料。

[0042] 图8是示出根据本公开的一些示例的用于构造包括在一侧之上的至少五个电连接部的装置的示例技术170的流程图。技术170是参考图4中的装置100进行描述的，尽管例如图5-7中的装置130、140、150的其它部件可例证类似的技术。

[0043] 图8的技术包括形成包括第一晶体管和第二晶体管(172)的IC 110。第一晶体管可包括高压侧晶体管，第二晶体管可包括低压侧晶体管。两个晶体管可包括功率纵向FET或被配置成用来作为半桥电路工作的任何其他合适的晶体管。

[0044] 图8的技术还包括将电感器102的第一电感器端子104A电连接到第一晶体管和第二晶体管以形成装置(174)。第一电感器端子，即引线104A可电连接到第一晶体管的源极端子和第二晶体管的漏极端子。第一电感器端子、第一晶体管、第二晶体管之间的连接可包括导电材料120，所述导电材料120可作为开关节点工作。

[0045] 作为图8的技术的一部分，装置100的侧面129包括至少五个电连接部112、114、116、118、122(176)。电连接部112、114、116、118可包括用于IC 110中的晶体管的端子。电连接部122可包括输出节点。如果装置100附接到PCB，那么电连接部112、114、116、118、122可电连接到PCB中的迹线。

[0046] 以下编号的示例示出了本公开的一个或一个以上方面。

[0047] 示例1 装置包括IC，所述IC包括第一晶体管和第二晶体管。所述装置还包括电感器，所述电感器包括第一电感器端子和第二电感器端子，其中，所述第一电感器端子电连接到第一晶体管和第二晶体管。装置还包括在装置的第一侧之上的至少五个电连接部。

[0048] 示例2 示例1的装置，其中，所述至少五个电连接部包括到第一晶体管的第一控制端子的第一电连接部、到第二晶体的第二控制端子的第二电连接部、到第一晶体管的第一漏极端子的第三电连接部、和到第二晶体的第二源极端子的第四电连接部。

[0049] 示例3 示例1或2或其组合的装置，其中，所述至少五个电连接部包括到电感器的第二电感器端子的第五电连接部。

[0050] 示例4 示例1至3中的任一个或其组合的装置，其中，所述至少五个电连接部包括到所述第一晶体管的第一源极端子、所述第二晶体的第二漏极端子、以及第一电感器端子的第六电连接部。

[0051] 示例5 示例1至4中的任一个或其组合的装置，还包括附接到IC的绝缘层，其中，第五电连接部包括穿过在装置的第一侧与第二电感器端子之间的绝缘层的导电路径，导电路径与IC电隔离。

[0052] 示例6 示例1至5中的任一个或其组合的装置，其中，第一电连接部被配置成用来接收驱动器信号，第二电连接部被配置成用来接收驱动器信号，第三电连接部被配置成用

来接收输入信号,第四电连接部被配置成用来连接到参考电压,第五电连接部被配置成用来传送输出信号。

[0053] 示例7 示例1至6中的任一个或其组合的装置,其中,所述装置被配置成用来作为半桥功率转换器工作;装置的第一侧被配置成用来附接到印刷电路板;输入信号是直流(DC)电信号;输出信号是DC电信号;输入信号的电压幅度高于输出信号的电压幅度。

[0054] 示例8 示例1至7中的任一个或其组合的装置,其中,所述至少五个电连接部包括到第一晶体管的第一源极端子、第二晶体管的第二漏极端子、以及第一电感器端子的第五电连接部。

[0055] 示例9 示例1至8中的任一个或其组合的装置,其中,所述第一晶体管包括第一纵向功率晶体管,所述第一纵向功率晶体管包括在IC的第一侧之上的第一控制端子;在IC的第一侧之上的第一漏极端子;和在IC的第二侧之上的第一源极端子;第二晶体管包括第二纵向功率晶体管,所述第二纵向功率晶体管包括在IC的第一侧之上的第二控制端子;在IC的第二侧之上的第二漏极端子;和在IC的第一侧之上的第二源极端子;第一电感器端子电连接到第一源极端子和第二漏极端子。

[0056] 示例10 一种包括形成IC的方法,所述IC包括第一晶体管和第二晶体管。该方法还包括将电感器的第一电感器端子电连接到第一晶体管和第二晶体管以形成装置。该装置的第一侧包括至少五个电连接部。

[0057] 示例11 示例10的方法,还包括将至少五个电连接部中的第一电连接部电连接到第一晶体管的第一控制端子。该方法还包括将至少五个电连接部中的第二电连接部电连接到第二晶体管的第二控制端子。该方法还包括将至少五个电连接部中的第三电连接部电连接到第一晶体管的第一漏极端子。该方法还包括将至少五个电连接部中的第四电连接部电连接到第二晶体管的第二源极端子。

[0058] 示例12 示例10或11或其组合的方法,还包括将所述至少五个电连接部中的第五电连接部电连接到电感器的第二电感器端子。

[0059] 示例13 示例10至12中的任一个或其组合的方法,还包括将所述至少五个电连接部中的第六电连接部电连接到第一晶体管的第一源极端子、第二晶体管的第二漏极端子、和第一电感器端子。

[0060] 示例14 示例10至13中的任一个或其组合的方法,还包括将绝缘层附接到IC,其中,电连接第五电连接部包括在绝缘层中形成导电路径;导电路径与IC电隔离。

[0061] 示例15 示例10至14中的任一个或其组合的方法,其中,第一电连接部被配置成用来接收驱动器信号;第二电连接部被配置成用来接收驱动器信号;第三电连接部被配置成用来接收输入信号;第四电连接部被配置成用来连接到参考电压;第五电连接部被配置成用来传送输出信号。

[0062] 示例16 示例10至15中的任一个或其组合的方法,其中,所述装置被配置成用来作为半桥功率转换器工作;装置的第一侧被配置成用来附接到印刷电路板;输入信号是直流(DC)电信号;输出信号是DC电信号;输入信号的电压幅度高于输出信号的电压幅度。

[0063] 示例17 示例10至16中的任一个或其组合的方法,还包括将所述至少五个电连接部中的第五电连接部电连接到第一晶体管的第一源极端子、第二晶体管的第二漏极端子、和第一电感器端子。

[0064] 示例18 一种功率转换器装置包括IC,所述IC包括第一纵向功率晶体管和第二纵向功率晶体管,其中,第一纵向功率晶体管包括第一控制端子、第一漏极端子、和第一源极端子,第二纵向功率晶体管包括第二控制端子、第二漏极端子、和第二源极端子。功率转换器装置还包括电感器,所述电感器包括第一电感器端子和第二电感器端子,其中,所述第一电感器端子电连接到第一源极端子和第二漏极端子。功率转换器装置还包括在功率转换器装置的第一侧之上的至少五个电连接部,其中,所述至少五个电连接部包括到第一控制端子的第一电连接部、到第二控制端子的第二电连接部、到第一漏极端子的第三电连接部、以及到第二源极端子的第四电连接部。

[0065] 示例19 示例18的功率转换器装置,其中,至少五个电连接部包括到第二电感器端子的第五电连接部;第一电连接部被配置成用来接收驱动器信号。第二电连接部被配置成用来接收驱动器信号,第三电连接部被配置成用来接收输入直流(DC)电信号。第四电连接部被配置成用来连接到参考电压,第五电连接部被配置成用来传递输出DC电信号。输入DC电信号的电压幅度高于输出DC电信号的电压幅度。

[0066] 示例20 示例18或19或其组合的功率转换器装置,还包括附接到IC的绝缘层,其中,至少五个电连接部包括到第一源极端子、第二漏极端子、和第一电感器端子的第六电连接部。第五电连接部包括穿过在功率转换器装置的第一侧与第二电感器端子之间的绝缘层的第一导电路径;第一导电路径与IC电隔离。装置的第一侧被配置成用来附接到印刷电路板,第六电连接部包括穿过在功率转换器装置的第一侧与第一电感器端子之间的绝缘层的第二导电路径。

[0067] 已经描述了本公开的各种示例。深入考虑了所描述的系统、运行或功能的任何组合。这些和其它示例在所附权利要求的范围内。

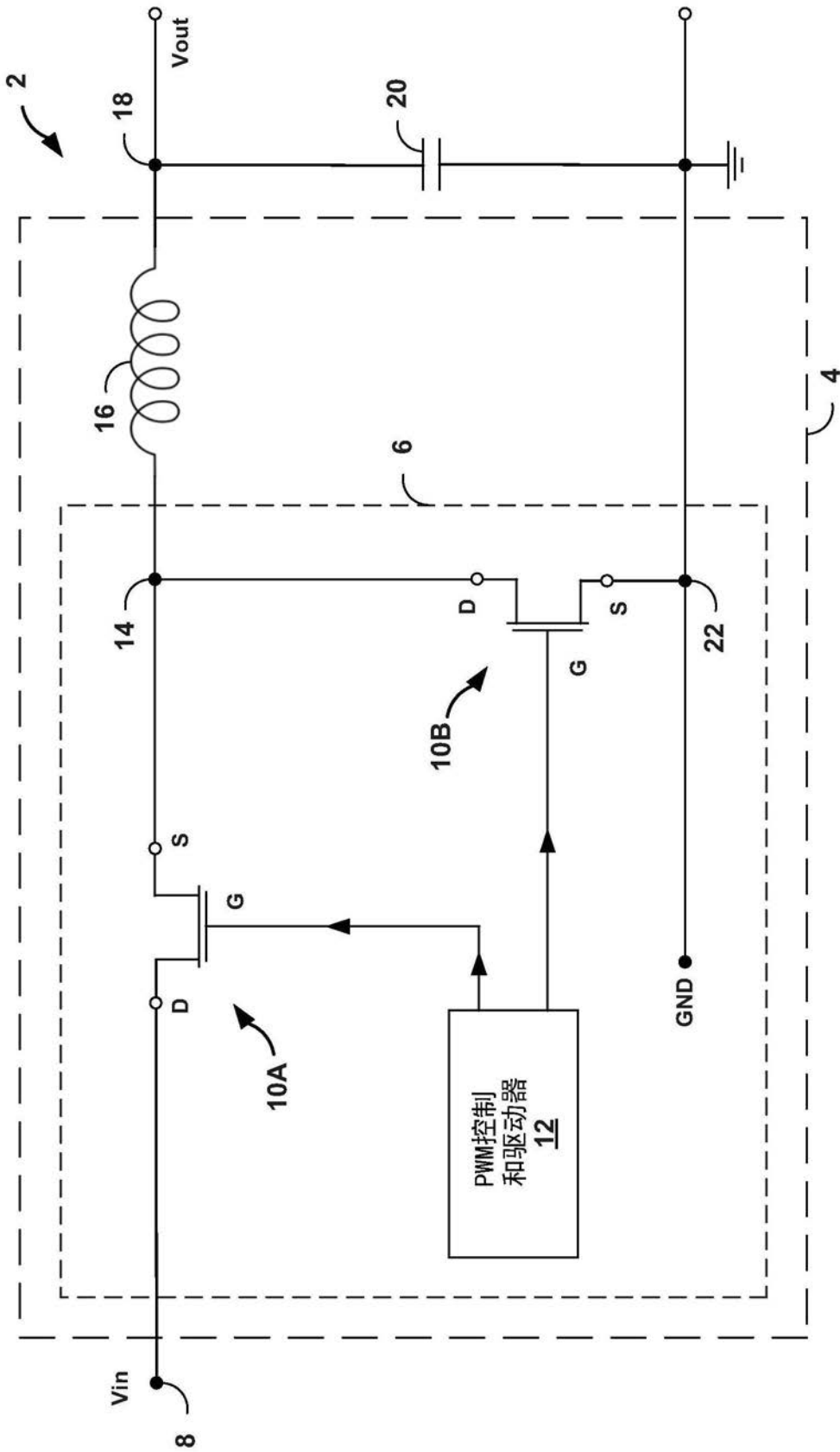


图1

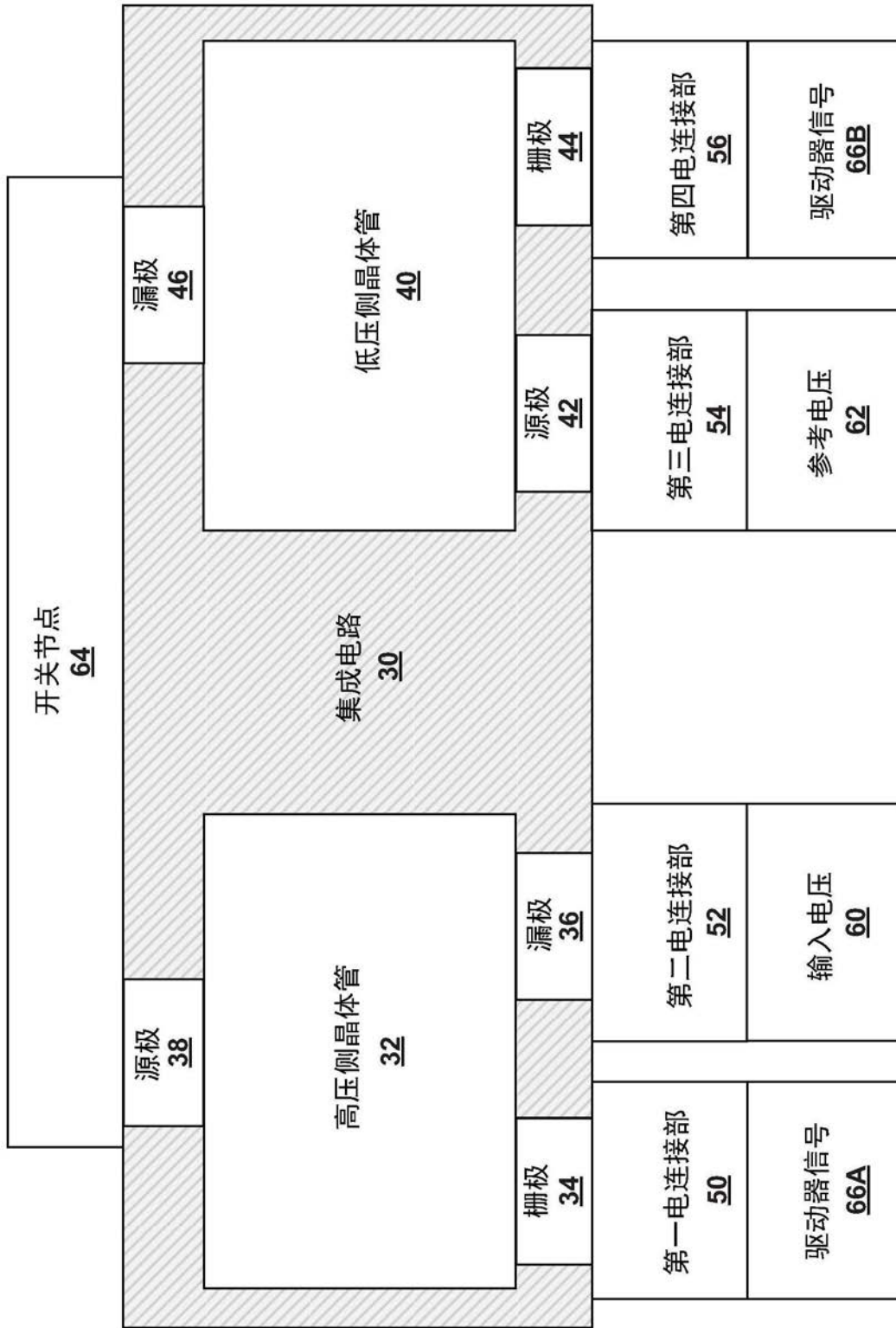


图2

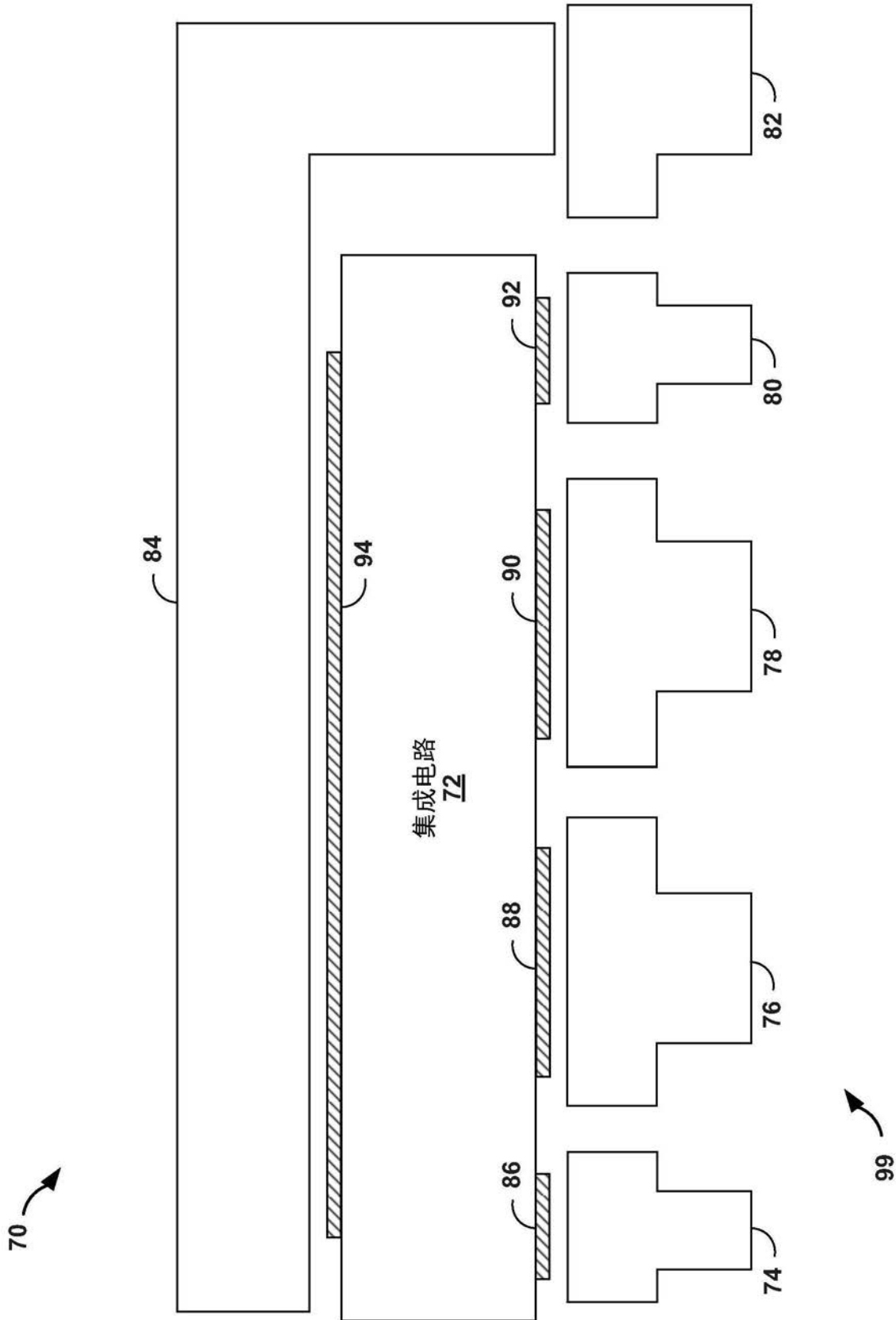


图3

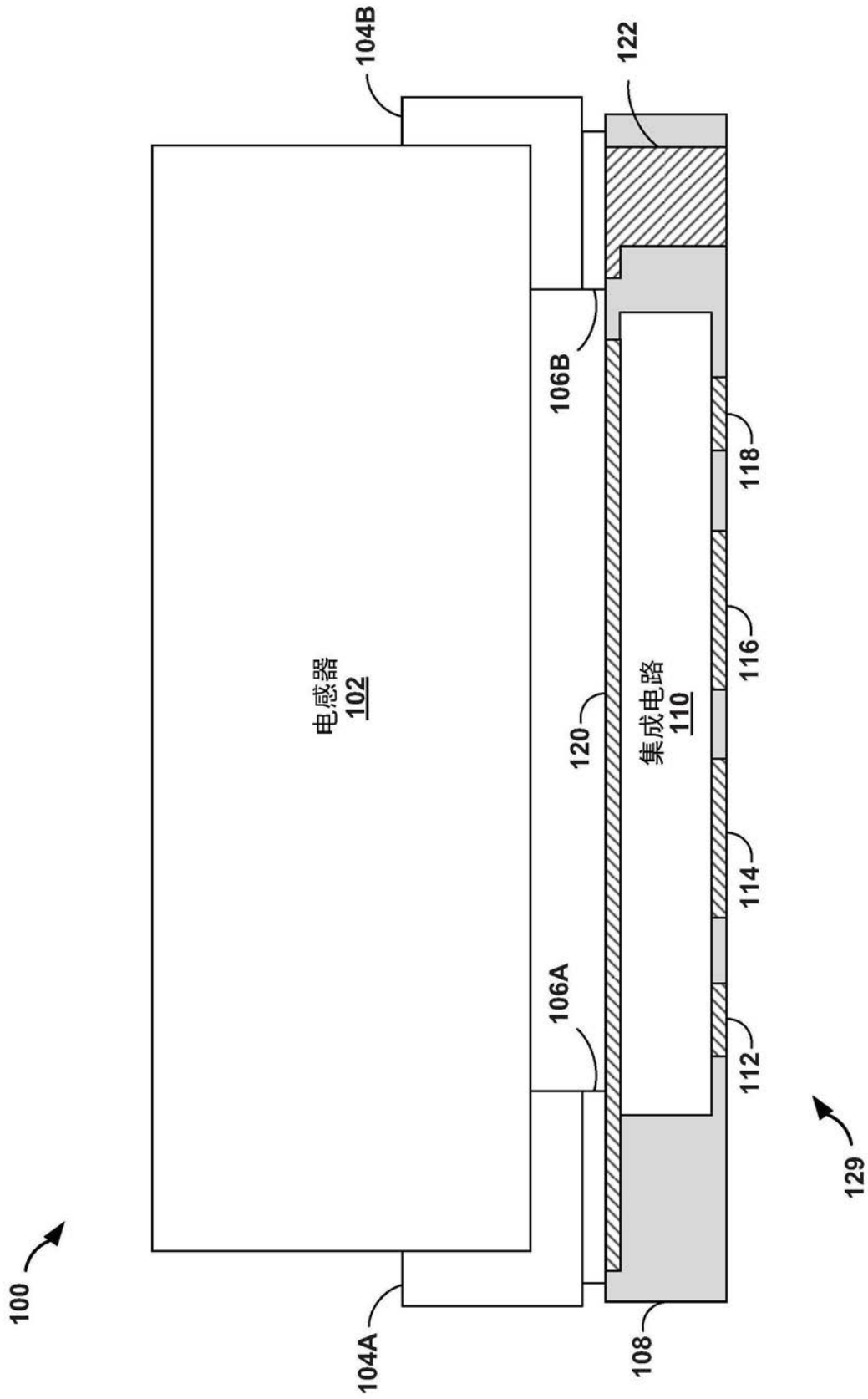


图4

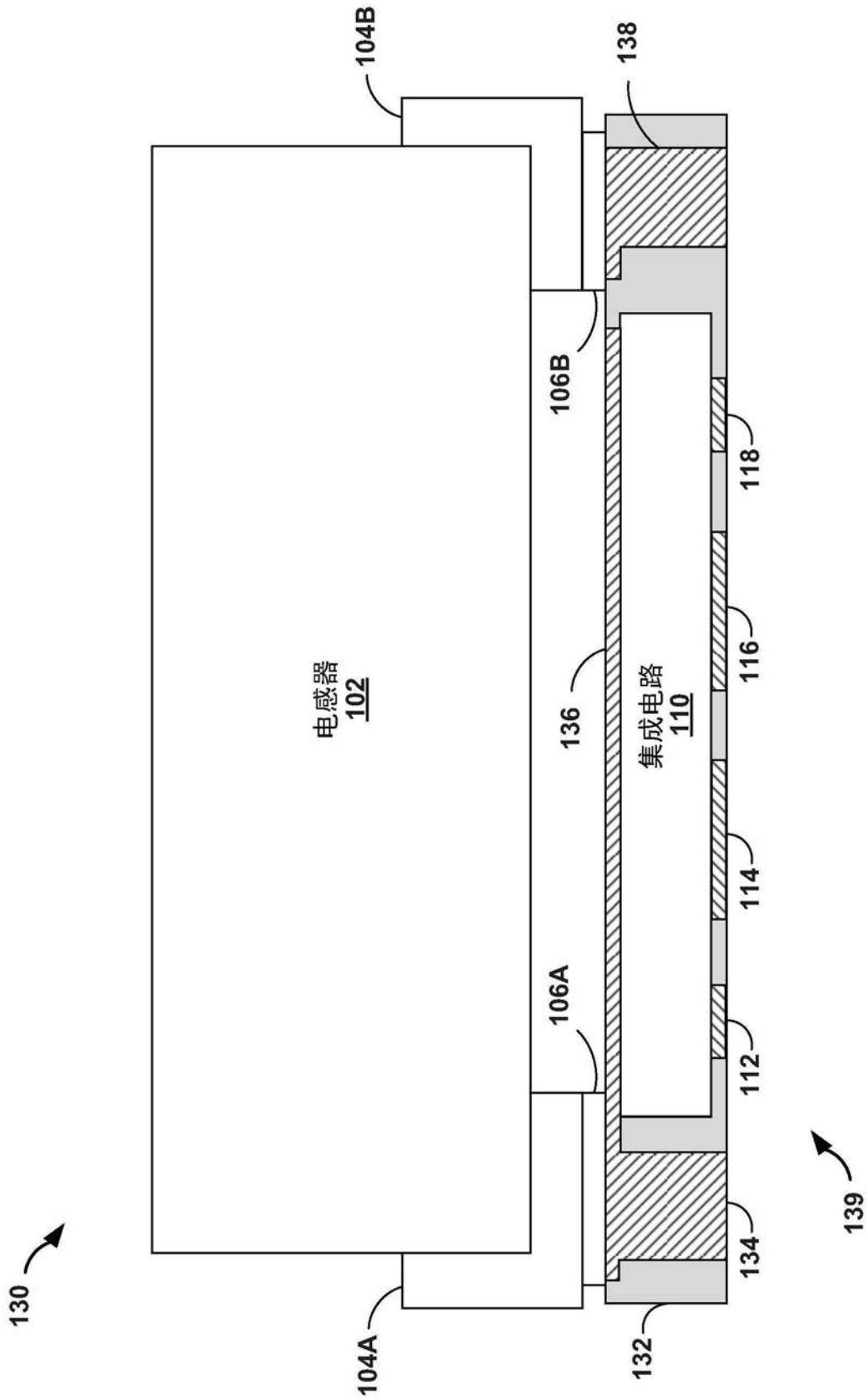


图5

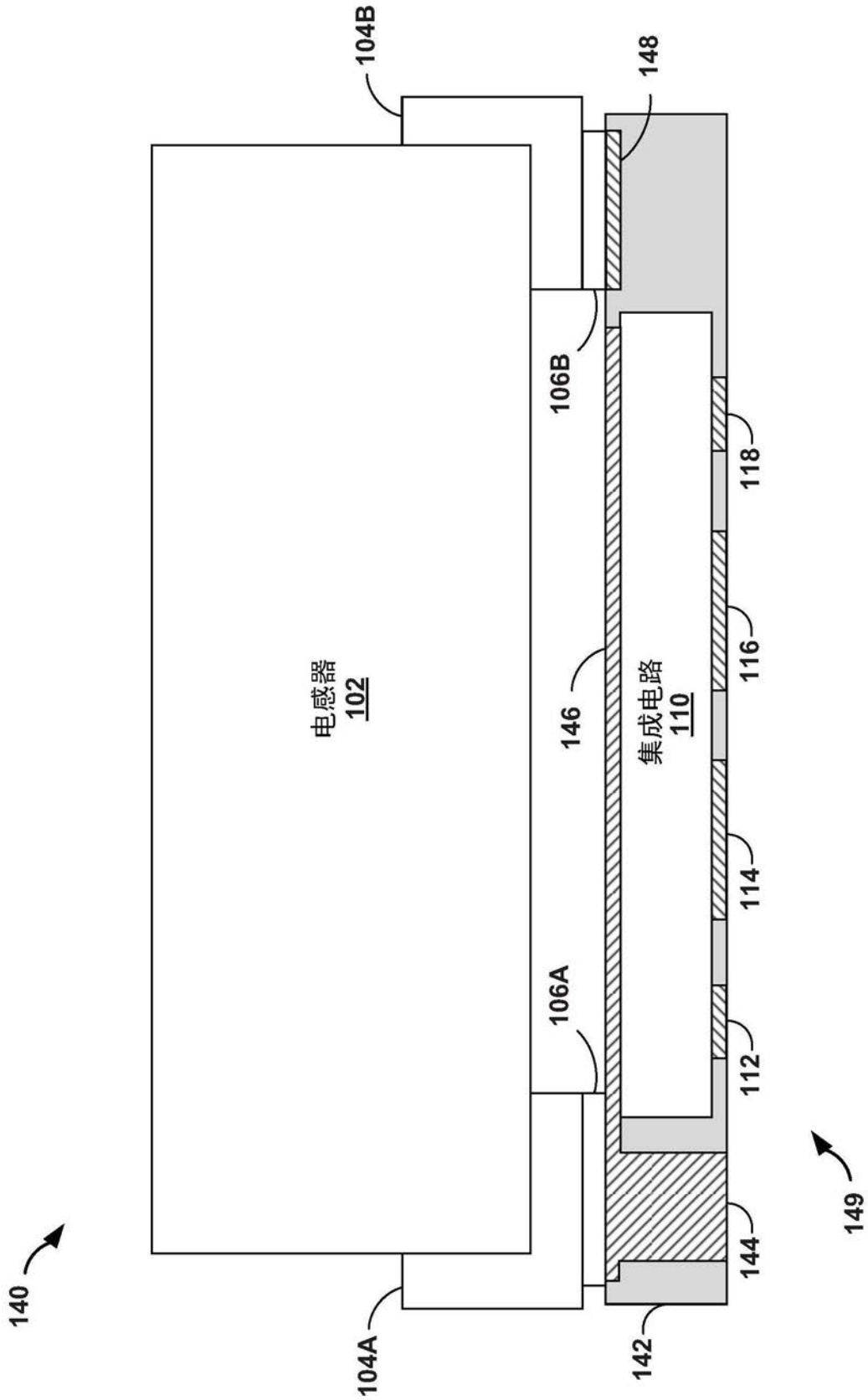


图6

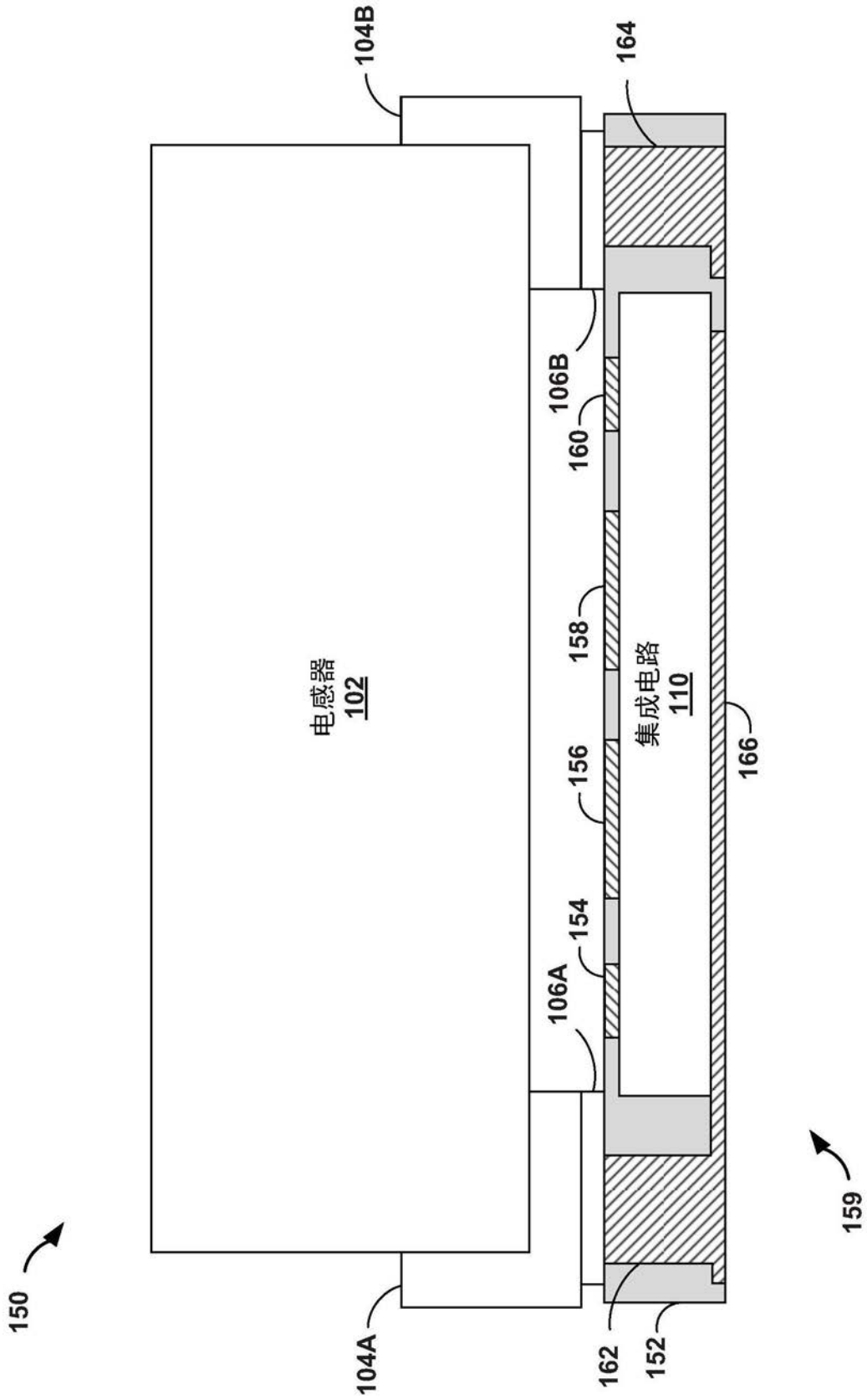


图7

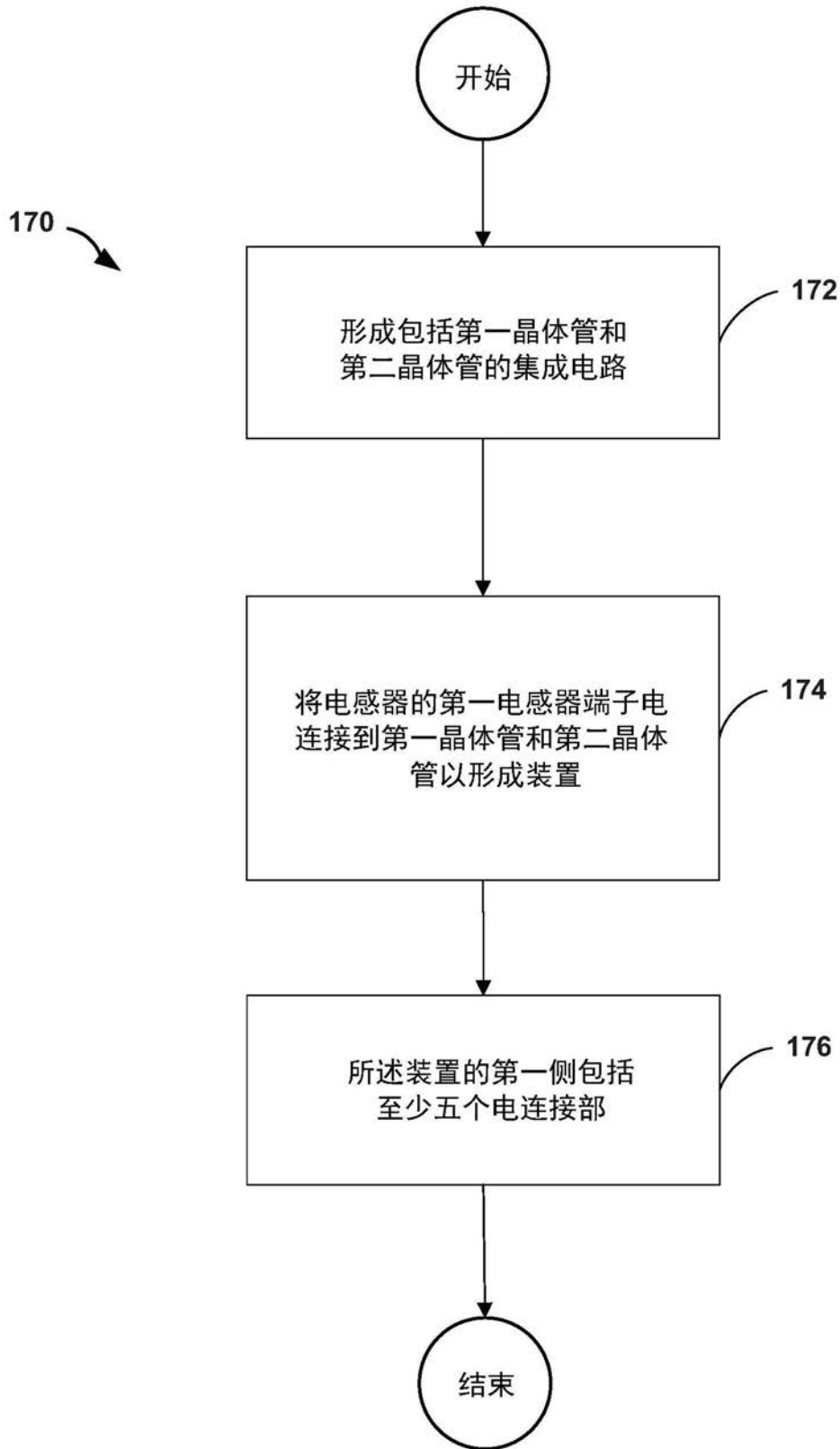


图8