



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I388000B1

(45) 公告日：中華民國 102 (2013) 年 03 月 01 日

(21) 申請案號：098105304

(22) 申請日：中華民國 98 (2009) 年 02 月 19 日

(51) Int. Cl. : H01L21/20 (2006.01)

H01L21/36 (2006.01)

(30) 優先權：2009/01/29 南韓

10-2009-0007042

(71) 申請人：漢陽大學校產學協力團 (南韓) INDUSTRY-UNIVERSITY COOPERATION  
FOUNDATION, HANYANG UNIVERSITY (KR)

南韓

(72) 發明人：吳在應 OH, JAE-EUNG (KR)

(74) 代理人：蔡坤財；李世章

(56) 參考文獻：

KR 10-0833897

審查人員：湯欽全

申請專利範圍項數：9 項 圖式數：12 共 0 頁

(54) 名稱

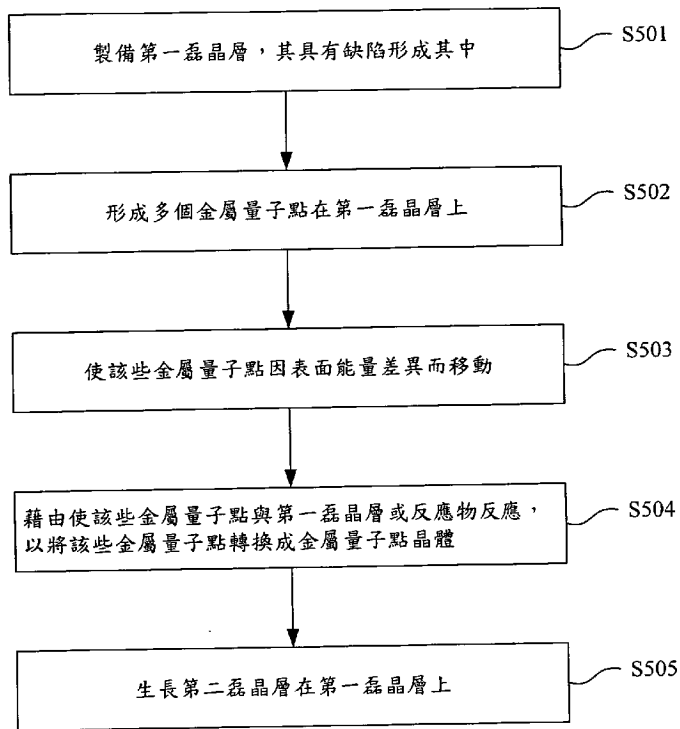
磊晶生長方法及使用該方法所形成之磊晶層結構

METHOD FOR EPITAXIAL GROWTH AND EPITAXIAL LAYER STRUCTURE USING THE  
METHOD

(57) 摘要

本發明提供一種用於磊晶生長之方法，其係藉由當第二磊晶層生長在具有缺陷形成其中之第一磊晶層上時將第二磊晶層中產生的缺陷減到最小來保持穩定的光學和電氣特性，以及一種使用該方法形成之磊晶層結構。該方法包含：製備一第一磊晶層，該第一磊晶層具有一缺陷形成於其中；形成一金屬量子點在該第一磊晶層上；使該金屬量子點因表面能量差異而移動到該第一磊晶層之一臺階上；將該金屬量子點轉換成一金屬量子點半導體晶體，該金屬量子點半導體晶體之晶格常數係相應於該第一磊晶層之晶格常數；及生長一第二磊晶層在該第一磊晶層上。

There are provided a method for epitaxial growth capable of securing stable optical and electrical characteristics by minimizing defects produced in a second epitaxial layer when growing the second epitaxial layer on a first epitaxial layer having defects formed therein, and an epitaxial layer structure using the method. The method includes preparing a first epitaxial layer having a defect formed therein, forming a metal quantum dot on the first epitaxial layer, allowing the metal quantum dot to be moved onto a step of the first epitaxial layer due to a difference of surface energy, converting the metal quantum dot into a metal quantum-dot semiconductor crystal having a lattice constant corresponding to that of the first epitaxial layer, and growing a second epitaxial layer on the first epitaxial layer.



第 5 圖

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於磊晶生長之方法以及使用該方法形成之磊晶層結構。特別地，本發明係關於來保持穩定的光學和電氣特性之磊晶生長方法，其係藉由當第二磊晶層生長在具有缺陷形成其中之第一磊晶層上時將第二磊晶層中產生的缺陷減到最小，以及使用該方法形成之之磊晶層結構。

### 【先前技術】

磊晶生長係指一種在單晶基材上形成新單晶層的製程。藉由磊晶生長形成的新單晶層稱為磊晶層。在磊晶生長中，單晶基材與磊晶層可以由相同的材料(同質磊晶)或不同的材料(異質磊晶)來形成。在此兩狀況中，單晶基材的晶格常數必須相同於或類似於磊晶層。

當具有晶格常數不同於單晶基材的材料生長成為磊晶層而具有臨界厚度或更厚時，相應的磊晶層中無法避免缺陷(例如差排(dislocation)或微雙晶(micro-twin))的產生。該些在磊晶層中的缺陷被傳送到形成在磊晶層上的薄膜，因而惡化了整個元件的光學和電氣性質。當單晶基材的晶格常數與磊晶層的晶格常數相同時，隨後的磊晶生長也會被單晶基材的內表面影響，並且因此在隨後的磊晶生長中導致一缺陷。

substrate”)等等中

如前所述，在根據相關技藝之避免晶格缺陷傳送的方法中，藉由形成一個別的薄膜(例如超晶格層或緩衝層)或藉由使用一獨立的沉積設備來將磊晶層中的缺陷減到最小。因此，處理是複雜的，並且處理效率是差的。

同時，本案申請人已經在韓國專利第 833897 號中揭示一種方法，其在第一磊晶層上形成多個量子點(quantum dot)，以及缺陷由該些量子點來修復。但是，需要相應的方式來增加缺陷修復效率。

### 【發明內容】

本發明提供一種磊晶生長方法，其係藉由當第二磊晶層生長在具有缺陷形成其中之第一磊晶層上時將第二磊晶層中產生的缺陷減到最小來保持穩定的光學和電氣特性，以及一種使用該方法形成之磊晶層結構。

在一態樣中，提供一種用於磊晶生長之方法，該方法包含：製備一第一磊晶層，該第一磊晶層具有一缺陷形成於其中；形成一金屬量子點在該第一磊晶層上；使該金屬量子點因表面能量差異而移動到該第一磊晶層之一臺階上；將該金屬量子點轉換成一金屬量子點半導體晶體，該金屬量子點半導體晶體之晶格常數係相應於該第一磊晶層之晶格常數；及生長一第二磊晶層在該第一磊晶層上。

在第四操作步驟中，藉由使該金屬量子點與該第一磊晶層反應或藉由使該金屬量子點與一反應物反應，以將該金屬量子點轉換成該金屬量子點半導體晶體。該反應物可以是構成該第一磊晶層之材料的 V 或 VI 族陰離子。該第二磊晶層之晶格常數可以相應於該第一磊晶層之晶格常數。該第一和第二磊晶層之間晶格常數的不適配度可以位在 10% 內。

該第一磊晶層可以是一基材，並且該基材可以是矽單晶基材、矽多晶基材、鍺單晶基材、GaAs 單晶基材、InAs 單晶基材、GaN 單晶基材以及藍寶石單晶基材中任一者。該第一和第二磊晶層可以由二元化合物半導體(包括 GaAs、AlAs、InAs、GaSb、AlSb、InSb、GaN、AlN、InN、GaP、AlP、InP、ZnO 與 MgO 中任一者)、三元化合物半導體或四元化合物半導體來製成，或者該第一和第二磊晶層可以形成為至少兩個三元或四元化合物半導體堆疊一起的結構。

在另一態樣中，提供一種磊晶層結構，該磊晶層結構包含：一第一磊晶層，具有一缺陷形成於其中；一金屬量子點半導體晶體，位在該第一磊晶層之一臺階上，該金屬量子點半導體晶體之晶格常數係相應於該第一磊晶層之晶格常數；及一第二磊晶層，形成在該第一磊晶層上，該第二磊晶層之晶格常數係相應於該第一磊晶層之晶格常數。

## 【實施方式】

現將參照附圖來更詳細敘述示範性實施例，其中附圖係顯示該些示範性實施例。然而，此揭示能夠以許多不同的形式來呈現，並且不應被解讀成限制在本文提供的該些示範性實施例中。又，這些示範性實施例係被提供而使得此揭示是完整且完全的，並且可使熟習此技術領域之人士瞭解此揭示的範疇。在此節中，可以省略公知的特徵和技術的細節，以避免所提供實施例不必要地被模糊化。

本文使用的術語僅為了描述特定實施例，並且不會限制住此揭示。如同在此所使用者，「一」、「一個」和「該」係意圖包括複數形式，除非本文有清楚地指出除外。再者，使用術語「一」、「一個」並非表示數量的限制，而係表示至少一個此物件的存在。可進一步瞭解的是，本文中使用的術語「包含」與/或「至少包含」或「包括」與/或「包括有」係表示所敘述之特徵、區域、整數、步驟、操作、構件與/或部件的存在，但並不排除額外之一或多個其他特徵、區域、整數、步驟、操作、構件、部件與/或其群組的存在。

除非有定義，所有本文中使用的術語(包括技術和科學術語)具有與熟習此技術領域之人士所共同瞭解的相同意義。可進一步瞭解的是，術語(例如在共同使用的字典中所定義者)應被解讀成具有與相關技藝和本文中上下

文的意義一致的意義，並且將不會以理想化或過度正式的方式來解讀，除非本文有詳細地定義。

在圖式中，相同的元件符號代表相同的元件。圖式的形狀、尺寸和區域可以誇張化以為了清晰性。

本文揭示的磊晶生長方法的整個製程是在具有缺陷形成其中的一第一磊晶層上生長一第二磊晶層，其可以將傳送到第二磊晶層的缺陷減到最小。缺陷傳送是藉由形成在第一磊晶層上的金屬量子點半導體晶體來避免。一量子點形成材料與第一磊晶層係彼此充分地晶格匹配。在此，第一磊晶層可以是一基材。

第一磊晶層中的缺陷係諸如差排(dislocation)或微雙晶(micro-twin)的晶格缺陷。為了去除晶格缺陷或將其減到最小，多個金屬量子點形成在第一磊晶層上，以及一相應的量子點移動到形成在第一磊晶層中的一缺陷上。接著，藉由使金屬量子點與該第一磊晶層或一反應物反應以形成金屬量子點半導體晶體，因此修復了該缺陷。故，可以避免形成在第一磊晶層上之缺陷的傳送。

以下，將參照附圖來詳細描述根據一實施例的磊晶生長方法。

第 5 圖為示出根據一實施例之磊晶生長方法的流程圖。第 6 圖為依序示出根據該實施例之磊晶生長方法的截面圖。

如第 5 圖和第 6(a)圖所示，首先製備具有缺陷形成其中的一第一磊晶層 602 (S501)。第一磊晶層 602 可以形

成在一基材 601 上，或第一磊晶層 602 本身可以是一基材。以下，將描述第一磊晶層 602 第一磊晶層 602 的實例。第一磊晶層 602 可以由二元化合物半導體(包括 GaAs、AlAs、InAs、GaSb、AlSb、InSb、GaN、AlN、InN、GaP、AlP、InP、ZnO 與 MgO 中任一者)、三元化合物半導體或四元化合物半導體來製成。替代地，第一磊晶層 602 可以形成為至少兩個三元或四元化合物半導體堆疊一起的結構。

基材 601 與第一磊晶層 602 的晶格常數係彼此不同。所以，當第一磊晶層 602 生長達一臨界厚度或更厚時，諸如差排或微雙晶的缺陷 603 產生在第一磊晶層 602 中。例如，若具有不同晶格常數的一第一單晶層生長在平面方位(011)的基材上，一缺陷係如第 8 圖所示在不同於基材晶體方向(即微雙晶)的{111}方向生長。第 8 圖的上半部為穿透式電子顯微鏡(TEM)照片，其顯示形成在基材上之一單晶層的微雙晶；而第 8 圖的下半部為從 TEM 照片延伸的示意圖，其顯示原子配置。參照第 9a 圖的原子力顯微鏡(AFM)照片，可以獲得缺陷的區域，並且可以瞭解電子遷移率係下降(如第 9b 圖所示)。隨著第一磊晶層 602 的生長厚度增加，增大了一表面臺階。故，建議第一磊晶層 602 生長到厚度為 100  $\mu\text{m}$  或更薄，並且第一磊晶層 602 的生長溫度可以設定為 200-1200  $^{\circ}\text{C}$ 。

同時，若在產生如第 8 圖所示缺陷(例如微雙晶)的狀



金屬量子點 604 可以具有約 0.1 nm 至約 10  $\mu\text{m}$  的尺寸。

當第一磊晶層 602 是由矽(Si)製成時，作為金屬量子點 604 的材料可以是能參與矽化反應的金屬。當第一磊晶層 602 是由化合物半導體製成時，構成第一磊晶層 602 之材料的 II 或 III 族陽離子可以作為金屬量子點 604。

第一磊晶層 602 對應於存在缺陷 603 部分的表面(以下稱為臺階 610)係具有比正常生長之第一磊晶層 602 之表面能量更低的表面能量。故，形成在第一磊晶層 602 上之金屬量子點 604 可移動到臺階 610 上，其中該臺階 610 具有相當低的表面能量 (S503) (見第 7 圖)。故，第一磊晶層 602 中的缺陷得以主要地被修復。

在金屬量子點 604 移動到臺階 610 上的狀態下，金屬量子點 604 會被轉換成金屬量子點半導體晶體 605 (S504) (見第 6(d)圖)。詳細地說，金屬量子點半導體晶體 605 可以藉由供應一反應物(例如構成第一磊晶層 602 之材料的 V 或 VI 族陰離子)且接著使金屬量子點 604 與該反應物反應來形成。替代地，金屬量子點半導體晶體 605 可以藉由透過熱處理使金屬量子點 604 與第一磊晶層 602 反應來形成。產生的金屬量子點半導體晶體 605 具有類似於第一磊晶層 602 之晶體結構的晶體結構(即其晶格常數或晶格結構類似於第一磊晶層 602 之晶格常數或晶格結構)，並且第一磊晶層 602 上的缺陷會被修復。故，第一磊晶層 602 之整個表面具有均勻的晶格常數。

如前所述，在磊晶生長方法中，一第一磊晶層生長在

一基材上，並且多個量子點和金屬量子點半導體晶體形成在該第一磊晶層上。但是，當缺陷存在於基材中時(即當基材是多晶基材時)，該些量子點和金屬量子點半導體晶體可以依序地形成在該多晶基材上。

同時，在第一磊晶層 602 中的缺陷是藉由金屬量子點半導體晶體 605 來修復的狀態下(即在第一磊晶層 602 的整個表面具有均勻的晶格常數的狀態下)，具有晶格常數等於或類似於第一磊晶層 602 之一第二磊晶層 606 係生長在第一磊晶層 602 上(S505)(見第 6(e)圖)。在此時，藉由座落在臺階 610 上之金屬量子點 604，可以避免第一磊晶層 602 中之缺陷的傳送。故，第二磊晶層 606 係在缺陷減到最小的狀態下磊晶地生長。供參考，第二磊晶層 606 可以由二元化合物半導體(包括 GaAs、AlAs、InAs、GaSb、AlSb、InSb、GaN、AlN、InN、GaP、AlP、InP、ZnO 與 MgO 中任一者)、三元化合物半導體或四元化合物半導體來製成。替代地，第一磊晶層 602 可以形成為至少兩個三元或四元化合物半導體堆疊一起的結構。第一和第二磊晶層 602 與 606 可以由不同的材料製成。在此狀況中，為了將第二磊晶層 606 中的缺陷減到最小，第一和第二磊晶層 602 與 606 之間晶格常數的不適配度可以限制在 10% 內。

可以重複地執行一系列的單元製程，包括生長第一磊晶層、形成金屬量子點、形成金屬量子點半導體晶體和生長第二磊晶層，以將第一和第二磊晶層中之缺陷的濃

度減到最小。

如前所述，可以將根據實施例所製造之多個磊晶層的堆疊結構應用到半導體元件。可以將這樣的半導體元件應用到電路、系統等等。再者，前述多個磊晶層之堆疊結構可以形成在基材的下表面以及基材的上表面。可以將這樣的堆疊結構應用到半導體元件、電路和系統。

本文揭示之一種磊晶生長方法以及使用該方法形成的一磊晶層結構係提供下述優點。

各自形成在基材或磊晶層之缺陷上的金屬量子點半導體晶體具有對應於該基材或該磊晶層之晶體結構的晶體結構，藉此避免該基材或該磊晶層上之缺陷被傳送到經由後續製程生長的一磊晶層。

儘管已經顯示且描述示範性實施例，在不脫離本發明的精神和範疇下，熟習此技藝之人士可瞭解進行各種的形式和細節變化，本發明的範圍是由隨附申請專利範圍來界定。

此外，在不脫離本發明的基本範疇下，可以進行許多變更以適用於特定情況或本文教示的材料。因此，本發明不被限制在所揭示作為最佳模式以實施本發明的特定示範性實施例，而是本發明可以包括落入隨附申請專利範圍之範疇內的所有實施例。

### 【圖式簡單說明】

藉由參照附圖，由前述說明可以更加明瞭所揭示之示範性實施例的上述和其他態樣、特徵與優點，其中：

第 1-4 圖為根據相關技藝之避免缺陷傳送之方法的示意圖；

第 5 圖為示出根據一實施例之磊晶生長方法的流程圖；

第 6 圖為依序示出根據實施例之磊晶生長方法的截面圖；

第 7 圖為根據實施例之一量子點藉由表面能量而移動到一臺階的示意圖；

第 8 圖顯示一穿透式電子顯微鏡(TEM)照片和一原子配置，其顯示生長在基材上之一單晶層中的一缺陷，其中該基材之晶格常數不同於該單晶層之晶格常數；

第 9a 圖為一原子力顯微鏡(AFM)照片，其顯示生長在基材上之一單晶層中的一缺陷，其中該基材之晶格常數不同於該單晶層之晶格常數；

第 9b 圖為顯示電子遷移率特性依附缺陷面積的圖表；

第 10a 圖為顯示一結構之截面的 TEM 照片，其中一第二單晶層生長在一第一單晶層上，該第一單晶層中的缺陷沒有被修復；

第 10b 圖為一示意圖，其顯示藉由第一單晶層中缺陷而部分生長的第二單晶層。

### 【主要元件符號說明】

S501-S505 步驟

601 基材

602 第一磊晶層

603 缺陷

604 金屬量子點

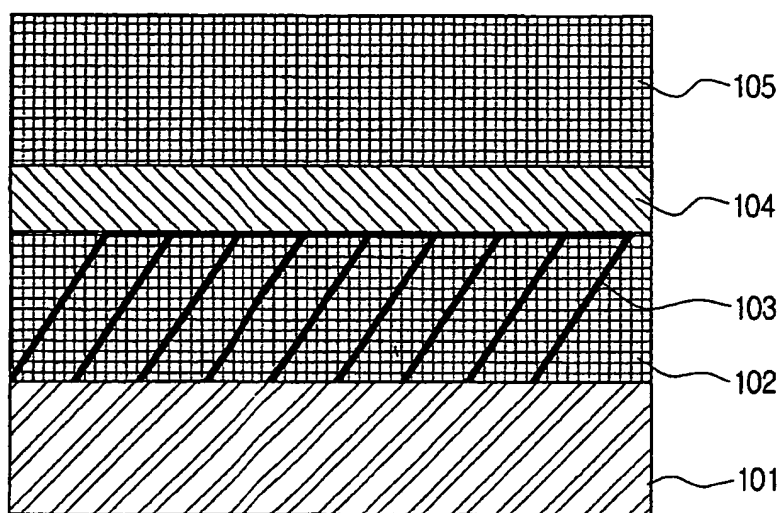
605 金屬量子點半導體晶體

606 第二磊晶層

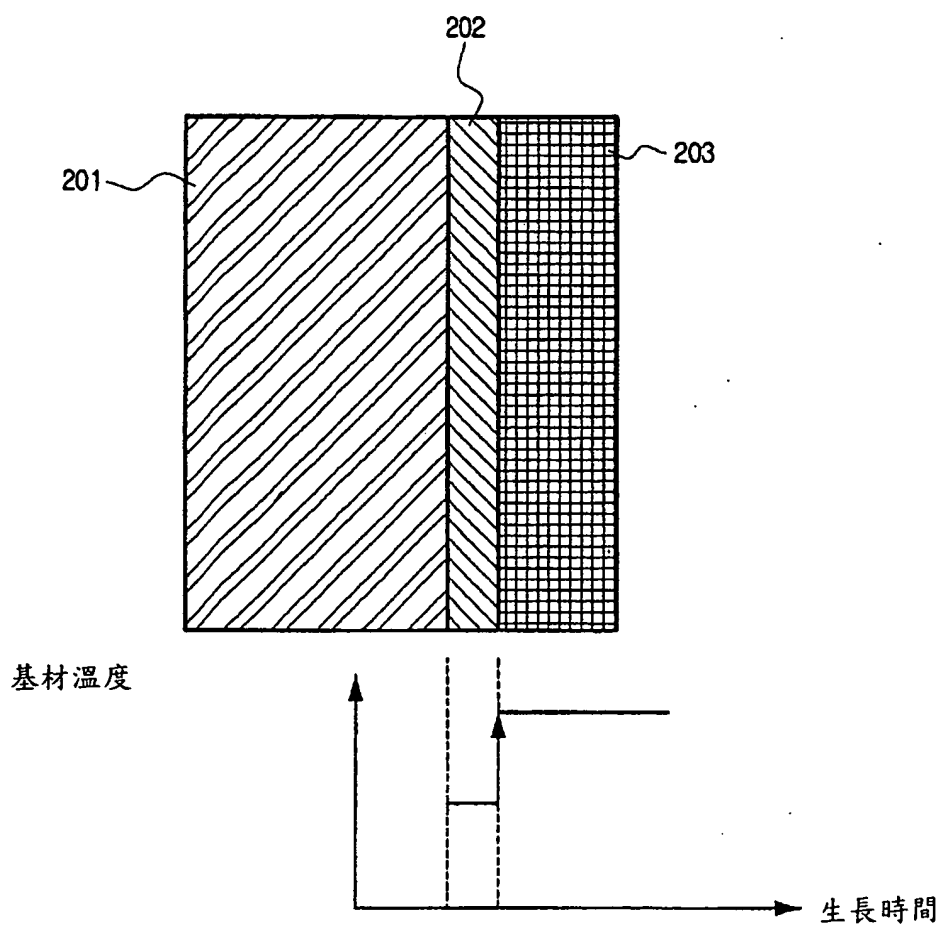
610 臺階

structure using the method. The method includes preparing a first epitaxial layer having a defect formed therein, forming a metal quantum dot on the first epitaxial layer, allowing the metal quantum dot to be moved onto a step of the first epitaxial layer due to a difference of surface energy, converting the metal quantum dot into a metal quantum-dot semiconductor crystal having a lattice constant corresponding to that of the first epitaxial layer, and growing a second epitaxial layer on the first epitaxial layer.

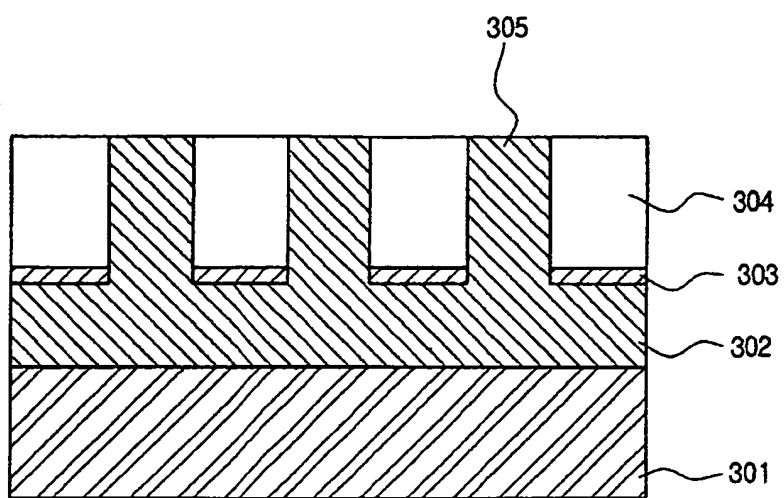
第1圖



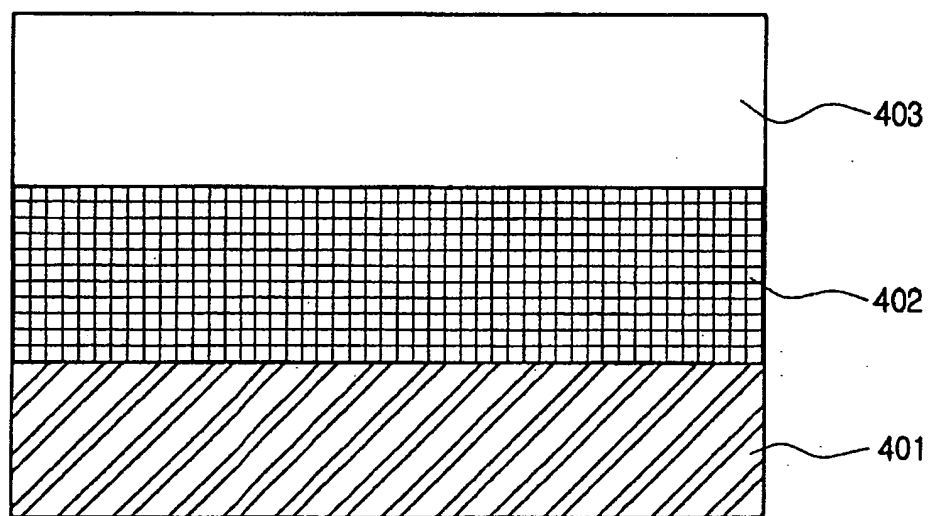
第2圖



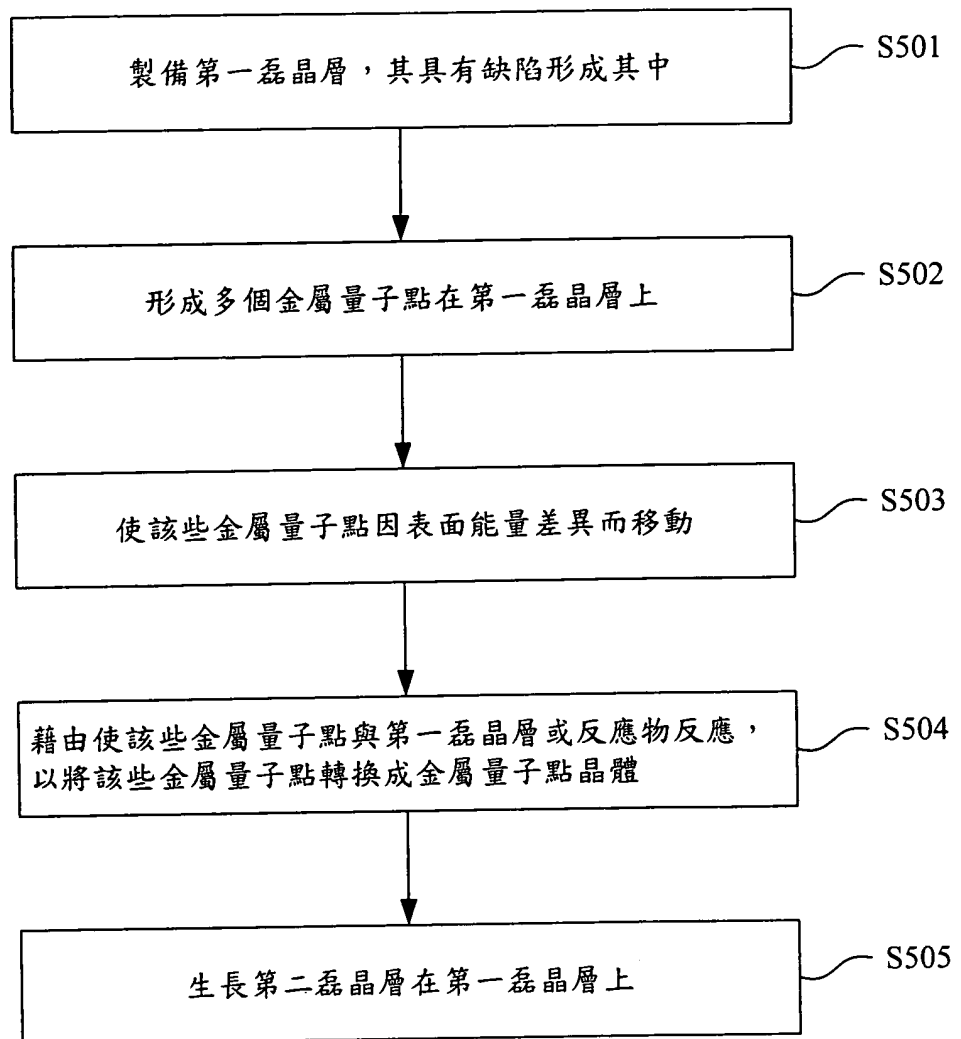
第3圖



第4圖

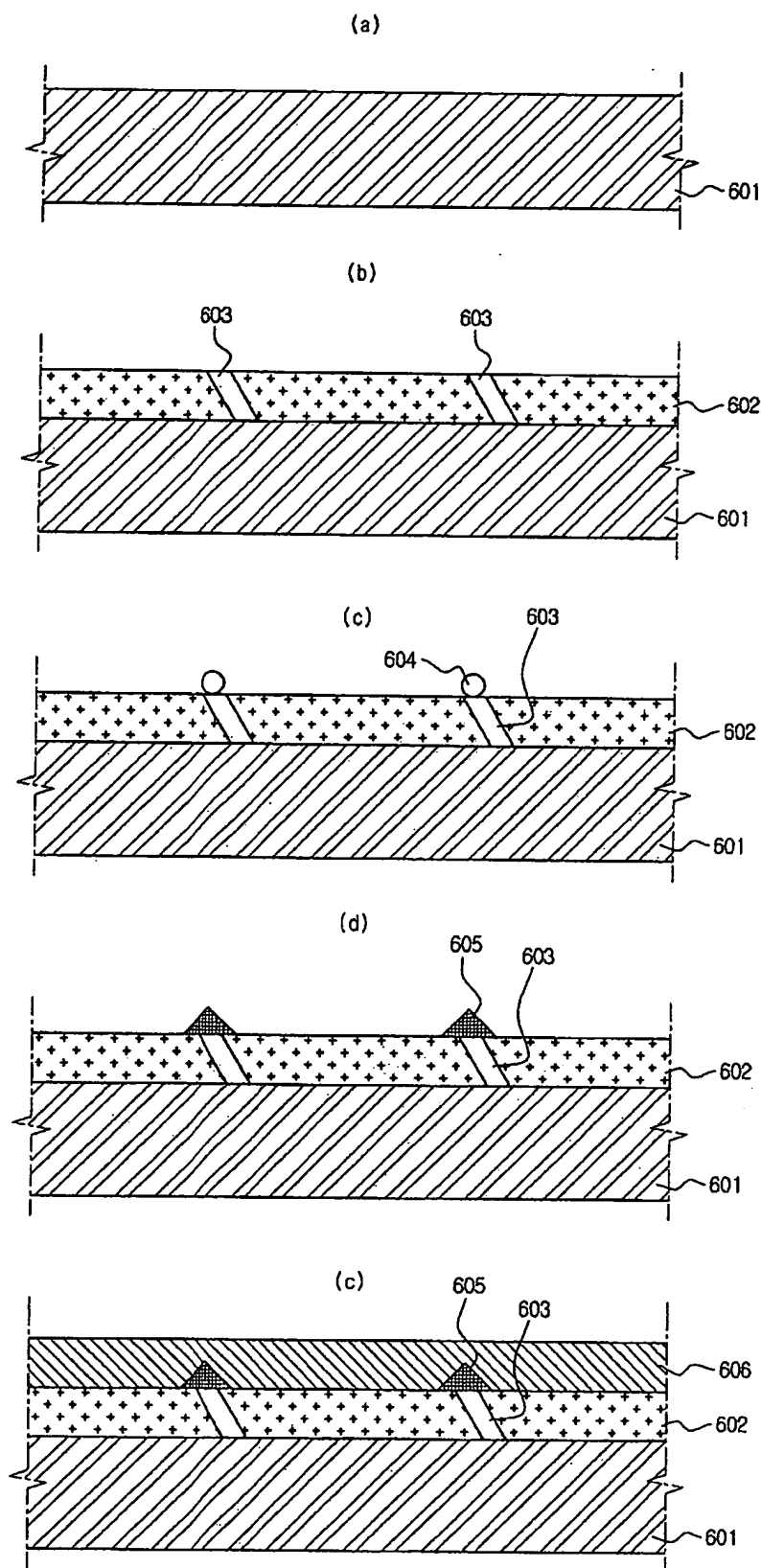




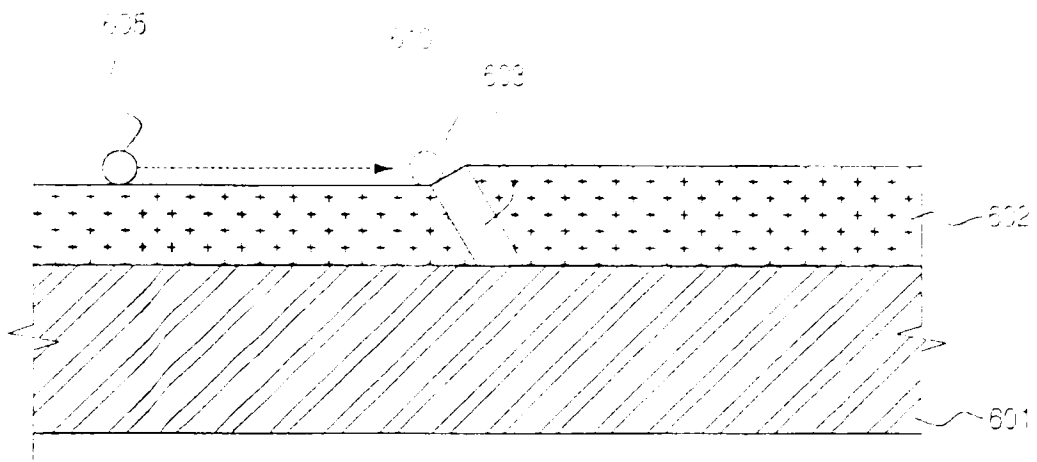


第 5 圖

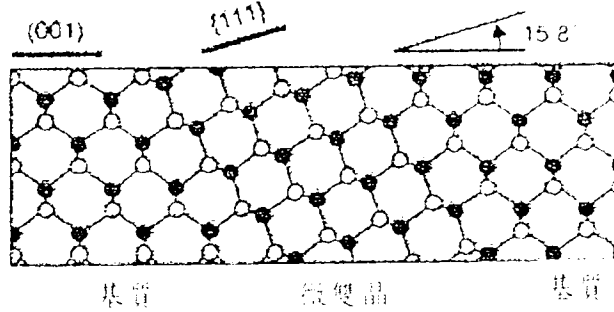
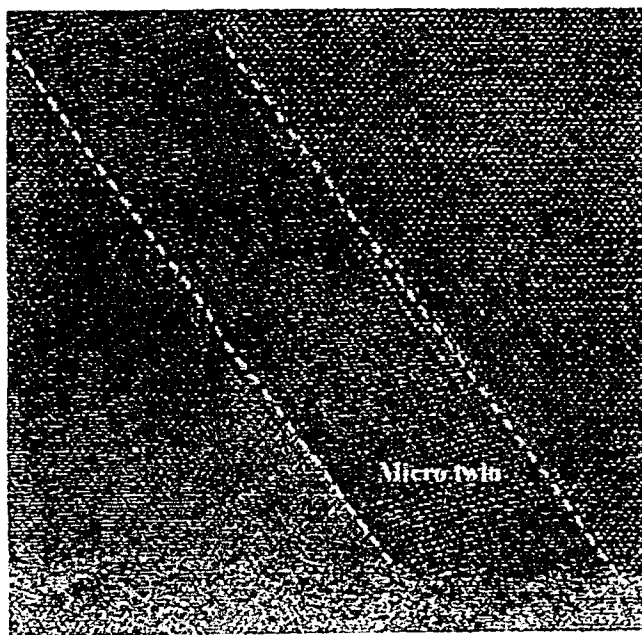
第6圖



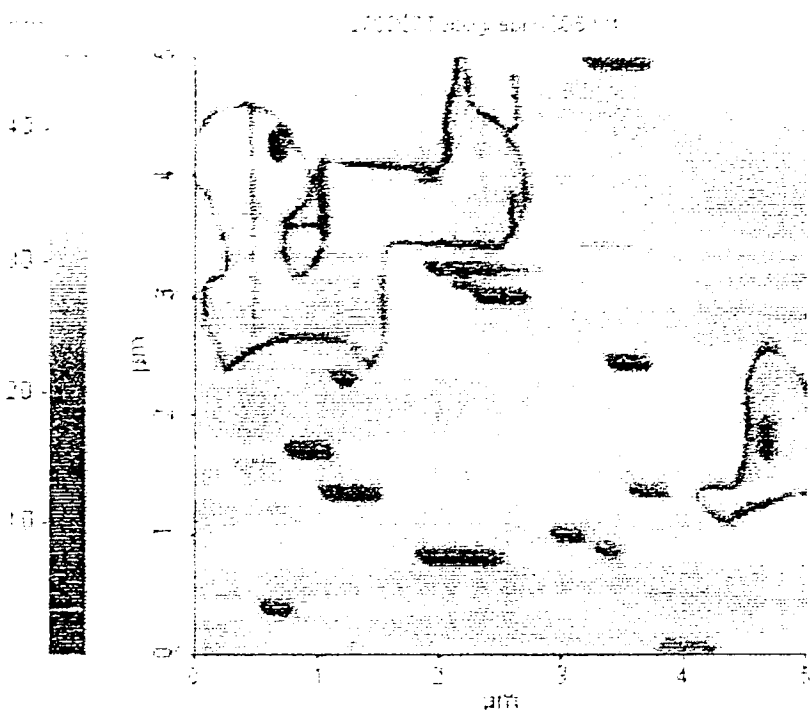
第7圖



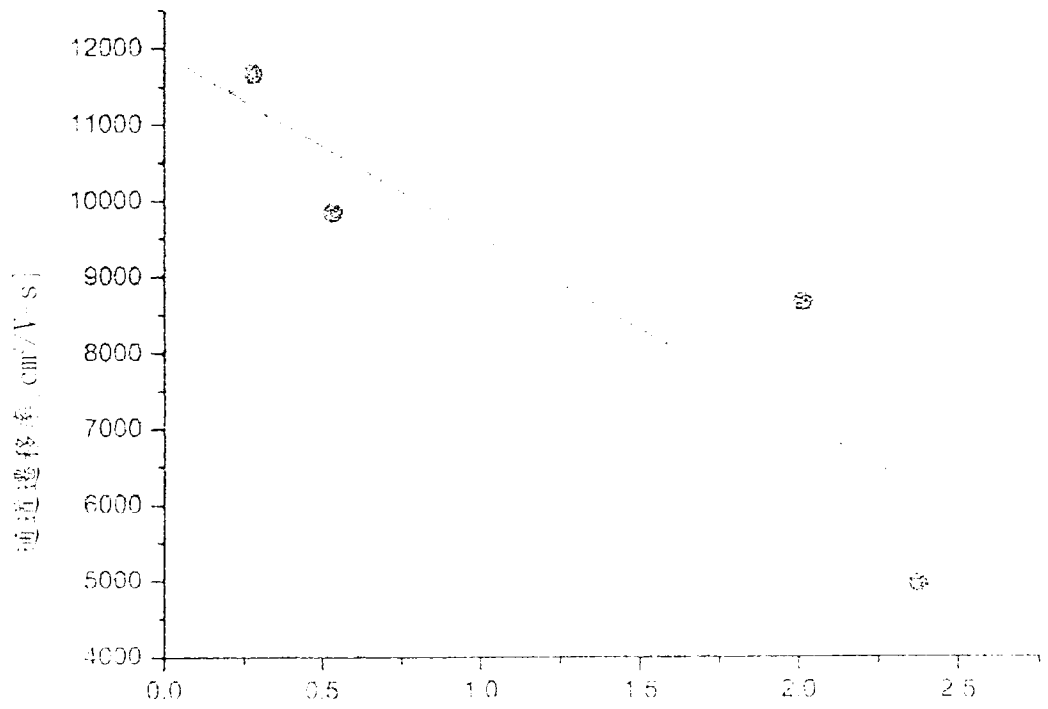
第8圖



第9a圖



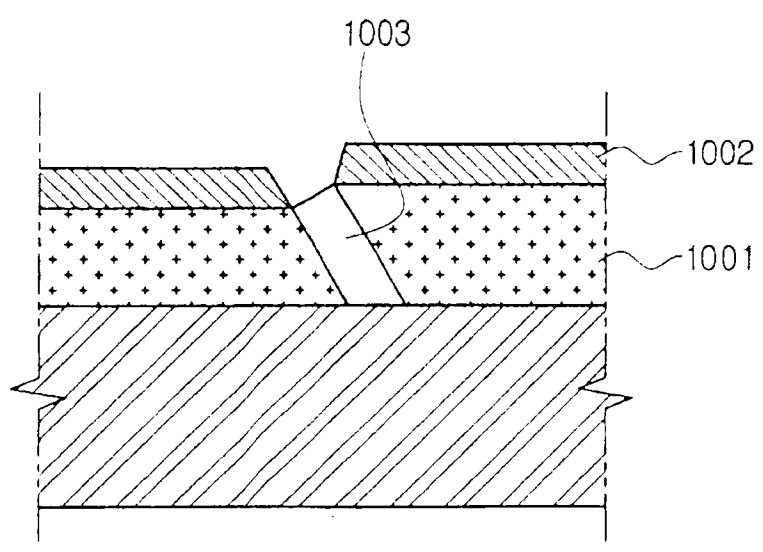
第9b圖



第10a圖



第10b圖



四、指定代表圖：

(一)本案指定代表圖為：第(5)圖。

(二)本代表圖之元件符號簡單說明：

S501-S505 步驟

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

因此，已經進行研究以為為了去除在磊晶層中產生的缺陷或將缺陷密度減到最小。代表性方法係如下：一種避免缺陷被傳送到一後續層的方法，其係藉由將不同的半導體層予以壓合來改變缺陷的傳送方向(見第 1 圖)；一種避免缺陷被傳送的方法，其係藉由在低溫下插置一磊晶層(見第 2 圖)；一種避免缺陷部分地被傳送的懸垂磊晶(Pendeo epitaxy)或磊晶橫向過生長(epitaxial lateral overgrowth)方法，其係使用金屬或其他材料且利用生長層的橫向生長來形成一高品質磊晶層(見第 3 圖)；以及一種避免缺陷被傳送的方法，其係藉由插置一材料層於基材與磊晶層之間，該材料層具有類似於磊晶層的晶體結構和晶格常數(見第 4 圖)。

將詳細描述根據相關技藝之避免缺陷傳送的方法。首先，使用一超晶格層 102 來降低缺陷密度的方法(如第 1 圖所示)係一種藉由施加應變或藉由改變材料組成來降低差排之步格向量(Burgers vector)的方法。使用此方法形成之磊晶層結構包含一基材 101、一超晶格層 102、晶格缺陷 103、一具有少晶格缺陷之磊晶層 104、以及一具有高晶格缺陷密度之磊晶層 105。只要晶格缺陷 103 密度非常低的，則已知此方法是有效而能達到某程度。然而，若晶格缺陷 103 密度是高的，或若晶格缺陷 103 程度是大的，則已知此方法的效果和再現性是差的。使用超晶格層來避免缺陷傳送的方法已描述在 Erickson 人之 J. Appl. Phys. 60, 1640 (1986)、Russell 等人之 Appl.

Phys. Lett. 49, 942 (1986)、Umeno 等人之 Mat. Res. Soc. Symp. Proc., Vol. 67, 15 (1986) 等等中。

其次，使用一低溫緩衝層 202 來減少晶格缺陷的方法(如第 2 圖所示)係一種藉由在低溫下插置一薄緩衝層 202 於基材 201 與磊晶層 203 之間來避免缺陷傳送的方法。雖然尚未闡明清楚的機制，已知一高品質磊晶層 203 係經由一些材料的結合來形成。再者，已知一種具有多晶形狀的晶種層類型係經由低溫生長來形成，以及一單晶層接著形成在該晶種層上。又，已知當一低溫 GaN 或 AlN 晶種層形成在藍寶石( $\text{Al}_2\text{O}_3$ )上且一磊晶層 203 接著形成在該晶種層上時，或當 InSb 形成在 GaAs 基材上時，則此方法是有效的。此方法已經揭示於美國專利 US 5,290,393(標題為“Crystal growth method for gallium nitride-based compound semiconductor”)等等中。

另外，示於第 3 圖的懸垂磊晶(Pendeo epitaxy)或磊晶橫向過生長(epitaxial lateral overgrowth; ELOG)方法是一種減少 GaN 發光元件或類似物中晶格缺陷的方法。使用此方法形成之磊晶層結構包含一基材 301、一具有高晶格缺陷密度之磊晶層 302、一阻隔層 303、一磊晶層 304、以及一橫向生長之磊晶層 305。在此方法中，使用 SiN、金屬等等來避免晶格缺陷的傳送，並且致使一磊晶層在除了垂直基材 301 之方向以外之方向的生長，藉此將晶格缺陷減到最小。然而，需要一額外的多步驟製程，並且製造一具有均勻特性的元件是困難的，這是因為元



件被分隔成不含缺陷的部分与含缺陷的部分。该悬垂磊晶方法已经揭示于美国专利 US 6,265,289(标题为“Methods of fabricating gallium nitride semiconductor layers by lateral growth from sidewalls into trenches, and gallium nitride semiconductor structure fabricated thereby”)、Lei 等人之 Appl. Phys. Lett. 59(8), 944 (1991) 等等中。

最后，使用晶格常数类似于磊晶层 403 之一缓冲层 402 来避免晶格缺陷的方法(如第 4 图所示)係一种在不含缺陷之砷单晶基材 401 上生长 GaAs 或 InP 磊晶层 403 的方法，其已由 Motorola, Inc. 等等所研发。在此方法中，晶体结构和晶格常数类似于磊晶层 403 之一缓冲层 402 形成在基材 401 上，以及该磊晶层 403 接着形成在该缓冲层 402 上，藉此避免晶格缺陷。在 Si 上 GaAs 的情况中，Motorolla 等等已经报导了非常良好的结果。然而，当基材 401 直径是大的时，由于各层间热膨胀系数的差异，磊晶层 403 中会形成裂缝。因此，可靠度和再现性是差的。再者，使用一独立的沉积设备来形成缓冲层 402，因而降低了效率。使用缓冲层来避免晶格缺陷的方法已经揭示于 Ishiwara 等人之 Jpn. J. Appl. Phys. 25, L139 (1986)、Ishiwara 等人之 Jpn. J. Appl. Phys. 22, 1476 (1983)、美国专利公开案号 US 2002/0030246(标题为“Structure and method for fabricating semiconductor structures and devices not lattice matched to the

98年8月19日修正替換頁

態下，使用晶格常數類似於第一單晶層的材料使一第一晶層生長在該第一單晶層上，則第二單晶層 1002 不會生長在第一單晶層 1001 中形成有缺陷 1003 處的表面部分上(如第 10a 圖和第 10b 圖所示)，即使第一和第二單晶層 1001、1002 的晶格常數是彼此類似的。這是因為具有缺陷 1003 形成其中的第一單晶層 1001 的晶格常數係不同於正常生長的第一單晶層 1001 的晶格常數。所以，為了避免第一單晶層 1001 中缺陷 1003 被傳送到第二單晶層 1002，需要使第一單晶層 1001 之整個表面的晶格常數均勻地維持。

本發明提供了一種方法，其中多個金屬量子點形成在第一晶層 602 上，因此形成在基材 601 上之第一晶層 602 的整個表面的晶格常數均勻地維持、該些金屬量子點 604 各自移動到存在缺陷 603 處的部分上、並且接著藉由使該些金屬量子點 604 與一反應物或與該第一晶層反應來形成具有晶體結構類似於第一晶層 602 之金屬量子點半導體晶體以修復相應的缺陷 603，藉此使第一晶層 602 之整個表面具有均勻的晶格常數。

更詳細地說，多個金屬量子點 604 是先形成在第一晶層 602 上 (S502) (見第 6(c) 圖)。作為金屬量子點 604 的材料可具有比第一晶層 602 之晶格常數更大的晶格常數。該些金屬量子點 604 可以透過真空蒸發或化學氣相沉積 (CVD) 來形成。在此時，所形成的該些金屬量子點 604 經由自我組合被配置在第一晶層 602 上。該些

公告本

第 98105304 號專利案 98 年 8 月修正

## 發明專利說明書

98. 8. 19  
年 月 日  
修正  
補充

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※ 申請案號：98105304

※ 申請日期：2009 年 2 月 19 日

※IPC 分類：H01L 21/26(2005.01)  
H01L 21/38(2005.01)

## 一、發明名稱：(中文/英文)

磊晶生長方法及使用該方法所形成之磊晶層結構

METHOD FOR EPITAXIAL GROWTH AND EPITAXIAL LAYER  
STRUCTURE USING THE METHOD

## 二、中文發明摘要：

本發明提供一種用於磊晶生長之方法，其係藉由當第二磊晶層生長在具有缺陷形成其中之第一磊晶層上時將第二磊晶層中產生的缺陷減到最小來保持穩定的光學和電氣特性，以及一種使用該方法形成之磊晶層結構。該方法包含：製備一第一磊晶層，該第一磊晶層具有一缺陷形成於其中；形成一金屬量子點在該第一磊晶層上；使該金屬量子點因表面能量差異而移動到該第一磊晶層之一臺階上；將該金屬量子點轉換成一金屬量子點半導體晶體，該金屬量子點半導體晶體之晶格常數係相應於該第一磊晶層之晶格常數；及生長一第二磊晶層在該第一磊晶層上。

## 三、英文發明摘要：

There are provided a method for epitaxial growth capable of securing stable optical and electrical characteristics by minimizing defects produced in a second epitaxial layer when growing the second epitaxial layer on a first epitaxial layer having defects formed therein, and an epitaxial layer

## 七、申請專利範圍：

1. 一種用於磊晶生長之方法，該方法包含下列步驟：

製備一第一磊晶層，該第一磊晶層具有一缺陷形成於其中；

形成一金屬量子點在該第一磊晶層上；

使該金屬量子點因表面能量差異而移動到該第一磊晶層之一臺階上；

供應一反應物以容許該金屬量子點與該反應物反應，而將該金屬量子點轉換成一金屬量子點半導體晶體，該金屬量子點半導體晶體之晶格常數係相應於該第一磊晶層之晶格常數；及

生長一第二磊晶層在該第一磊晶層上。

2. 如申請專利範圍第 1 項所述之方法，其中該反應物是構成該第一磊晶層之材料的 V 或 VI 族陰離子。

3. 如申請專利範圍第 2 項所述之方法，其中該第二磊晶層之晶格常數係相應於該第一磊晶層之晶格常數。

4. 如申請專利範圍第 1 項所述之方法，其中該第一和第二磊晶層之間晶格常數的不適配度位在 10% 內。

5. 如申請專利範圍第 1 項所述之方法，其中該金屬量子

點之尺寸係介於 0.1 nm 至 10  $\mu\text{m}$ 。

6. 如申請專利範圍第 1 項所述之方法，其中第二至第四操作步驟係重複數次。
7. 如申請專利範圍第 1 項所述之方法，其中該第一磊晶層是一基材，並且該基材是矽單晶基材、矽多晶基材、鍺單晶基材、GaAs 單晶基材、InAs 單晶基材、GaN 單晶基材以及藍寶石單晶基材中任一者。
8. 如申請專利範圍第 1 項所述之方法，其中該第一磊晶層是由二元化合物半導體(包括 GaAs、AlAs、InAs、GaSb、AlSb、InSb、GaN、AlN、InN、GaP、AlP、InP、ZnO 與 MgO 中任一者)、三元化合物半導體或四元化合物半導體來製成，或者該第一磊晶層形成為至少兩個三元或四元化合物半導體堆疊一起的結構。
9. 如申請專利範圍第 1 項所述之方法，其中該第二磊晶層是由二元化合物半導體(包括 GaAs、AlAs、InAs、GaSb、AlSb、InSb、GaN、AlN、InN、GaP、AlP、InP、ZnO 與 MgO 中任一者)、三元化合物半導體或四元化合物半導體來製成，或者該第二磊晶層形成為至少兩個三元或四元化合物半導體堆疊一起的結構。