



(12) 发明专利

(10) 授权公告号 CN 101086968 B

(45) 授权公告日 2010.06.16

(21) 申请号 200610166770.9

审查员 刘国梁

(22) 申请日 2006.12.14

(30) 优先权数据

52101/06 2006.06.09 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 林赫 朴永洙 鲜于文旭 车映官

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 陶凤波

(51) Int. Cl.

H01L 21/336(2006.01)

H01L 21/20(2006.01)

H01L 29/786(2006.01)

(56) 对比文件

US 2005/0074930 A1, 2005.04.07, 全文.

US 2005/0017243 A1, 2005.01.27, 全文.

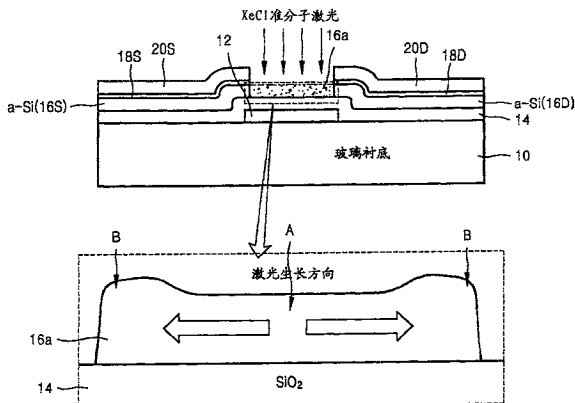
权利要求书 1 页 说明书 3 页 附图 3 页

(54) 发明名称

底栅薄膜晶体管及其制造方法

(57) 摘要

本发明提供了一种制造底栅薄膜晶体管的方法,其中相对简单容易地形成具有大的晶粒尺寸的多晶硅沟道区。该方法包括:在衬底上形成底栅电极;在所述衬底上形成栅极绝缘层以覆盖所述底栅电极;在所述栅极绝缘层上依次形成非晶半导体层、N型半导体层和电极层;依次蚀刻形成在所述底栅电极上的电极区和N型半导体层区以暴露非晶半导体层区;使用激光退火法熔化所述非晶半导体层区;和结晶所述熔化的非晶半导体层区以形成侧向生长的多晶硅沟道区。



1. 一种制造底栅薄膜晶体管的方法,该方法包括:  
在衬底上形成底栅电极;  
在所述衬底上形成栅极绝缘层以覆盖所述底栅电极;  
在所述栅极绝缘层上依次形成非晶半导体层、N型半导体层和电极层;  
依次蚀刻形成在所述底栅电极上的电极区和N型半导体层区以暴露非晶半导体层区;  
使用激光退火法熔化所述非晶半导体层区;和  
结晶所述熔化的非晶半导体层区以形成侧向生长的多晶硅沟道区,  
其中,在所述非晶半导体层区的溶化阶段,所述非晶半导体层区的两端形成为具有大于中间部分的厚度。
2. 根据权利要求1所述的方法,其中所述非晶半导体层由Si或SiGe形成。
3. 根据权利要求1所述的方法,其中所述非晶半导体层形成为具有500到1000Å范围的厚度。
4. 根据权利要求1所述的方法,其中所述非晶半导体层区形成为具有2到5μm范围的长度。
5. 根据权利要求1所述的方法,其中所述N型半导体层由掺杂N型杂质的非晶硅或掺杂N型杂质的多晶硅形成。
6. 根据权利要求1所述的方法,其中在所述激光退火法中使用的激光能量控制在700到1000mJ/cm<sup>2</sup>范围。
7. 根据权利要求1所述的方法,其中所述栅极绝缘层由SiO<sub>2</sub>或SiN形成。
8. 根据权利要求1所述的方法,其中所述底栅电极由选自包括Al、Cr、Cu和Mo的组中的至少一种形成。
9. 根据权利要求1所述的方法,其中所述电极层由选自包括Al、Cr、Cu和Mo的组中的至少一种形成。
10. 根据权利要求1所述的方法,其中所述衬底是由玻璃或塑料形成的透明衬底。
11. 使用权利要求1所述的方法制造的底栅薄膜晶体管。

## 底栅薄膜晶体管及其制造方法

### 技术领域

[0001] 本发明涉及一种制造底栅薄膜晶体管 (TFT) 的方法,且更具体而言,涉及一种相对简单容易地制造具有大的晶粒尺寸的多晶硅沟道区的底栅 TFT 的方法。

### 背景技术

[0002] 最近已经进行了关于有机发光显示器 (OLED) 装置或液晶显示器 (LCD) 装置的光源中使用的低温多晶硅 (LTPS) TFT 的活跃研究,且因此已经进一步开展了对于其中从不采用外部驱动器 IC 的玻璃上系统 (SOG) 的研究。外部驱动器 IC 集成地形成在显示面板上,且因此不需要显示面板与外部驱动器 IC 之间的连接线。因此,显示装置具有减小的错误率和提高的可靠性。研究的最终目标是获得提供 SOG 的 LTPS TFT,在 SOG 中包括数据和栅极驱动器 IC 的所有显示系统和控制器集成地形成在显示面板上。为了实现此目标,LTPS 应该具有大于  $400\text{cm}^2/\text{Vsec}$  的迁移率和优异的均匀性。到目前为止,具有这些性质的 LTPS 不能通过本领域技术人员公知的准分子激光退火 (ELA)、连续侧向固化 (SLS)、金属诱导侧向结晶 (MILC) 等来制造。

[0003] 使用各种方法制造多晶硅。例如,可以使用直接沉积多晶硅法和在沉积非晶硅之后结晶非晶硅的方法。通过结晶制造的多晶硅具有大的晶粒尺寸。然后多晶硅的场效应迁移率进一步提高,但多晶硅的晶粒尺寸均匀性进一步降低。常规的 ELA 只能有限量的扩大晶粒尺寸。为了克服此限制, Kim 等人 (Kim 等, IEEE ELECTRON DEVICE LETTERS, VOL 23, P 315-317) 提出制造具有几  $\mu\text{m}$  晶粒尺寸的多晶硅的方法。可以使用新的结晶方法制造具有  $4.6\mu\text{m}$  长度的侧向晶粒。在此方法中,需要氧化物盖层和空气间隙形成在非晶硅上部和下部上来控制结晶速度。因此,该方法包括额外的操作。具体地,空气间隙通过形成和除去额外的牺牲层而形成,且氧化物盖层在最后步骤中被除去。该额外操作从大量制造的角度来说是不优选的,且尤其是可能影响产品产量,因此导致增加的制造成本。

### 发明内容

[0004] 本发明提供了一种制造底栅薄膜晶体管 (TFT) 的方法,其中具有大晶粒尺寸的多晶硅沟道区可以相对简单和容易地形成。

[0005] 根据本发明的一个方面,提供了一种制造底栅薄膜晶体管 (TFT) 的方法,其包括:在衬底上形成底栅电极;在该衬底上形成栅极绝缘层以覆盖底栅电极;在栅极绝缘层上依次形成非晶半导体层、N 型半导体层和电极层;依次蚀刻形成在底栅电极上的电极区和 N 型半导体层区以暴露非晶半导体层区;使用激光退火法熔化非晶半导体层区;和结晶该熔化的非晶半导体层区以形成侧向生长多晶硅沟道区。非晶半导体层可以由 Si 或 SiGe 形成。非晶半导体层可以形成为具有 500 到  $1000\text{\AA}$  范围的厚度。非晶半导体层区形成为具有 2 到  $5\mu\text{m}$  范围的长度。在激光退火法中使用的激光能量控制在  $700$  到  $1000\text{mJ}/\text{cm}^2$  范围。栅极绝缘层由  $\text{SiO}_2$  或 SiN 形成。底栅电极由选自包括 Al、Cr、Cr 和 Mo 的组中的任何一种形成。N 型半导体层由掺杂 N 型杂质的非晶硅或掺杂 N 型杂质的多晶硅形成。衬底是由玻璃或塑

料形成的透明衬底。

[0006] 根据本发明,具有提高的场效应迁移率的底栅 TFT 可以简单和容易地制造。

### 附图说明

[0007] 通过参考附图对本发明示范性实施例的详细描述,本发明的上述和其他特点和优点将变的更为明显,其中:

[0008] 图 1A 到 1F 是示出根据本发明的实施例制造底栅薄膜晶体管 (TFT) 的方法的剖面图;和

[0009] 图 2 是根据本发明的实施例通过图 1D 所示的激光退火获得的多晶硅沟道区的扫描电子显微镜 (SEM) 照片。

### 具体实施方式

[0010] 将通过参考示出了本发明示范性实施例的附图来更详细地描述本发明。然而,本发明可以实施为许多不同形式且不应理解为局限于这里给出的实施例;而是,提供这些实施例使得本公开充分和完整,并向本领域技术人员充分传达本发明的概念。

[0011] 图 1A 到 1F 是示出根据本发明的实施例制造底栅薄膜晶体管 (TFT) 的方法的剖面图。本说明书中,材料层可以使用各种方法例如化学气相沉积 (CVD) 法或物理气相沉积 (PVD) 法来沉积,这些方法是本领域技术人员公知的,且其描述将被省略。

[0012] 参考图 1A 到 1C,栅极金属例如 Al、Cr、Cu、Mo 等沉积在衬底 10 上并被构图以形成底栅电极 12、这里,衬底 10 可以是由玻璃或塑料形成的透明衬底,但衬底 10 的材料不限于此。

[0013] 接着,栅极绝缘层 14 形成在衬底 10 上以覆盖底栅电极 12。栅极绝缘层 14 可以由绝缘材料例如  $\text{SiO}_2$  或  $\text{SiN}$  形成。非晶半导体层 16、N 型半导体层 18 和电极层 20 依次形成在栅极绝缘层 14 上。非晶半导体层 16 由 Si 或 SiGe 形成为具有 500 到 1000 Å 范围的厚度。非晶半导体层 16 的厚度范围适于在后续激光退火操作中非晶半导体层 16 的熔化和结晶,且可以是形成沟道区的最合适范围。

[0014] N 型半导体层 18 由掺杂 N 型杂质的非晶硅或掺杂 N 型杂质的多晶硅形成。N 型杂质包括例如锑 (Sb)、磷 (P)、砷 (As) 等的原子。电极层 20 可以由金属形成,例如 Al、Cr、Cu、Mo 等。

[0015] 参考图 1D,形成在底栅电极 12 上的电极层区 20a 和 N 型半导体层区 18a 被依次蚀刻以暴露非晶半导体层区 16a。同时,在蚀刻工艺中,源区和漏区彼此分开形成。这些将在后面描述。

[0016] 非晶半导体层区 16a 可以形成为具有 2 到 5  $\mu\text{m}$  范围的长度。非晶半导体层区 16a 的长度范围适合于在结晶非晶半导体层区 16a 时在晶粒中形成尽量少数量的晶界。由于晶界对沟道内的电子迁移率具有不利的影响,因此将沟道区内的晶界数量最小化是重要的。

[0017] 参考图 1E 和 1F,使用激光退火法熔化非晶半导体层区 16a 以引起结晶。照射具有 308nm 波长的 XeCl 准分子激光来加热和熔化非晶半导体层区 16a。如图 1D 所示,在熔化阶段,非晶半导体层区 16a 的中间部分 A 的厚度不同于非晶半导体层区 16a 的两端 B 的厚度。具体地,在熔化阶段,两端 B 形成为具有大于中间部分 A 的厚度,且中间部分 A 的厚度

与两端 B 的厚度之间的差对冷却速度有影响。即,冷却和固化在在中间部分 A 可以比在两端 B 进行得快。因此,第一晶芽 (crystalline germ) 随着时间的推移从中间部分 A 向两端 B 生长。作为此晶体生长的结果,可以容易地形成侧向生长多晶硅沟道区 16c。侧向生长多晶硅沟道区 16c 的位置和尺寸可以被容易地确定和控制。参考根据本发明实施例的侧向生长多晶硅沟道区 16c 的扫描电子显微镜 (SEM) 照片图 2,图 1D 将变的更为明显。

[0018] 侧向生长多晶硅沟道区 16c 形成为具有大的晶粒尺寸,且因此具有高迁移率和低缺陷密度。因此,TFT 器件可以制造为具有小的漏电流和优异的开关性质。为了提高退火效率,激光的能量密度可以控制在 700 到 1000mJ/cm<sup>2</sup> 范围内。

[0019] 在根据本发明当前实施例的底栅 TFT 中,源区包括源电极 20s 和插入在源电极 20s 与多晶硅沟道区 16c 之间以提供欧姆接触的源极 16s 和 18s。漏区包括漏电极 20d 和插入在漏电极 20d 与多晶硅沟道区 16c 之间以提供欧姆接触的漏极 16d 和 18d。使用这些操作,可以制造具有改进的场效应迁移率的底栅 TFT 器件。

[0020] 根据本发明,可以相对容易和简单地制造具有大的晶粒尺寸的多晶硅沟道区,而不需要额外的操作。此外,多晶硅沟道区的位置可以被容易地确定和控制。尤其,侧向生长多晶硅沟道区可以容易地形成。由于侧向生长多晶硅沟道区可以具有高迁移率和低缺陷密度,可以使用根据本发明的方法制造具有改进的场效应迁移率的底栅 TFT。

[0021] 根据本发明制造底栅 TFT 的方法可以用在有源矩阵 LCD (AMLCD)、有源矩阵 OLED (AMOLED)、太阳能电池、半导体存储器器件等的制造中,且优选用在包括玻璃或塑料衬底并具有高迁移率和响应性的 TFT 的制造中。可以使用根据本发明的方法制造构成开关元件、放大元件等的包括 TFT、AMLCD、AMOLED 的每个电器件。

[0022] 虽然参考示范性实施例具体示出并描述了本发明,但本领域的技术人员应该理解,可以不脱离由权利要求书所限定的本发明的精神和范畴内进行各种形式和细节的变化。

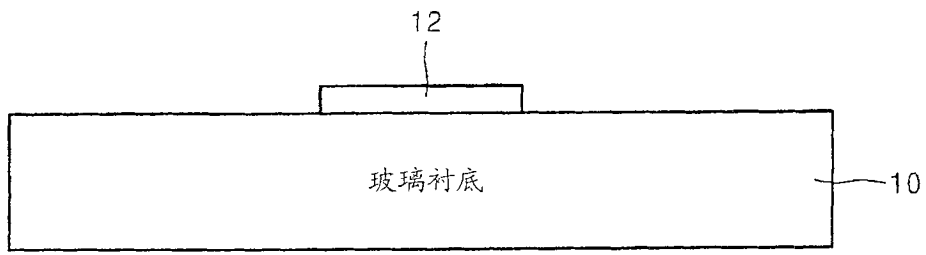


图 1A

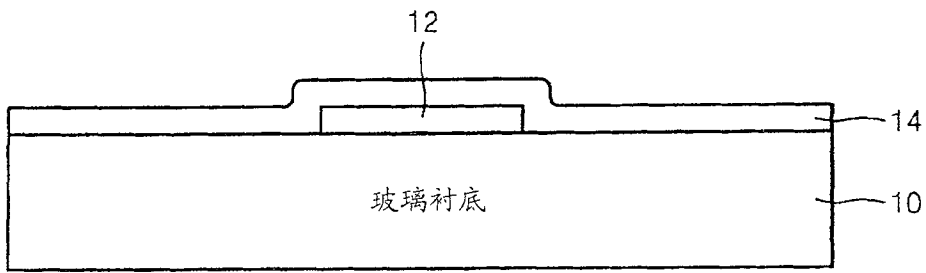


图 1B

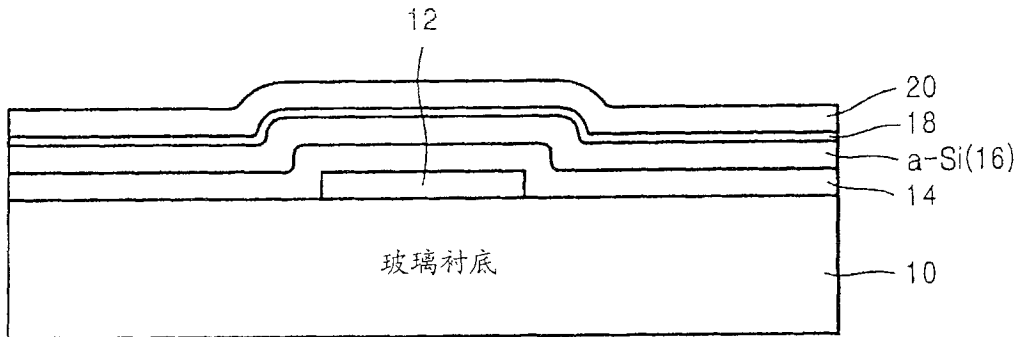


图 1C

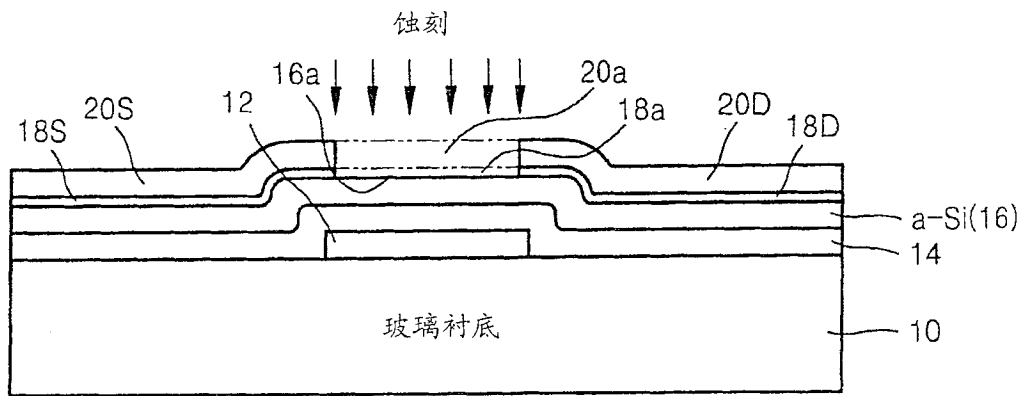


图 1D

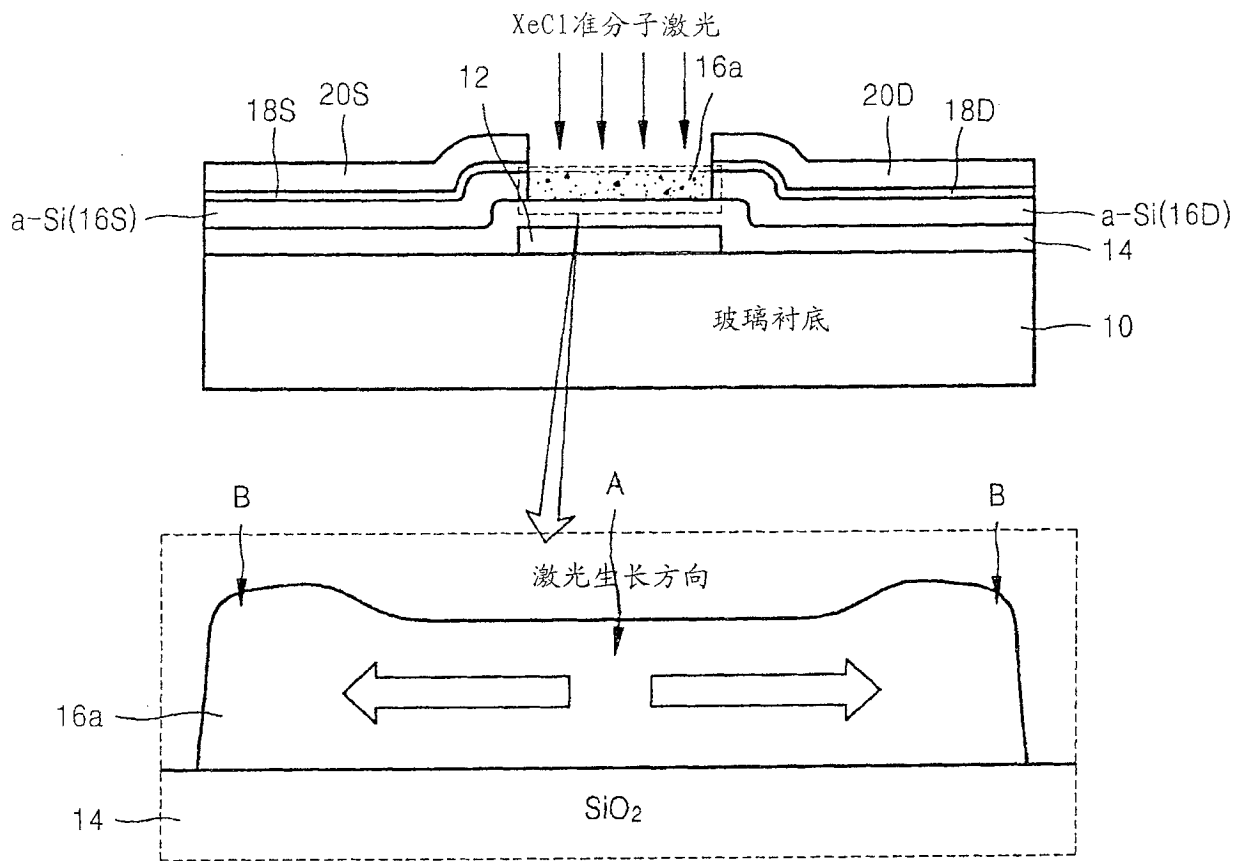


图 1E

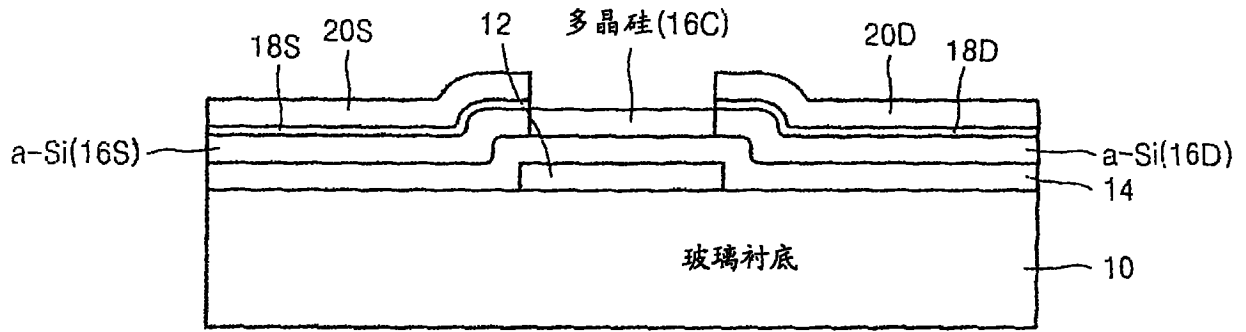


图 1F

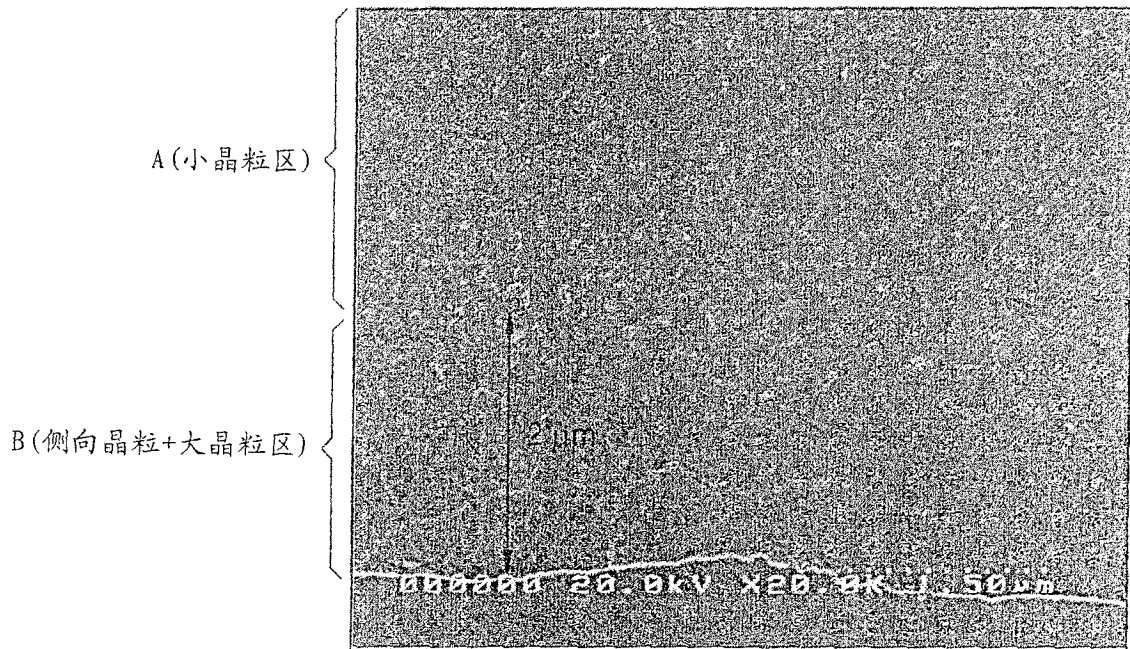


图 2