



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년04월30일
(11) 등록번호 10-2246854
(24) 등록일자 2021년04월26일

- (51) 국제특허분류(Int. Cl.)
G06F 1/32 (2019.01) G06F 9/48 (2018.01)
H02M 3/06 (2006.01)
- (52) CPC특허분류
G06F 1/3203 (2019.01)
G06F 9/4893 (2013.01)
- (21) 출원번호 10-2019-0119774
- (22) 출원일자 2019년09월27일
심사청구일자 2019년09월27일
- (65) 공개번호 10-2021-0037301
- (43) 공개일자 2021년04월06일
- (56) 선행기술조사문헌
JP2019068723 A*
KR100172595 B1*
KR1020140033130 A*
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
서울대학교산학협력단
서울특별시 관악구 관악로 1 (신림동)
- (72) 발명자
하정익
서울특별시 서초구 서초중앙로 188 아크로비스타
A동 1101호
- (74) 대리인
특허법인(유한) 다래

전체 청구항 수 : 총 11 항

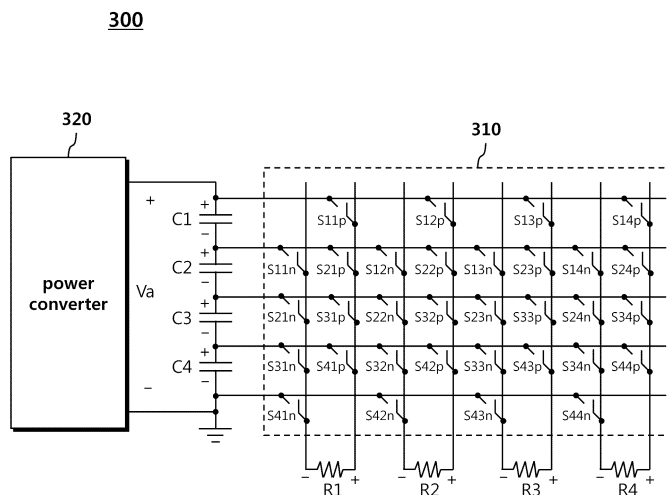
심사관 : 한현명

(54) 발명의 명칭 매트릭스 스위치 및 이를 이용한 전력변환장치

(57) 요약

본 발명은 직렬로 스택된 부하에 전력을 공급하기 위해 사용되거나 또는 범용의 스위치-커패시터 컨버터로 사용될 수 있는 매트릭스 스위치 및 전력변환장치에 관한 것이다. 본 발명의 일 측면은, 직렬로 스택(stack)된 M개의 전원과 N개의 부하(load) 사이의 선택적인 연결을 수행하는 매트릭스 스위치로서, N개의 부하 각각의 제1 단자와 M개의 전원 각각의 제1 단자 사이를 선택적으로 연결하는 N x M 개의 스위치를 포함하는 제1 스위치 그룹; 및 N개의 부하 각각의 제2 단자와 M개의 전원 각각의 제2 단자 사이를 선택적으로 연결하는 N x M 개의 스위치를 포함하는 제2 스위치 그룹;을 포함하는 매트릭스 스위치이다.

대표도 - 도3



(52) CPC특허분류
H02M 3/06 (2013.01)

명세서

청구범위

청구항 1

소정의 순서로 직렬로 스택(stack)된 M개의 전원;

직렬로 스택되어 동작하되 스택 순서의 변경이 가능한 N개의 부하(load); 및

상기 M개의 전원과 상기 N개의 부하(load) 사이의 선택적인 연결을 수행하는 매트릭스 스위치를 포함하되,

상기 매트릭스 스위치는, N개의 부하 각각의 제1 단자와 M개의 전원 각각의 제1 단자 사이를 선택적으로 연결하는 $N \times M$ 개의 스위치로 구성된 제1 스위치 그룹 및 N개의 부하 각각의 제2 단자와 M개의 전원 각각의 제2 단자 사이를 선택적으로 연결하는 $N \times M$ 개의 스위치로 구성된 제2 스위치 그룹을 포함하고,

상기 매트릭스 스위치는, 상기 N개의 부하 중에서 상기 전원에 연결되지 않은 부하가 없도록 연결할 때, 상기 N개의 부하 중의 임의의 부하를 상기 M개의 전원 중의 가장 고전위의 전원에 연결이 가능하고, 상기 N개의 부하 중의 임의의 부하를 상기 M개의 전원 중의 가장 저전위의 전원에 연결이 가능한, 전자장치.

청구항 2

청구항 1에 있어서,

상기 매트릭스 스위치는, 상기 N개의 부하 각각의 제1 단자를 M개의 전원 중의 임의의 전원의 제1 단자와 선택적으로 연결할 수 있고, 상기 N개의 부하 각각의 제2 단자를 M개의 전원 중의 임의의 전원의 제2 단자와 선택적으로 연결할 수 있는 것을 특징으로 하는 전자장치.

청구항 3

청구항 1에 있어서,

상기 매트릭스 스위치는 주기적으로 또는 비주기적으로 상기 M개의 전원과 상기 N개의 부하의 연결 관계를 변경하는 것을 특징으로 하는 전자장치.

청구항 4

청구항 3에 있어서,

상기 매트릭스 스위치는, 상기 전원의 전압 및/또는 상기 부하의 소비 전력에 기초하여 각각의 전원에 연결되는 부하를 결정하되, 하나의 전원에는 하나의 부하 또는 복수의 부하가 임의로 연결되는 독립 스위칭 방식으로 동작하는 것을 특징으로 하는 전자장치.

청구항 5

청구항 3에 있어서,

N과 M은 동일하고,

상기 매트릭스 스위치는, 상기 전원의 전압 및/또는 상기 부하의 소비 전력에 기초하여 각각의 전원에 연결되는 부하를 결정하되, 하나의 전원에는 하나의 부하가 임의로 연결되는 밸런스 스위칭 방식으로 동작하는 것을 특징으로 하는 전자장치.

청구항 6

청구항 3에 있어서,

N과 M은 동일하고,

상기 매트릭스 스위치는, 하나의 전원에는 하나의 부하만을 연결하되 미리 정해진 순서대로 전원과 부하의 연결

을 변경하는 롤링 스위칭 방식으로 동작하는 것을 특징으로 하는 전자장치.

청구항 7

청구항 3에 있어서,

상기 매트릭스 스위치는 제1 클럭 신호에 기초하여 주기적으로 상기 M개의 전원과 상기 N개의 부하의 연결 관계를 변경하되,

상기 제1 클럭 신호는 상기 부하가 사용하는 제2 클럭 신호에 동기된 것을 특징으로 하는 전자장치.

청구항 8

청구항 7에 있어서,

상기 제1 클럭 신호의 상승 또는 하강 에지(edge)는 상기 제2 클럭 신호의 하강 에지와 다음 상승 에지의 사이에 발생되고,

상기 전원과 부하의 연결 관계의 변경은 상기 제1 클럭 신호의 에지에 의해 트리거(trigger)되는 것을 특징으로 하는 전자장치.

청구항 9

청구항 1에 있어서,

상기 부하는 멀티 코어 프로세서에 사용되는 코어이고,

상기 N과 상기 M은 각각 상기 멀티 코어 프로세서에서 직렬로 스택된 코어의 스택 수와 동일한 것을 특징으로 하는 전자장치.

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

청구항 1에 있어서,

상기 N개의 부하는 N개의 스테이지로 직렬로 스택된 멀티 코어 프로세서에서 각 스테이지의 코어인 것을 특징으로 하는 전자장치.

청구항 15

청구항 14에 있어서,

상기 멀티 코어 프로세서와 통신하는 주변 회로를 더 포함하고

상기 M개의 전원 중에서 그라운드에 연결된 전원으로부터 전력을 공급받는 코어는 상기 주변 회로와 통신을 수행하고,

상기 M개의 전원 중에서 그라운드에 연결되지 않은 전원으로부터 전력을 공급받는 코어는 상기 주변 회로와 통신을 수행하지 않는 것을 특징으로 하는 전자장치.

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기술 분야

[0001] 본 발명은 매트릭스 스위치 및 이를 이용한 전력변환장치에 관한 것이다. 구체적으로, 본 발명의 매트릭스 스위치 및 전력변환장치는 직렬로 스택된 부하에 전력을 공급하기 위해 사용되거나 또는 범용의 스위치-커패시터 컨버터로 사용될 수 있다.

배경 기술

[0002] 최근 스마트폰, 태블릿, 노트북 등의 전자장치에 사용되는 AP(Application Process), GPU(Graphic Processing Unit) 등의 고성능 디지털 회로는 동작 전압이 계속 낮아지고 있고 소비 전류는 계속 증가하고 있다.

[0003] 또한, 고성능 디지털 회로는 성능 향상을 위해 복수의 코어(core)를 사용하는 병렬 연산 구조를 많이 채용하고 있다. 도 1을 참조하면, 복수의 코어(40)가 병렬로 연결되어 동작하면서 전력 컨버터(20)로부터 전력을 공급받아 동작한다. 이 경우, 전력 컨버터(20)는 하나의 코어가 동작하는 낮은 전압(V_p)에서 복수의 코어가 소비하는 전류의 합에 해당하는 큰 전류(I_p)를 공급할 수 있어야 한다. 이런 구조에서 전력 컨버터(20)가 공급하는 전압(V_p)은 통상 1V 이하이고, 전류(I_p)는 약 10A에 이를 수 있다. 전력 공급 관점에서 이러한 저전압에서 대전류를 공급하는 것은 효율적이지 않다.

[0004] 이에 대한 대안으로, 도 2에 예시된 바와 같이, 복수의 코어(40)를 직렬로 스택한 구조를 사용하는 프로세서에 대한 연구가 진행되고 있다. 이러한 시스템에서 코어(40)가 스택된 수가 N 인 경우, 전력 컨버터(20)가 공급하는 전압(V_s)은 복수의 코어의 전압의 합으로서 병렬 구조의 전압(V_p)의 N 배가 되고, 전력 컨버터(20)가 공급하는 전류(I_s)는 병렬 구조의 전류(I_p)의 $1/N$ 배가 된다.

[0005] 이와 같이, 전력 컨버터(20)가 공급하는 전압이 N 배가 되고 전류가 $1/N$ 배가 될 경우, 전류 감소로 인해 전력 손실이 줄어들고, 부하의 등가 임피던스가 N^2 배가 되어 전력을 안정적으로 공급하기가 유리하며, I/O 패드의 개수도 줄일 수 있는 등의 장점이 있다.

[0006] 다만, 도 2에 예시된 바와 같은 구조에서는 전력 컨버터(20)가 제공하는 전압(V_s)이 직렬로 연결된 코어(40)들 각각에 균일하게 분배되지 않을 가능성이 있으므로, 각 코어(40)에 공급되는 전압의 밸런싱(balancing)을 위한 대책이 필요하다.

[0007] 직렬로 스택된 복수의 부하의 전압 밸런싱을 위한 종래 기술로서, Schaefer는 각 스택 별로 인덕터를 포함하는 DC-DC 레귤레이터(regulator)를 사용하는 방법을 제시하고 있다(C. Schaefer and J. T. Stauth, "Efficient Voltage Regulation for Microprocessor Cores Stacked in Vertical Voltage Domains," IEEE Transactions on Power Electronics, vol. 31, no. 2, pp. 1795-1808, Feb. 2016.). 그러나 이 방법은 사이즈가 큰 인덕터를 많이 사용해야 하는 단점이 있다.

[0008] 직렬로 스택된 복수 부하의 전압 밸런싱을 위한 다른 종래 기술로서, Lee는 스위치-커패시터 래더 컨버터 (switched-capacitor ladder converter)를 사용하여 각 스택의 중간 노드 전압을 안정적으로 유지하는 방법을 제시하고 있다(S. K. Lee, T. Tong, X. Zhang, D. Brooks, and G. Wei, "A 16-Core Voltage-Stacked System With Adaptive Clocking and an Integrated Switched-Capacitor DC-DC Converter," IEEE Transactions on Very Large Scale Integration (VLSI) Systems, vol. 25, no. 4, pp. 1271-1284, Apr. 2017.). 이 방법은 인덕터를 사용하지 않음으로써 사이즈에서는 장점이 있지만 부하의 변화에 대한 응답 속도가 느리다는 단점이 있다.

[0009] 이와 같이, 복수의 부하가 직렬로 스택된 시스템에 간단한 구조를 사용하면서도 안정적으로 전력을 공급할 수 있는 방법이 필요하다.

발명의 내용

해결하려는 과제

[0010] 본 발명의 일 목적은, 복수의 부하가 직렬로 스택된 시스템에 안정적으로 전력을 공급하는 것이다.

[0011] 또한, 본 발명의 일 목적은, 복수의 부하가 직렬로 스택된 시스템에 전력을 공급함에 있어서 간단한 구조로 전압 밸런싱을 가능하게 하는 것이다.

[0012] 또한, 본 발명의 일 목적은, 직렬로 스택된 멀티 코어 프로세서에서 레벨 쉬프터와 같은 별도의 수단을 강구하지 않고도 주변 회로와 통신이 가능하도록 하는 것이다.

[0013] 또한, 본 발명의 일 목적은, 전압 변환비를 용이하게 변경할 수 있는 범용 강압 컨버터 또는 승압 컨버터를 제공하는 것이다.

과제의 해결 수단

[0014] 본 발명의 일 측면은, 소정의 순서로 직렬로 스택(stack)된 M개의 전원; 직렬로 스택되어 동작하되 스택 순서의 변경이 가능한 N개의 부하(load); 및 상기 M개의 전원과 상기 N개의 부하(load) 사이의 선택적인 연결을 수행하는 매트릭스 스위치를 포함하되, 상기 매트릭스 스위치는, N개의 부하 각각의 제1 단자와 M개의 전원 각각의 제1 단자 사이를 선택적으로 연결하는 $N \times M$ 개의 스위치로 구성된 제1 스위치 그룹 및 N개의 부하 각각의 제2 단자와 M개의 전원 각각의 제2 단자 사이를 선택적으로 연결하는 $N \times M$ 개의 스위치로 구성된 제2 스위치 그룹을 포함하고, 상기 매트릭스 스위치는, 상기 N개의 부하 중에서 상기 전원에 연결되지 않은 부하가 없도록 연결할 때, 상기 N개의 부하 중의 임의의 부하를 상기 M개의 전원 중의 가장 고전위의 전원에 연결이 가능하고, 상기 N개의 부하 중의 임의의 부하를 상기 M개의 전원 중의 가장 저전위의 전원에 연결이 가능한, 전자장치이다.

[0015] 상기 전자장치에 있어서, 상기 매트릭스 스위치는, 상기 N개의 부하 각각의 제1 단자를 M개의 전원 중의 임의의 전원의 제1 단자와 선택적으로 연결할 수 있고, 상기 N개의 부하 각각의 제2 단자를 M개의 전원 중의 임의의 전원의 제2 단자와 선택적으로 연결할 수 있다.

[0016] 상기 전자장치에 있어서, 상기 매트릭스 스위치는 주기적으로 또는 비주기적으로 상기 M개의 전원과 상기 N개의 부하의 연결 관계를 변경할 수 있다.

[0017] 상기 전자장치에 있어서, 상기 매트릭스 스위치는, 상기 전원의 전압 및/또는 상기 부하의 소비 전력에 기초하여 각각의 전원에 연결되는 부하를 결정하되, 하나의 전원에는 하나의 부하 또는 복수의 부하가 임의로 연결하는 독립 스위칭 방식으로 동작할 수 있다.

[0018] 상기 전자장치에 있어서, N과 M은 동일하고, 상기 매트릭스 스위치는, 상기 전원의 전압 및/또는 상기 부하의 소비 전력에 기초하여 각각의 전원에 연결되는 부하를 결정하되, 하나의 전원에는 하나의 부하가 임의로 연결하는 밸런스 스위칭 방식으로 동작할 수 있다.

[0019] 상기 전자장치에 있어서, N과 M은 동일하고, 상기 매트릭스 스위치는, 하나의 전원에는 하나의 부하만을 연결하되 미리 정해진 순서대로 전원과 부하의 연결을 변경하는 롤링 스위칭 방식으로 동작할 수 있다.

[0020] 상기 전자장치에 있어서, 상기 매트릭스 스위치는 제1 클럭 신호에 기초하여 주기적으로 상기 M개의 전원과 상기 N개의 부하의 연결 관계를 변경할 수 있다.

[0021] 상기 전자장치에 있어서, 상기 제1 클럭 신호는 상기 부하가 사용하는 제2 클럭 신호에 동기된 것일 수 있다.

- [0022] 상기 전자장치에 있어서, 상기 제1 클럭 신호의 상승 또는 하강 에지(edge)는 상기 제2 클럭 신호의 하강 에지와 다음 상승 에지의 사이에 발생되고, 상기 전원과 부하의 연결 관계의 변경은 상기 제1 클럭 신호의 에지에 의해 트리거(trigger)될 수 있다.
- [0023] 상기 전자장치에 있어서, 상기 부하는 멀티 코어 프로세서에 사용되는 코어일 수 있다.
- [0024] 상기 전자장치에 있어서, 상기 N과 상기 M은 각각 상기 멀티 코어 프로세서에서 직렬로 스택된 코어의 스택 수와 동일할 수 있다.
- [0025] 상기 전자장치에 있어서, i 번째($i = 1, 2, \dots, M-1$) 전원의 제2 단자는 $i+1$ 번째 전원의 제1 단자와 연결될 수 있다.
- [0026] 상기 전자장치에 있어서, 상기 제1 스위치 그룹과 상기 제2 스위치 그룹에 포함된 스위치 중의 적어도 하나는 복수의 반도체 스위칭 소자가 직렬 및/또는 병렬로 연결되어 하나의 스위치로 동작할 수 있다.
- [0027] 상기 전자장치에 있어서, 상기 M개의 전원은 외부로부터 제공되는 전압을 M개의 직렬 연결된 커패시터로 분압한 것일 수 있다.
- [0028] 본 발명의 다른 일 측면은, N개의 부하(load)에 전력을 공급하는 전력변환장치로서, 외부로부터 전력을 공급받고 출력전압을 제공하는 전력 컨버터; 상기 전력 컨버터가 제공하는 출력전압을 분압하는, 직렬로 연결된 M개의 커패시터; 및 상기 M개의 커패시터와 상기 N개의 부하(load) 사이의 선택적인 연결을 수행하는 매트릭스 스위치;를 포함하는 전력변환장치이다.
- [0029] 상기 전력변환장치에 있어서, 상기 매트릭스 스위치는, 상기 N개의 부하 각각을 상기 M개의 커패시터 중의 임의의 커패시터에 선택적으로 연결할 수 있다.
- [0030] 상기 전력변환장치에 있어서, 상기 매트릭스 스위치는, 상기 N개의 부하 각각의 제1 단자를 M개의 커패시터 중의 임의의 커패시터의 제1 단자와 선택적으로 연결할 수 있고, 상기 N개의 부하 각각의 제2 단자를 M개의 커패시터 중의 임의의 커패시터의 제2 단자와 선택적으로 연결할 수 있다.
- [0031] 상기 전력변환장치에 있어서, 상기 매트릭스 스위치는, 상기 N개의 부하 각각의 제1 단자와 상기 M개의 커패시터 각각의 제1 단자 사이를 연결하는 $N \times M$ 개의 스위치를 포함하는 제1 스위치 그룹; 및 상기 N개의 부하 각각의 제2 단자와 M개의 커패시터 각각의 제2 단자 사이를 연결하는 $N \times M$ 개의 스위치를 포함하는 제2 스위치 그룹;을 포함할 수 있다.
- [0032] 상기 전력변환장치에 있어서, 상기 매트릭스 스위치는 주기적으로 또는 비주기적으로 상기 M개의 커패시터와 상기 N개의 부하의 연결 관계를 변경할 수 있다.
- [0033] 상기 전자장치에 있어서, 상기 N개의 부하는 N개의 스테이지로 직렬로 스택된 멀티 코어 프로세서에서 각 스테이지의 코어일 수 있다.
- [0034] 상기 전자장치에 있어서, 상기 멀티 코어 프로세서와 통신하는 주변 회로를 더 포함하고 상기 M개의 전원 중에서 그라운드에 연결된 전원으로부터 전력을 공급받는 코어는 상기 주변 회로와 통신을 수행하고, 상기 M개의 전원 중에서 그라운드에 연결되지 않은 전원으로부터 전력을 공급받는 코어는 상기 주변 회로와 통신을 수행하지 않을 수 있다.
- [0035] 본 발명의 또 다른 일 측면은, 제1 단자와 제2 단자를 통해 연결되는 제1 전압과 제3 단자와 제4 단자를 통해 연결되는 제2 전압 사이에서 전력을 전달하는 컨버터로서, 제1 단자와 제2 단자 사이에 직렬로 연결된 복수의 커패시터; 및 상기 제2 전압을 상기 복수의 커패시터 중의 임의의 커패시터에 선택적으로 연결하는 매트릭스 스위치;를 포함하는 컨버터이다.
- [0036] 상기 컨버터에 있어서, 상기 매트릭스 스위치는, 상기 제3 단자를 상기 복수의 커패시터 중의 임의의 커패시터의 제1 단자와 선택적으로 연결할 수 있고, 상기 제4 단자를 상기 복수의 커패시터 중의 임의의 커패시터의 제2 단자와 선택적으로 연결할 수 있다.
- [0037] 상기 컨버터에 있어서, 상기 매트릭스 스위치는, 상기 제3 단자와 상기 복수의 커패시터 각각의 양의 단자 사이를 선택적으로 연결하는, 커패시터와 동일한 개수의 스위치를 포함하는 제1 스위치 그룹; 및 상기 제4 단자와 복수의 커패시터 각각의 음의 단자 사이를 선택적으로 연결하는, 커패시터와 동일한 개수의 스위치를 포함하는 제2 스위치 그룹;을 포함할 수 있다.

[0038] 상기 컨버터에 있어서, 상기 제1 전압은 입력전압이고, 상기 제2 전압은 출력전압이며, 상기 커패시터의 개수는 M이고, 상기 컨버터는, 상기 제2 전압과 상기 M개의 커패시터와의 연결 관계를 변경하면서, 상기 입력전압과 상기 출력전압의 비가 M:1의 전압 변환비를 가지는 강압(step-down) 컨버터로 동작할 수 있다.

[0039] 상기 컨버터에 있어서, 상기 제1 전압은 출력전압이고, 상기 제2 전압은 입력전압이며, 상기 커패시터의 개수는 M이고, 상기 컨버터는, 상기 제2 전압과 상기 M개의 커패시터와의 연결 관계를 변경하면서, 상기 입력전압과 상기 출력전압의 비가 1:M의 전압 변환비를 가지는 승압(step-up) 컨버터로 동작할 수 있다.

발명의 효과

[0040] 본 발명에 의하면, 실시예에 따라, 복수의 부하가 직렬로 스택된 시스템에 안정적으로 전력을 공급할 수 있다.

[0041] 또한, 본 발명에 의하면, 실시예에 따라, 복수의 부하가 직렬로 스택된 시스템에 전력을 공급함에 있어서 간단한 구조로 전압 밸런싱이 가능하다.

[0042] 또한, 본 발명에 의하면, 실시예에 따라, 직렬로 스택된 멀티 코어 프로세서에서 레벨 쉬프트와 같은 별도의 수단을 강구하지 않고도 주변 회로와 통신이 가능하다.

[0043] 또한, 본 발명에 의하면, 실시예에 따라, 전압 변환비를 용이하게 변경할 수 있는 범용 강압 컨버터 또는 승압 컨버터를 제공할 수 있다.

도면의 간단한 설명

[0044] 도 1은 복수의 코어가 병렬로 연결되어 동작하는 프로세싱 시스템을 예시한다.

도 2는 복수의 코어가 직렬로 연결되어 동작하는 프로세싱 시스템을 예시한다.

도 3은 본 발명의 일 실시예에 따른 매트릭스 스위치 및 전력변환장치를 예시한다.

도 4와 도 5는 도 3의 매트릭스 스위치의 동작을 예시적으로 설명하는 도면이다.

도 6은 본 발명의 일 실시예에 따른 독립 스위칭 방식을 설명하는 도면이다.

도 7은 본 발명의 일 실시예에 따른 밸런스 스위칭 방식을 설명하는 도면이다.

도 8은 본 발명의 일 실시예에 따른 롤링 스위칭 방식을 설명하는 도면이다.

도 9는 복수의 코어가 직렬로 연결된 구조에서 주변 회로와의 통신 방식을 예시적으로 설명하는 도면이다.

도 10과 도 11은 본 발명의 일 실시예에 따른 전력변환장치를 사용하는 시스템에서 코어와 주변 회로의 통신 방식을 예시적으로 설명하는 도면이다.

도 12는 프로세싱 시스템에서 코어 클럭 신호와 코어 소비 전류의 관계를 예시적으로 설명하는 도면이다.

도 13은 본 발명의 일 실시예에 따른 매트릭스 스위치에서 사용하는 매트릭스 스위치 클럭 신호를 예시적으로 설명하는 도면이다.

도 14는 본 발명의 일 실시예에 따른 매트릭스 스위치 및 전력변환장치를 예시한다.

도 15는 본 발명의 일 실시예에 따른 매트릭스 스위치를 사용한 강압 컨버터를 예시한다.

도 16 내지 도 19는 도 15의 강압 컨버터의 동작을 예시적으로 설명하는 도면이다.

도 20은 본 발명의 일 실시예에 따른 매트릭스 스위치를 사용한 승압 컨버터를 예시한다.

도 21 내지 도 24는 도 20의 승압 컨버터의 동작을 예시적으로 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0045] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 통해 상세하게 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 한다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다.

[0046] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다.

이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질이나 차례 또는 순서 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속" 된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 또 다른 구성 요소가 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

- [0047] 도 3은 본 발명의 일 실시예에 따른 매트릭스 스위치(310) 및 전력변환장치(300)를 예시한다.
- [0048] 전력변환장치(300)는 매트릭스 스위치(310), 전력 컨버터(320) 및 복수의 커패시터(C1, C2, C3, C4)를 포함할 수 있다.
- [0049] 전력변환장치(300)는 전력 컨버터(320)를 통해 외부로부터 전력을 공급받고 복수의 부하(R1 ~ R4)에 전력을 공급할 수 있다. 부하의 개수는 임의로 설정될 수 있지만, 설명의 편의를 위해 네 개의 부하(R1 ~ R4)에 전력을 공급하는 경우를 예로 들어 설명하기로 한다. 여기서, 부하(R1 ~ R4)는 직렬로 스택된 상태이거나 또는 플로팅(floating)된 상태일 수 있다.
- [0050] 실시예에 따라, 전력변환장치(300)는 복수의 코어가 직렬로 스택된 멀티 코어 프로세서를 포함하는 전자장치 내에 포함되어 복수의 코어로 전력을 공급하는데 사용될 수 있다. 이 경우, 네 개의 부하(R1 ~ R4)는 네 개의 스택 수를 가지는 멀티 코어 프로세서에서 각 스테이지의 코어일 수 있다. 즉, 부하의 개수는 직렬로 스택된 멀티 코어 프로세서에서 스택 수와 동일할 수 있다.
- [0051] 실시예에 따라, 전력변환장치(300)는 전자장치 내에 포함된 프로세서에 전력을 공급하는 PMIC(Power Management IC)의 일부 구성요소로서 전압 레귤레이터로 사용될 수 있다. 실시예에 따라, 전력변환장치(300)는 SOC(System On Chip) 내부에 내장되는 IVR(Integrated Voltage Regulator)로 사용될 수 있다. 실시예에 따라, 전력변환장치(300)는 데이터 센터, 신재생 에너지 등의 시스템에서 전력을 변환하는데 사용될 수 있다. 그 외에도 전력변환장치(300)는 다양한 시스템에서 전력을 변환하는데 사용될 수 있다.
- [0052] 도 3에서는 부하(R1 ~ R4)를 일반적인 관례에 따라 저항으로 도시하고 있는데, 부하(R1 ~ R4)는 전력을 소비하는 임의의 소자일 수 있다. 부하(R1 ~ R4)가 저항으로 도시되어 있다고 하여, 유도성 부하 혹은 용량성 부하를 제외하려는 의도는 아님이 이해되어야 할 것이다.
- [0053] 한편, 도 3에는 부하(R1 ~ R4)가 전력변환장치(300)에 포함되는 것으로 도시되어 있으나 이는 설명의 편의를 위한 것으로서, 부하(R1 ~ R4)는 전력변환장치(300)의 전력 공급 대상일 뿐, 부하(R1 ~ R4)가 전력변환장치(300)에 포함되는 구성은 아닌 것으로 이해되어야 할 것이고, 이는 본 명세서의 다른 도면들에도 동일하게 적용될 수 있다.
- [0054] 전력 컨버터(320)는 외부로부터 전력을 공급받고 매트릭스 스위치(310)로 출력전압(Va)을 제공할 수 있다. 전력 컨버터(320)는 전력을 처리하는 임의의 컨버터일 수 있다. 예시적으로, 전력 컨버터(320)는 벡 컨버터, 부스트 컨버터, 벡-부스트 컨버터, 스위치-커패시터 컨버터 또는 선형 레귤레이터 중의 어느 하나 또는 이들의 조합일 수 있으나, 이로 한정되는 것은 아니다.
- [0055] 복수의 커패시터(C1, C2, C3, C4)는 전력 컨버터(320)가 제공하는 출력전압(Va)을 분압하도록 직렬로 스택(stack)될 수 있다. 이 경우, 커패시터(C1, C2, C3, C4) 각각에는 전력 컨버터(320)가 제공하는 출력전압(Va)이 분압된 전압이 형성될 수 있다. 커패시터(C1, C2, C3, C4) 각각은 전력 컨버터(320)로부터 전력을 공급받고 매트릭스 스위치(310)로 전력을 공급할 수 있다. 이런 관점에서 커패시터(C1, C2, C3, C4) 각각은 전력 컨버터(320)가 제공하는 출력전압(Va)이 분압된 전압을 가지는 별도의 전원으로 이해될 수 있다. 커패시터의 개수는 필요에 따라 임의로 설정될 수 있지만, 설명의 편의를 위해 네 개의 커패시터(C1 ~ C4)를 사용하는 경우를 예로 들어 설명하기로 한다. 전력변환장치(300)가 복수의 코어가 직렬로 스택된 멀티 코어 프로세서를 포함하는 전자장치 내에 포함되어 복수의 코어로 전력을 공급하는데 사용되는 경우, 커패시터의 개수는 멀티 코어 프로세서의 스택 수와 동일할 수 있다.
- [0056] 매트릭스 스위치(310)는 온/오프 스위칭 동작을 통해 네 개의 커패시터(C1 ~ C4)와 네 개의 부하(R1 ~ R4) 사이의 선택적인 연결을 수행할 수 있다. 예시적으로, 매트릭스 스위치는 네 개의 부하(R1 ~ R4) 각각을 네 개의 커패시터(C1 ~ C4) 중의 임의의 커패시터에 선택적으로 연결할 수 있다.
- [0057] 이를 위해, 매트릭스 스위치(310)는, 네 개의 부하(R1 ~ R4) 각각의 제1 단자를 네 개의 커패시터(C1 ~ C4) 중의 임의의 커패시터의 제1 단자와 선택적으로 연결할 수 있고, 네 개의 부하(R1 ~ R4) 각각의 제2 단자를 네 개의 커패시터(C1 ~ C4) 중의 임의의 커패시터의 제2 단자와 선택적으로 연결할 수 있다. 예시적으로, 제1 단자는

양(+)¹의 단자이고, 제2 단자는 음(-)²의 단자로 이해될 수 있다. 예시적으로, 제1 단자는 고전위 단자이고, 제2 단자는 저전위 단자로 이해될 수 있다.

- [0058] 실시예에 따라, 매트릭스 스위치(310)는 네 개의 부하(R1 ~ R4) 각각의 제1 단자와 네 개의 커패시터(C1 ~ C4) 각각의 제1 단자 사이를 연결하는 4 x 4 개의 스위치를 포함하는 제1 스위치 그룹(S11p, S12p, S13p, S14p, S21p, ~ S44p)을 포함할 수 있다. 또한, 매트릭스 스위치(310)는 네 개의 부하(R1 ~ R4) 각각의 제2 단자와 네 개의 커패시터(C1 ~ C4) 각각의 제2 단자 사이를 연결하는 4 x 4 개의 스위치를 포함하는 제2 스위치 그룹(S11n, S12n, S13n, S14n, S21n, ~ S44n)을 포함하는 제2 스위치 그룹을 포함할 수 있다.
- [0059] 여기서, 스위치의 도면부호 S_{ijp}는 제i 커패시터(C_i)과 제j 부하(R_j)의 제1 단자(positive)를 연결하는 스위치를 의미하고, 스위치의 도면부호 S_{ijn}는 제i 커패시터(C_i)과 제j 부하(R_j)의 제2 단자(negative)를 연결하는 스위치를 의미는 것으로 이해될 수 있다. 즉, 제1 스위치 그룹은 임의의 커패시터와 임의의 부하의 제1 단자를 선택적으로 연결하고, 제2 스위치 그룹은 임의의 커패시터와 임의의 부하의 제2 단자를 선택적으로 연결하는 것으로 이해될 수 있다.
- [0060] 실시예에 따라, 매트릭스 스위치(310)는 스위칭 동작을 통해 주기적으로 또는 비주기적으로 네 개의 커패시터(C1 ~ C4)와 네 개의 부하(R1 ~ R4)의 연결 관계를 변경할 수 있다. 예시적으로, 매트릭스 스위치(310)는 클럭 신호에 동기되어 주기적으로 커패시터(C1 ~ C4)와 부하(R1 ~ R4)의 연결 관계를 변경할 수 있다. 또는, 예시적으로, 매트릭스 스위치(310)는 이벤트가 발생할 때에 커패시터(C1 ~ C4)와 부하(R1 ~ R4)의 연결 관계를 변경할 수 있다. 예시적으로, 이벤트는 커패시터(C1 ~ C4)의 전압, 전류 등의 상태 및/또는 부하(R1 ~ R4)의 전압, 전류 등의 상태에 따라 연결 관계의 변경이 필요하다고 판단되는 경우 발생할 수 있다.
- [0061] 도 3에서는 네 개의 부하(R1 ~ R4)와 네 개의 커패시터(C1 ~ C4)를 사용하는 경우를 예시하고 있으나, 부하의 개수는 임의의 개수인 N개로 설정될 수 있고, 커패시터의 개수도 임의의 개수인 M개로 설정될 수 있다. 이 경우, 매트릭스 스위치(310)는, N 개의 부하 각각의 제1 단자와 M 개의 커패시터 각각의 제1 단자 사이를 연결하는 N x M 개의 스위치를 포함하는 제1 스위치 그룹과, N 개의 부하 각각의 제2 단자와 M 개의 커패시터 각각의 제2 단자 사이를 연결하는 N x M 개의 스위치를 포함하는 제2 스위치 그룹을 포함할 수 있다. 실시예에 따라, 전력변환장치(300)가 L개의 스택 수를 가지는 멀티 코어 프로세서에 사용되는 경우, 부하의 개수 N과 커패시터의 개수 M은 각각 스택 수인 L과 동일할 수 있다.
- [0062] 도 3에서 제1 스위치 그룹(S11p, S12p, S13p, S14p, S21p, ~ S44p)과 제2 스위치 그룹(S11n, S12n, S13n, S14n, S21n, ~ S44n)에 포함된 스위치 중의 적어도 하나는 복수의 반도체 스위칭 소자가 직렬 및/또는 병렬로 연결되어 하나의 스위치로 동작하도록 구성될 수 있다. 또한, 커패시터(C1 ~ C4) 중의 적어도 하나는 복수의 커패시터가 직렬 및/또는 병렬로 연결되어 하나의 커패시터로 동작하도록 구성될 수 있다. 본 명세서에서 스위치 또는 커패시터의 개수를 언급함에 있어서 복수의 스위치 또는 커패시터가 하나의 스위치 또는 커패시터로 동작하는 경우 하나의 스위치 또는 커패시터가 사용된 것으로 이해될 수 있다.
- [0063] 도 4와 도 5는 도 3의 매트릭스 스위치(310)의 동작을 예시적으로 설명하는 도면이다.
- [0064] 도 4를 참조하면, 매트릭스 스위치(310)는 제1 커패시터(C1)와 제1 부하(R1)를 연결하고, 제2 커패시터(C2)와 제2 부하(R2)를 연결하며, 제3 커패시터(C3)와 제3 부하(R3)를 연결하고, 제4 커패시터(C4)와 제4 부하(R4)를 연결할 수 있다. 이를 위해, 매트릭스 스위치(310)의 S11p, S11n, S22p, S22n, S33p, S33n, S44p 및 S44n이 온되고 나머지 스위치는 오프될 수 있다.
- [0065] 도 5를 참조하면, 매트릭스 스위치(310)는 제1 커패시터(C1)와 제4 부하(R4)를 연결하고, 제2 커패시터(C2)와 제3 부하(R3)를 연결하며, 제3 커패시터(C3)와 제2 부하(R2)를 연결하고, 제4 커패시터(C4)와 제1 부하(R1)를 연결할 수 있다. 이를 위해, 매트릭스 스위치(310)의 S14p, S14n, S23p, S23n, S32p, S32n, S41p 및 S41n이 온되고 나머지 스위치는 오프될 수 있다.
- [0066] 도 4와 도 5에는 두 가지 연결 관계를 예시하고 있으나, 이러한 방식으로 매트릭스 스위치(310)는 네 개의 부하(R1 ~ R4) 중의 임의의 부하를 네 개의 커패시터(C1 ~ C4) 중의 임의의 커패시터에 선택적으로 연결할 수 있다. 부하(R1 ~ R4)의 각각은 연결된 커패시터로부터 전력을 공급받고 동작할 수 있다.
- [0067] 이와 같이, 매트릭스 스위치(310)는 복수의 부하와 복수의 커패시터의 연결 관계를 변경하면서 전력 소비가 큰 부하를 전압이 높은 커패시터에 연결하는 등의 방법을 사용하여 커패시터들의 전압 밸런싱을 수행할 수 있다. 즉, 본 실시예의 매트릭스 스위치(310)를 사용하는 경우, 단순히 전원과 부하의 연결 관계를 변경하는 것만으로 전압 밸런싱이 가능하므로, 커패시터 각각의 전압을 조절하기 위해 각각의 커패시터마다 레귤레이터를 추가하는

종래 기술에 비해 간단한 구조로 용이하게 전압 밸런싱을 수행할 수 있다.

- [0069] 다음으로 도 6 내지 도 8를 참조하여, 매트릭스 스위치가 커패시터와 부하의 연결 관계를 변경하는 방식에 대해 설명한다.
- [0070] 도 6은 본 발명의 일 실시예에 따른 독립 스위칭(independent switching) 방식을 설명하는 도면이다.
- [0071] 도 6(a)는 제1 커패시터(C1)와 제1 부하(R1)를 연결하고, 제2 커패시터(C2)와 제2 부하(R2)를 연결하며, 제3 커패시터(C3)와 제3 부하(R3)를 연결하고, 제4 커패시터(C4)와 제4 부하(R4)를 연결한 상태를 도시하고 있다.
- [0072] 도 6(b)는 도 6(a)에서 제2 부하(R2)와 제3 부하(R3)의 위치를 상호 변경하여, 제1 커패시터(C1)와 제1 부하(R1)를 연결하고, 제2 커패시터(C2)와 제3 부하(R3)를 연결하며, 제3 커패시터(C3)와 제2 부하(R2)를 연결하고, 제4 커패시터(C4)와 제4 부하(R4)를 연결한 상태를 도시하고 있다.
- [0073] 도 6(c)는 도 6(b)에서 제4 부하(R4)가 제1 커패시터(C1)에 연결되도록 변경한 것으로서, 제1 커패시터(C1)를 제1 부하(R1)와 제4 부하(R4)에 동시에 연결하고, 제2 커패시터(C2)와 제3 부하(R3)를 연결하며, 제3 커패시터(C3)와 제2 부하(R2)를 연결한 상태를 도시하고 있다.
- [0074] 도 6을 참조하면, 하나의 커패시터(또는 전원)에는 하나의 부하 또는 복수의 부하가 임의로 연결될 수 있고, 전원 중의 일부에는 부하가 연결되지 않을 수 있다. 이러한 연결 방식은 독립 스위칭 방식이라고 언급될 수 있다. 독립 스위칭 방식은 제어가 상대적으로 복잡하다는 단점은 있지만, 응답 속도가 빠르고 커패시터들 간의 전압 밸런싱 성능이 우수하다는 장점이 있다. 여기서, 각각의 커패시터에 연결되는 부하는, 커패시터(또는 전원) 각각의 전압 및/또는 부하 각각의 소비 전력에 기초하여 커패시터들 사이의 전압 밸런싱이 효율적이도록 결정될 수 있다.
- [0075] 도 7은 본 발명의 일 실시예에 따른 밸런스 스위칭(balance switching) 방식을 설명하는 도면이다.
- [0076] 도 7(a)는 제1 커패시터(C1)와 제1 부하(R1)를 연결하고, 제2 커패시터(C2)와 제2 부하(R2)를 연결하며, 제3 커패시터(C3)와 제3 부하(R3)를 연결하고, 제4 커패시터(C4)와 제4 부하(R4)를 연결한 상태를 도시하고 있다.
- [0077] 도 7(b)는 도 7(a)에서 제3 부하(R3)와 제4 부하(R4)의 위치를 상호 변경하여, 제1 커패시터(C1)와 제1 부하(R1)를 연결하고, 제2 커패시터(C2)와 제2 부하(R2)를 연결하며, 제3 커패시터(C3)와 제4 부하(R4)를 연결하고, 제4 커패시터(C4)와 제3 부하(R3)를 연결한 상태를 도시하고 있다.
- [0078] 도 7(c)는 도 7(b)에서 제1 부하(R1)와 제3 부하(R3)의 위치를 상호 변경하고, 제2 부하(R2)와 제4 부하(R4)의 위치를 상호 변경한 것으로서, 제1 커패시터(C1)와 제3 부하(R3)를 연결하고, 제2 커패시터(C2)와 제4 부하(R4)를 연결하며, 제3 커패시터(C3)와 제2 부하(R2)를 연결하고, 제4 커패시터(C4)와 제1 부하(R1)를 연결한 상태를 도시하고 있다.
- [0079] 도 7을 참조하면, 하나의 커패시터(또는 전원)에는 하나의 부하가 임의로 연결될 수 있다(즉, 커패시터 중의 어느 하나에도 복수의 부하가 연결되거나 부하가 연결되지 않은 커패시터가 존재하지는 않음). 따라서 이 방식에서는 커패시터의 개수와 부하의 개수가 같을 수 있다. 다만, 커패시터와 부하의 연결 관계의 변경에는 특별한 제한은 없다. 예를 들어, 임의의 부하 두개가 서로 위치를 변경하거나 또는 임의의 부하 세 개 또는 네 개가 상호 위치를 변경하는 등이 모두 가능하다. 이러한 연결 방식은 밸런스 스위칭 방식이라고 언급될 수 있다. 밸런스 스위칭 방식은 제어의 복잡성, 응답 속도 및 전압 밸런싱 성능이 전술한 독립 스위칭 방식과 후술할 롤링 스위칭 방식에 비해 중간 정도일 수 있다. 여기서, 각각의 커패시터에 연결되는 부하는, 커패시터(또는 전원) 각각의 전압 및/또는 부하 각각의 소비 전력에 기초하여 커패시터들 사이의 전압 밸런싱이 효율적이도록 결정될 수 있다.
- [0080] 도 8은 본 발명의 일 실시예에 따른 롤링 스위칭(rolling switching) 방식을 설명하는 도면이다.
- [0081] 도 8(a)는 제1 커패시터(C1)와 제1 부하(R1)를 연결하고, 제2 커패시터(C2)와 제2 부하(R2)를 연결하며, 제3 커패시터(C3)와 제3 부하(R3)를 연결하고, 제4 커패시터(C4)와 제4 부하(R4)를 연결한 상태를 도시하고 있다.
- [0082] 도 8(b)는 도 8(a)에서 네 개의 부하(R1 ~ R4)를 모두 하나씩 이동시킨 것으로서, 제1 커패시터(C1)와 제4 부하(R4)를 연결하고, 제2 커패시터(C2)와 제1 부하(R1)를 연결하며, 제3 커패시터(C3)와 제2 부하(R2)를 연결하고, 제4 커패시터(C4)와 제3 부하(R3)를 연결한 상태를 도시하고 있다.
- [0083] 도 8(c)는 도 8(b)에서 다시 네 개의 부하(R1 ~ R4)를 모두 하나씩 이동시킨 것으로서, 제1 커패시터(C1)와 제3

부하(R3)를 연결하고, 제2 커패시터(C2)와 제4 부하(R4)를 연결하며, 제3 커패시터(C3)와 제1 부하(R1)를 연결하고, 제4 커패시터(C4)과 제2 부하(R2)를 연결한 상태를 도시하고 있다.

- [0084] 도 8을 참조하면, 하나의 커패시터(또는 전원)에는 하나의 부하가 연결되되(커패시터의 개수와 부하의 개수가 같음), 커패시터와 부하의 연결 관계가 임의로 변경되는 것이 아니라 미리 정해진 순서대로 전원과 부하의 연결을 변경하는 방식이다. 이러한 연결 방식은 롤링 스위칭(rolling switching) 방식이라고 언급될 수 있다. 롤링 스위칭 방식은 제어가 간단하므로 구현이 간단하다는 장점이 있는 반면, 전술한 독립 스위칭 방식이나 밸런스 스위칭 방식에 비해 응답 속도가 느리다는 단점이 있다. 그러나 롤링 스위칭 방식이라고 하더라도 전압 밸런싱 기능은 충분히 수행될 수 있다. 즉, 복수의 부하가 각각 소비하는 전류에 편차가 있는 상황에서 롤링 스위칭 방식을 사용할 경우, 복수의 커패시터의 각각이 부하로 공급하는 전류는 결과적으로 복수의 부하가 소비하는 전류의 평균이 되어 서로 동일하게 되므로(스위칭 동작이 충분히 반복된 이후에는), 전압 밸런싱 성능은 실제 시스템에 적용하기에 충분할 수 있다.
- [0085] 이와 같이, 매트릭스 스위치를 사용하여 커패시터와 부하를 연결하는 방식으로서, 독립 스위칭, 밸런스 스위칭 또는 롤링 스위칭의 세 가지를 예시하였으나 이로 한정되는 것은 아니다. 전술한 세 가지 방식 중에서 어떤 방식을 사용하더라도 전압 밸런싱 기능은 충분히 수행될 수 있지만, 방식에 따라 제어의 복잡성과 응답 속도에는 차이가 있을 수 있다.
- [0087] 도 9는 복수의 코어(core)가 직렬로 연결된 멀티 코어 프로세서를 사용하는 전자장치에서 코어(core)와 주변 회로(peripheral circuit)의 통신 방식을 예시적으로 설명하는 도면이다. 여기서, 주변 회로(peripheral circuit)는 메모리, 센서, 디스플레이, 입출력 장치 등일 수 있다.
- [0088] 복수의 코어(core)가 직렬로 연결된 멀티 코어 프로세서에서 복수의 코어(core) 중의 일부는 기준전위(예, 그라운드 또는 접지)에 연결되지 않을 수 있다. 반면, 주변 회로(peripheral circuit)는 통상 기준전위에 연결된 상태에서 신호를 처리하는 것이 일반적이다. 이와 같이, 기준전위에 연결되지 않은 코어(core)와 기준전위에 연결된 주변 회로(peripheral circuit)는 데이터 통신을 위해 별도의 수단이 강구될 필요가 있다. 예를 들면, 주변 회로(peripheral circuit)도 직렬로 스택된 상태로 구성되거나 혹은 코어(core)와 주변 회로(peripheral circuit) 사이에 레벨 쉬프터(level shifter) 등의 소자가 사용될 필요가 있다. 이는 복수의 코어(core)가 직렬로 연결된 멀티 코어 프로세서의 단점일 수 있다.
- [0089] 도 10과 도 11은 본 발명의 일 실시예에 따른 전력변환장치(300)를 사용하는 시스템에서 코어(core)와 주변 회로(peripheral circuit)의 통신 방식을 예시적으로 설명하는 도면이다.
- [0090] 도 10은 매트릭스 스위치(310)의 스위칭 동작에 의해 제1 코어(core1)가 제4 커패시터(C4)로부터 전력을 공급받는 상태를 예시한다. 이 경우, 제1 코어(core1)는 기준전위에 연결된 상태이므로 별다른 수단이 없어도 주변 회로(peripheral circuit)와 통신할 수 있다.
- [0091] 도 11은 매트릭스 스위치(310)의 스위칭 동작에 의해 제4 코어(core4)가 제4 커패시터(C4)로부터 전력을 공급받는 상태를 예시한다. 이 경우, 제4 코어(core4)는 기준전위에 연결된 상태이므로 별다른 수단이 없어도 주변 회로(peripheral circuit)와 통신할 수 있다.
- [0092] 이와 같이, 도 3에 예시된 전력변환장치(300)가 멀티 코어 프로세서를 포함하는 전자장치에 전력을 공급하는데 사용되는 경우, 복수의 코어(core)의 각각은 기준전위에 연결된 커패시터(C4)로부터 전력을 공급받는 구간을 가질 수 있다(비록 모든 코어가 동시에 기준전위에 연결된 커패시터로부터 전력을 공급받지는 않는다고 하더라도). 즉, 본 발명의 실시예에 따른 전력변환장치(300)는 매트릭스 스위치(310)을 통해 기준전위에 연결된 커패시터(C4)로부터 전력을 공급받을 코어(core)를 수시로 변경할 수 있으므로, 복수의 코어(core)의 각각은 기준전위에 연결되어 동작하는 구간을 가질 수 있다. 따라서, 복수의 코어(core)의 각각은 기준전위에 연결된 상태일 때 주변 회로(peripheral circuit)와 통신할 수 있고, 이 경우 코어(core)와 주변 회로(peripheral circuit) 사이에 레벨 쉬프터와 같은 별도의 수단을 강구하지 않아도 된다. 이와 같은 통신 방식은 단일 채널 통신(single channel communication) 방식으로 언급될 수 있다.
- [0093] 이와 같이, 본 발명의 실시예에 따른 전력변환장치(300)를 사용하는 경우 직렬로 스택된 멀티 코어 프로세서에서도 주변 회로를 직렬로 스택하거나 레벨 쉬프터와 같은 별도의 수단을 강구하지 않고도 단일 채널 통신 방식을 사용하여 주변 회로와 통신할 수 있다.
- [0095] 다음으로 도 12와 도 13을 참조하여 매트릭스 스위치를 위한 클럭 신호의 생성 방법에 대해 설명한다. 도 12는 프로세싱 시스템에서 코어 클럭 신호(CK_c)와 코어의 소비 전류(I_c)의 관계를 예시적으로 설명하는 도면이고, 도 13은 본 발명의 일 실시예에 따른 매트릭스 스위치 클럭 신호(CK_MS)를 생성하는 방법을 예시적으로 설명하

는 도면이다.

- [0096] 도 12에는 코어에서 사용하는 코어 클럭 신호(CK_c)와 코어에서 소비하는 전류(I_c)가 예시되어 있다. 코어 내부의 반도체 소자들은 통상 코어 클럭 신호(CK_c)의 상승 에지(rising edge) 또는 하강 에지(falling edge)에 동기되어 동작하므로 코어의 소비 전류(I_c)는 코어 클럭 신호(CK_c)가 있는 구간에서 증가하고 코어 클럭 신호(CK_c)가 없는 구간에서 감소하는 경향을 가질 수 있다.
- [0097] 본 발명의 실시예에 따른 매트릭스 스위치는 도 4와 도 5에 예시한 바와 같이 커패시터(전원)와 코어 사이의 연결을 일시적으로 차단했다가 다시 연결 관계를 변경하는 방식으로 동작하는데, 이와 같이 전류의 공급과 차단을 반복하는 경우 배선 등에 존재하는 기생 인덕턴스에 의한 전압 스파이크(spike) 혹은 전압 링잉(ringing)이 발생할 수 있다. 이러한 전압 스파이크는 전류의 크기에 의존하는데, 전압 스파이크가 큰 경우 시스템 내부의 각 소자에 전압 스트레스로 작용하여 시스템의 안정적인 동작에 영향을 줄 수 있다. 따라서, 매트릭스 스위치의 스위칭은 전류가 작은 시점에 수행되는 것이 바람직하다. 이런 관점에서, 도 12를 참조하면, 매트릭스 스위치의 스위칭은 코어의 코어 클럭 신호(CK_c)가 없는 구간(transition of MS), 예를 들어 t2와 t3 사이 및 t4와 t5 사이에서 수행되는 것이 바람직할 것이다.
- [0098] 도 13을 참조하면, 매트릭스 스위치는 매트릭스 스위치 클럭 신호(CK_MS)에 기초하여 주기적으로 복수의 전원과 복수의 코어의 연결 관계를 변경할 수 있다. 실시예에 따라, 매트릭스 스위치 클럭 신호(CK_MS)는 코어가 사용하는 코어 클럭 신호(CK_c)에 동기될 수 있다. 실시예에 따라, 매트릭스 스위치 클럭 신호(CK_MS)의 상승 또는 하강 에지는 코어 클럭 신호(CK_c)의 하강 에지와 다음 상승 에지의 사이에 발생되고(예, t2와 t3의 사이 및 t4와 t5의 사이), 복수의 전원과 코어의 연결 관계의 변경(즉, 매트릭스 스위치의 스위칭)은 매트릭스 스위치 클럭 신호(CK_MS)의 에지에 의해 트리거(trigger)될 수 있다.
- [0099] 한편, 코어 클럭 신호(CK_c)는 통상 수백 MHz로 높은 편이고, 매트릭스 스위치의 스위칭을 코어 클럭 신호(CK_c)의 주파수와 동일하게 수행할 필요가 없는 경우, 실시예에 따라, 매트릭스 스위치 클럭 신호(CK_MS)는 코어 클럭 신호(CK_c)의 주파수에 비해 낮은 주파수로 생성될 수 있다. 예를 들어, 코어 클럭 신호(CK_c)의 하강 에지와 다음 상승 에지의 사이 구간이 여러 번 발생할 때마다 한 번씩 매트릭스 스위치 클럭 신호(CK_MS)의 펄스를 생성할 수 있다.
- [0100] 이와 같이, 매트릭스 스위치의 스위칭이 코어 클럭 신호(CK_c)에 동기되어 수행될 경우, 코어 전류(I_c)가 작은 구간에서 매트릭스 스위치의 스위칭이 수행될 수 있으므로 기생 인덕턴스에 의한 전압 스파이크 또는 링잉을 줄일 수 있다.
- [0102] 도 14는 본 발명의 일 실시예에 따른 매트릭스 스위치(1410) 및 전력변환장치(1400)를 예시한다.
- [0103] 도 14의 전력변환장치(1400)에서는 전력 컨버터(1420)가 복수의 전원(Vb1, Vb2, Vb3, Vb4)을 생성하여 매트릭스 스위치(1410)로 제공한다는 점에서, 도 3의 전력변환장치(300)에서 전력 컨버터(320)가 하나의 출력(Va)을 제공하고 복수의 커패시터(C1 ~ C4)를 사용하여 복수의 전원을 생성하는 것과 차이가 있다.
- [0104] 실시예에 따라, 전력 컨버터(1420)가 제공하는 복수의 전원이 M 개일 경우, i 번째(i = 1, 2, ... M-1) 전원의 제2 단자는 i+1번째 전원의 제1 단자와 연결된 상태로 제공될 수 있다. 여기서, 제1 단자는 양의 단자 또는 고전위 단자이고 제2 단자는 음의 단자 또는 저전위 단자일 수 있다.
- [0105] 도 3 내지 도 13을 참조하여 설명한 내용은 전력변환장치(1400)에도 유사하게 적용될 수 있으므로 중복되는 설명은 생략한다.
- [0107] 도 15는 본 발명의 일 실시예에 따른 매트릭스 스위치(1510)를 사용한 강압 컨버터(1500)를 예시한다. 강압 컨버터(1500)는 복수의 커패시터(C1 ~ C4)와 매트릭스 스위치(1510)를 포함할 수 있다.
- [0108] 강압 컨버터(1500)는 제1 단자와 제2 단자를 통해 연결되는 제1 전압(Vin)과 제3 단자와 제4 단자를 통해 연결되는 제2 전압(Vo) 사이에서 전력을 전달할 수 있다. 여기서, 제1 단자는 제1 전압(Vin)의 양의 단자 또는 고전위 단자일 수 있고, 제2 단자는 제1 전압(Vin)의 음의 단자 또는 저전위 단자일 수 있다. 제3 단자는 제2 전압(Vo)의 양의 단자 또는 고전위 단자일 수 있고, 제4 단자는 제2 전압(Vo)의 음의 단자 또는 저전위 단자일 수 있다.
- [0109] 복수의 커패시터(C1 ~ C4)는 제1 단자와 제2 단자 사이에 직렬로 연결될 수 있다. 복수의 커패시터(C1 ~ C4)는 제1 전압(Vin)을 분압하여 매트릭스 스위치(1510)로 제공할 수 있다.

- [0110] 매트릭스 스위치(1510)는 제2 전압(V_o)을 복수의 커패시터($C_1 \sim C_4$) 중의 임의의 커패시터에 선택적으로 연결할 수 있다. 실시예에 따라, 매트릭스 스위치(1510)는 제3 단자를 복수의 커패시터($C_1 \sim C_4$) 중의 임의의 커패시터의 제1 단자와 선택적으로 연결할 수 있고, 제4 단자를 복수의 커패시터($C_1 \sim C_4$) 중의 임의의 커패시터의 제2 단자와 선택적으로 연결할 수 있다.
- [0111] 실시예에 따라, 매트릭스 스위치(1510)는 제3 단자와 복수의 커패시터($C_1 \sim C_4$) 각각의 제1 단자 사이를 선택적으로 연결하는 복수의 스위치($S_{11p}, S_{21p}, S_{31p}, S_{41p}$)를 포함하는 제1 스위치 그룹($S_{11p}, S_{21p}, S_{31p}, S_{41p}$)을 포함할 수 있다. 여기서, 제1 스위치 그룹의 스위치의 개수는 커패시터 개수와 동일할 수 있다. 또한, 매트릭스 스위치(1510)는 제4 단자와 복수의 커패시터 각각의 제2 단자 사이를 선택적으로 연결하는 복수의 스위치($S_{11n}, S_{21n}, S_{31n}, S_{41n}$)를 포함하는 제2 스위치 그룹을 포함할 수 있다. 여기서, 제2 스위치 그룹의 스위치의 개수는 커패시터 개수와 동일할 수 있다.
- [0112] 실시예에 따라, 제1 전압은 입력전압(V_{in})이고, 제2 전압은 출력전압(V_o)이며, 커패시터의 개수는 M 일 수 있다. 강압 컨버터(1500)는, 제2 전압(V_o)과 M 개의 커패시터와의 연결 관계를 변경하면서, 입력전압(V_{in})과 출력전압(V_o)의 비가 $M:1$ 의 전압 변환비를 가지는 강압(step-down) 컨버터로 동작할 수 있다.
- [0113] 도 15에는 네 개의 커패시터($C_1 \sim C_4$)가 사용되는 것으로 예시되어 있으나, 커패시터의 개수는 필요에 따라 다양하게 설정될 수 있고, 이에 따라 전압 변환비는 달라질 수 있다.
- [0114] 도 16 내지 도 19는 도 15의 강압 컨버터(1500)의 동작을 예시적으로 설명하는 도면이다.
- [0115] 도 16 내지 도 19를 참조하면, 강압 컨버터(1500)는 제1 구간에서 제2 전압(V_o)을 제1 커패시터(C_1)에 연결할 수 있고(도 16), 제2 구간에서 제2 전압(V_o)을 제2 커패시터(C_2)에 연결할 수 있으며(도 17), 제3 구간에서 제2 전압(V_o)을 제3 커패시터(C_3)에 연결할 수 있고(도 18), 제4 구간에서 제2 전압(V_o)을 제4 커패시터(C_4)에 연결할 수 있다(도 19). 제1 내지 제4 커패시터($C_1 \sim C_4$) 각각이 입력전압(V_{in})을 동일하게 분압하였다고 가정하면, 커패시터($C_1 \sim C_4$) 각각의 전압은 $V_{in}/4$ 이 된다. 도 16 내지 도 19와 같이 제1 구간 내지 제4 구간이 반복될 경우, 출력전압(V_o)은 제1 구간 내지 제4 구간 중의 어느 구간에서도 $V_{in}/4$ 이 될 수 있다. 즉, 강압 컨버터(1500)는 입력전압(V_{in})과 출력전압(V_o)의 비가 $4:1$ 의 전압 변환비를 가지는 강압(step-down) 컨버터로 동작할 수 있다. 실시예에 따라, 커패시터의 개수를 M 개로 변경할 경우 강압 컨버터(1500)는 $M:1$ 의 전압 변환비를 가지는 강압(step-down) 컨버터로 동작할 수 있다.
- [0117] 도 20은 본 발명의 일 실시예에 따른 매트릭스 스위치(2010)를 사용한 승압 컨버터(2000)를 예시한다.
- [0118] 승압 컨버터(2000)는 복수의 커패시터($C_1 \sim C_4$)와 매트릭스 스위치(2010)를 포함할 수 있다.
- [0119] 도 20의 승압 컨버터(2000)는 도 15의 강압 컨버터(1500)에 비해 입력전압(V_{in})과 출력전압(V_o)의 위치가 변경된 점에서 차이가 있다. 즉, 승압 컨버터(2000)에서는 복수의 커패시터($C_1 \sim C_4$)에 형성되는 전압의 합이 출력전압(V_o)을 형성할 수 있다.
- [0120] 실시예에 따라, 제1 전압은 출력전압(V_o)이고, 제2 전압은 입력전압(V_{in})이며, 커패시터의 개수는 M 일 수 있다. 승압 컨버터(2000)는, 제2 전압(V_{in})과 M 개의 커패시터와의 연결 관계를 변경하면서, 입력전압(V_{in})과 출력전압(V_o)의 비가 $1:M$ 의 전압 변환비를 가지는 승압 컨버터로 동작할 수 있다.
- [0121] 도 20에는 네 개의 커패시터($C_1 \sim C_4$)가 사용되는 것으로 예시되어 있으나, 커패시터의 개수는 필요에 따라 다양하게 설정될 수 있고, 이에 따라 전압 변환비는 달라질 수 있다.
- [0122] 도 21 내지 도 24는 도 20의 승압 컨버터(2000)의 동작을 예시적으로 설명하는 도면이다.
- [0123] 도 21 내지 도 24를 참조하면, 승압 컨버터(2000)는 제1 구간에서 제2 전압(V_{in})을 제1 커패시터(C_1)에 연결할 수 있고(도 21), 제2 구간에서 제2 전압(V_{in})을 제2 커패시터(C_2)에 연결할 수 있으며(도 22), 제3 구간에서 제2 전압(V_{in})을 제3 커패시터(C_3)에 연결할 수 있고(도 23), 제4 구간에서 제2 전압(V_{in})을 제4 커패시터(C_4)에 연결할 수 있다(도 24). 이와 같은 동작에 의해, 커패시터($C_1 \sim C_4$) 각각의 전압은 V_{in} 이 될 수 있다. 도 21 내지 도 24와 같이 제1 구간 내지 제4 구간이 반복될 경우, 출력전압(V_o)은 네 개의 커패시터($C_1 \sim C_4$)의 전압의 합으로서 입력전압(V_{in})의 네 배가 될 수 있다. 즉, 승압 컨버터(2000)는 입력전압(V_{in})과 출력전압(V_o)의 비가 $1:4$ 의 전압 변환비를 가지는 승압(step-up) 컨버터로 동작할 수 있다. 실시예에 따라, 커패시터의 개수를 M 개로 변경할 경우 승압 컨버터(2000)는 $1:M$ 의 전압 변환비를 가지는 승압 컨버터로 동작할 수 있다.
- [0124] 이와 같이, 본 발명의 실시예에 따른 매트릭스 스위치는 $M:1$ 의 전압 변환비를 가지는 범용 강압 컨버터 또는

1:M의 전압 변환비를 가지는 범용 승압 컨버터를 구현하는데 사용될 수 있다. 또한, 본 실시예의 강압 컨버터 또는 승압 컨버터는 커패시터 개수의 변경만으로 전압 변환비를 간단하게 변경할 수 있는 장점이 있다.

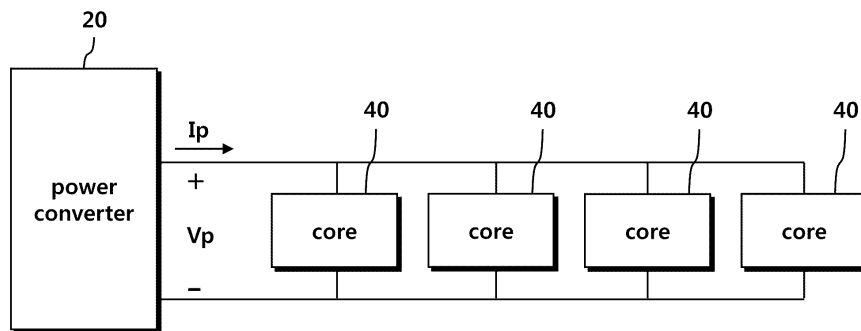
[0125] 이상 설명한 바와 같이, 본 발명에 의하면, 실시예에 따라, 복수의 부하가 직렬로 스택된 시스템에 안정적으로 전력을 공급할 수 있다. 또한, 본 발명에 의하면, 실시예에 따라, 복수의 부하가 직렬로 스택된 시스템에 전력을 공급함에 있어서 간단한 구조로 전압 밸런싱이 가능하다. 또한, 본 발명에 의하면, 실시예에 따라, 직렬로 스택된 멀티 코어 프로세서에서 레벨 슈프터와 같은 별도의 수단을 강구하지 않고도 주변 회로와 통신이 가능하다. 또한, 본 발명에 의하면, 실시예에 따라, 전압 변환비를 용이하게 변경할 수 있는 범용 강압 컨버터 또는 승압 컨버터를 제공할 수 있다.

[0126] 이상에서 기재된 "포함하다", "구성하다" 또는 "가지다" 등의 용어는, 특별히 반대되는 기재가 없는 한, 해당 구성 요소가 내재될 수 있음을 의미하는 것이므로, 다른 구성 요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것으로 해석되어야 한다. 기술적이거나 과학적인 용어를 포함한 모든 용어들은, 다르게 정의되지 않는 한, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 사전에 정의된 용어와 같이 일반적으로 사용되는 용어들은 관련 기술의 문맥 상의 의미와 일치하는 것으로 해석되어야 하며, 본 발명에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

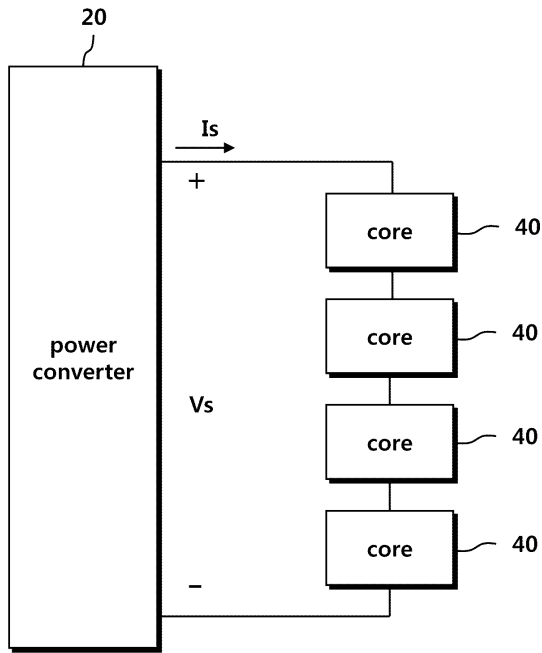
[0127] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

도면

도면1

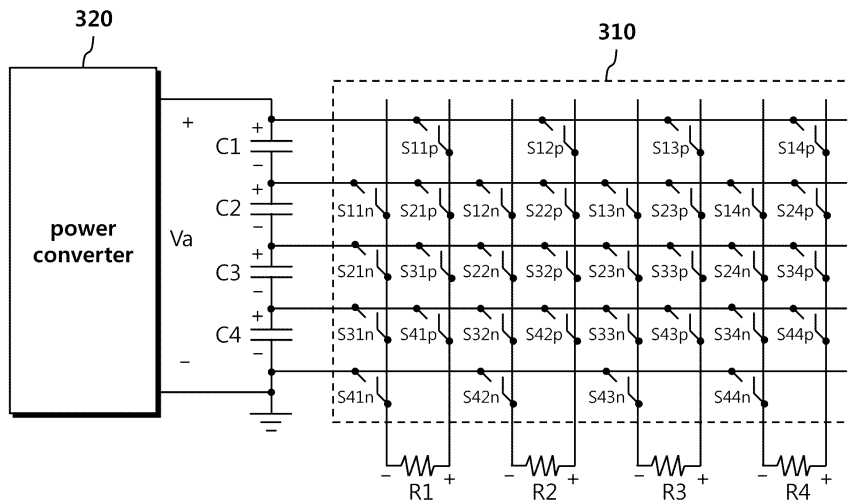


도면2



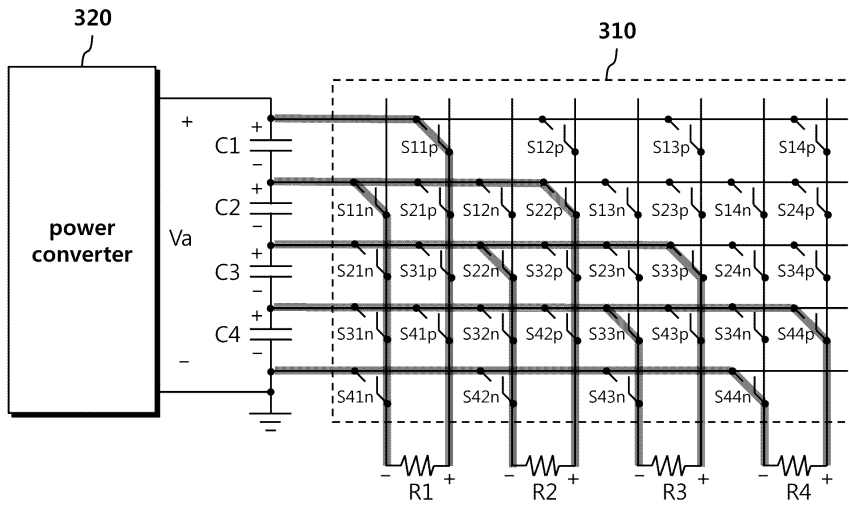
도면3

300



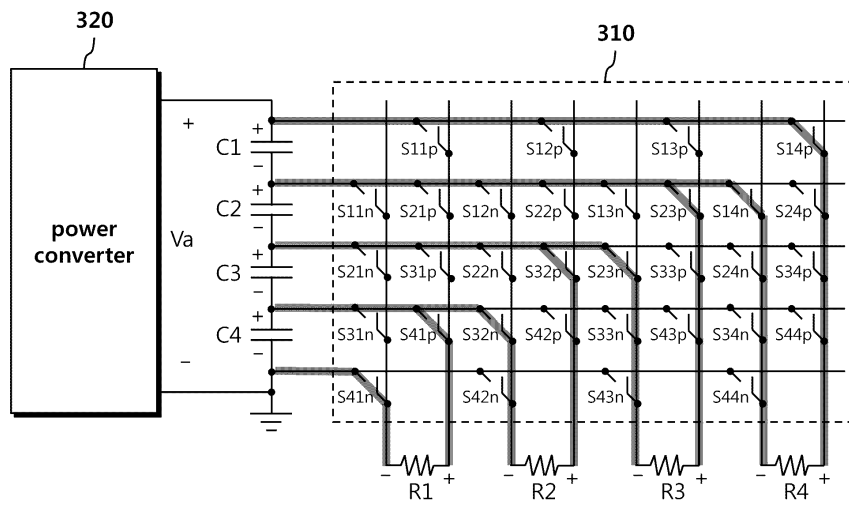
도면4

300

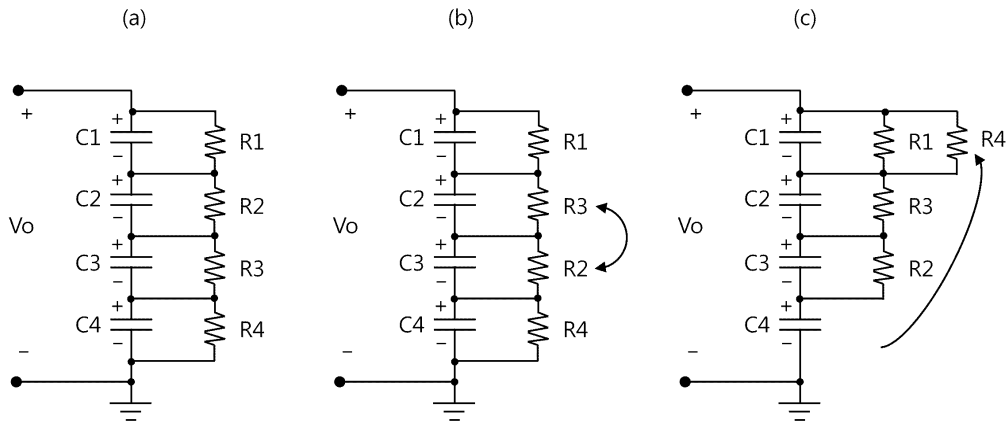


도면5

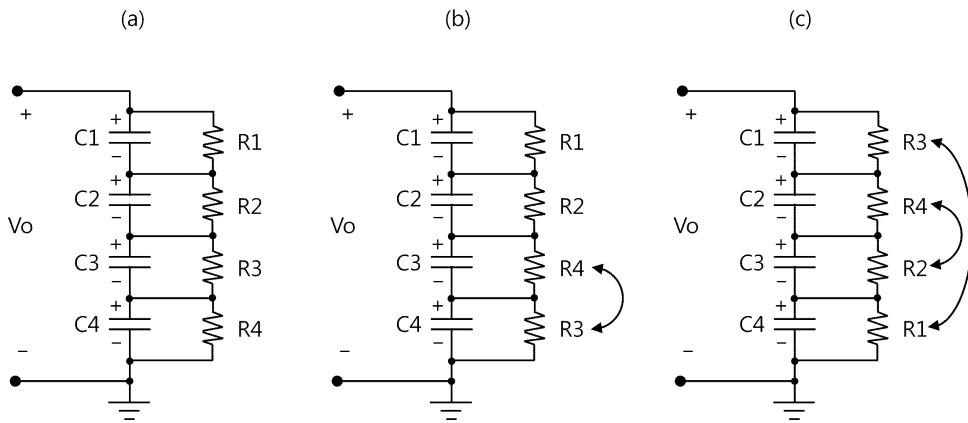
300



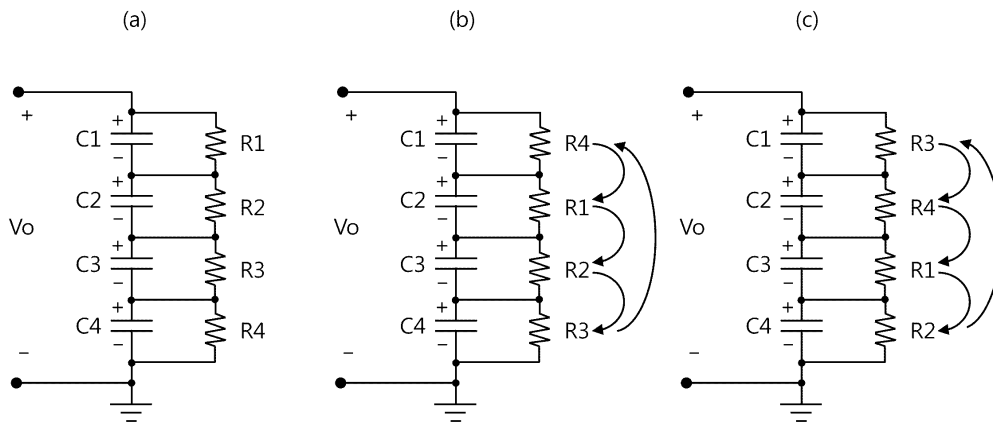
도면6



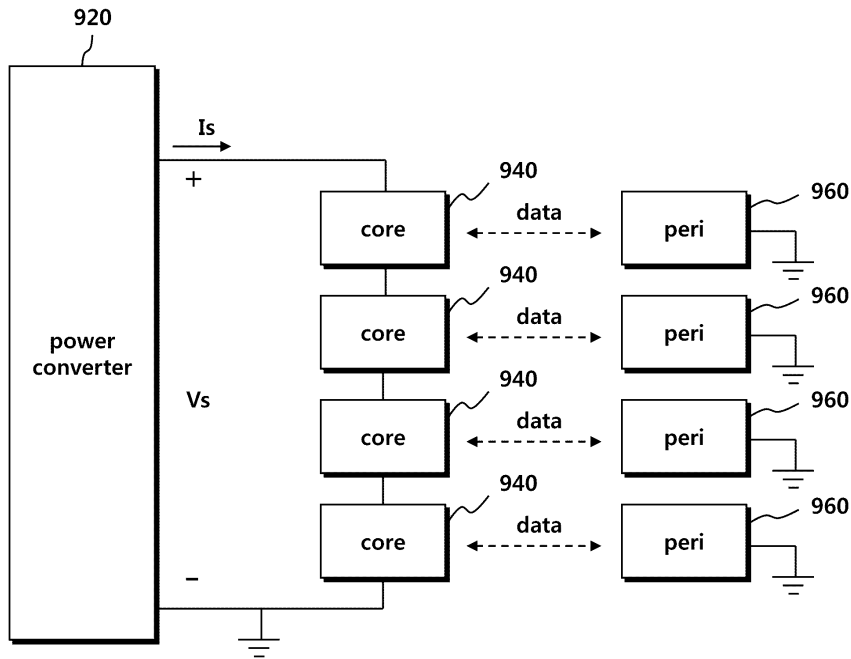
도면7



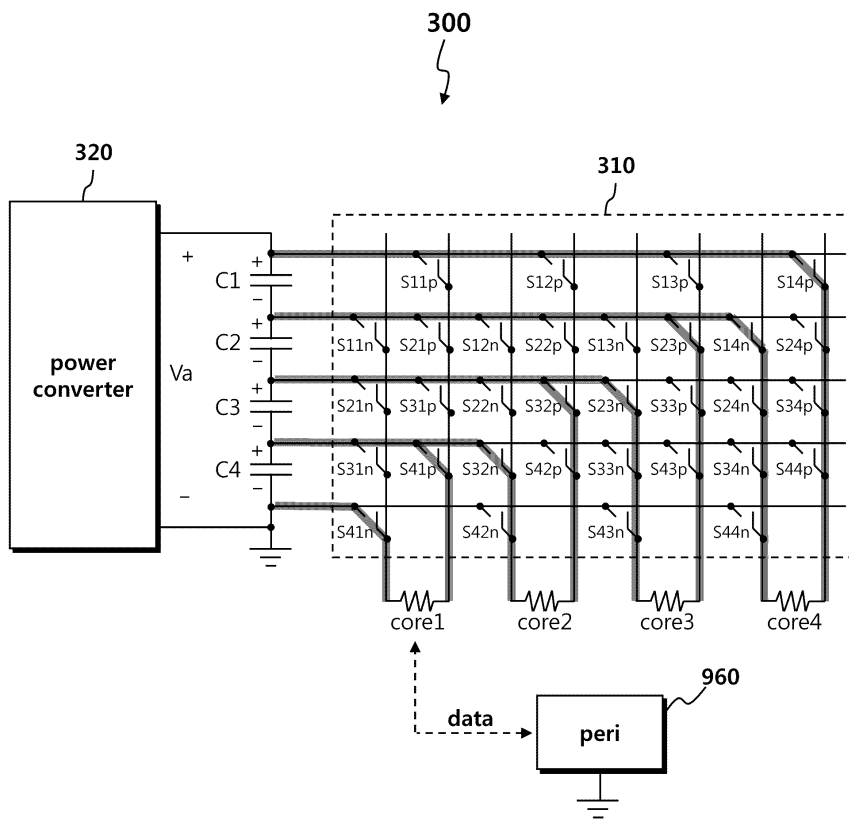
도면8



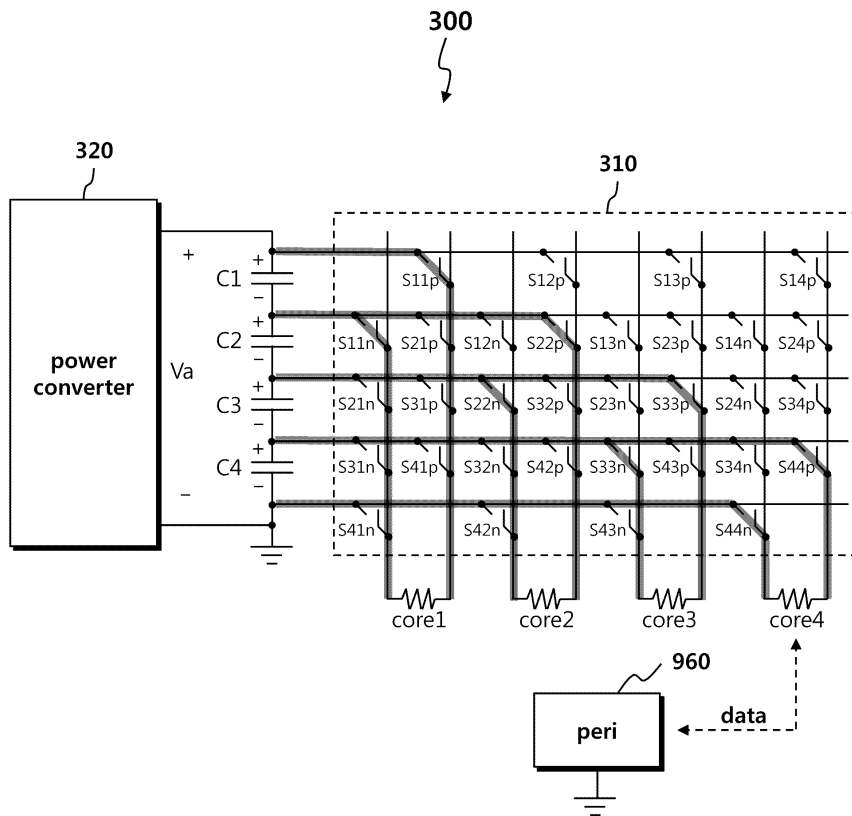
도면9



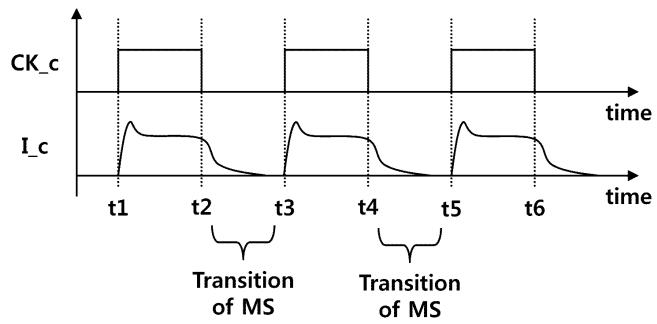
도면10



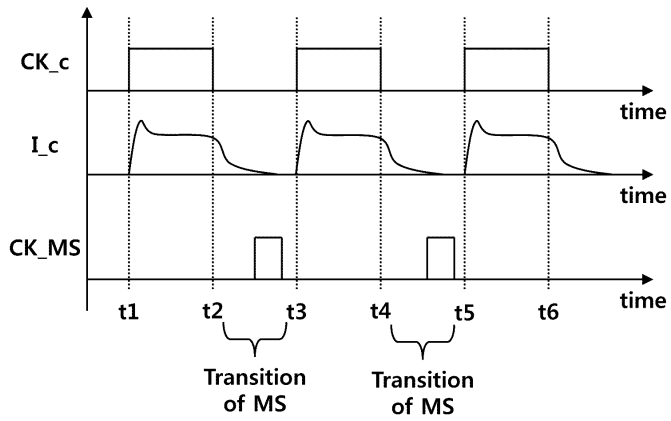
도면11



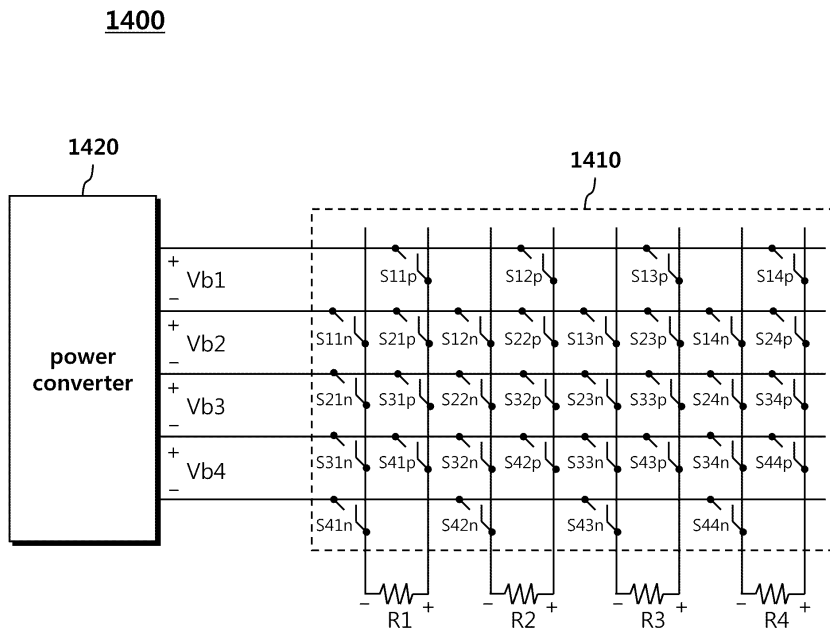
도면12



도면13

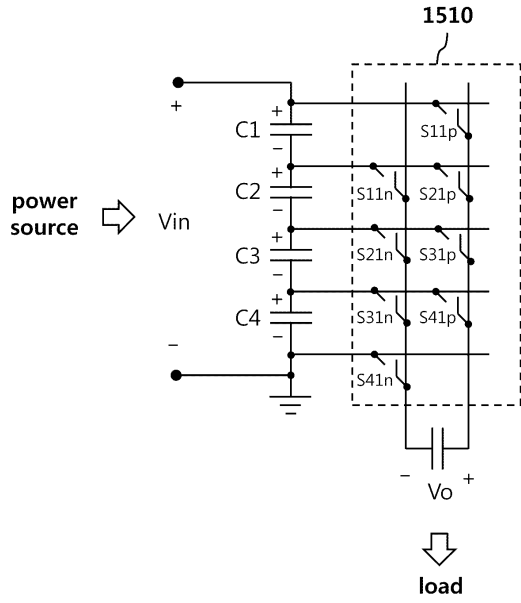


도면14



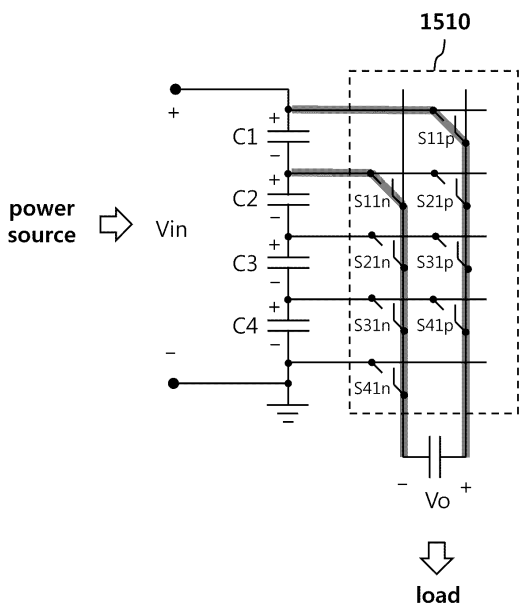
도면15

1500



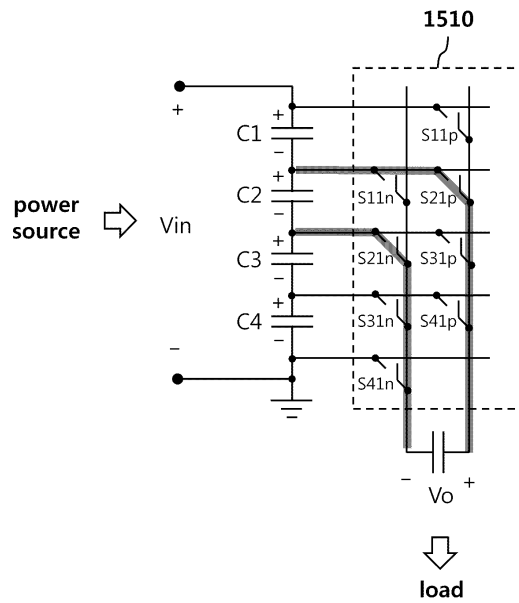
도면16

1500



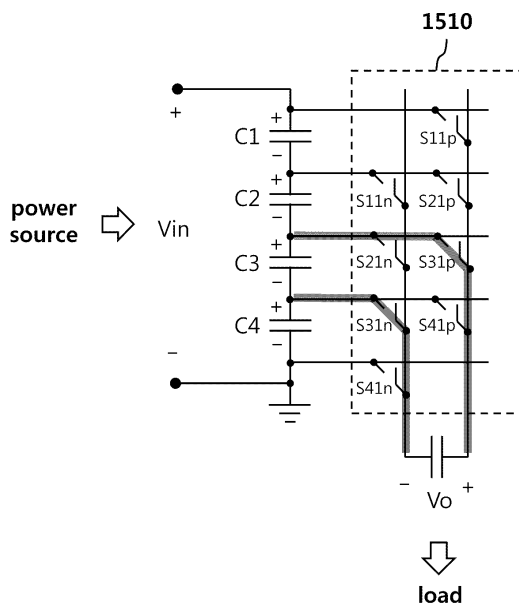
도면17

1500



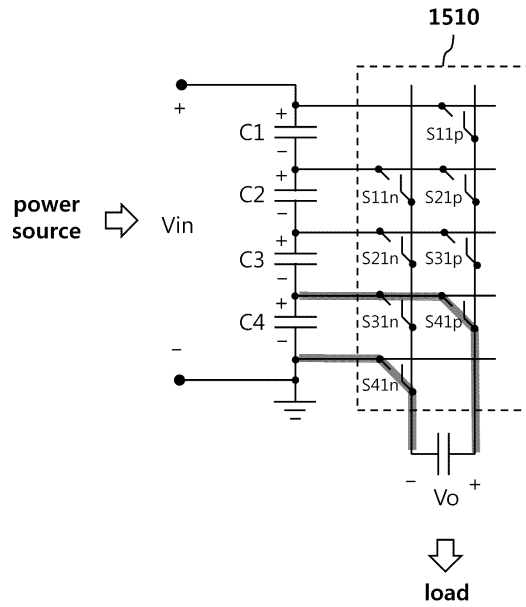
도면18

1500



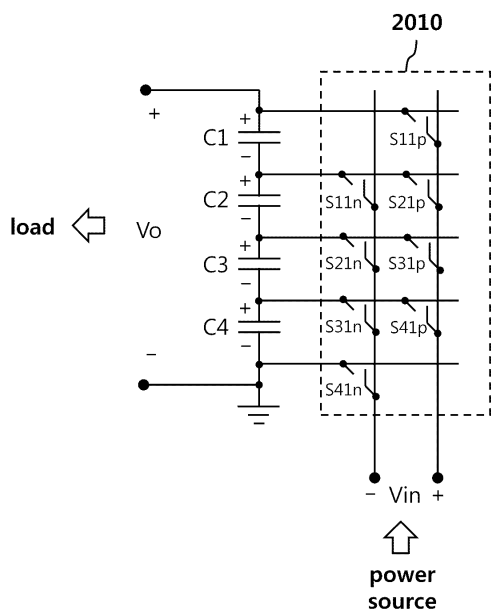
도면19

1500



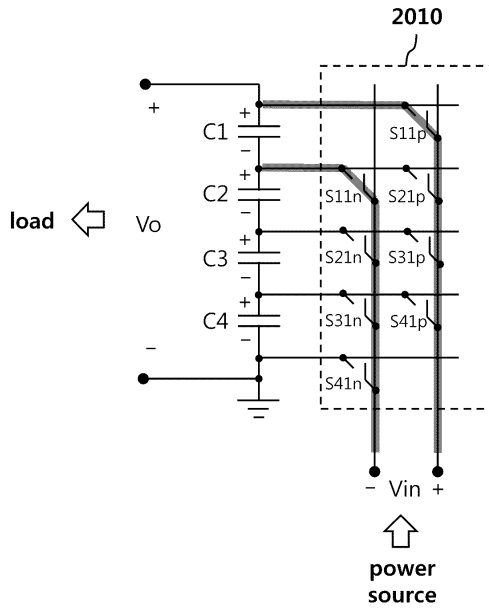
도면20

2000



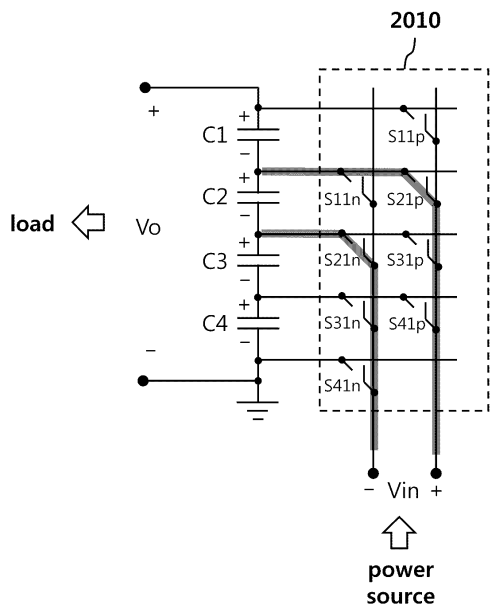
도면21

2000

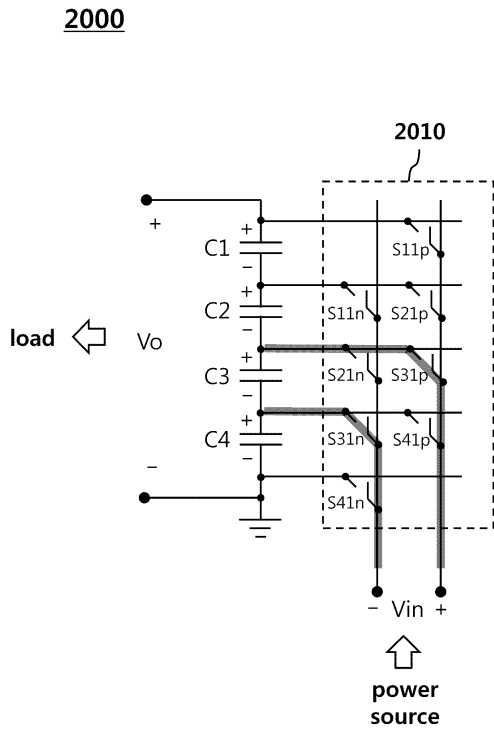


도면22

2000



도면23



도면24

