



(21) 申請案號：111125207

(22) 申請日：中華民國 111 (2022) 年 07 月 05 日

(51) Int. Cl. : *H01L23/12 (2006.01)**H01L23/488 (2006.01)*

(30) 優先權：2022/05/09 美國

17/739,427

2022/05/09 美國

17/739,415

(71) 申請人：南亞科技股份有限公司 (中華民國) NANYA TECHNOLOGY CORPORATION
(TW)

新北市泰山區南林路 98 號

(72) 發明人：楊吳德 YANG, WU-DER (TW)

(74) 代理人：陳長文；馮博生

申請實體審查：有 申請專利範圍項數：20 項 圖式數：8 共 54 頁

(54) 名稱

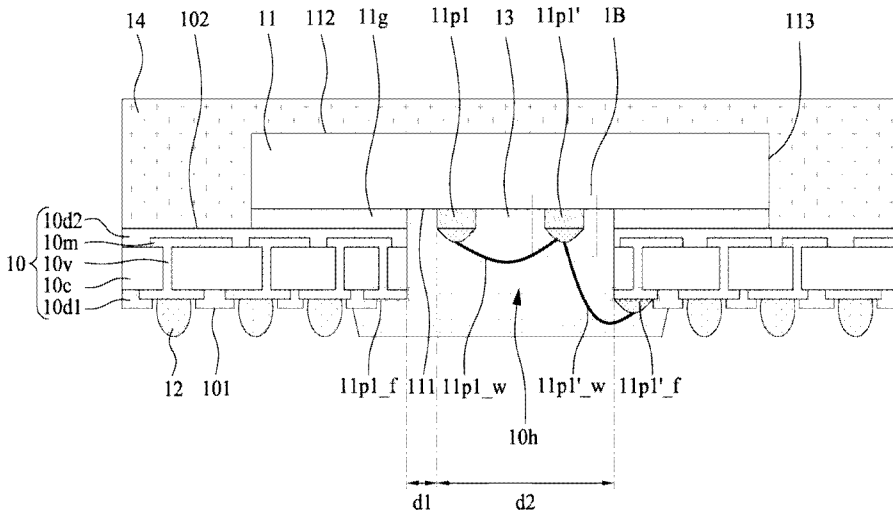
窗型球柵陣列(WBGA)封裝

(57) 摘要

本申請提供一種 WBGA 封裝。該 WBGA 封裝包括一載板，該載板具有一第一表面及與該第一表面相對的一第二表面。該載板具有一通孔，該通孔填充以一第一封裝體，並在該載板該第一表面與該第二表面之間延伸。該 WBGA 封裝還包括設置於該載板該第二表面上的一電子元件。該電子元件包括一第一結合焊墊及一第二結合焊墊。該 WBGA 封裝還包括在該第一結合焊墊與該第二結合焊墊之間電氣連接的一第一接合線。

A WBGA package is provided. The WBGA package includes a carrier having a first surface and a second surface opposite to the first surface of the carrier. The carrier has a through hole filled with a first package body and extending between the first surface and the second surface of the carrier. The WBGA package also includes an electronic component disposed on the second surface of the carrier. The electronic component includes a first bonding pad and a second bonding pad. The WBGA package also includes a first bonding wire electrically connected between the first bonding pad and the second bonding pad.

指定代表圖：



【圖1A】

符號簡單說明：

1:窗型球柵陣列
(window ball grid
array, WBGA)封裝

1B:虛線框

10:載板

10c:核心層

10d1:介電質層

10d2:介電質層

10h:通孔

10m:導電線

10v:通孔

11:電子元件

11g:黏合層

11p1:結合焊墊

11p1':結合焊墊

11p1_f:打線焊墊

11p1'_f:打線焊墊

11p1_w:接合線

11p1'_w:接合線

12:電接點

13:封裝體

14:封裝體

101:表面

102:表面

111:表面

112:表面

113:表面

d1:距離

d2:距離

【發明摘要】

【中文發明名稱】

窗型球柵陣列(WBGA)封裝

【英文發明名稱】

WINDOW BALL GRID ARRAY (WBGA) PACKAGE

【中文】

本申請提供一種WBGA封裝。該WBGA封裝包括一載板，該載板具有一第一表面及與該第一表面相對的一第二表面。該載板具有一通孔，該通孔填充以一第一封裝體，並在該載板該第一表面與該第二表面之間延伸。該WBGA封裝還包括設置於該載板該第二表面上的一電子元件。該電子元件包括一第一結合焊墊及一第二結合焊墊。該WBGA封裝還包括在該第一結合焊墊與該第二結合焊墊之間電氣連接的一第一接合線。

【英文】

A WBGA package is provided. The WBGA package includes a carrier having a first surface and a second surface opposite to the first surface of the carrier. The carrier has a through hole filled with a first package body and extending between the first surface and the second surface of the carrier. The WBGA package also includes an electronic component disposed on the second surface of the carrier. The electronic component includes a first bonding pad and a second bonding pad. The WBGA package also includes a first bonding wire electrically connected between the first bonding pad and the second bonding pad.

【指定代表圖】

圖1A

【代表圖之符號簡單說明】

1:窗型球柵陣列(window ball grid array , WBGA)封裝

1B:虛線框

10:載板

10c:核心層

10d1:介電質層

10d2:介電質層

10h:通孔

10m:導電線

10v:通孔

11:電子元件

11g:黏合層

11p1:結合焊墊

11p1':結合焊墊

11p1_f:打線焊墊

11p1'_f:打線焊墊

11p1_w:接合線

11p1'_w:接合線

12:電接點

13:封裝體

14:封裝體

101:表面

102:表面

111:表面

112:表面

113:表面

d1:距離

d2:距離

【發明說明書】

【中文發明名稱】

窗型球柵陣列(WBGA)封裝

【英文發明名稱】

WINDOW BALL GRID ARRAY (WBGA) PACKAGE

【技術領域】

【0001】 本申請案主張美國第17/739,427及17/739,415號專利申請案之優先權（即優先權日為「2022年5月9日」），其內容以全文引用之方式併入本文中。

【0002】 本揭露關於一種窗型球柵陣列(WBGA)封裝，特別是有關於一種具有接合線的WBGA封裝。

【先前技術】

【0003】 在窗型球柵陣列(WBGA)封裝中，一個載板可以在電子元件的中心區域上定義一個視窗，並在與電子元件相對的表面上具有打線焊墊。電子元件的結合焊墊可以通過包括例如接合線的導電元件與打線焊墊電氣連接。打線焊墊可以通過載板的電路各自與相應的輸入/輸出(I/O)終端焊墊(例如，球墊)電耦合。I/O終端焊墊可各自包括或與接地參考節點(GND)或電源節點(VDD)電耦合。

【0004】 隨著WBGA封裝的尺寸越來越小，同時具有越來越多的焊墊，相鄰焊墊之間間距或間隔也逐漸變細。因此，將電子元件的結合焊墊與載板上相應的I/O終端焊墊連接起來變得越來越困難。由於這種互連限制，WBGA封裝的最終性能可能會下降。

【0005】 上文之「先前技術」說明僅係提供背景技術，並未承認上

文之「先前技術」說明揭示本揭露之標的，不構成本揭露之先前技術，且上文之「先前技術」之任何說明均不應作為本案之任一部分。

【發明內容】

【0006】 本揭露的一個方面提供一種窗型球柵陣列(window ball grid array, WBGA)封裝。該WBGA封裝包括一載板，該載板具有一第一表面及與該載板該第一表面相對的一第二表面。該載板具有填充以一第一封裝體，並在該載板該第一表面與該第二表面之間延伸的一通孔。該WBGA封裝還包括設置於該載板該第二表面上的一電子元件。該電子元件包括一第一結合焊墊及一第二結合焊墊。該WBGA封裝還包括在該第一結合焊墊與該第二結合焊墊之間電氣連接的一第一接合線。

【0007】 本揭露的另一個方面提供一種WBGA封裝。該WBGA封裝包括一載板，該載板具有一第一表面及與該載板該第一表面相對的一第二表面。該載板具有填充以一第一封裝體，並在該載板該第一表面與該第二表面之間延伸的一通孔。該WBGA封裝還包括設置於該載板該第二表面上的一電子元件。該電子元件包括與一節點電氣連接的一第一結合焊墊及一第二結合焊墊。

【0008】 本揭露的另一個方面提供一種WBGA封裝的製備方法。該製備方法包括提供一載板，該載板具有一第一表面及與該載板該第一表面相對的一第二表面。該載板具有一通孔，在該載板該第一表面與該第二表面之間延伸。該製備方法還包括在該載板該第二表面上設置一電子元件。該電子元件包括一第一結合焊墊及一第二結合焊墊。該製備方法還包括通過一第一接合線將該第一結合焊墊與該第二結合焊墊行電氣連接。

【0009】 根據本揭露的一些實施例，電子元件上的結合焊墊被用來

將相鄰的結合焊墊與載板上的打線焊墊電氣連接。換句話說，結合焊墊可看作是連接相鄰的結合焊墊與打線焊墊的中繼點或跳板。結合焊墊可以通過接合線進行電氣連接。

【0010】 通過接合線電氣連接結合焊墊，載板的電路可以更加靈活，單位面積的互連可以增加，相鄰焊墊之間間距或間隔可以更為減少，因此使封裝尺寸愈小型化。

【0011】 上文已相當廣泛地概述本揭露之技術特徵及優點，俾使下文之本揭露詳細描述得以獲得較佳瞭解。構成本揭露之申請專利範圍標的之其它技術特徵及優點將描述於下文。本揭露所屬技術領域中具有通常知識者應瞭解，可相當容易地利用下文揭示之概念與特定實施例可作為修改或設計其它結構或過程而實現與本揭露相同之目的。本揭露所屬技術領域中具有通常知識者亦應瞭解，這類等效建構無法脫離後附之申請專利範圍所界定之本揭露的精神和範圍。

【圖式簡單說明】

【0012】 參閱實施方式與申請專利範圍合併考量圖式時，可得更全面了解本申請案之揭示內容，圖式中相同的元件符號係指相同的元件。

圖1A是剖視圖，例示本揭露一些實施例之窗型球柵陣列(window ball grid array, WBGA)封裝。

圖1B是放大視圖，例示本揭露一些實施例之WBGA封裝的局部放大視圖。

圖2A是俯視圖，例示本揭露一些實施例之WBGA封裝。

圖2B是俯視圖，例示本揭露一些實施例之WBGA封裝。

圖2C是俯視圖，例示本揭露一些實施例之WBGA封裝。

圖2D是俯視圖，例示本揭露一些實施例之WBGA封裝。

圖3是剖視圖，例示本揭露一些實施例之WBGA封裝。

圖4是剖視圖，例示本揭露一些實施例之WBGA封裝。

圖5是剖視圖，例示本揭露一些實施例之WBGA封裝。

圖6A是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖6B是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖6C是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖6D是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖6E是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖6F是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖7A是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖7B是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖7C是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。

圖8是流程圖，例示本揭露一些實施例之WBGA封裝的製備方法。

【實施方式】

【0013】 現在用具體的語言來描述附圖中說明的本揭露的實施例，或實例。應理解的是，在此不打算限制本揭露的範圍。對所描述的實施例的任何改變或修改，以及對本文所描述的原理的任何進一步應用，都應被認為是與本揭露內容有關的技術領域的普通技術人員通常會做的。參考數字可以在整個實施例中重複，但這並不一定表示一實施例的特徵適用於另一實施例，即使它們共用相同的參考數字。

【0014】 應理解的是，儘管用語第一、第二、第三等可用於描述各種元素、元件、區域、層或部分，但這些元素、元件、區域、層或部分不受這些用語的限制。相反，這些用語只是用來區分一元素、元件、區域、層或部分與另一元素、元件、區域、層或部分。因此，下面討論的第一元素、元件、區域、層或部分可以稱為第二元素、元件、區域、層或部分而不偏離本發明概念的教導。

【0015】 本文使用的用語僅用於描述特定的實施例，並不打算局限於本發明的概念。正如本文所使用的，單數形式的"一"、"一個"及"該"也包括複數形式，除非上下文明確指出。應進一步理解，用語"包含"及"包括"，當在本說明書中使用時，指出了所述特徵、整數、步驟、操作、元素或元件的存在，但不排除存在或增加一個或多個其他特徵、整數、步驟、操作、元素、元件或其組。

【0016】 圖1A是剖視圖，例示本揭露一些實施例之窗型球柵陣列(window ball grid array, WBGA)封裝1。WBGA封裝1可包括一WBGA類型的晶片封裝。如圖1所示，在一些實施例中，WBGA封裝1可包括載板10、電子元件11、電接點12以及封裝體13、14。

【0017】載板10可包括一基板。在一些實施例中，載板10可包括半導體材料，如矽、鍺、鎵、砷、及其組合。在一些實施例中，載板10可包括塑膠材料、陶瓷材料或類似材料。

【0018】在一些實施例中，載板10可包括核心層10c及設置於核心層10c相對兩側的介電質層10d1、10d2。載板10還可包括互連、電路或佈局電路，如一個或複數個通孔10v以及一個或複數個導電線(或導電跡線)10m。

【0019】導電線10m可設置於核心層10c上。通孔10v可包括穿透或穿越核心層10c的通孔，以電氣連接導電線10m。導電線10m的一部分可從介電質層10d1及10d2曝露，而導電線10m的另一部分可由介電質層10d1及10d2覆蓋。

【0020】在一些實施例中，核心層10c可包括薄片絕緣材料(Prepreg, PP)、味之素積層膜(Ajinomoto build-up film, ABF)或其他適合的材料。在一些實施例中，通孔10v及導電線10m可各自包括導電材料，如金屬或其他適合的材料。例如，通孔10v及導電線10m可以各自包括銅(Cu)、銀(Ag)、鋁(Al)、金(Au)，或其合金。在一些實施例中，介電質層10d1及10d2可以各自包括介電質材料，如防焊劑或其他適合的材料。

【0021】載板10可具有表面101及與表面101相對的表面102。在一些實施例中，載板10可包括或定義穿透或穿越載板10的通孔10h。通孔10h可在表面101與表面102之間延伸。通孔10h可包括設置於載板10中心的窗口、開口或槽。在一些實施例中，通孔10h可鄰近或接近載板10的邊緣。在一些實施例中，通孔10h可設置於載板10的邊緣。

【0022】 導電線10m的曝露部分可包括用於在載板10與電子元件11之間提供電氣連接，以及在載板10與外部電子元件(未顯示)之間提供電氣連接的導電墊。

【0023】 例如，打線焊墊11p1_f及11p1'_f可被定義在載板10的表面101上。打線焊墊11p1_f及11p1'_f可以分別與通孔10h相鄰。

【0024】 從剖面看，打線焊墊11p1_f及11p1'_f可藉由通孔10h而分開。例如，打線焊墊11p1_f可設置於通孔10h的左側，打線焊墊11p1'_f可設置於通孔10h的右側。

【0025】 打線焊墊11p1'_f可藉由接合線11p1'_w與電子元件11的結合焊墊11p1'電氣連接。打線焊墊11p1'_f也可以藉由載板10的互連與載板10表面101上的輸入/輸出(I/O)終端焊墊(例如球墊)電氣連接。

【0026】 例如，I/O終端焊墊(如球墊)可以被定義在載板10的表面101上。I/O終端焊墊可以在載板10的週邊。與載板10的打線焊墊相比，I/O終端焊墊可以更遠離通孔10h。例如，打線焊墊11p1_f可設置於I/O終端焊墊(其中設置電接點12)與通孔10h之間。

【0027】 在一些實施例中，打線焊墊11p1_f與打線焊墊11p1'_f可以彼此電氣斷開。例如，打線焊墊11p1_f與打線焊墊11p1'_f可以不電氣連接。例如，打線焊墊11p1'_f可以與其中一個I/O終端焊墊電氣連接，而打線焊墊11p1_f可以與其中一個I/O終端焊墊電氣斷開。例如，打線焊墊11p1'_f可與接地參考節點(GND)電氣連接，而打線焊墊11p1_f可與GND電氣斷開。例如，打線焊墊11p1'_f可以與電源節點(VDD)電氣連接，並且打線焊墊11p1_f可以與VDD電氣斷開。例如，打線焊墊11p1'_f可以與電壓節點電氣連接，而打線焊墊11p1_f可以與電壓節點電氣斷開。

【0028】電接點12可以設置於I/O終端焊墊上。例如，電接點12可以與底層印刷電路板(PCB)(未顯示)電氣連接，以提供載板10的電氣連接，例如I/O連接。例如，電接點12可包括或與GND節點、VDD節點或電壓節點電氣連接。在一些實施例中，電接點12可包括受控的塌陷晶片連接(C4)凸點、球柵陣列(BGA)或地柵陣列(LGA)。

【0029】電子元件11可設置於載板10的表面102上。電子元件11可覆蓋通孔10h的一端。電子元件11的中心部分可以面對或從通孔10h中曝露。

【0030】在一些實施例中，電子元件11可具有面向載板10的表面111、遠離載板10的表面112以及在表面111與表面112之間延伸的表面113(或側向表面)。表面111可包括主動(active)面，表面112可包括背表面。結合焊墊11p1及11p1'可設置於電子元件11的表面111上。

【0031】電子元件11可以通過黏合層11g附著在載板10的表面102上。黏合層11g可以鄰近通孔10h。黏合層11g可以圍繞通孔10h。在一些實施例中，黏合層11g的表面可以與通孔10h的內部側壁實質上共面。在一些實施例中，黏合層11g的表面可以與電子元件11的表面113實質上共面。在一些實施例中，載板10的表面102可從黏合層11g部分地曝露。黏合層11g可包括黏合材料，如環氧樹脂、晶片附著膜(die attach film, DAF)、黏膠或類似材料。

【0032】在一些實施例中，電子元件11可包括一半導體晶片或裸晶，如記憶體晶片(例如，動態隨機存取記憶體(DRAM)晶片，靜態隨機存取記憶體(SRAM)晶片等)；一信號處理晶片(例如，數位信號處理(DSP)晶片)；一邏輯晶片(例如，應用處理器(AP)，系統單晶片(SoC)，中央處

理單元(CPU)，圖形處理單元(GPU)，微控制器等)；一電源管理晶片(如電源管理積體電路(PMIC)晶片)；一射頻(RF)晶片；一感測器晶片；一微機電系統(MEMS)晶片；一前端晶片(如類比前端(AFE)晶片)或其他主動元件。

【0033】 在一些實施例中，結合焊墊11p1及11p1'可以在電子元件11的表面111上對稱地排列。例如，結合焊墊11p1及11p1'可以相對於通過電子元件11的中心點的虛線對稱。例如，結合焊墊11p1可以設置於虛線的左側，而結合焊墊11p1'可以設置於虛線的右側。

【0034】 在一些實施例中，結合焊墊11p1及11p1'可經配置以與同一節點電氣連接。例如，結合焊墊11p1及11p1'可經配置以與同一GND或同一VDD電氣連接。

【0035】 在一些實施例中，結合焊墊11p1可以比結合焊墊11p1'更接近打線焊墊11p1_f。在一些實施例中，結合焊墊11p1可以靠近打線焊墊11p1_f，並遠離打線焊墊11p1'_f。例如，打線焊墊11p1_f與結合焊墊11p1的表面之間的距離"d1"可以小於打線焊墊11p1'_f與結合焊墊11p1的表面之間的距離"d2"。

【0036】 在一些實施例中，結合焊墊11p1'可以比結合焊墊11p1更接近打線焊墊11p1'_f。在一些實施例中，結合焊墊11p1'可以靠近打線焊墊11p1'_f，並遠離打線焊墊11p1_f。例如，打線焊墊11p1'_f與結合焊墊11p1'的表面之間的距離可以小於打線焊墊11p1_f與結合焊墊11p1'的表面之間的距離。

【0037】 在一些實施例中，結合焊墊11p1及11p1'的頂面可從載板10的表面102凹入。例如，結合焊墊11p1及11p1'可以不存在於通孔10h

中。然而，在一些其他實施例中，結合焊墊11p1及11p1'的頂面可以與載板10的表面102實質上共面。在其他一些實施例中，結合焊墊11p1及11p1'的頂面可以存在於通孔10h中。

【0038】 在一些實施例中，結合焊墊11p1及11p1'可以通過接合線11p1_w彼此電氣連接。結合焊墊11p1'可通過接合線11p1'_w與打線焊墊11p1'_f電氣連接。因此，結合焊墊11p1可以通過利用結合焊墊11p1'做為中繼點或跳板與打線焊墊11p1'_f電氣連接。換句話說，結合焊墊11p1'在結合焊墊11p1與打線焊墊11p1'_f之間電氣連接。換句話說，結合焊墊11p1'存在於結合焊墊11p1與打線焊墊11p1'_f之間的電氣路徑中。

【0039】 在一些實施例中，打線焊墊11p1_f比打線焊墊11p1'_f更靠近結合焊墊11p1。例如，打線焊墊11p1_f比載板10上的任何其他打線焊墊更接近結合焊墊11p1。結合焊墊11p1不是與較近的打線焊墊(即打線焊墊11p1_f)電氣連接，而是通過結合焊墊11p1'與打線焊墊11p1'_f電氣連接。

【0040】 在一些實施例中，接合線11p1_w可部分存在於通孔10h中。在一些實施例中，接合線11p1'_w可以延伸穿過通孔10h。在一些實施例中，接合線11p1_w及接合線11p1'_w可具有不同的長度。在一些實施例中，接合線11p1_w及接合線11p1'_w從剖面看可以具有不同的曲率。在一些實施例中，接合線11p1_w及接合線11p1'_w可從結合焊墊11p1'沿不同方向延伸，例如沿相反方向。

【0041】 封裝體13可設置於通孔10h中。封裝體13可以填滿通孔10h。封裝體13可設置於載板10的表面101上，覆蓋或接觸其一部分。

【0042】 封裝體13可設置於電子元件11的表面111上，覆蓋或接觸

其一部分。封裝體13可設置於黏合層11g上，覆蓋或接觸其至少一部分。封裝體13可設置於結合焊墊11p1及11p1'上，覆蓋、接觸或包圍其至少一部分。封裝體13可設置於接合線11p1_w及11p1'_w上，覆蓋、接觸或包圍其至少一部分。在一些實施例中，接合線11p1_w及11p1'_w可由封裝體13封裝。

【0043】 在一些實施例中，封裝體13可包括成型材料，如Novolac基樹脂、環氧基樹脂、矽基樹脂或其他適合的封裝劑。也可包括適合的填充料，如粉末狀的SiO₂。

【0044】 封裝體14可設置於載板10的表面102上，以封裝或覆蓋電子元件11。封裝體14可設置於電子元件11的表面112上，覆蓋或接觸電子元件11的表面。封裝體14可設置於電子元件11的側向表面113上，覆蓋或接觸該側向表面。封裝體14可以設置於黏合層11g上，覆蓋或接觸其至少一部分。

【0045】 在一些實施例中，封裝體14可包括成型材料，如Novolac基樹脂、環氧基樹脂、矽基樹脂或其他適合的封裝劑。也可包括適合的填充料，如粉狀的SiO₂。在一些實施例中，封裝體13及封裝體14可包括相同的材料。在一些實施例中，封裝體13及封裝體14可包括不同的材料。

【0046】 圖1B是放大視圖，例示本揭露一些實施例之WBGA封裝的局部放大視圖(a)、(b)及(c)。在一些實施例中，放大視圖(a)、(b)及(c)可以分別例示圖1A中WBGA封裝1的虛線框1B中的一個部分。

【0047】 參照圖1B中的放大視圖(a)，接合柱11p1'_s可設置於結合焊墊11p1'上。在一些實施例中，接合線11p1_w及接合線11p1'_w可以在不同的位置或不同的部位與接合柱11p1'_s連接。例如，接合線11p1_w在

接合柱11p1'_s上的一端可以與接合線11p1'_w在接合柱11p1'_s上的一端間隔開。例如，接合線11p1'_w及接合線11p1'_w可從接合柱11p1'_s上的不同位置或不同部位延伸。

【0048】 參照圖1B中的放大視圖(b)，在一些實施例中，接合線11p1'_w及接合線11p1'_w可以與接合柱11p1'_s在同一位置或同一部位連接。例如，接合柱11p1'_s上的接合線11p1'_w的一端可以與接合柱11p1'_s上的接合線11p1'_w的一端連接。例如，接合線11p1'_w及接合線11p1'_w可從接合柱11p1'_s上的同一位置或同一部位延伸。

【0049】 參照圖1B中的放大圖(c)，接合柱11p1'_s1及11p1'_s2可設置於結合焊墊11p1'上。接合柱11p1'_s1可以緊靠接合柱11p1'_s2。接合柱11p1'_s1可以與接合柱11p1'_s2間隔開。在一些實施例中，接合柱11p1'_s1在結合焊墊11p1'上的投影區域可以與接合柱11p1'_s1在結合焊墊11p1'上的投影區域間隔開。例如，接合柱11p1'_s1在結合焊墊11p1'上的投影區域與接合柱11p1'_s1在結合焊墊11p1'上的投影區域可以是不重疊的。

【0050】 在一些實施例中，結合焊墊11p1'(或做為中繼點或跳板的其他結合焊墊)的表面區域可大於電子元件11上的其他結合焊墊。例如，結合焊墊11p1'的表面區域可以大於圖1A中所示的結合焊墊11p1的表面區域。

【0051】 在一些實施例中，結合焊墊11p1'(或其他做為中繼點或跳板的結合焊墊)的區域可具有足夠的表面區域來容納並同時接合兩條接合線。

【0052】 在一些實施例中，接合線11p1'_w可與接合柱11p1'_s1連

接，而接合線11p1'_w可與接合柱11p1'_s2連接。例如，接合線11p1_w可從接合柱11p1'_s1延伸，接合線11p1'_w可從接合柱11p1'_s2延伸。

【0053】 圖2A是俯視圖，例示本揭露一些實施例之WBGA封裝。在一些實施例中，圖1A中的WBGA封裝1可以是沿圖2A中所示的WBGA封裝的A-A'線的剖視圖。

【0054】 如圖所示，電子元件11的表面111可以至少部分地從通孔10h曝露。在一些實施例中，載板10可以完全包圍通孔10h。在一些實施例中，通孔10h可具有四邊形、矩形、方形、多邊形、橢圓形或圓形，或任何其他適合的形狀。

【0055】 複數個結合焊墊11p0、11p1、11p2、11p3及11p4可設置於電子元件11的表面111上，並從通孔10h曝露。

【0056】 結合焊墊11p0、11p1、11p2、11p3及11p4可以排列成一排或排列成一條直線。結合焊墊11p0、11p1、11p2、11p3及11p4可以沿參考Y軸排列。結合焊墊11p0、11p1、11p2、11p3及11p4可沿載板10的邊緣排列。

【0057】 同樣地，複數個結合焊墊CA、11p1'、11p2'、NC、11p3'及11p4'可設置於電子元件11的表面111上並從通孔10h曝露。

【0058】 結合焊墊CA、11p1'、11p2'、NC、11p3'及11p4'可以排列成一排或排列成一條直線。結合焊墊CA、11p1'、11p2'、NC、11p3'及11p4'可以沿參考Y軸排列。結合焊墊CA、11p1'、11p2'、NC、11p3'及11p4'可以沿載板10的邊緣排列。

【0059】 上述兩行中的一些結合焊墊可以沿參考X軸排列。例如，結合焊墊11p1及11p1'可以沿參考X軸排列。結合焊墊11p2及11p2'可以沿

參考X軸對齊。結合焊墊11p3及11p3'可沿參考X軸對齊。結合焊墊11p4及11p4' 可以沿參考X軸對齊。

【0060】 在一些實施例中，對齊的兩個結合焊墊可經配置以與同一節點電氣連接。例如，結合焊墊11p1及11p1'皆可經配置以與相同的GND、相同的VDD或相同的電壓節點電氣連接。例如，結合焊墊11p2及11p2'皆可經配置以與相同的GND、相同的VDD或相同的電壓節點電氣連接。

【0061】 在一些實施例中，電子元件11的接地終端可對稱地排列在表面111上。在一些實施例中，電子元件11的電源終端可對稱地排列在表面111上。

【0062】 在一些實施例中，結合焊墊11p1、11p1'、11p3、11p3'、11p4、11p4'可以是電子元件11的接地終端，並且可經配置以與地電氣連接。在一些實施例中，結合焊墊11p2及11p2'可以是電子元件11的電源終端，並且可經配置以與電源電氣連接。

【0063】 電子元件11的接地終端及電源終端的排列可以與上述排列不同，並且不限於此。電子元件11的接地終端及電源終端的排列可以根據設計要求，如電子元件11的佈局規範進行調整。

【0064】 在一些實施例中，結合焊墊NC可包括一虛置(dummy pad)墊或一電氣浮動墊(floating pad)。例如，在結合焊墊NC上可能沒有用於建立特定電壓的電氣連接。在一些實施例中，結合焊墊CA可包括一焊墊，以連接到公共位址節點。

【0065】 複數個打線焊墊11p0_f、11p1_f、11p2_f、11p3_f及11p4_f可設置於載板10的表面101上。

【0066】打線焊墊11p0_f、11p1_f、11p2_f、11p3_f及11p4_f可以排列成一排或排列成一條直線。打線焊墊11p0_f、11p1_f、11p2_f、11p3_f及11p4_f可以沿參考Y軸排列。打線焊墊11p0_f、11p1_f、11p2_f、11p3_f及11p4_f可以沿載板10的邊緣排列。

【0067】打線焊墊11p0_f、11p1_f、11p2_f、11p3_f及11p4_f可以與結合焊墊11p0、11p1、11p2、11p3及11p4沿參考X軸對齊。例如，打線焊墊11p0_f可以與結合焊墊11p0對齊。例如，打線焊墊11p1_f可以與結合焊墊11p1對齊。

【0068】在一些實施例中，打線焊墊及結合焊墊的對齊對可以是最接近的一對。例如，打線焊墊11p0_f可以比載板10的表面101上的任何其他打線焊墊更接近結合焊墊11p0。例如，打線焊墊11p1_f可以比載板10的表面101上的任何其他打線焊墊更接近結合焊墊11p1。

【0069】同樣地，複數個打線焊墊11p1'_f、11p2'_f、11p3'_f及11p4'_f可設置於載板10的表面101。

【0070】打線焊墊11p1'_f、11p2'_f、11p3'_f及11p4'_f可以排列成一排或排列成一條直線。打線焊墊11p1'_f、11p2'_f、11p3'_f及11p4'_f可以沿參考Y軸排列。打線焊墊11p1'_f、11p2'_f、11p3'_f及11p4'_f可以沿著載板10的邊緣排列。

【0071】打線焊墊11p1'_f、11p2'_f、11p3'_f及11p4'_f可以與結合焊墊11p1'、11p2'、11p3'及11p4'沿參考X軸對齊。例如，打線焊墊11p1'_f可以與結合焊墊11p1'對齊。例如，打線焊墊11p2'_f可以與結合焊墊11p2'對齊。

【0072】在一些實施例中，打線焊墊及結合焊墊的排列對可以是最

接近的一對。例如，打線焊墊11p1'_f可以比載板10的表面101上的任何其他打線焊墊更接近結合焊墊11p1'。例如，打線焊墊11p2'_f可以比載板10的表面101上的任何其他打線焊墊更接近結合焊墊11p2'。

【0073】 一個或多個打線焊墊11p0_f、11p1_f、11p2_f、11p3_f、11p4_f、11p1'_f、11p2'_f、11p3'_f及11p4'_f可藉由導電線10m與I/O終端焊墊(如球墊)電氣連接。

【0074】 例如，打線焊墊11p0_f及及11p2_f可以與I/O終端焊墊121_b電氣連接。電接點121可設置於I/O終端焊墊121_b上。

【0075】 例如，打線焊墊11p1'_f、11p3'_f及11p4'_f可以與I/O終端焊墊122_b電氣連接。電接點122可設置於I/O終端焊墊122_b上。

【0076】 例如，打線焊墊11p3_f及11p4_f可以與I/O終端焊墊123_b電氣連接。電接點123可設置於I/O終端焊墊123_b上。

【0077】 在一些實施例中，電接點121、電接點122及電接點123可以各自包括或與GND、VDD或電壓節點電氣連接。做為一個例子，電接點121可包括或與VDD電氣連接。電接點122及電接點123皆可包括或與GND電氣連接。

【0078】 一個或多個結合焊墊11p0、11p1、11p2、11p3、11p4、CA、11p1'、11p2'、11p3'及11p4'可以與相應的打線焊墊電氣連接，該打線焊墊可以通過載板10的導電線10m與GND、VDD或電壓節點電氣連接。

【0079】 在一些實施例中，為了減少接合線的接合長度，結合焊墊11p0、11p1、11p2、11p3、11p4、CA、11p1'、11p2'、11p3'及11p4'可以與較近的打線焊墊電氣連接。例如，結合焊墊11p0及11p2可以是電源

終端，並且可以通過打線焊墊11p0_f及11p2_f(可以通過載板10的導電線10m、I/O終端焊墊121_b及電接點121)與VDD電氣連接)。

【0080】 例如，結合焊墊11p1'及11p3'可以是接地終端，並且可以通過打線焊墊11p1'_f及11p3'_f(可以通過載板10的導電線10m、I/O終端焊墊122_b及電接點122)與GND電氣連接)。

【0081】 隨著WBGA封裝的尺寸變小，同時具有越來越多的焊墊，相鄰焊墊之間間距或間隔也逐漸變細。因此，將電子元件的結合焊墊與載板上相應的I/O終端焊墊連接起來變得越來越困難。

【0082】 例如，結合焊墊11p1可以是接地終端，而打線焊墊11p1_f(結合焊墊11p1的最近的打線焊墊)可以至少部分地被電接點121(可以與VDD電氣連接)與打線焊墊11p0_f之間，及電接點121與打線焊墊11p2_f之間的導電線10m包圍。

【0083】 結合焊墊11p1可能無法通過打線焊墊11p1_f連接到GND，因為打線焊墊11p1_f的佈局空間或佈線空間有限，因此打線焊墊11p1_f不能與GND連接。

【0084】 因此，結合焊墊11p1不是與較近的打線焊墊(即打線焊墊11p1_f)電氣連接，而是通過結合焊墊11p1'及接合線11p1_w與打線焊墊11p1'_f電氣連接。

【0085】 類似地，結合焊墊11p2'可以是電源終端，並且打線焊墊11p2'_f(結合焊墊11p2'的最接近的打線焊墊)可以至少部分地被電接點122(可以與GND電氣連接)與打線焊墊11p1'_f之間，及電接點122與打線焊墊11p3'_f之間的導電線10m包圍。

【0086】 由於打線焊墊11p2'_f的佈局空間或佈線空間有限，因此接

合焊墊11p2'可能無法通過打線焊墊11p2'_f連接到VDD，因此打線焊墊11p2'_f不能與VDD連接。

【0087】 因此，結合焊墊11p2'不是與較近的打線焊墊(即打線焊墊11p2'_f)電氣連接，而是通過結合焊墊11p2及接合線11p2'_w與打線焊墊11p2'_f電氣連接。

【0088】 根據本揭露的一些實施例，電子元件(如電子元件11)上的結合焊墊(如結合焊墊11p1')做為將相鄰的結合焊墊(如結合焊墊11p1)與載板(如載板10)上的打線焊墊(如打線焊墊11p1'_f)電氣連接。換句話說，結合焊墊11p1'可看作是連接相鄰的結合焊墊11p1與打線焊墊11p1'_f的中繼點或跳板。結合焊墊11p1及11p1'可以通過接合線(例如接合線11p1_w)電氣連接。

【0089】 通過接合線11p1及11p1'電氣連接，載板10的電路路由可以更加靈活，單位面積的互連可以增加，相鄰焊墊之間間距或間隔可以更為減少，封裝尺寸更為小型化。

【0090】 圖2B是俯視圖，例示本揭露一些實施例之WBGA封裝。圖2B中的WBGA封裝與圖2A中的WBGA封裝相似，只是結合焊墊11p3通過接合線11p3_w及結合焊墊11p3'與打線焊墊11p3'_f電氣連接。

【0091】 例如，結合焊墊11p3可以是接地終端，可設計成與電接點123(通過打線焊墊11p3_f)或電接點122(通過打線焊墊11p3'_f)連接。

【0092】 此外，結合焊墊11p4通過接合線11p4_w及結合焊墊11p4'與打線焊墊11p4'_f電氣連接。

【0093】 例如，結合焊墊11p4可以是接地終端，可以設計成與電接點123(通過打線焊墊11p4_f)或電接點122(通過打線焊墊11p4'_f)連接。

【0094】 圖2C是俯視圖，例示本揭露一些實施例之WBGA封裝。圖2C中的WBGA封裝與圖2A中的WBGA封裝相似，只是結合焊墊11p1通過接合線11p1_w、結合焊墊11p3'及接合線11p3'_w與打線焊墊11p3'_f電氣連接。

【0095】 在一些實施例中，接合線11p1_w及接合線11p2'_w可以相互交叉或跨越。在這樣的實施例中，接合線11p1_w及接合線11p2'_w可包括絕緣的接合線。例如，可在接合線11p1_w及接合線11p2'_w上提供絕緣塗層，以允許導線相互碰觸或接觸。

【0096】 圖2D是俯視圖，例示本揭露一些實施例之WBGA封裝。圖2D中的WBGA封裝與圖2A中的WBGA封裝相似，除了結合焊墊11p1通過接合線11p2'_w、結合焊墊11p3'及接合線11p3'_w與打線焊墊11p3'_f電氣連接。

【0097】 此外，結合焊墊11p2'通過接合線11p2'_w、結合焊墊11p0及接合線11p0_w與打線焊墊11p0_f電氣連接。

【0098】 在一些實施例中，通過接合線連接的結合焊墊(如結合焊墊11p2'及11p0)可能不對齊。例如，結合焊墊之間的接合線可以相對於參考Y軸及/或參考X軸在一個斜方向上延伸。例如，結合焊墊之間的接合線可以相對於參考Y軸及/或參考X軸成一定角度。

【0099】 圖3是剖視圖，例示本揭露一些實施例之WBGA封裝3。圖3中的WBGA封裝3與圖1A中的WBGA封裝1相似，只是WBGA封裝3更包括設置於封裝體14外表面的導電層30。

【0100】 在一些實施例中，導電層30可以與封裝體14的外表面共形。在一些實施例中，導電層30可與載板10接觸。在一些實施例中，導

電層30可與地線連接，因此接地。在一些實施例中，導電層30可與導電線(或導電跡線)10m連接。在一些實施例中，導電層30可經配置以與載板10的接地節點連接。

【0101】 圖4是剖視圖，例示本揭露一些實施例之WBGA封裝4。圖4中的WBGA封裝4與圖1A中的WBGA封裝1相似，只是WBGA封裝4的黏合層11g'與電子元件11的表面113不共面。

【0102】 在一些實施例中，黏合層11g'可從通孔10h的內部側壁延伸到載板10的側表面。在一些實施例中，載板10的表面102可以完全由黏合層11g'覆蓋。

【0103】 圖5是剖視圖，例示本揭露一些實施例之WBGA封裝5。圖5中的WBGA封裝5與圖1A中的WBGA封裝1相似，只是WBGA封裝5的結合焊墊11p1及11p1'由封裝體14包圍。

【0104】 例如，封裝體14的一部分可以設置於電子元件11的表面111與封裝體13之間。

【0105】 圖6A、圖6B、圖6C、圖6D、圖6E及圖6F是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。為了更好地理解本揭露內容的各個方面，這些圖中至少有一些被簡化。在一些實施例中，圖1A中的WBGA封裝1可以通過以下關於圖6A、圖6B、圖6C、圖6D、圖6E及圖6F的操作來製備。

【0106】 參照圖6A，提供載板10。載板10可具有表面101及與表面101相對的表面102。在一些實施例中，載板10可包括或定義穿透或穿過載板10的通孔10h。通孔10h可以在表面101與表面102之間延伸。載板10可包括打線焊墊11p1_f及11p1'_f。

【0107】 參照圖6B，電子元件11設置於載板10的表面102上。結合焊墊11p1及11p1'可設置於電子元件11上。

【0108】 參照圖6C，結合焊墊11p1'及打線焊墊11p1'_f通過接合線11p1'_w連接。

【0109】 參照圖6D，結合焊墊11p1及結合焊墊11p1'通過接合線11p1_w連接。在一些實施例中，圖6D的操作可以在圖6C的操作之前進行。例如，接合線11p1_w的製作可以在接合線11p1'_w的製作之前。

【0110】 參照圖6E，封裝體13可設置於通孔10h中，以設置於接合線11p1_w及11p1'_w上，覆蓋、接觸或包圍其至少一部分。在一些實施例中，封裝體13的製作技術可以包含成型技術，例如轉移成型或壓縮成型。

【0111】 參照圖6F，可以在載板10的表面102上設置封裝體14，以封裝或覆蓋電子元件11。在一些實施例中，封裝體14的製作技術可以包含成型技術，例如轉移成型或壓縮成型。在一些實施例中，圖6F中的操作可以在圖6E中的操作之前進行。例如，封裝體14的製作可以在封裝體13的製作之前。

【0112】 一個或複數個電接點12可設置於載板10的I/O終端焊墊(如球墊)上。電接點12可以與底層PCB(未顯示)電氣連接，以提供載板10的電氣連接，例如I/O連接。例如，電接點12可包括或與GND節點、VDD節點或電壓節點電氣連接。在一些實施例中，電接點12的製作操作可以在封裝體13的製作操作之前進行。在一些實施例中，電接點12的製作操作可以在封裝體14的製作操作之前進行。

【0113】 圖7A、圖7B及圖7C是一個或複數個製備階段，例示本揭露一些實施例之WBGA封裝的製備方法。為了更好地理解本揭露內容的各

個方面，這些圖中至少有一些已經被簡化。在一些實施例中，圖5中的WBGA封裝5可以通過以下關於圖7A、圖7B及圖7C的操作來製備。

【0114】 圖7A中的操作可在圖6B中的操作之後進行。電子元件11設置於載板10的表面102上。然後，封裝體14可設置於載板10的表面102上，以封裝或覆蓋電子元件11。WBGA封裝5的結合焊墊11p1及11p1'由封裝體14包圍。

【0115】 在一些實施例中，封裝體14可設置於電子元件11上，然後電子元件11設置於載板10上。

【0116】 參照圖7B，結合焊墊11p1'及打線焊墊11p1'_f通過接合線11p1'_w連接。結合焊墊11p1及結合焊墊11p1'通過接合線11p1_w連接。接合線11p1_w的製作可以在接合線11p1'_w的製作之前。或者，接合線11p1'_w的製作可以在接合線11p1_w的製作之前。

【0117】 參照圖7C，封裝體13可設置於通孔10h中，以設置於接合線11p1_w及11p1'_w上，覆蓋、接觸或包圍其至少一部分。封裝體14的一部分可設置於電子元件11的表面111與封裝體13之間。

【0118】 圖8是流程圖，例示本揭露一些實施例之WBGA封裝的製備方法80。

【0119】 步驟或操作S81是提供一載板，該載板具有一通孔在其兩個相對表面之間延伸。

【0120】 例如，如圖6A所示，提供載板10。載板10可具有表面101及與表面101相對的表面102。在一些實施例中，載板10可包括或定義穿透或穿越載板10的通孔10h。通孔10h可以在表面101與表面102之間延伸。載板10可包括打線焊墊11p1_f及11p1'_f。

【0121】 步驟或操作S82是在該載板上設置一電子元件，其中該電子元件包括複數個結合焊墊。

【0122】 例如，如圖6B所示，在載板10的表面102上設置電子元件11。結合焊墊11p1及11p1'可設置於電子元件11上。

【0123】 步驟或操作S83是通過一接合線將一結合焊墊與該載板上的一打線焊墊電氣連接。

【0124】 例如，如圖6C所示，結合焊墊11p1'及打線焊墊11p1'_f通過接合線11p1'_w連接。

【0125】 步驟或操作S84是通過一接合線將另一結合焊墊與該結合焊墊電氣連接。

【0126】 例如，如圖6D所示，結合焊墊11p1及結合焊墊11p1'通過接合線11p1_w連接。

【0127】 步驟或操作S85是將該打線焊墊與一節點電氣連接。

【0128】 例如，如圖6F所示，一個或多個電接點12可設置於載板10的I/O終端焊墊(如球墊)上。電接點12可包括或與GND節點、VDD節點或電壓節點電氣連接。

【0129】 步驟或操作S86是封裝該接合線。

【0130】 例如，如圖6E所示，可以在通孔10h中設置封裝體13，以設置於接合線11p1_w及11p1'_w上，覆蓋、接觸或包圍其至少一部分。

【0131】 步驟或操作S87是封裝該電子元件。

【0132】 例如，如圖6F所示，可以在載板10的表面102上設置封裝體14，以封裝或覆蓋電子元件11。

【0133】 本揭露的一個方面提供一種窗型球柵陣列(window ball

grid array, WBGA)封裝。該WBGA封裝包括一載板，該載板具有一第一表面及與該載板該第一表面相對的一第二表面。該載板具有填充以一第一封裝體，並在該載板該第一表面與該第二表面之間延伸的一通孔。該WBGA封裝還包括設置於該載板該第二表面上的一電子元件。該電子元件包括一第一結合焊墊及一第二結合焊墊。該WBGA封裝還包括在該第一結合焊墊與該第二結合焊墊之間電氣連接的一第一接合線。

【0134】 本揭露的另一個方面提供一種WBGA封裝。該WBGA封裝包括一載板，該載板具有一第一表面及與該載板該第一表面相對的一第二表面。該載板具有填充以一第一封裝體，並在該載板該第一表面與該第二表面之間延伸的一通孔。該WBGA封裝還包括設置於該載板該第二表面上的一電子元件。該電子元件包括與一節點電氣連接的一第一結合焊墊及一第二結合焊墊。

【0135】 本揭露的另一個方面提供一種WBGA封裝的製備方法。該製備方法包括提供一載板，該載板具有一第一表面及與該載板該第一表面相對的一第二表面。該載板具有一通孔，在該載板該第一表面與該第二表面之間延伸。該製備方法還包括在該載板該第二表面上設置一電子元件。該電子元件包括一第一結合焊墊及一第二結合焊墊。該製備方法還包括通過一第一接合線將該第一結合焊墊與該第二結合焊墊行電氣連接。

【0136】 根據本揭露的一些實施例，電子元件上的結合焊墊被用來將相鄰的結合焊墊與載板上的打線焊墊電氣連接。換句話說，結合焊墊可看作是連接相鄰的結合焊墊與打線焊墊的中繼點或跳板。結合焊墊可以通過接合線進行電氣連接。

【0137】 通過接合線電氣連接結合焊墊，載板的電路路由可以更加

靈活，單位面積的互連可以增加，相鄰焊墊之間間距或間隔可以更為減少，因此使封裝尺寸愈小型化。

【0138】 雖然已詳述本揭露及其優點，然而應理解可進行各種變化、取代與替代而不脫離申請專利範圍所定義之本揭露的精神與範圍。例如，可用不同的方法實施上述的許多過程，並且以其他過程或其組合替代上述的許多過程。

【0139】 再者，本申請案的範圍並不受限於說明書中所述之過程、機械、製造、物質組成物、手段、方法與步驟之特定實施例。該技藝之技術人士可自本揭露的揭示內容理解可根據本揭露而使用與本文所述之對應實施例具有相同功能或是達到實質上相同結果之現存或是未來發展之過程、機械、製造、物質組成物、手段、方法、或步驟。據此，此等過程、機械、製造、物質組成物、手段、方法、或步驟係包括於本申請案之申請專利範圍內。

【符號說明】

【0140】

1:窗型球柵陣列(window ball grid array，WBGA)封裝

1B:虛線框

3:WBGA封裝

4:WBGA封裝

5:WBGA封裝

10:載板

10c:核心層

10d1:介電質層

10d2:介電質層

10h:通孔

10m:導電線

10v:通孔

11:電子元件

11g:黏合層

11g':黏合層

11p0:結合焊墊

11p0_f:打線焊墊

11p0'_f:打線焊墊

11p1:結合焊墊

11p1':結合焊墊

11p1_f:打線焊墊

11p1'_f:打線焊墊

11p1'_s:接合柱

11p1'_s1:接合柱

11p1'_s2:接合柱

11p1_w:接合線

11p1'_w:接合線

11p2:結合焊墊

11p2':結合焊墊

11p2_f:打線焊墊

11p2'_f:打線焊墊

11p3:結合焊墊
11p3':結合焊墊
11p3_f:打線焊墊
11p3'_f:打線焊墊
11p4:結合焊墊
11p4':結合焊墊
11p4_f:打線焊墊
11p4'_f:打線焊墊
12:電接點
13:封裝體
14:封裝體
30:導電層
80:製備方法
101:表面
102:表面
111:表面
112:表面
113:表面
121:電觸點
121_b:終端焊墊
122:電觸點
122_b:終端焊墊
123:電觸點

123_b:終端焊墊

A-A':線

CA:結合焊墊

d1:距離

d2:距離

NC:結合焊墊

S81:步驟

S82:步驟

S83:步驟

S84:步驟

S85:步驟

S86:步驟

S87:步驟

【發明申請專利範圍】

【請求項1】

一種窗型球柵陣列(window ball grid array, WBGA)封裝，包括：

一載板，該載板具有一第一表面及與該載板該第一表面相對的一第二表面，其中該載板具有填充以一第一封裝體，並在該載板該第一表面與該第二表面之間延伸的一通孔；

一電子元件，設置於該載板該第二表面上，其中該電子元件包括一第一結合焊墊及一第二結合焊墊；以及

一第一接合線，在該第一結合焊墊與該第二結合焊墊之間電氣連接。

【請求項2】

如請求項1所述的WBGA封裝，其中該第一結合焊墊及該第二結合焊墊對稱地排列在該電子元件的一主動面上。

【請求項3】

如請求項1所述的WBGA封裝，其中該載板包括在該載板該第一表面上的一第一打線焊墊及在該載板該第一表面上的一第二打線焊墊，並且其中該第一結合焊墊比該第二打線焊墊更靠近該第一打線焊墊。

【請求項4】

如請求項3所述的WBGA封裝，其中該第二打線焊墊與一節點電氣連接，而該第一打線焊墊與該節點斷開連接，且該節點包括一電源節點或一接地節點。

【請求項5】

如請求項3所述的WBGA封裝，其中該第一打線焊墊及該第二打線焊

墊由該通孔分開。

【請求項6】

如請求項3所述的WBGA封裝，更包括：

一第三打線焊墊，與該第一打線焊墊相鄰；以及

一第四打線焊墊，與該第一打線焊墊相鄰並與該第三打線焊墊電氣連接；

其中該第一打線焊墊至少部分地由連接在該第三打線焊墊與該第四打線焊墊之間的一導電線包圍。

【請求項7】

如請求項3所述的WBGA封裝，更包括：

一第二接合線，在該第二結合焊墊與該第二打線焊墊之間電氣連接。

【請求項8】

如請求項7所述的WBGA封裝，其中該第二接合線通過該通孔延伸，並且該第一接合線及該第二接合線以相反方向從該第二結合焊墊延伸。

【請求項9】

如請求項7所述的WBGA封裝，其中該第一接合線及該第二接合線由該第一封裝體封裝。

【請求項10】

如請求項9所述的WBGA封裝，其中該第一結合焊墊及該第二結合焊墊部分地由該第一封裝體包圍。

【請求項11】

如請求項9所述的WBGA封裝，其中該第一結合焊墊及該第二結合焊

墊部分地由該第二封裝體包圍。

【請求項12】

一種窗型球柵陣列(WBGA)封裝，包括：

一載板，具有一第一表面及與該載板該第一表面相對的一第二表面，其中該載板具有填充以一第一封裝體，並在該載板該第一表面與該第二表面之間延伸的一通孔；以及

一電子元件，設置於該載板該第二表面上；

其中該電子元件包括與一節點電氣連接的一第一結合焊墊及一第二結合焊墊。

【請求項13】

如請求項12所述的WBGA封裝，其中該第一結合焊墊及該第二結合焊墊對稱地排列在該電子元件的一主動面上，並且該節點包括一電源節點或一接地節點。

【請求項14】

如請求項12所述的WBGA封裝，其中該第一結合焊墊及該第二結合焊墊與該載板該第一表面的一打線焊墊電氣連接，而該打線焊墊通過該載板的一導電線與該節點電氣連接。

【請求項15】

如請求項12所述的WBGA封裝，其中該第二結合焊墊分別與該第一接合線及該第二接合線電氣連接。

【請求項16】

如請求項16所述的WBGA封裝，其中該第一接合線位於該載板該第一表面與該第二表面之間。

【請求項17】

如請求項16所述的WBGA封裝，其中該第二接合線穿過該通孔延伸，並且該第一接合線及該第二接合線以相反方向從該第二結合焊墊延伸。

【請求項18】

如請求項16所述的WBGA封裝，其中該第一接合線及該第二接合線由該第一封裝體封裝。

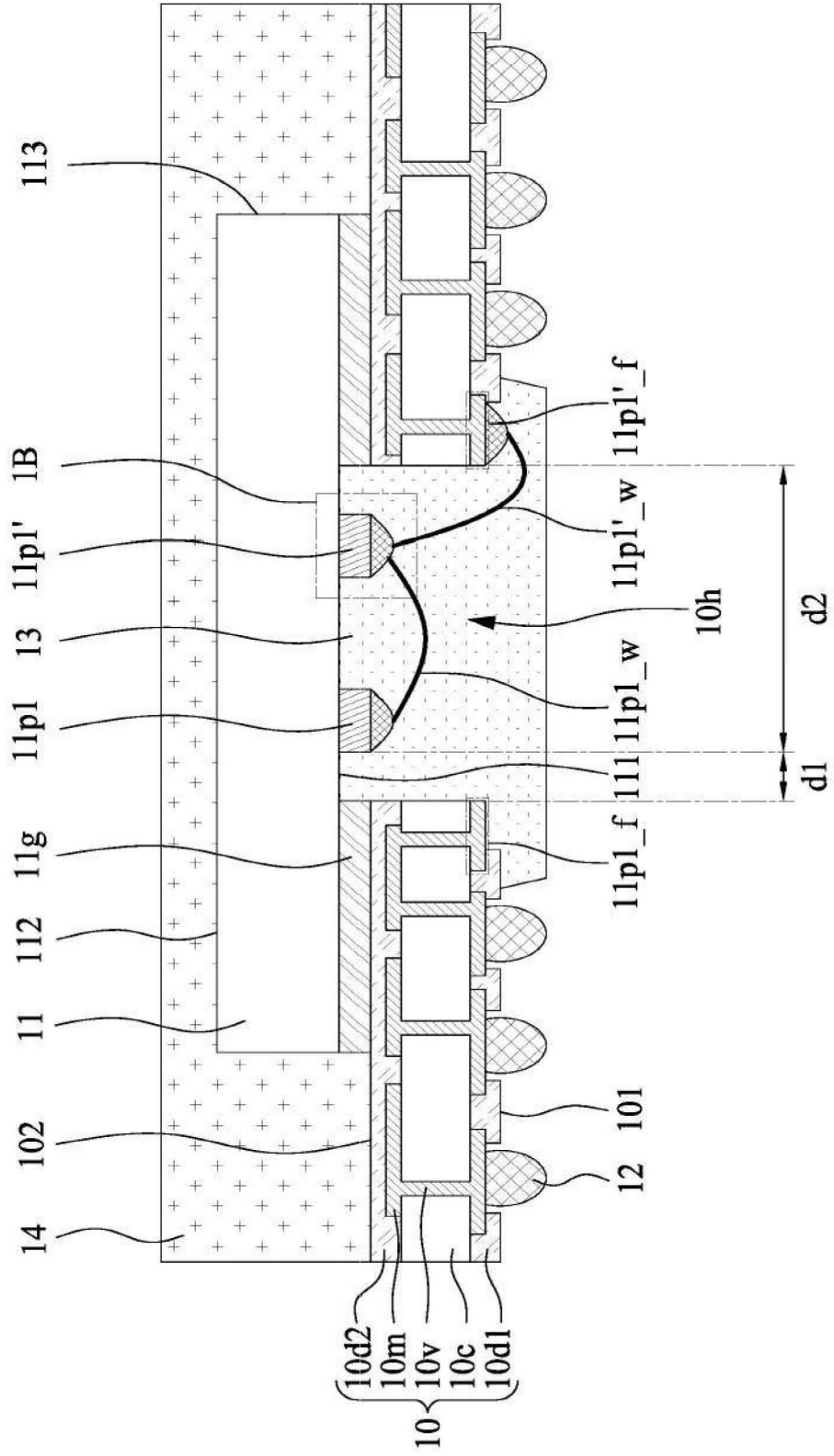
【請求項19】

如請求項18所述的WBGA封裝，其中該第一結合焊墊及第二結合焊墊部分地由該第一封裝體包圍。

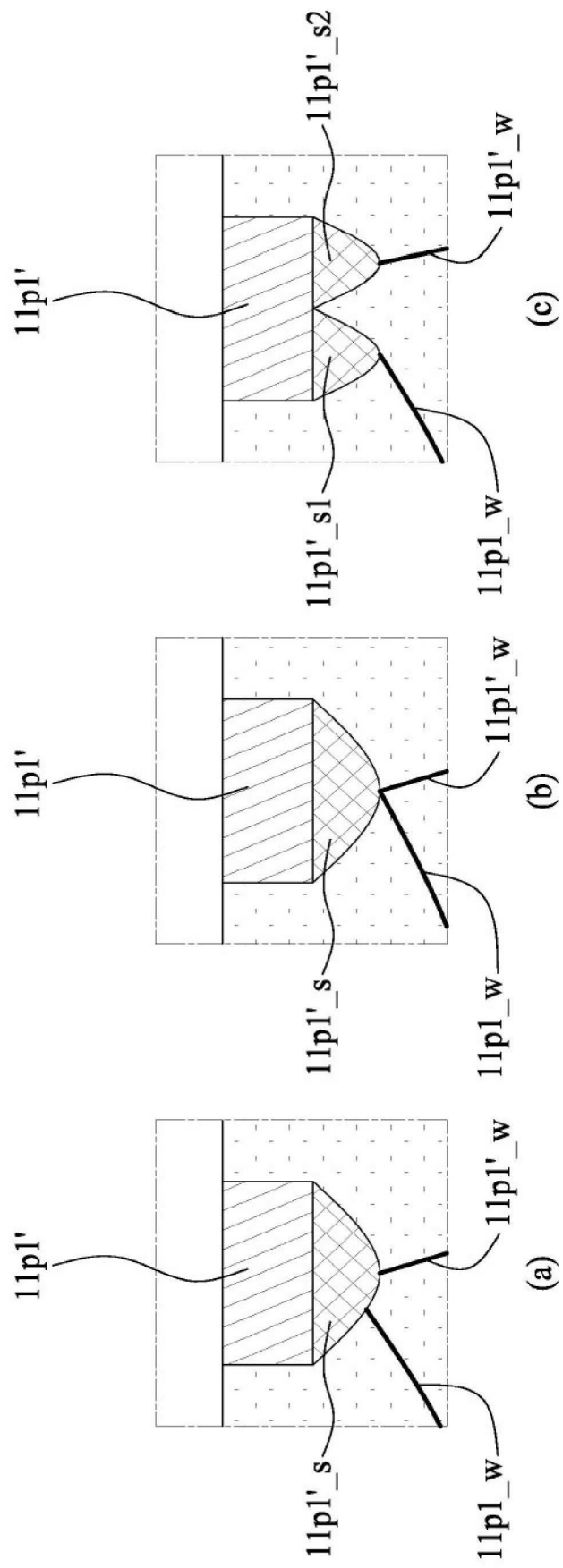
【請求項20】

如請求項18所述的WBGA封裝，其中該第一結合焊墊及該第二結合焊墊部分地由該第二封裝體包圍。

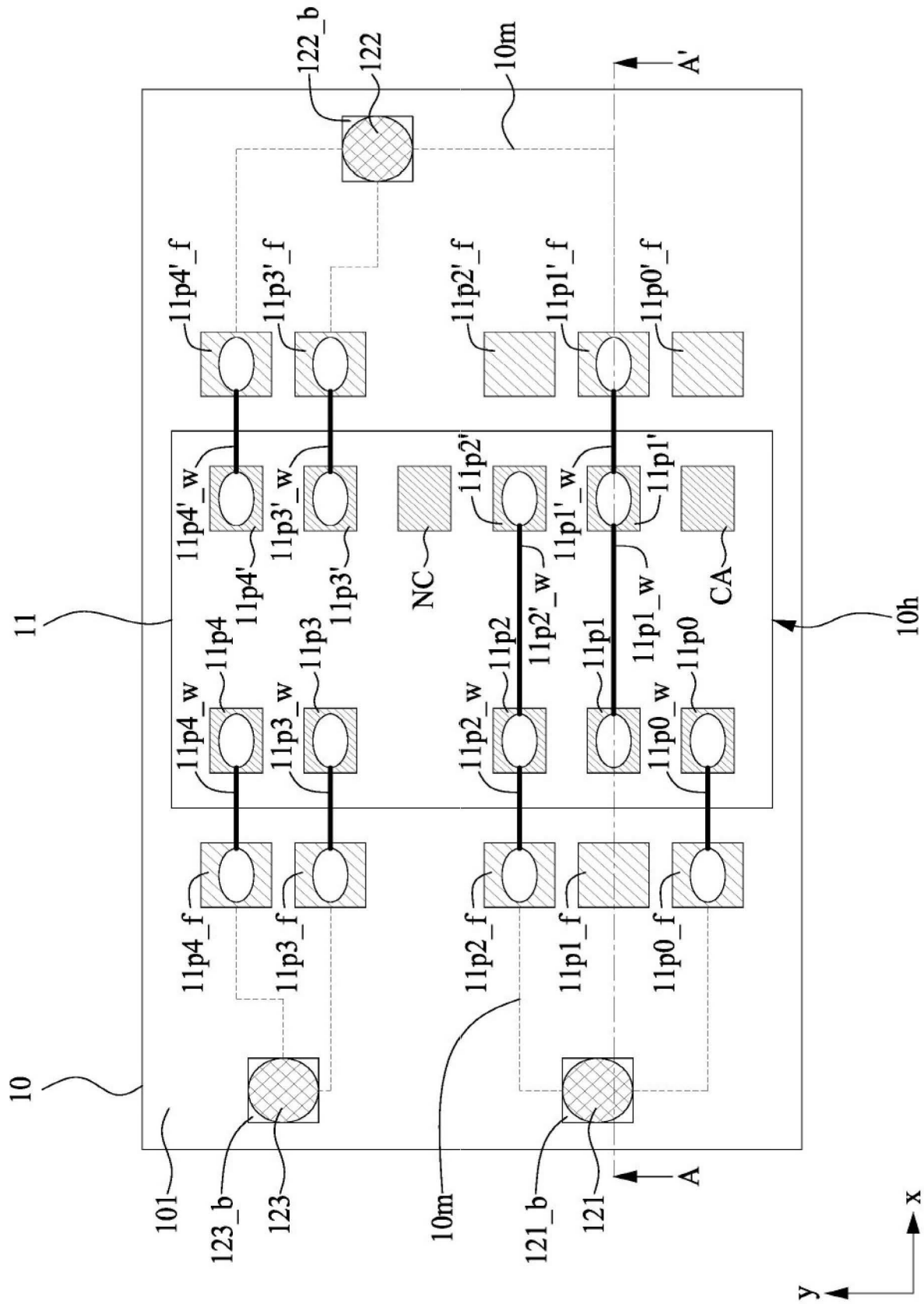
【發明圖式】



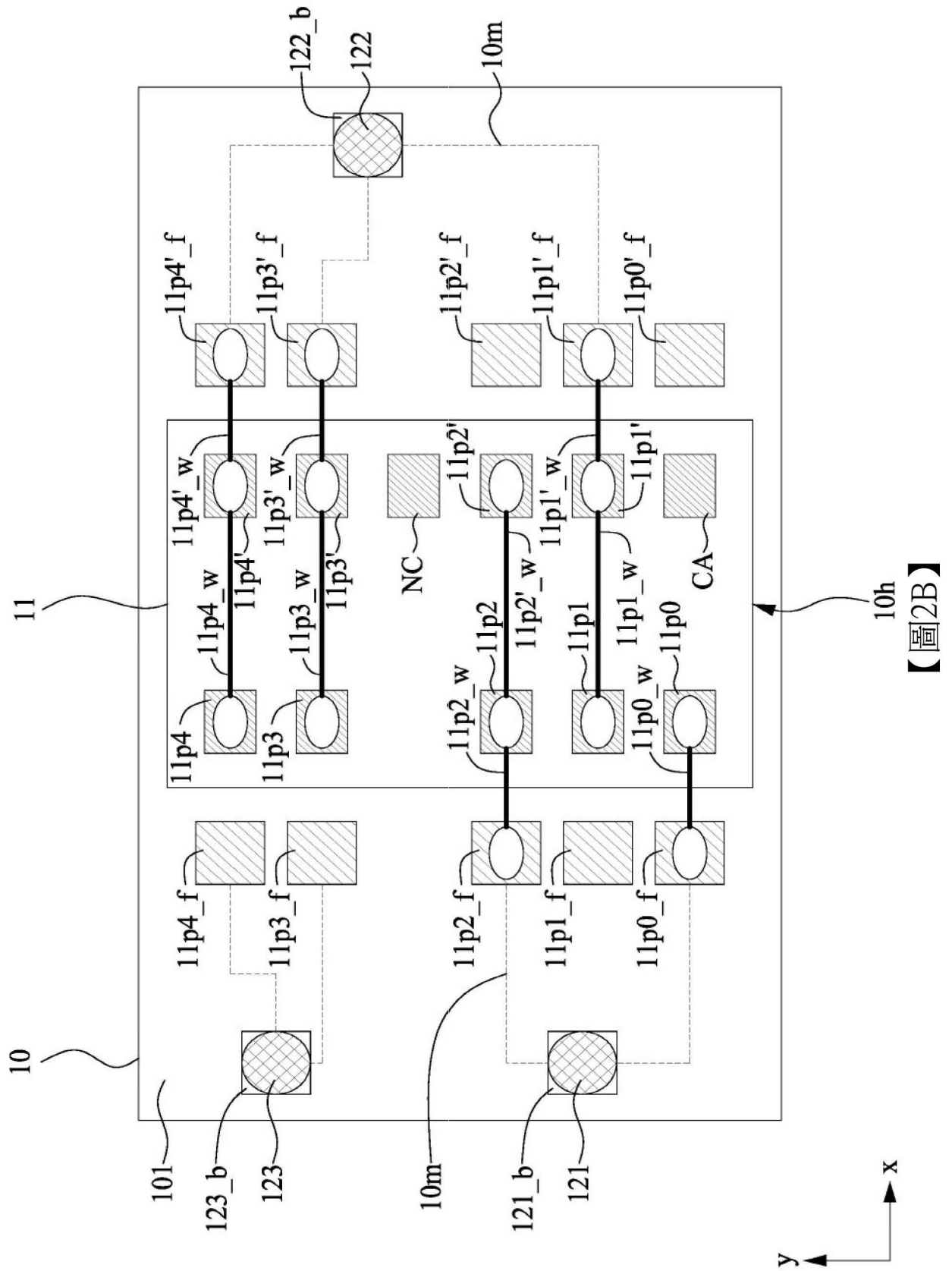
【圖1A】



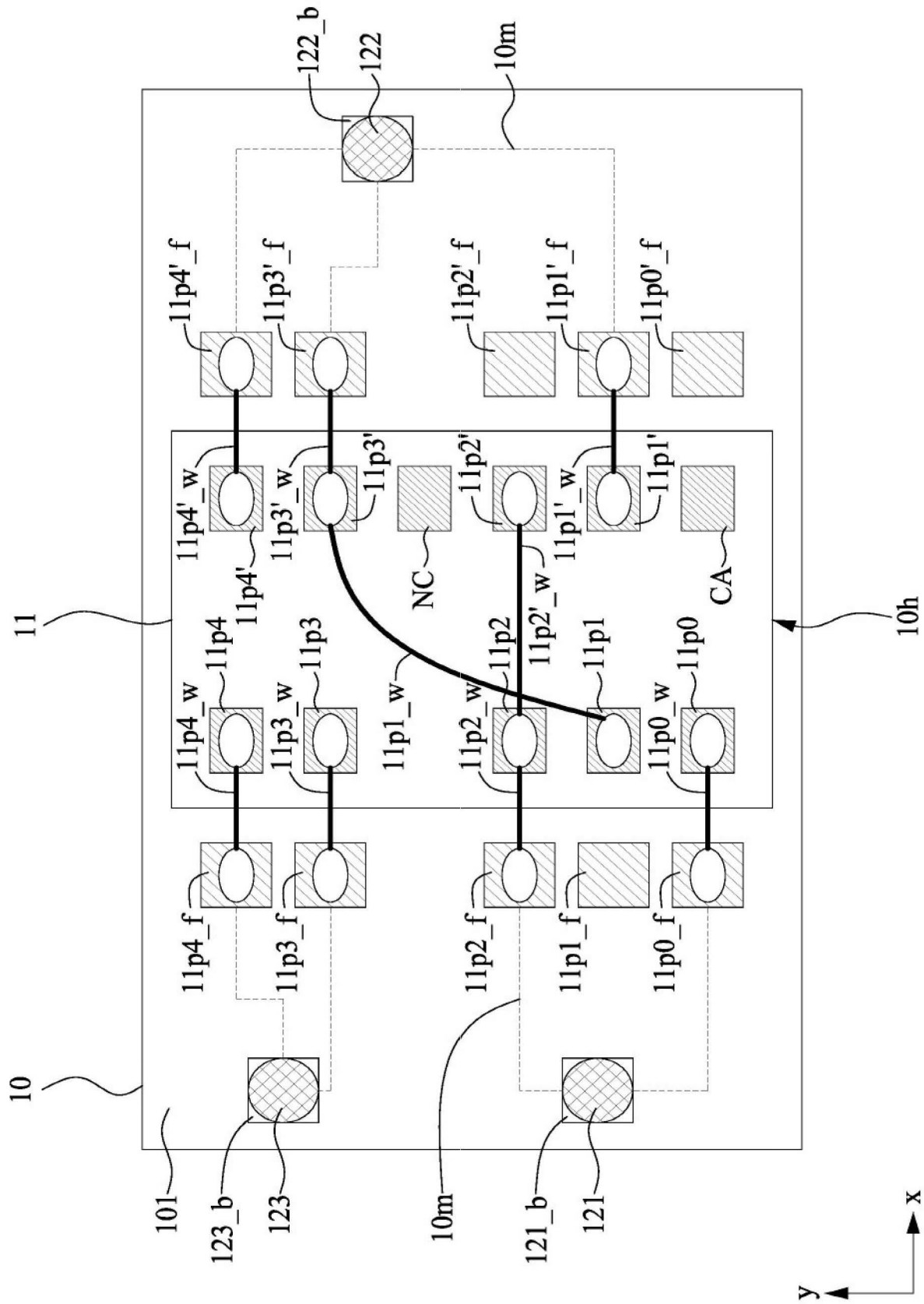
【圖1B】



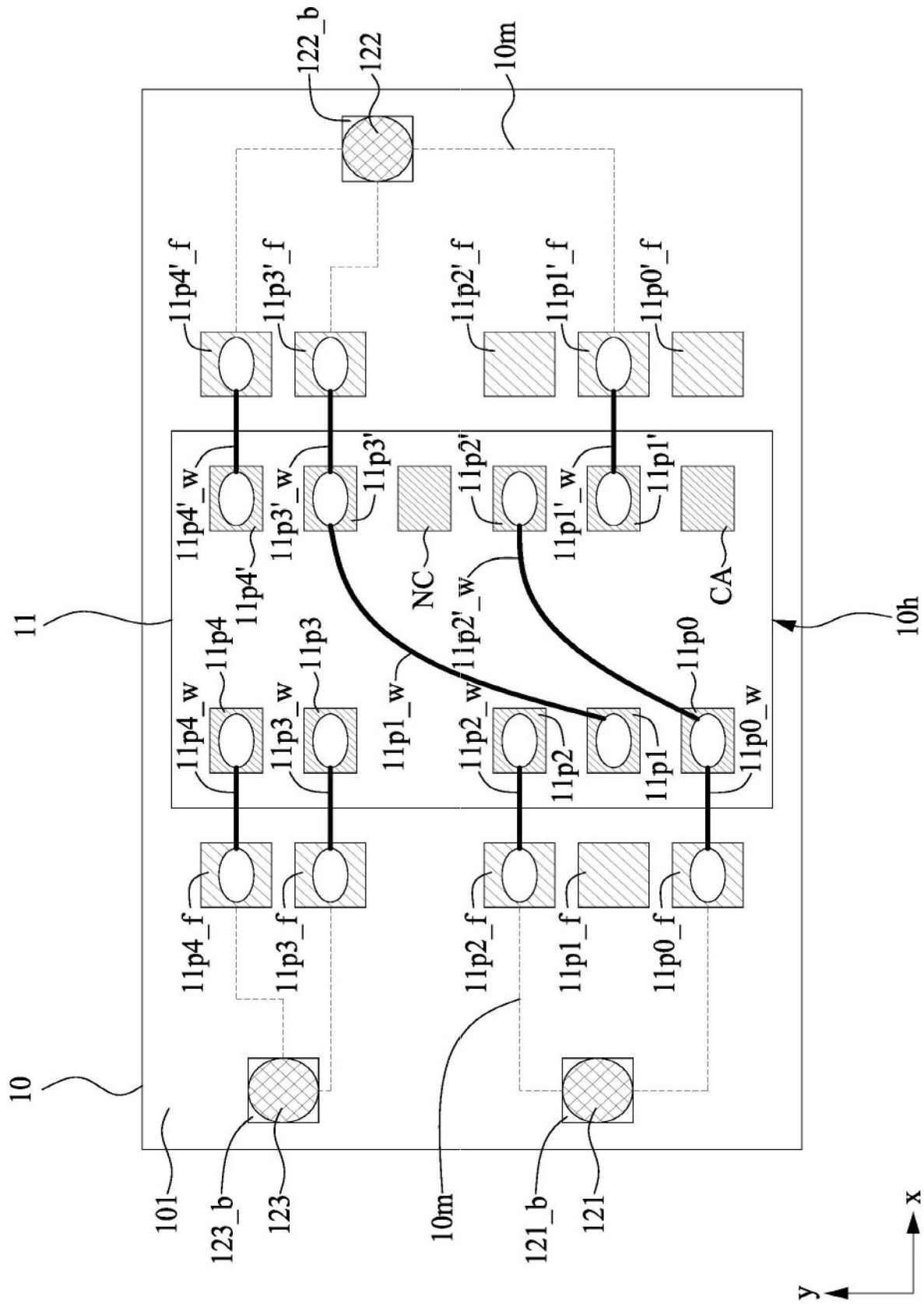
【圖2A】



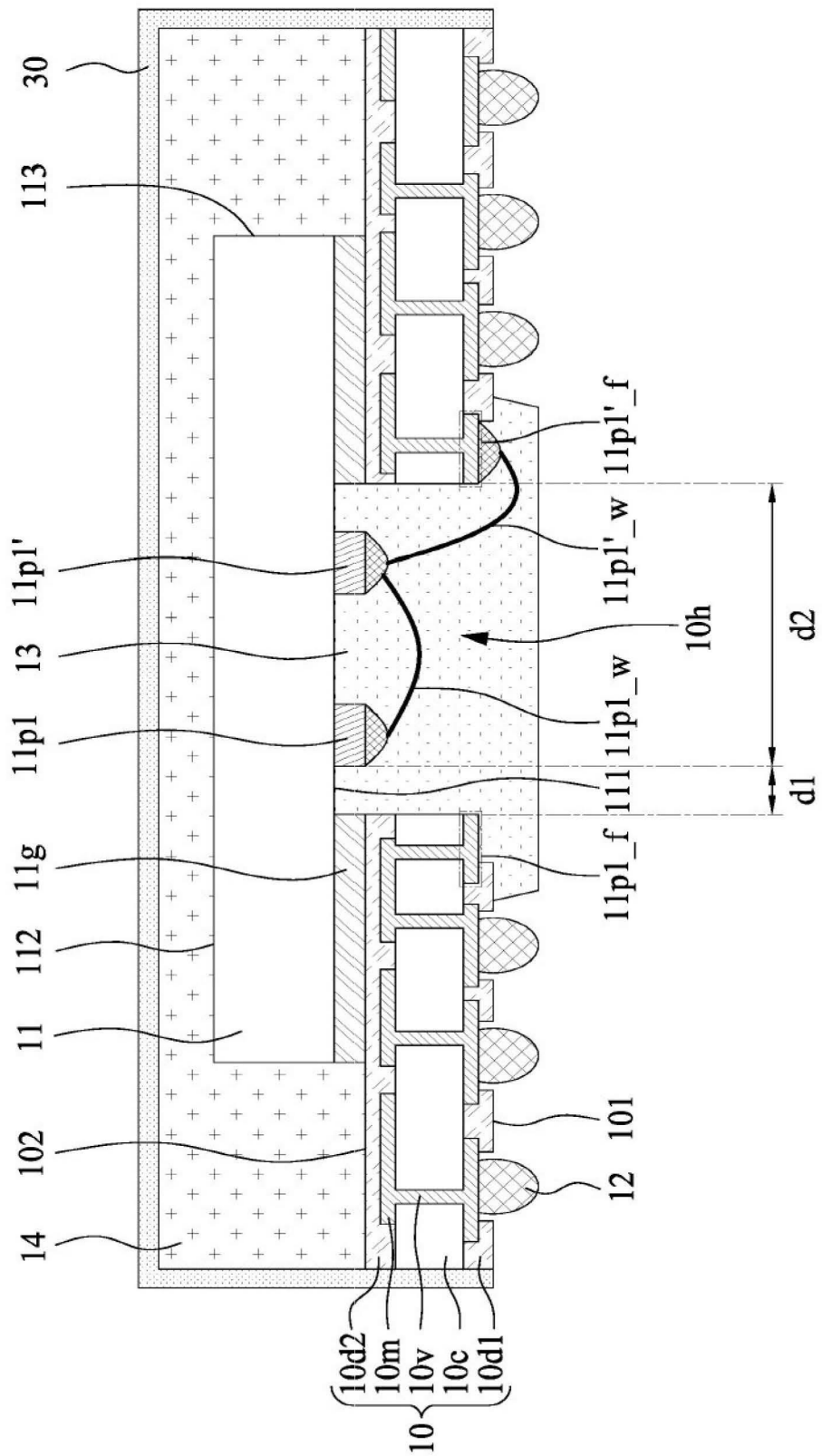
【圖2B】



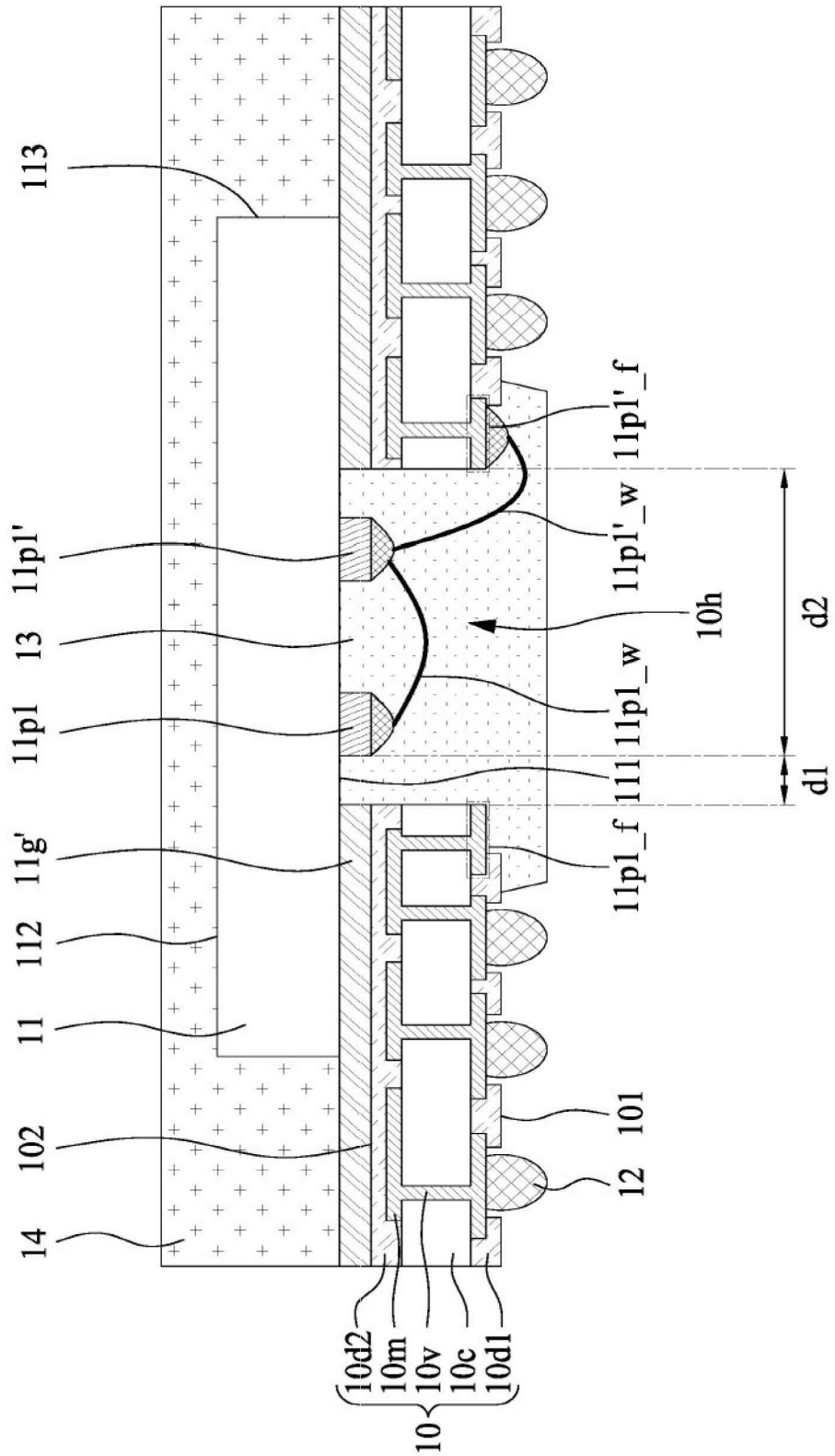
【圖2C】



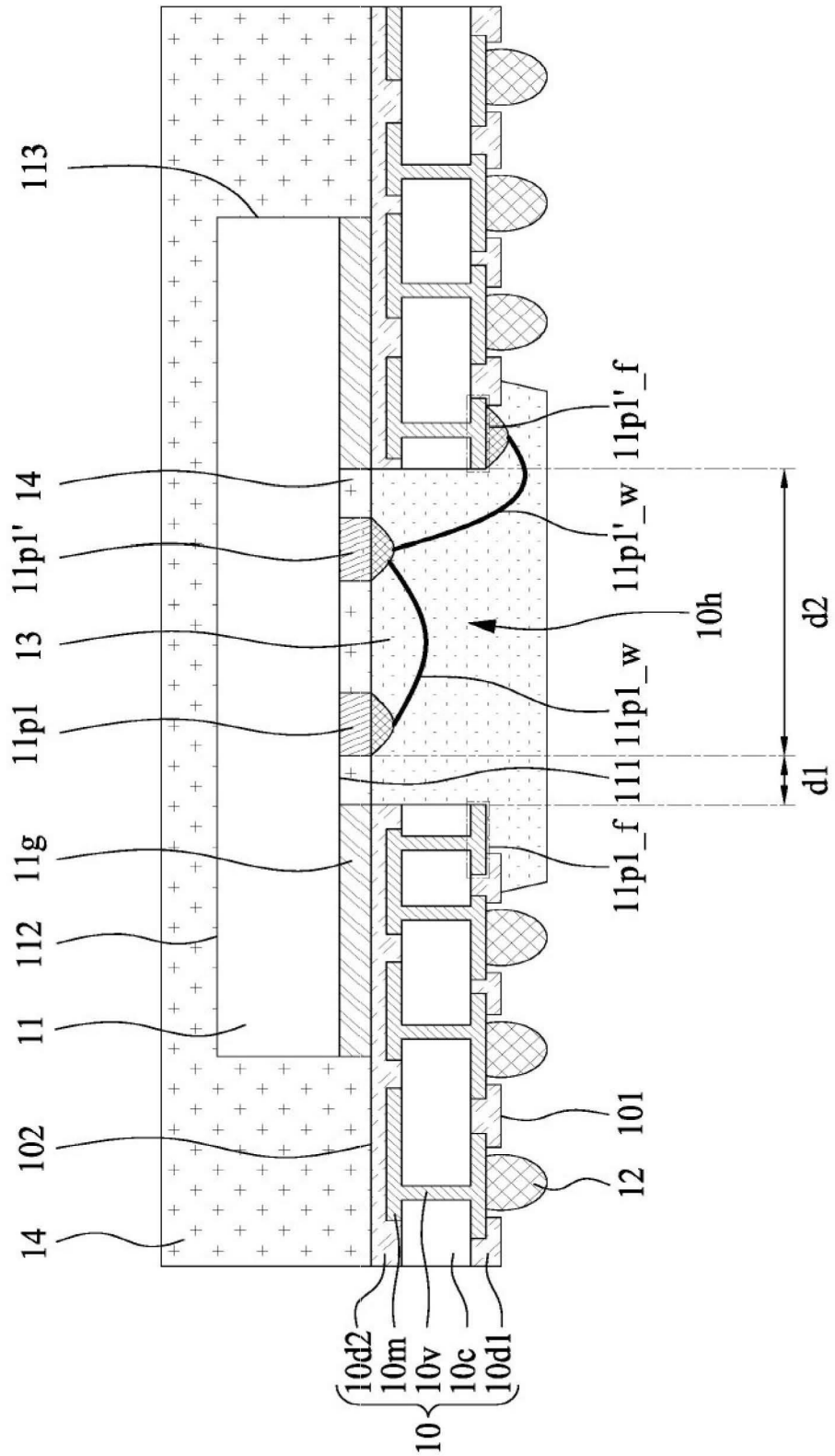
【圖2D】



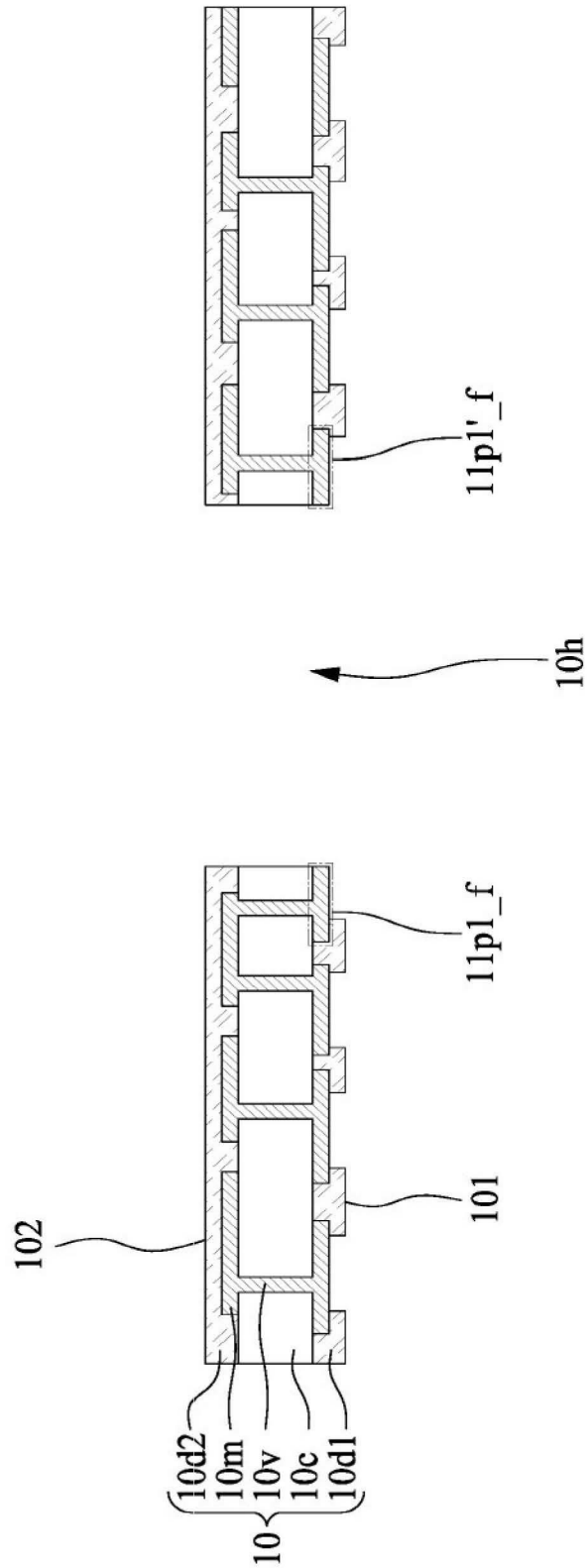
【圖3】



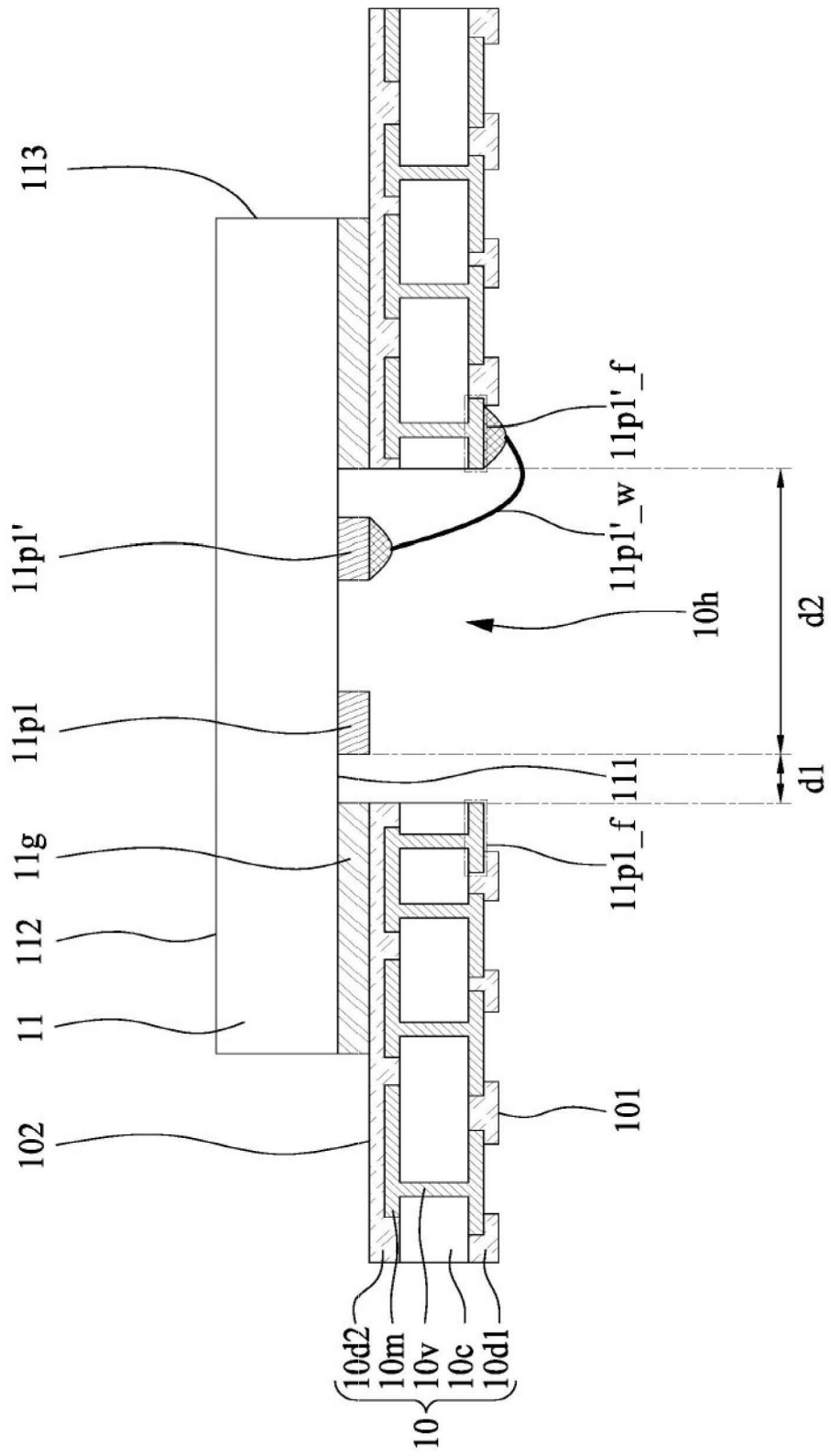
【圖4】



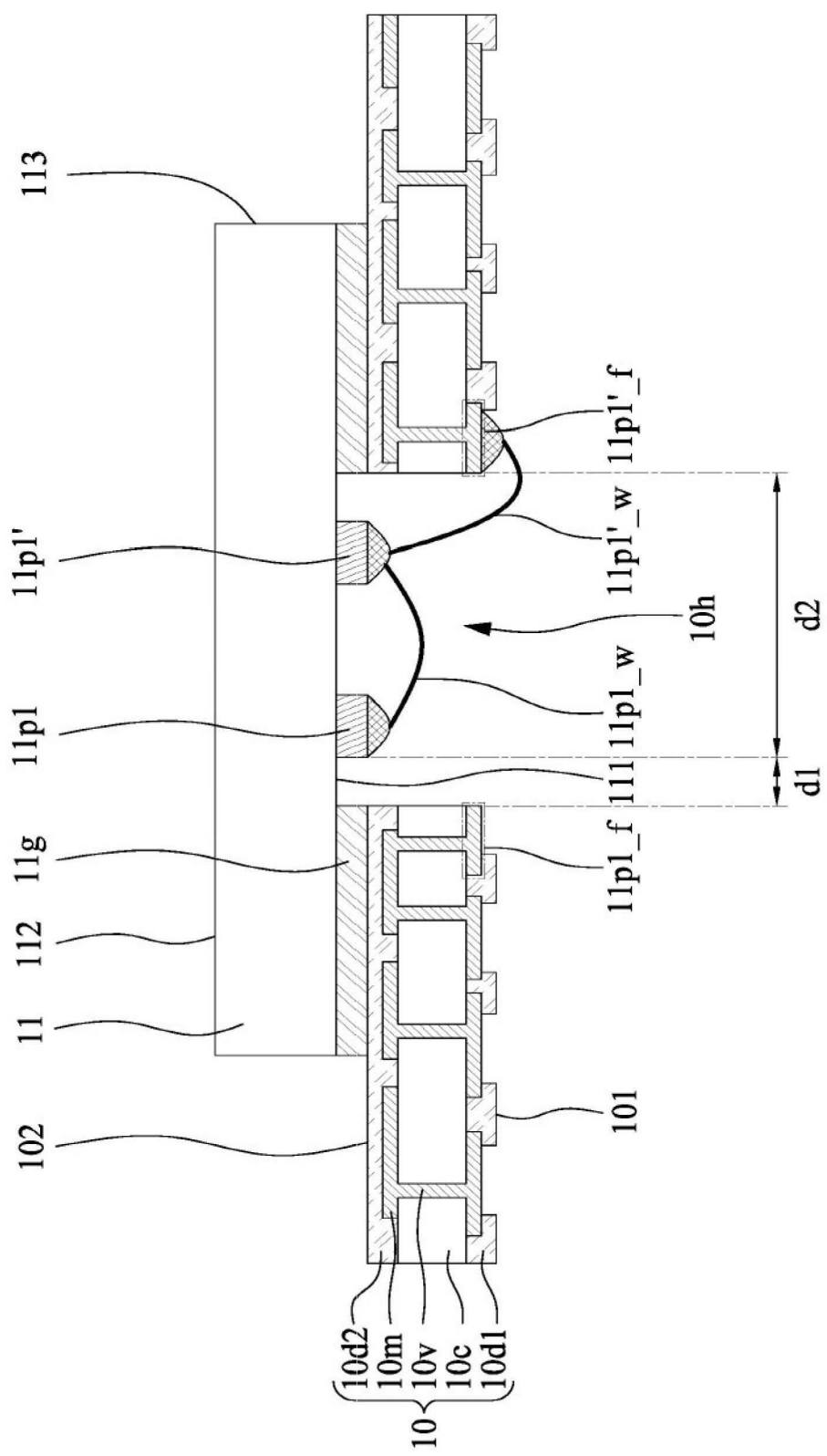
【圖5】



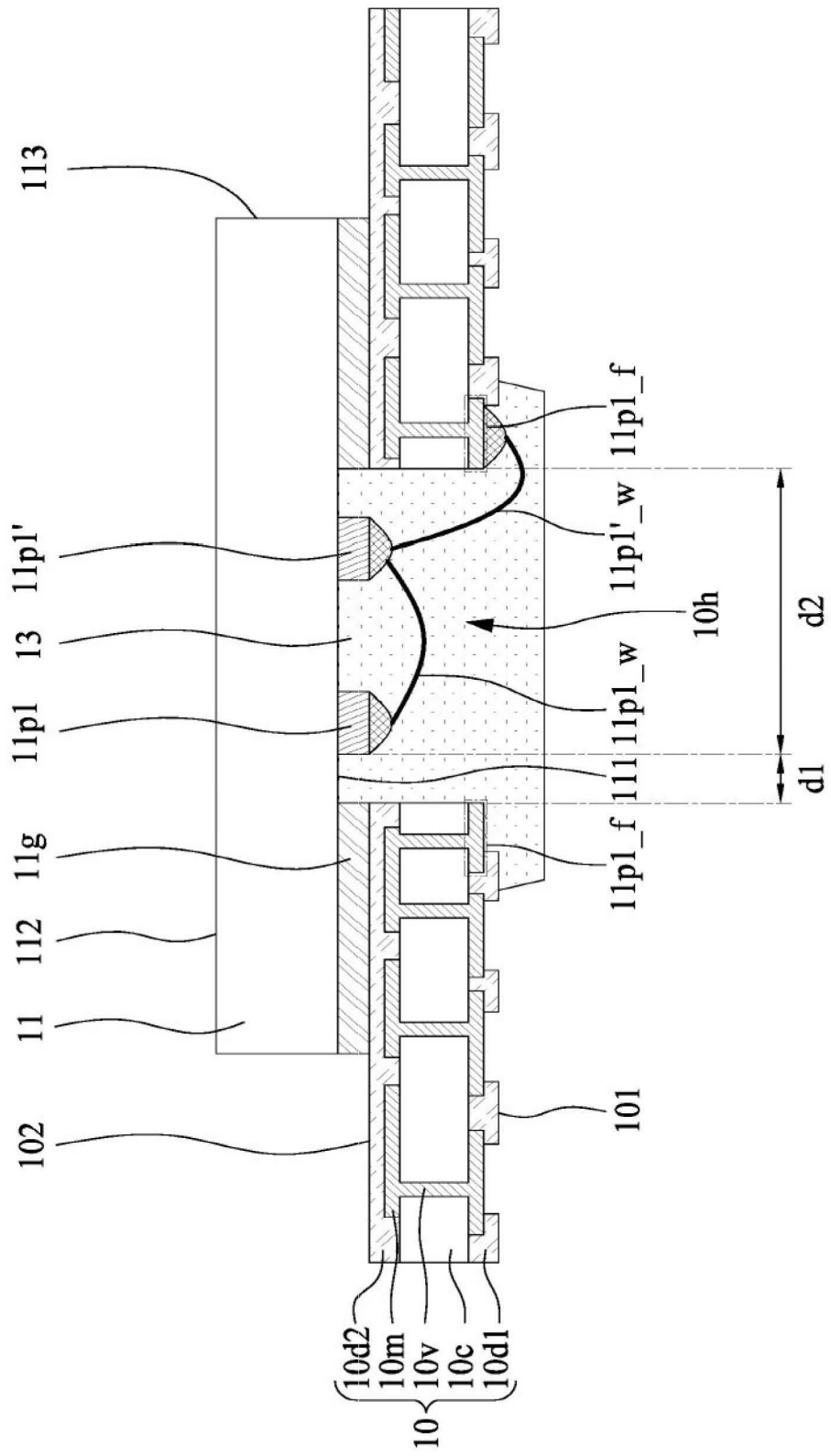
【圖6A】



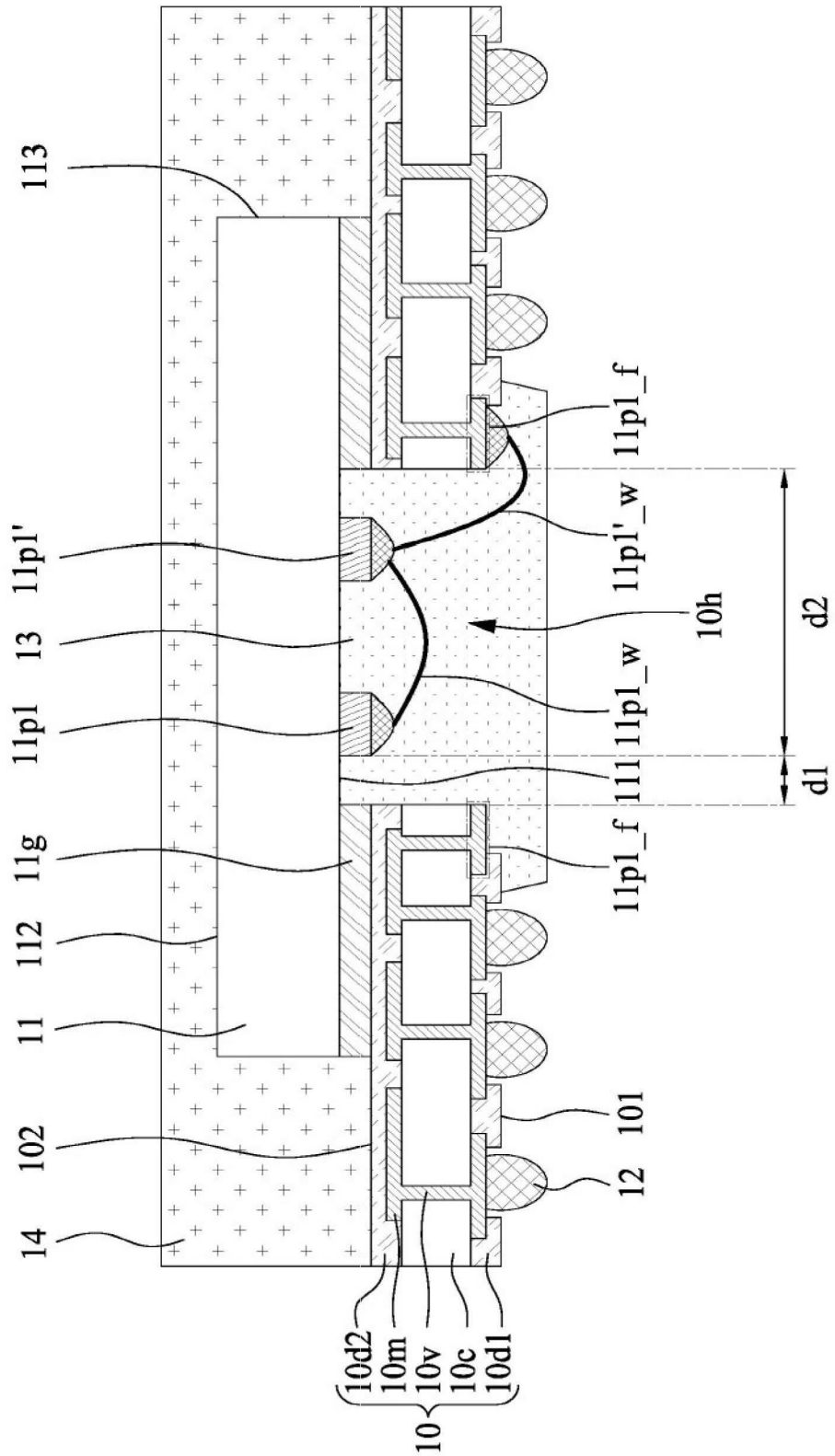
【圖6C】



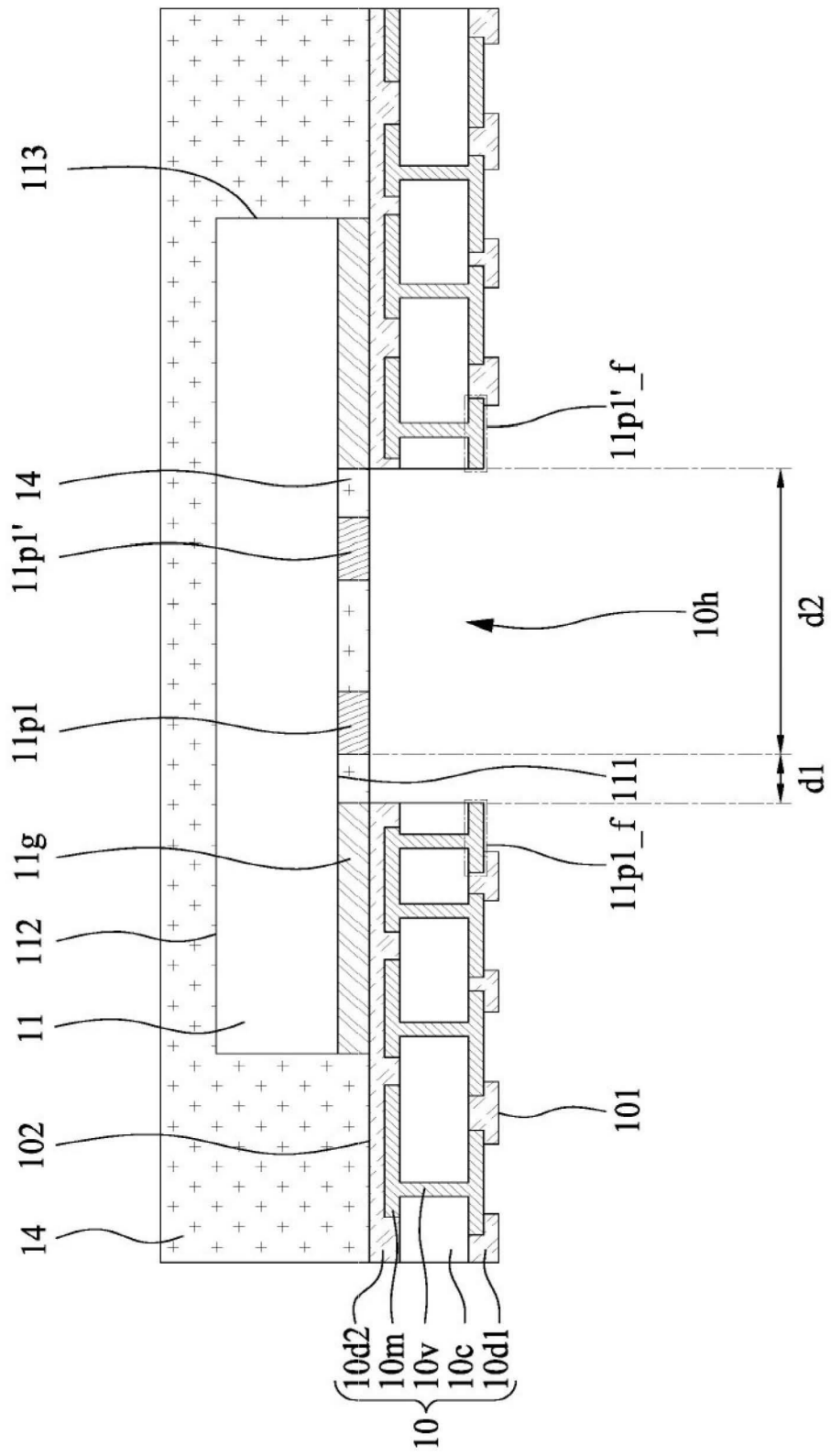
【圖6D】



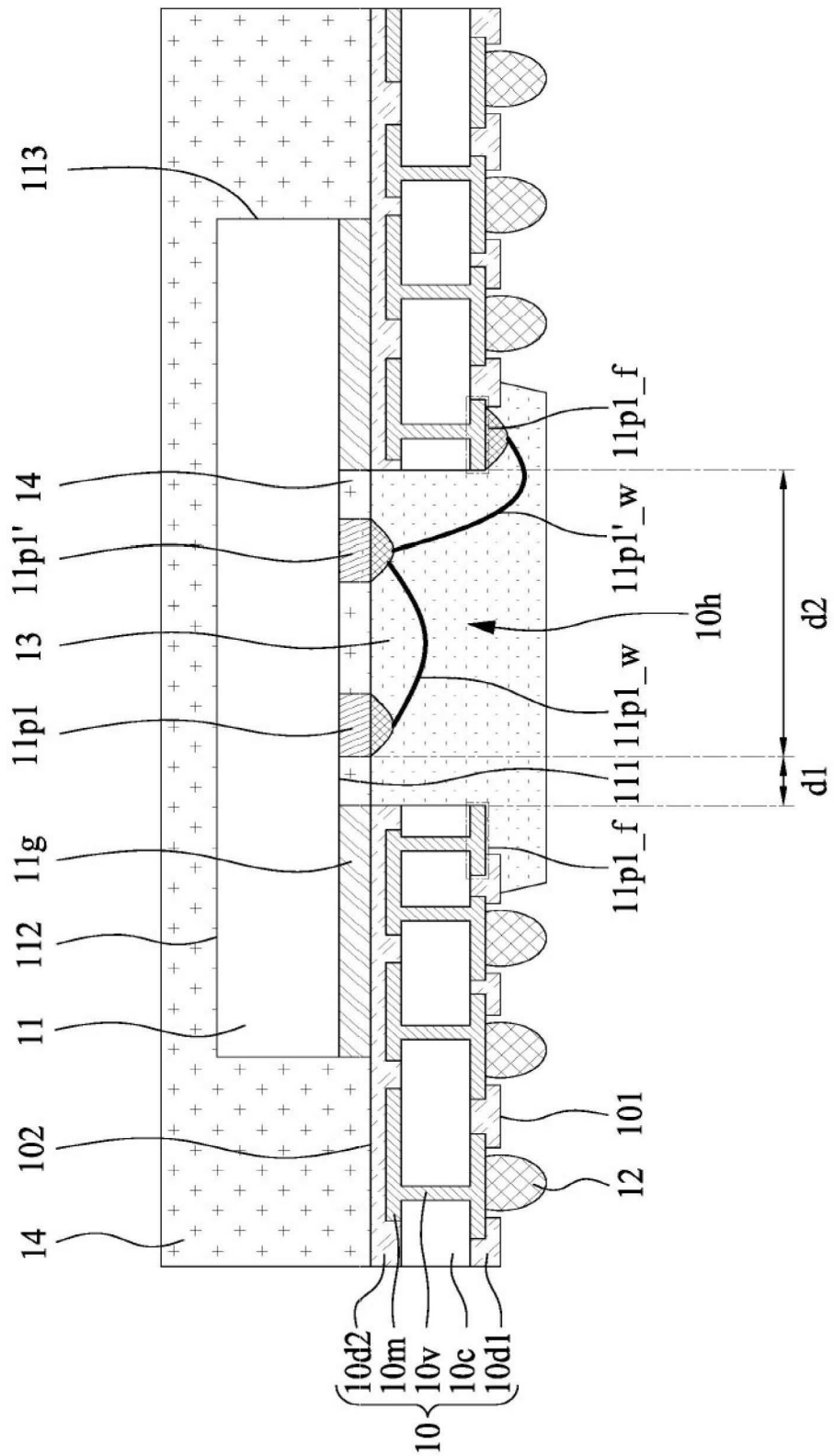
【圖6E】



【圖6F】

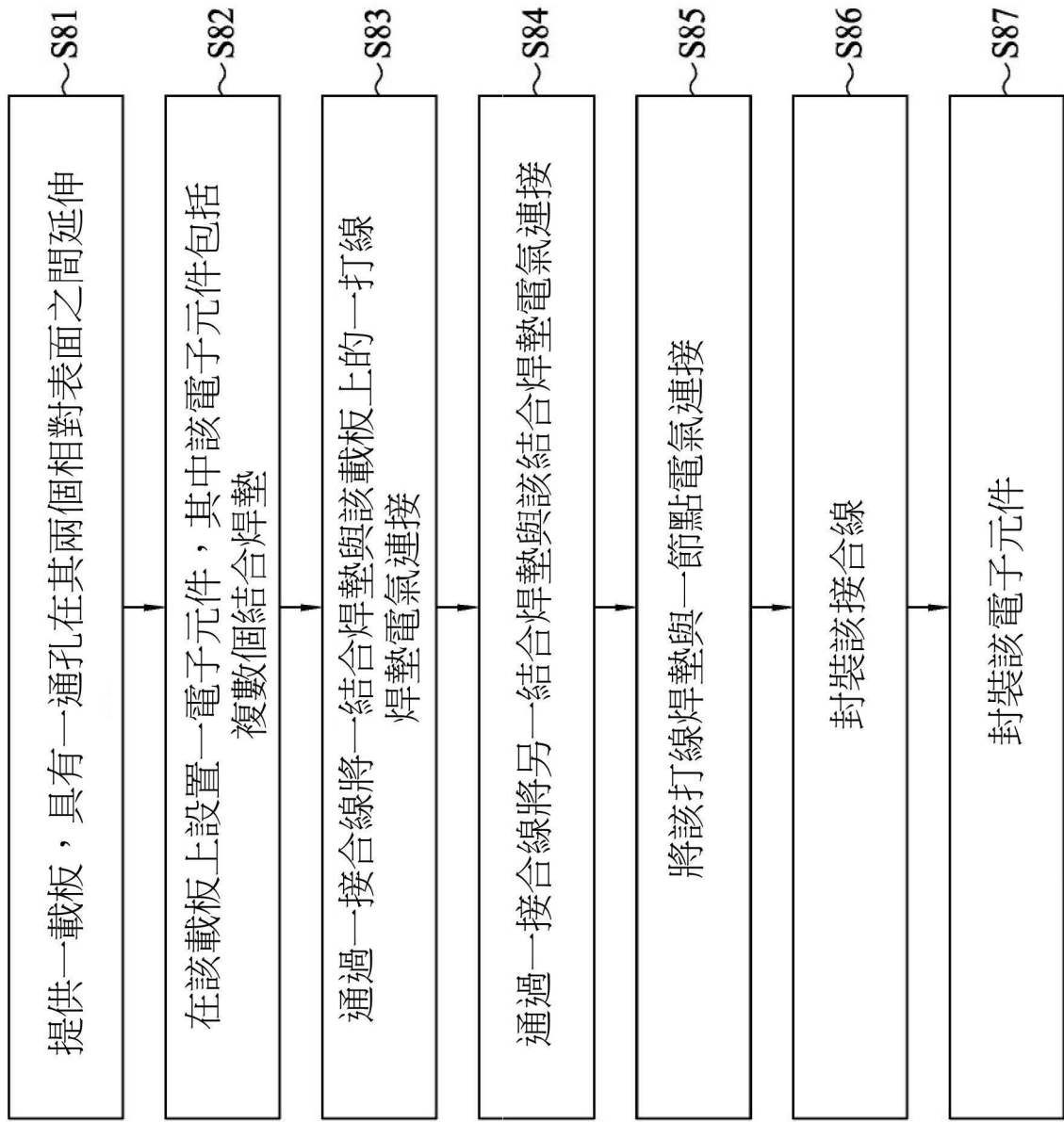


【圖7A】



【圖7C】

80 ↗



【圖8】